

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4372043号
(P4372043)

(45) 発行日 平成21年11月25日(2009.11.25)

(24) 登録日 平成21年9月11日(2009.9.11)

(51) Int.Cl.

F I

G 0 6 F 13/12 (2006.01)

G 0 6 F 13/12 3 4 0 B

請求項の数 23 (全 19 頁)

<p>(21) 出願番号 特願2005-139664 (P2005-139664)</p> <p>(22) 出願日 平成17年5月12日 (2005.5.12)</p> <p>(65) 公開番号 特開2006-318176 (P2006-318176A)</p> <p>(43) 公開日 平成18年11月24日 (2006.11.24)</p> <p>審査請求日 平成18年5月11日 (2006.5.11)</p>	<p>(73) 特許権者 395015319 株式会社ソニー・コンピュータエンタテインメント 東京都港区南青山二丁目6番21号</p> <p>(74) 代理人 100105924 弁理士 森下 賢樹</p> <p>(72) 発明者 大塚 活志 東京都港区南青山2丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内</p> <p>(72) 発明者 山崎 剛 東京都港区南青山2丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内</p>
--	--

最終頁に続く

(54) 【発明の名称】 コマンド実行制御装置、コマンド実行指示装置およびコマンド実行制御方法

(57) 【特許請求の範囲】

【請求項1】

外部のコマンド送信主体から実行コマンドを受信する実行コマンド受信部と、
前記受信された実行コマンドを所定個数を上限として保持する実行コマンド保持部と、
前記保持されている実行コマンドの間で定められた発行順序にしたがって、前記保持されている実行コマンドを取り出してコマンド実行主体に発行する実行コマンド発行部と、
前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信された調整コマンドを受信する調整コマンド受信部と、

前記受信された調整コマンドを保持する調整コマンド保持部と、を備え、

前記実行コマンド保持部が実行コマンドを保持するための記憶領域と、前記調整コマンド保持部が調整コマンドを保持するための記憶領域は別々に確保される記憶領域であって、

前記実行コマンド保持部と前記調整コマンド保持部の一対は、複数のコマンド実行主体のそれぞれと対応づけて複数個設けられ、

調整コマンドには、複数の調整コマンド保持部のいずれかを指定するための保持先指定情報が含まれ、

前記調整コマンド受信部は、調整コマンド中の保持先指定情報を参照して、その調整コマンドを保持すべき調整コマンド保持部を選択し、

前記実行コマンド発行部は、調整コマンドが保持されているときには、その調整コマンドを保持する調整コマンド保持部に対して一対として設けられた実行コマンド保持部に

10

20

いて、発行順序調整処理として、その調整コマンドの受信前に受信された実行コマンドの発行が終了したことを条件としてその調整コマンドの受信後に受信された実行コマンドを発行することを特徴とするコマンド実行制御装置。

【請求項 2】

前記実行コマンド発行部は、前記調整コマンドを未保持の調整コマンド保持部に対して一対として設けられた実行コマンド保持部については、前記発行順序調整処理の実行対象外とすることを特徴とする請求項 1 に記載のコマンド実行制御装置。

【請求項 3】

前記実行コマンド保持部は、実行コマンドの受信順序にしたがって実行コマンドを保持し、

前記実行コマンド発行部は、前記受信順序と必ずしも同じではない発行順序にしたがって、前記実行コマンドを発行することを特徴とする請求項 1 または 2 に記載のコマンド実行制御装置。

【請求項 4】

前記実行コマンド保持部と前記調整コマンド保持部はそれぞれ別個のメモリとして設けられたことを特徴とする請求項 1 から 3 のいずれかに記載のコマンド実行制御装置。

【請求項 5】

前記実行コマンドの発行先となるコマンド実行主体とともにワンチップの電子デバイスに含まれて形成されたことを特徴とする請求項 1 から 4 のいずれかに記載のコマンド実行制御装置。

【請求項 6】

前記コマンド送信主体とは物理的に異なる電子デバイスとして形成されたことを特徴とする請求項 1 から 5 のいずれかに記載のコマンド実行制御装置。

【請求項 7】

請求項 1 から 6 のいずれかに記載のコマンド実行制御装置が接続された前記コマンド送信主体として、

前記コマンド実行制御装置に対して実行コマンドを送信する実行コマンド送信部と、

前記コマンド実行制御装置が備える複数の調整コマンド保持部のうち、いずれかを保持先として指定するための保持先指定情報を含む調整コマンドを送信する調整コマンド送信部と、

を備えることを特徴とするコマンド実行指示装置。

【請求項 8】

外部のコマンド送信主体から受信した実行コマンドを保持するためのメモリであり、複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信された調整コマンドを保持するためのメモリであるレジスタメモリを併設し、

調整コマンドには、複数のレジスタメモリのいずれかを指定するための保持先指定情報が含まれ、

前記複数のレジスタメモリのそれぞれには、各レジスタメモリを指定する保持先指定情報を含む調整コマンドが書き込まれ、

前記複数のレジスタメモリのいずれかに対して調整コマンドが書き込まれたときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリから、その書き込み以後に受信された実行コマンドの発行を停止せしめることを特徴とするコマンド実行制御装置。

【請求項 9】

前記複数のレジスタメモリのいずれかに調整コマンドが書き込まれたときであっても、その調整コマンドが書き込まれていない他のレジスタメモリに併設される受信メモリからの実行コマンドの発行は停止せしめないことを特徴とする請求項 8 に記載のコマンド実行制御装置。

【請求項 10】

請求項 8 または 9 に記載のコマンド実行制御装置が接続された前記コマンド送信主体として、

前記コマンド実行制御装置に対して実行コマンドを送信する実行コマンド送信部と、
前記コマンド実行制御装置が備える複数のレジスタメモリのうち、いずれかを保持先として指定するための保持先指定情報を含む調整コマンドを送信する調整コマンド送信部と

を備えることを特徴とするコマンド実行指示装置。

【請求項 1 1】

外部のコマンド送信主体から受信した実行コマンドを保持するための記憶領域であり、
複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、
前記受信メモリとは別個の記憶領域であるレジスタメモリが併設された装置を制御する方法であって、

前記コマンド送信主体から実行コマンドを受信するステップと、
受信された実行コマンドを所定個数を上限として前記受信メモリに保持するステップと

前記保持されている実行コマンドの間で定められた発行順序にしたがって、前記保持されている実行コマンドを取り出してコマンド実行主体に発行するステップと、

前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信されたコマンドであり、
複数のレジスタメモリのいずれかを指定するための保持先指定情報を含む調整コマンドを受信するステップと、

受信された調整コマンドの保持先指定情報で指定されたレジスタメモリにて前記受信された調整コマンドを保持するステップと、

前記調整コマンドが保持されているときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリについて、
発行順序調整処理として、その調整コマンドの受信前に受信された実行コマンドの発行が終了することを条件として、その調整コマンドの受信後に受信された実行コマンドを発行するステップと、

を備えることを特徴とするコマンド実行制御方法。

【請求項 1 2】

請求項 1 1 に記載の方法において、前記調整コマンドを未保持のレジスタメモリに併設される受信メモリについては、
前記発行順序調整処理の実行対象外とすることを特徴とするコマンド実行制御方法。

【請求項 1 3】

請求項 1 1 または 1 2 に記載の方法において、実行コマンドの受信順序と必ずしも同じではない発行順序にしたがって、
前記実行コマンドを発行することを特徴とするコマンド実行制御方法。

【請求項 1 4】

外部のコマンド送信主体から受信した実行コマンドを保持するためのメモリであり、
複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、
前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信された調整コマンドを保持するためのメモリであるレジスタメモリが併設された装置を制御する方法であって、

調整コマンドには、複数のレジスタメモリのいずれかを指定するための保持先指定情報が含まれ、

前記複数のレジスタメモリのそれぞれには、各レジスタメモリを指定する保持先指定情報を含む調整コマンドが書き込まれ、

前記複数のレジスタメモリのいずれかに対して調整コマンドが書き込まれたときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリから、その書き込み以後に受信された実行コマンドの発行を停止せしめることを特徴とするコマンド実行制御方法。

【請求項 1 5】

10

20

30

40

50

請求項 1 4 に記載の方法において、前記複数のレジスタメモリのいずれかに調整コマンドが書き込まれたときであっても、その調整コマンドが書き込まれていない他のレジスタメモリに併設される受信メモリからの実行コマンドの発行は停止せしめないことを特徴とするコマンド実行制御方法。

【請求項 1 6】

外部のコマンド送信主体から受信した実行コマンドを保持するための記憶領域であり、複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、前記受信メモリとは別個の記憶領域であるレジスタメモリが併設された装置に、

前記コマンド送信主体から実行コマンドを受信する機能と、 10
受信された実行コマンドを所定個数を上限として前記受信メモリに保持する機能と、
前記保持されている実行コマンドの間で定められた発行順序にしたがって、前記保持されている実行コマンドを取り出してコマンド実行主体に発行する機能と、

前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信されたコマンドであり、複数のレジスタメモリのいずれかを指定するための保持先指定情報を含む調整コマンドを受信する機能と、

受信された調整コマンドの保持先指定情報で指定されたレジスタメモリにて前記受信された調整コマンドを保持する機能と、

前記調整コマンドが保持されているときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリに対する発行順序調整処理として、その調整コマンドの受信前に受信された実行コマンドの発行が終了することを条件として、その調整コマンドの受信後に受信された実行コマンドを発行する機能と、 20

を発揮させることを特徴とするコマンド実行制御プログラム。

【請求項 1 7】

請求項 1 6 に記載のプログラムにおいて、前記実行コマンドを発行する機能は、前記調整コマンドを未保持のレジスタメモリに併設される受信メモリについては、前記発行順序調整処理の実行対象外とすることを特徴とするコマンド実行制御プログラム。

【請求項 1 8】

外部のコマンド送信主体から受信した実行コマンドを保持するためのメモリであり、複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信された調整コマンドを保持するためのメモリであるレジスタメモリが併設された装置を制御するためのコンピュータプログラムであって、 30

調整コマンドには、複数のレジスタメモリのいずれかを指定するための保持先指定情報が含まれ、

前記複数のレジスタメモリのそれぞれには、各レジスタメモリを指定する保持先指定情報を含む調整コマンドが書き込まれ、

前記複数のレジスタメモリのいずれかに対して調整コマンドが書き込まれたときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリから、その書き込み以後に受信された実行コマンドの発行を停止せしめる機能を前記装置に発揮させることを特徴とするコマンド実行制御プログラム。 40

【請求項 1 9】

請求項 1 8 に記載のプログラムにおいて、前記複数のレジスタメモリのいずれかに調整コマンドが書き込まれたときであっても、その調整コマンドが書き込まれていない他のレジスタメモリに併設される受信メモリからの実行コマンドの発行は停止せしめないことを特徴とするコマンド実行制御プログラム。

【請求項 2 0】

コンピュータにて読み取り可能な記録媒体であって、

外部のコマンド送信主体から受信した実行コマンドを保持するための記憶領域であり、複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそ 50

れぞれに対して、前記受信メモリとは別個の記憶領域であるレジスタメモリが併設された装置に、

前記コマンド送信主体から実行コマンドを受信する機能と、
受信された実行コマンドを所定個数を上限として前記受信メモリに保持する機能と、
前記保持されている実行コマンドの間で定められた発行順序にしたがって、前記保持されている実行コマンドを取り出してコマンド実行主体に発行する機能と、

前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信されたコマンドであり、複数のレジスタメモリのいずれかを指定するための保持先指定情報を含む調整コマンドを受信する機能と、

受信された調整コマンドの保持先指定情報で指定されたレジスタメモリにて前記受信された調整コマンドを保持する機能と、

前記調整コマンドが保持されているときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリに対する発行順序調整処理として、その調整コマンドの受信前に受信された実行コマンドの発行が終了することを条件として、その調整コマンドの受信後に受信された実行コマンドを発行する機能と、

を發揮させることを特徴とするコマンド実行制御プログラムを格納した記録媒体。

【請求項 2 1】

請求項 2 0 に記載の記録媒体が格納するコマンド実行制御プログラムにおいて、前記実行コマンドを発行する機能は、前記調整コマンドを未保持のレジスタメモリに併設される受信メモリについては、前記発行順序調整処理の実行対象外とすることを特徴とする記録媒体。

【請求項 2 2】

外部のコマンド送信主体から受信した実行コマンドを保持するためのメモリであり、複数の外部のコマンド実行主体のそれぞれと対応づけて設けられた複数の受信メモリのそれぞれに対して、前記コマンド送信主体から前記実行コマンドの発行順序を調整するために送信された調整コマンドを保持するためのメモリであるレジスタメモリが併設された装置を制御するためのコンピュータプログラムを格納した記録媒体であって、

調整コマンドには、複数のレジスタメモリのいずれかを指定するための保持先指定情報が含まれ、

前記複数のレジスタメモリのそれぞれには、各レジスタメモリを指定する保持先指定情報を含む調整コマンドが書き込まれ、

前記複数のレジスタメモリのいずれかに対して調整コマンドが書き込まれたときには、その調整コマンドを保持するレジスタメモリに併設される受信メモリから、その書き込み以後に受信された実行コマンドの発行を停止せしめる機能を前記装置に發揮させることを特徴とするコマンド実行制御プログラム

を格納したコンピュータにて読み取り可能な記録媒体。

【請求項 2 3】

請求項 2 2 に記載の記録媒体が格納するコマンド実行制御プログラムにおいて、前記複数のレジスタメモリのいずれかに調整コマンドが書き込まれたときであっても、その調整コマンドが書き込まれていない他のレジスタメモリに併設される受信メモリからの実行コマンドの発行は停止せしめないことを特徴とする記録媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、コマンドの実行を制御するための技術、特に、外部から受信したコマンドの発行順序を制御するための技術、に関する。

【背景技術】

【0002】

近年のコンピュータゲームやデジタル放送などの分野に利用されるコンピュータグラフィックス技術や画像処理技術の著しい進歩に伴い、コンピュータ、ゲーム機器、テレビな

10

20

30

40

50

どの情報処理装置はより高精細の画像データをより高速に処理する能力を求められている。そのためには、演算処理自体の高速化が必要であることは勿論であるが、複数の処理装置間でタスクを好適に分散することも同様に重要である。

【0003】

このとき、複数の処理装置間では、互いにタスクの実行を指示するための制御命令（以下、単に「コマンド」とよぶ）が送受され、これにより各処理装置は連係動作する。たとえば、ある処理装置Aは、別の処理装置Bに対してさまざまなコマンドを送信する。処理装置Bは、受信したコマンドを自己の待ち行列にキューイングする。処理装置Bは、待ち行列のコマンドを実行しやすいものから順に実行する。このような、いわゆるコマンドキューイング（Command Queuing）とアウトオブオーダー実行（Out of Order Execution）は、処理装置Aと処理装置Bを非同期的に動作させ、複数の処理装置による全体としての処理効率を高める上で有効な手法として広く採用されている。

10

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記したようなコマンドキューイングおよびアウトオブオーダー実行によれば、処理装置Aは、処理装置Bに対して一旦コマンドを送信すれば、事実上、処理装置Bの処理状況を関知する必要がない。しかし、コマンドの中には、処理装置Bのコマンド処理状況に応じて実行されるべきコマンドもある。たとえば、処理装置Aが処理装置Bに対して、所定の演算を指示するための演算指示コマンドを送信し、その演算結果の読み出しを指示するための読み出しコマンドを続けて送信する場合、読み出しコマンドは演算指示コマンドの実行が完了してから実行される必要がある。

20

【0005】

処理装置Bが、待ち行列に入っているコマンドをアウトオブオーダー実行するとき、それらのコマンドの内容に鑑みて実行順序を調整するとすれば、処理装置Bの負担が大きくなる。一方、処理装置Aが処理装置Bのコマンド処理状況に応じて、読み出しコマンドの送信タイミングを制御するとすれば、処理装置Aの負担が大きくなる。いずれの方式においても、処理装置Aと処理装置Bが互いの事情を多かれ少なかれ関知する必要が生じるため、このような状況は、複数の処理装置における全体としての処理効率を悪化させる原因となる。

30

【0006】

本発明は、このような課題に鑑みてなされたものであり、その主たる目的は、複数の処理装置の間で送受されるコマンドを効率的に制御するための技術、を提供することにある。

【課題を解決するための手段】

【0007】

本発明のある態様は、コマンド実行制御装置である。

この装置は、外部のコマンド送信主体から実行コマンドを受信し、所定個数を上限として保持する。保持された実行コマンドは、実行コマンドの間で定められた発行順序にしたがって取り出され、コマンド実行主体に発行される。

40

この装置は、コマンド送信主体から実行コマンドの発行順序を調整するために送信された調整コマンドも受信する。実行コマンドを保持するための記憶領域と、調整コマンドを保持するための記憶領域は別々に確保される記憶領域であって、調整コマンドが保持されているときには、調整コマンドの受信前に受信された実行コマンドの発行が終了したことを条件として調整コマンドの受信後に受信された実行コマンドが発行される。

【0008】

このような態様において、コマンド実行制御装置は調整コマンドが保持されているか否かにより、実行コマンドの発行順序について調整コマンドの受信タイミングに応じた調整を行うべきか否かを判定する。

【0009】

50

本発明の別の態様は、コマンド実行指示装置である。

この装置は、複数のコマンド実行制御装置に対して実行コマンドを送信する。コマンド実行制御装置における実行コマンドの発行順序を調整させるときには、これら複数のコマンド実行制御装置のうち、その対象となるコマンド実行制御装置に対して調整コマンドを送信する。

【0010】

本発明のある態様は、コマンド実行制御装置である。

この装置は、外部のコマンド送信主体から受信した実行コマンドを保持するためのメモリである受信メモリに対してレジスタメモリを併設し、レジスタメモリに対して所定のデータが書き込まれたときには、受信メモリからその書き込み以後に受信された実行コマンドの発行を停止せしめる。

10

【0011】

このような態様において、コマンド実行制御装置はレジスタメモリに書き込みがなされているか否かにより、実行コマンドの発行を停止するか否か判定する。

【0012】

本発明の別の態様は、コマンド実行指示装置である。

この装置は、複数のコマンド実行制御装置に接続され、これら複数のコマンド実行制御装置のうち実行コマンドの発行を停止させるべきコマンド実行制御装置のレジスタメモリに対してのみ所定のデータを書き込む。

20

【0013】

なお、本発明を方法、装置、システム、記録媒体、コンピュータプログラムにより表現したものもまた、本発明の態様として有効である。

【発明の効果】

【0014】

本発明によれば、複数の処理装置の間で送受されるコマンドを効率的に制御する上で効果がある。

【発明を実施するための最良の形態】

【0015】

図1は、情報処理装置の機能ブロック図である。

情報処理装置100は、統括制御部110、画像処理部120およびメインメモリ140を含む。情報処理装置100は表示装置150と接続されている。表示装置150は、統括制御部110および画像処理部120の処理の結果得られた画像、映像を出力する。情報処理装置100は、外部機器を制御するためのさまざまなI/Oデバイス160ともバス118を介して接続されている。情報処理装置100と接続されるI/Oデバイス160は、複数個、また、複数種類であってよい。統括制御部110や画像処理部120はそれぞれワンチップの電子デバイスとして形成されており、お互いは物理的に分離されている。情報処理装置100は、これらの電子デバイスをさらに包含する電子デバイスとして形成されてもよい。

30

【0016】

図1などにおいて、さまざまな処理を行う機能ブロックとして記載される各要素は、ハードウェア的には、CPU (Central Processing Unit)、メモリ、その他のLSI (Large Scale Integration) で構成することができ、ソフトウェア的には、メモリにロードされた予約管理機能のあるプログラムなどによって実現される。したがって、これらの機能ブロックがハードウェアのみ、ソフトウェアのみ、またはそれらの組合せによっていろいろな形で実現できることは当業者には理解されるところであり、いずれかに限定されるものではない。

40

また、この情報処理装置100では、情報処理装置100を効率よく使用するための機能、環境を提供し、装置全体を統括的に制御するオペレーティングシステム(以下、単に「OS (Operating System)」とよぶ)が実行される。OS上で複数のアプリケーションソフトウェアが実行される。

50

【 0 0 1 7 】

統括制御部 1 1 0 は、1 つの主制御装置 1 1 2 と複数の副制御装置 1 1 6 を含む。副制御装置 1 1 6 および主制御装置 1 1 2 はバス 1 1 8 により相互通信可能である。主制御装置 1 1 2 は、各アプリケーションにおける基本処理単位としてのタスクを各副制御装置 1 1 6 に割り当てる。あるいは、主制御装置 1 1 2 自身がタスクを実行してもよい。副制御装置 1 1 6 がそれぞれ割り当てられたタスクを実行することにより、複数のタスクが並列処理される。

以下、タスクの割り当て処理を含む主制御装置 1 1 2 により実行される処理のことを「メインプロセス」、副制御装置 1 1 6 により実行される処理のことを「サブプロセス」とよぶ。主制御装置 1 1 2 は、ユーザインタフェースに関する処理のように比較的優先度が高い情報処理装置 1 0 0 全体を統括する処理を実行する。これに対して、副制御装置 1 1 6 は、比較的優先度が低いバックグラウンドで実行される計算のようにメインプロセスの下請け的な処理を実行する。

10

【 0 0 1 8 】

主制御装置 1 1 2 や副制御装置 1 1 6 に含まれる図示しない D M A C (Direct Memory Access Controller) は、メインメモリ 1 4 0 や画像処理部 1 2 0 に内蔵されるグラフィックスメモリ 1 2 8 との間のデータ転送、データ退避などを主制御装置 1 1 2 または副制御装置 1 1 6 からの命令によって制御する。

【 0 0 1 9 】

メインメモリ 1 4 0 は、主に統括制御部 1 1 0 によって使用される記憶領域である。メインメモリ 1 4 0 には、タスクの実行状態に関連するデータが格納される。たとえば、統括制御部 1 1 0 によりコンピュータグラフィックスに関する座標計算が実行されて得られた座標データなどが一時的に格納される。また、このメインメモリ 1 4 0 には、画像処理部 1 2 0 により生成されたデータが退避される場合もある。

20

【 0 0 2 0 】

画像処理部 1 2 0 は、画像処理を専用に行うユニットであり、たとえば、レンダリング処理を実行する。画像処理部 1 2 0 は、統括制御部 1 1 0 からの指示により画像処理を実行する。画像処理部 1 2 0 は、統括制御部 1 1 0 により処理されるそれぞれのタスクに関連する画像処理を行い、生成した画像、映像を表示装置 1 5 0 へ出力する。画像処理部 1 2 0 は、複数の画像処理を時分割して並列的に実行してもよい。

30

【 0 0 2 1 】

画像処理部 1 2 0 は、グラフィックスメモリ 1 2 8、演算ユニット 1 3 0、ディスプレイコントローラ 1 2 6、制御ブロック 1 2 4、画像処理側 D M A C 1 2 2 およびコマンド実行制御装置 2 0 0 を含む。これらのユニット同士も、バス 1 1 8 で接続されており、各ユニット間で相互通信可能である。

【 0 0 2 2 】

グラフィックスメモリ 1 2 8 は、画像処理部 1 2 0 により使用、管理されるグラフィックスデータを記憶するためのメモリ領域である。グラフィックスメモリ 1 2 8 には、画像フレームデータが格納されるフレームバッファや Z バッファに加えて、画像フレームデータを描画する際に参照される基本データである頂点データ、テクスチャデータ、カラーラックアップテーブルなどのデータに対応する領域が用意されている。

40

【 0 0 2 3 】

制御ブロック 1 2 4 は、画像処理部 1 2 0 全体を制御するブロックである。制御ブロック 1 2 4 は、演算ユニット 1 3 0、グラフィックスメモリ 1 2 8、ディスプレイコントローラ 1 2 6 を統括的に制御し、各ブロック間のデータ転送の同期管理やタイマー管理等を行う。

【 0 0 2 4 】

画像処理側 D M A C 1 2 2 は、統括制御部 1 1 0 やメインメモリ 1 4 0 とグラフィックスメモリ 1 2 8 の間のデータ転送、データ退避などを制御ブロック 1 2 4 からの命令によって制御する。

50

【 0 0 2 5 】

ディスプレイコントローラ 1 2 6 は、水平および垂直同期信号を生成し、表示装置 1 5 0 の表示タイミングにしたがって、グラフィックメモリ 1 2 8 に格納されるフレームバッファから画像フレームデータのピクセルデータをライン状に順次読み込んでいく。さらにディスプレイコントローラ 1 2 6 は、ライン状に読み込まれたピクセルデータを、RGB (Red-Green-Blue) のカラー値からなるデジタルデータから表示装置 1 5 0 に対応したフォーマットに変換して出力する。

【 0 0 2 6 】

演算ユニット 1 3 0 は、制御ブロック 1 2 4 からの命令にしたがって、グラフィックスに関するさまざまな演算処理を行う。その処理の一例としては、3次元モデリングデータをもとに座標変換、陰面消去、シェーディングを行って画像フレームデータを作成し、フレームバッファに書き込む一連のレンダリング処理などが挙げられる。

演算ユニット 1 3 0 は、特に3次元グラフィックスに関する処理を高速に行うために、ラスタライザ 1 3 2、シェーダユニット 1 3 4、テクスチャユニット 1 3 6 などの機能ブロックを含む。

【 0 0 2 7 】

ラスタライザ 1 3 2 は、描画する基本物体（以下、「プリミティブ」とよぶ）の頂点データを統括制御部 1 1 0 から受け取り、3次元空間上のプリミティブを投影変換により描画平面上の図形に変換するビュー変換を行う。さらに、描画平面上の図形を、描画平面の水平方向に沿ってスキャンしながら、一列ごとに量子化されたピクセルに変換するラスタ処理を行う。このラスタライザ 1 3 2 によってプリミティブがピクセル展開されて、各ピクセルごとにピクセル情報を算出する。このピクセル情報には、RGBカラー値、透明度を表す値、視点からの奥行きを表すZ値が含まれる。

【 0 0 2 8 】

ラスタライザ 1 3 2 は、スキャンラインに沿って所定の大きさのピクセル領域を生成し、シェーダユニット 1 3 4、テクスチャユニット 1 3 6 へと出力する。ラスタライザ 1 3 2 から出力されるピクセル領域は、一度キューにスタックされ、シェーダユニット 1 3 4 はスタックされたピクセル領域を順に処理していく。

【 0 0 2 9 】

シェーダユニット 1 3 4 は、ラスタライザ 1 3 2 により算出されたピクセル情報をもとにシェーディング処理を行い、テクスチャユニット 1 3 6 により得られたテクセル情報をもとに、テクスチャマッピング後のピクセル色を決定し、グラフィックメモリ 1 2 8 内のフレームバッファにシェーディング処理後の画像フレームデータを書き込む。さらにシェーダユニット 1 3 4 はフレームバッファに書き込まれた画像フレームデータに対してフォギング、アルファブレンディング等の処理を行い最終的な描画色を決定してフレームバッファの画像フレームデータを更新する。

【 0 0 3 0 】

テクスチャユニット 1 3 6 は、シェーダユニット 1 3 4 からテクスチャデータを指定するパラメータを受け取り、要求されたテクスチャデータをグラフィックメモリ 1 2 8 内のテクスチャバッファを読み出し、所定の処理を行った後にシェーダユニット 1 3 4 に対して出力する。

【 0 0 3 1 】

画像処理部 1 2 0 はプリミティブの頂点データなど画像生成のために必要な基本情報や画像生成の開始指示を統括制御部 1 1 0 から与えられると、統括制御部 1 1 0 とは独立して画像処理を実行する。画像処理部 1 2 0 により生成されたデータはグラフィックメモリ 1 2 8 やメインメモリ 1 4 0 に転送される。

【 0 0 3 2 】

画像処理部 1 2 0 に含まれるコマンド実行制御装置 2 0 0 は、統括制御部 1 1 0 から画像処理部 1 2 0 に対して送信されたコマンドの発行タイミングを制御する。以下、コマンドのうち、コマンドの処理主体に対してタスク実行を指示するための制御命令のことを「

10

20

30

40

50

実行コマンド」とよび、コマンド実行制御装置 200 に実行コマンドの発行順序を調整させるための補助的な制御命令のことを「調整コマンド」とよぶ。また、以降は、実行コマンドと調整コマンドを総称するときには「制御コマンド」とよぶ。調整コマンドと調整コマンドともなって実行コマンドの発行順序を調整するための発行順序調整処理については、図 4 に関連して詳述する。

【0033】

コマンド実行制御装置 200 は、統括制御部 110 の主制御装置 112 や副制御装置 116 のみならず、I/O デバイス 160 のようなその他のデバイスから送信される制御コマンドも受信する。すなわち、画像処理部 120 のコマンド実行制御装置 200 は外部のコマンド送信主体から画像処理部 120 に対して送信された制御コマンドをまとめて受信する。コマンド実行制御装置 200 は、実行コマンドを受信するとその実行コマンドの処理主体である制御ブロック 124 やディスプレイコントローラ 126 などの各種ユニットに対して発行する。画像処理部 120 に含まれる各ユニットは、コマンド実行制御装置 200 から発行された実行コマンドによって指示された各種のタスクを実行する。

10

【0034】

なお、コマンド実行制御装置 200 は、画像処理部 120 のみならず、I/O デバイス 160 にも搭載される。I/O デバイス 160 に搭載されるコマンド実行制御装置 200 は、統括制御部 110 や画像処理部 120、すなわち、情報処理装置 100 のような外部のコマンド送信主体から制御コマンドを受信し、I/O デバイス 160 内における各種ユニットに対して実行コマンドを発行する。

20

コマンド実行制御装置 200 の詳細については、次の図 2 および図 3 に関連して詳述する。

【0035】

図 2 は、一般的なコマンド実行制御装置の機能ブロック図である。

ここでは、画像処理部 120 に搭載されるコマンド実行制御装置 200 について、実行コマンド送信主体が統括制御部 110 であるとして説明する。コマンド実行制御装置 200 は、制御コマンド受信部 210、制御コマンド保持部 220 および実行コマンド発行部 230 を含む。

【0036】

制御コマンド受信部 210 は、外部のコマンド送信主体から実行コマンドを受信する。制御コマンド保持部 220 は、受信された実行コマンドを待ち行列として確保された記憶領域に保持する。実行コマンド発行部 230 は、制御コマンド保持部 220 から実行コマンドを取り出して、コマンドの処理主体である各ユニットに発行する。受信処理と発行処理は別プロセスとして実行されるため、受信処理と発行処理は互いに同期する必要がない。すなわち、実行コマンドが受信されると制御コマンド保持部 220 に保持されていくが、実行コマンド発行部 230 は保持されている実行コマンドの中から実行しやすい順序で実行コマンドを発行する。そのため、受信状況や発行状況に応じて制御コマンド保持部 220 に保持されている実行コマンドの数は増減する。制御コマンド保持部 220 は、制御コマンド受信部 210 と実行コマンド発行部 230 による非同期動作を実現する上でバッファとしての役割を果たしている。

30

40

【0037】

制御コマンド保持部 220 は受信順に実行コマンドを保持するが、実行コマンドは実行しやすい順に発行される。そのため、実行コマンドの受信順序と発行順序とは必ずしも一致しない。ここで、実行しやすい順序で実行コマンドの発行する状況としては、たとえば、演算ユニット 130 に対する複数個の実行コマンドが受信された後に、制御ブロック 124 に対する実行コマンドが受信された場合がある。このようなときには、演算ユニット 130 がすべての実行コマンドの処理を完了するのと待ってから、制御ブロック 124 に実行コマンドを発行するよりも、演算ユニット 130 が実行コマンドを処理している最中に制御ブロック 124 に実行コマンドを発行してしまった方が全体としての処理が効率的となる。このようにコマンド実行制御装置 200 は、必要であれば実行コマンドがアウト

50

オブオーダー実行されるように発行順序を制御する。

【 0 0 3 8 】

すでにみたように、コマンド送信主体である統括制御部 1 1 0 とコマンド実行制御装置 2 0 0 は、コマンドの送受に関して非同期動作する。しかし、実行コマンドの中には、制御コマンド保持部 2 2 0 に保持されているすべての実行コマンドの発行が完了してから発行されるよう保証すべきコマンド（以下、「同期型実行コマンド」とよぶ）もある。たとえば、演算の実行を指示するための実行コマンドを発行した後に、その演算結果を取得するための実行コマンドを発行する場合である。

【 0 0 3 9 】

一般的には、統括制御部 1 1 0 がいわゆるダミーリード命令として実行コマンド（以下、「ダミーリードコマンド」とよぶ）を送信し、ダミーリードコマンドが実行されたことを確認してから、同期型実行コマンドを送信する方法（以下、「第 1 方式」とよぶ）がある。このとき、統括制御部 1 1 0 は、ダミーリードコマンドの送信から実行確認までの期間待たされることになってしまう。

10

【 0 0 4 0 】

もうひとつの方法として、統括制御部 1 1 0 がいわゆるフラッシュ命令として実行コマンド（以下、「フラッシュコマンド」とよぶ）を送信する方法（以下、「第 2 方式」とよぶ）がある。フラッシュコマンドも、実行コマンドの一種であるため制御コマンド保持部 2 2 0 に保持されることになる。実行コマンド発行部 2 3 0 は制御コマンド保持部 2 2 0 にフラッシュコマンドがあれば、フラッシュコマンドの受信後に受信されていた実行コマンドがフラッシュコマンドの受信前に受信されていた実行コマンドよりも先に発行されないように注意する必要がある。

20

【 0 0 4 1 】

動作周波数の高速化やパイプライン段数の増加によるレイテンシのカバーのために、制御コマンド保持部 2 2 0 における待ち行列のサイズは増加しつつある。第 1 方式は、待ち行列が長くなるほどコマンド実行制御装置 2 0 0 による発行順序調整処理についての負荷を増加させやすい。現在でも、このような発行順序調整処理のために CPU の動作周波数として 1 万サイクル以上が消費されることもある。

【 0 0 4 2 】

さらに、第 2 方式における従来のコマンド送信主体は、接続されるすべてのコマンド受信主体にフラッシュコマンドをブロードキャストしている。しかし、このような送信方法は、すべてのコマンド受信主体においてフラッシュコマンドに関する処理を強制することになり、全体としての処理効率を悪化させやすい。

30

【 0 0 4 3 】

図 3 は、本実施例におけるコマンド実行制御装置の機能ブロック図である。

ここでも、画像処理部 1 2 0 に搭載されるコマンド実行制御装置 2 0 0 について説明する。コマンド実行制御装置 2 0 0 は、制御コマンド受信部 2 1 0、制御コマンド保持部 2 2 0 および実行コマンド発行部 2 3 0 を含む。

【 0 0 4 4 】

制御コマンド受信部 2 1 0 は、実行コマンド受信部 2 1 2 と調整コマンド受信部 2 1 4 を含む。実行コマンド受信部 2 1 2 は、統括制御部 1 1 0 の主制御装置 1 1 2 や副制御装置 1 1 6 から実行コマンドを受信する。調整コマンド受信部 2 1 4 は、統括制御部 1 1 0 の主制御装置 1 1 2 や副制御装置 1 1 6 から調整コマンドを受信する。なお、その他の I/O デバイス 1 6 0 から制御コマンドが受信されてもよい。

40

【 0 0 4 5 】

制御コマンド保持部 2 2 0 は単一であってもよいが、本実施例としては、制御コマンド保持部 2 2 0 はコマンド送信主体に応じて複数個設けられる場合について説明する。たとえば、画像処理部 1 2 0 のコマンド実行制御装置 2 0 0 が、1 つの主制御装置 1 1 2 と 8 つの副制御装置 1 1 6 からコマンドを受信する場合、制御コマンド保持部 2 2 0 はそれぞれのコマンド送信主体に対して計 9 個設けられることになる。

50

【 0 0 4 6 】

制御コマンド保持部 2 2 0 は、実行コマンド保持部 2 2 2 と調整コマンド保持部 2 2 4 を含む。実行コマンド保持部 2 2 2 は、複数個の実行コマンドを保持する。調整コマンド保持部 2 2 4 は調整コマンドを保持する。実行コマンド保持部 2 2 2 が実行コマンドを保持するための記憶領域と調整コマンド保持部 2 2 4 が調整コマンドを保持するための記憶領域は、物理的に別個のメモリにおいて確保されてもよい。あるいは、物理的に同一のメモリにおいて、別々の記憶領域として確保されてもよい。本実施例においては、調整コマンド保持部 2 2 4 における調整コマンドの記憶領域は、実行コマンド保持部 2 2 2 における実行コマンドの記憶領域を提供するためのメモリに併設される物理的に別個のレジスタメモリにて提供される。

10

【 0 0 4 7 】

実行コマンド受信部 2 1 2 は、実行コマンドを受信すると、その送信元のコマンド送信主体に対応づけられた制御コマンド保持部 2 2 0 を特定する。そして、特定した制御コマンド保持部 2 2 0 の実行コマンド保持部 2 2 2 に実行コマンドを保持させる。

調整コマンド受信部 2 1 4 は、調整コマンドを受信するとその送信元のコマンド送信主体に対応づけられた制御コマンド保持部 2 2 0 を特定する。そして、特定した制御コマンド保持部 2 2 0 の調整コマンド保持部 2 2 4 に調整コマンドを保持させる。

【 0 0 4 8 】

実行コマンド発行部 2 3 0 は、各制御コマンド保持部 2 2 0 における実行コマンド保持部 2 2 2 から実行コマンドを、処理主体となるユニットに対して発行する。実行コマンド発行部 2 3 0 は、実行コマンドを取り出すべき制御コマンド保持部 2 2 0 を巡回選択する。そして、各実行コマンド保持部 2 2 2 から適宜実行コマンドを取り出して各ユニットに発行する。

20

【 0 0 4 9 】

各実行コマンド保持部 2 2 2 が保持可能な実行コマンドの数（以下、「最大保持コマンド数」とよぶ）は、コマンド送信主体に応じてそれぞれ異なってもよい。たとえば、画像処理部 1 2 0 に対して多くの実行コマンドを発行するコマンド送信主体に対応した制御コマンド保持部 2 2 0 は、他の制御コマンド保持部 2 2 0 よりも最大保持コマンド数を大きく設定されてもよい。あるいは、実行コマンドの受信状況に応じて、動的に各実行コマンド保持部 2 2 2 の最大保持コマンド数を変更する制御部があってもよい。

30

【 0 0 5 0 】

このような態様によれば、各実行コマンド保持部 2 2 2 における最大保持コマンド数を好適に設定することにより、コマンド実行制御装置 2 0 0 全体としての記憶容量を効率的に配分できる。また、コマンド送信主体に対応して複数の制御コマンド保持部 2 2 0 を設ければ、特定のコマンド送信主体が大量に実行コマンドを送信して実行コマンド保持部 2 2 2 がオーバーフローしても、他のコマンド送信主体はその影響を受けずに実行コマンドを発行することができる。

【 0 0 5 1 】

コマンド送信主体に応じて複数の制御コマンド保持部 2 2 0 を設けることは、コマンド送信主体側にもメリットがある。たとえば、第 1 のコマンド送信主体が多くの実行コマンドを送信している状況下において、第 2 のコマンド送信主体が実行コマンドを送信したとする。このようなときであっても、実行コマンド発行部 2 3 0 は複数の制御コマンド保持部 2 2 0 を平等に選択する。そのため、第 2 のコマンド送信主体が第 1 のコマンド送信主体による送信状況によって過度に実行コマンドの発行を待たされにくくなる。すなわち、各コマンド送信主体について実行コマンドの発行待ち時間を平準化しやすくなる。

40

【 0 0 5 2 】

なお、制御コマンド保持部 2 2 0 は、必ずしもコマンド送信主体に応じて設けられる必要はない。たとえば、制御コマンド保持部 2 2 0 は、画像処理部 1 2 0 におけるコマンド実行主体に応じて設けられてもよい。調整コマンドのデータパケットは、複数の調整コマンド保持部 2 2 4 のいずれかを指定するための保持先指定領域を含んでもよい。コマンド

50

送信主体である主制御装置 1 1 2 や副制御装置 1 1 6 は、調整コマンドをコマンド実行制御装置 2 0 0 に送信するに際しては、この保持先指定領域に調整コマンド保持部 2 2 4 を特定するための ID を書き込んで調整コマンドを送信する。調整コマンド受信部 2 1 4 は、受信した調整コマンドの保持先指定領域に示される ID を参照して、いずれかの調整コマンド保持部 2 2 4 に調整コマンドを転送する。無論、調整コマンドに限らず、実行コマンドにおいても、このような保持先指定領域が含まれてもよい。この場合、実行コマンド受信部 2 1 2 は、受信した実行コマンドの保持先指定領域に示される ID を参照して、いずれかの実行コマンド保持部 2 2 2 に実行コマンドを転送する。

なお、保持先指定領域は、調整コマンドにおける命令のオペランドが指定される領域であってよい。

10

【 0 0 5 3 】

保持先指定領域には、コマンド実行主体を特定するための ID が書き込まれてもよい。この場合、実行コマンド受信部 2 1 2 や調整コマンド受信部 2 1 4 は、その ID によって指定されたコマンド実行主体に対応する制御コマンド保持部 2 2 0 を制御コマンドの転送先として選択する。

主制御装置 1 1 2 などのコマンド送信主体は、コマンド実行主体を特定するための ID を書き込んだ調整コマンドを複数のコマンド実行制御装置 2 0 0 に対してブロードキャストしてもよい。この場合、ID によって指定されるべき制御コマンド保持部 2 2 0 を含まないコマンド実行制御装置 2 0 0 は、受信した調整コマンドを破棄する。一方、指定される制御コマンド保持部 2 2 0 を含むコマンド実行制御装置 2 0 0 は、その制御コマンド保持部 2 2 0 に対して調整コマンドを転送する。このような態様によれば、調整コマンドをブロードキャストしたとしても、無関係のコマンド実行制御装置 2 0 0 に過度の処理負荷がかかるのを抑制できる。

20

【 0 0 5 4 】

実行コマンドと調整コマンドは、同じフォーマットの packets データとして送受されてもよい。たとえば、制御コマンドの packets データのうち所定のビットがオンとなっていれば実行コマンド、オフであれば調整コマンドであるとしてもよい。制御コマンド受信部 2 1 0 は、このビットのオンオフを検出することにより、受信した制御コマンドが実行コマンドであるか調整コマンドであるかを判定してもよい。そして、制御コマンドにおける保持先指定領域を参照して、いずれかの制御コマンド保持部 2 2 0 を選択するとしてもよい。

30

【 0 0 5 5 】

更に別例を示す。制御コマンドは、ライト命令のディスティネーションアドレスとして送信先アドレスを含む。制御コマンド受信部 2 1 0 は、この送信先アドレスに応じて、制御コマンド保持部 2 2 0 を選択してもよい。たとえば、制御コマンド受信部 2 1 0 は、送信先アドレスに応じていずれかの制御コマンド保持部 2 2 0 を対応づけた選択テーブルを保持してもよい。そして、制御コマンド受信部 2 1 0 の実行コマンド受信部 2 1 2 や調整コマンド受信部 2 1 4 は、この選択テーブルを参照して、制御コマンドにおける送信先アドレスに応じた制御コマンド保持部 2 2 0 を転送先として選択してもよい。

次に、調整コマンド保持部 2 2 4 に保持される調整コマンドによって、実行コマンドの発行順序を調整する本実施例における発行順序調整処理の原理を説明する。

40

【 0 0 5 6 】

図 4 は、本実施例における発行順序調整処理の仕組みを説明するための模式図である。

図 4 (a) ~ 図 4 (e) は、制御コマンド受信部 2 1 0 が実行コマンドと調整コマンドを受信しつつ、実行コマンド発行部 2 3 0 が実行コマンドを発行するときの時間的な流れとして例示している。

【 0 0 5 7 】

図 4 (a) は、本実施例における発行順序調整処理において、第 1 の状態を示す模式図である。第 1 の状態において、実行コマンド保持部 2 2 2 は実行コマンド A、B、C、D を保持している。調整コマンド保持部 2 2 4 は調整コマンドを保持していない。実行コマ

50

ンド保持部 2 2 2 の各記憶領域にはフラグが設けられている。同図において、各領域の上部に記載されている「1」または「0」とあるのがこのフラグである。フラグが「1」である領域に格納された実行コマンドは発行可能であることを示す。フラグが「0」である領域に格納された実行コマンドは発行不可能であることを示す。第 1 の状態においては、実行コマンド保持部 2 2 2 のすべての領域についてフラグは「1」となっている。そのため、実行コマンド発行部 2 3 0 は、実行コマンド A、B、C、D の中から実行しやすい順にいずれかの実行コマンドを発行する。

ここでは、実行コマンド B が発行されたとする。

【 0 0 5 8 】

図 4 (b) は、本実施例における発行順序調整処理において、第 2 の状態を示す模式図である。第 2 の状態は、第 1 の状態から実行コマンド B が発行された後の状態である。実行コマンド保持部 2 2 2 は、実行コマンド A、C、D を保持している。

10

ここで、調整コマンドを受信され、調整コマンド保持部 2 2 4 に調整コマンドが保持されたとする。

【 0 0 5 9 】

図 4 (c) は、本実施例における発行順序調整処理において、第 3 の状態を示す模式図である。第 3 の状態は、第 2 の状態から調整コマンドが保持された後の状態である。このとき、実行コマンド保持部 2 2 2 のうち、実行コマンド A、C、D が保持されている領域のフラグは「1」のままであるが、それ以外の領域のフラグは「0」となる。

ここで、実行コマンド E が受信されたとする。

20

【 0 0 6 0 】

図 4 (d) は、本実施例における発行順序調整処理において、第 4 の状態を示す模式図である。第 4 の状態は、第 3 の状態から実行コマンド E が受信された後の状態である。調整コマンドが受信される前に受信された実行コマンド A、C、D が格納される領域のフラグは「1」である。調整コマンドの受信後に受信された実行コマンド E が格納される領域のフラグは「0」となっている。そのため、実行コマンド A、C、D は発行可能であるが、実行コマンド E は発行を許可されていない。

ここで、実行コマンド B が発行されるとともに、新たに実行コマンド F が受信されたとする。

【 0 0 6 1 】

30

図 4 (e) は、本実施例における発行順序調整処理において、第 5 の状態を示す模式図である。第 5 の状態は、第 4 の状態から実行コマンド A が発行されるとともに実行コマンド F が新たに保持された状態である。調整コマンドが受信される前に受信された実行コマンド C、D が格納される領域のフラグは「1」である。調整コマンドの受信後に受信された実行コマンド E、F が格納される領域のフラグは「0」となっている。そのため、実行コマンド C、D は発行可能であるが、実行コマンド E、F は発行を許可されていない。実行コマンド C、D の発行が完了するまでは、実行コマンド E、F は発行を許可されない。

【 0 0 6 2 】

コマンド実行制御装置 2 0 0 においては、複数のコマンド送信主体に対応して複数の制御コマンド保持部 2 2 0 が設けられている。各制御コマンド保持部 2 2 0 にはそれぞれ実行コマンド保持部 2 2 2 と調整コマンド保持部 2 2 4 が一対として設けられている。実行コマンド発行部 2 3 0 は、ある調整コマンド保持部 2 2 4 において調整コマンドが保持されているときには、その調整コマンド保持部 2 2 4 とペアの実行コマンド保持部 2 2 2 について発行順序調整処理を実行する。しかし、それ以外の実行コマンド保持部 2 2 2 については発行順序調整処理を実行しない。そのため、コマンド送信主体ごとの発行順序調整処理が可能である。

40

【 0 0 6 3 】

図 5 は、実行コマンドの発行処理過程を示すフローチャートである。

ここでは、ある特定の制御コマンド保持部 2 2 0 について、実行コマンド発行部 2 3 0

50

が実行コマンドを発行するときの処理過程を示している。同フローチャートにて示す処理は、繰り返し実行されるループ処理である。

【0064】

まず、実行コマンド発行部230は、実行コマンドが保持されているか判定する(S10)。実行コマンドが保持されていなければ(S10のN)、実行コマンド発行部230は、別の制御コマンド保持部220に処理対象を変更する。実行コマンドが保持されていれば(S10のY)、実行コマンド発行部230は調整コマンドが保持されているか判定する(S12)。調整コマンドが保持されていなければ(S12のN)、実行コマンド発行部230は実行コマンド保持部222に保持されているすべての実行コマンドのうち、いずれかの実行コマンドを選択して発行する(S20)。

10

【0065】

一方、調整コマンドが保持されていれば(S12のY)、実行コマンド発行部230は調整コマンドが受信される前に受信されている実行コマンドが保持されているか判定する(S14)。存在すれば(S14のY)、実行コマンド発行部230はそれらの実行コマンドの中から、いずれかの実行コマンドを選択して発行する(S16)。存在しなければ(S14のN)、実行コマンド発行部230は調整コマンドを調整コマンド保持部224から消去する(S18)。調整コマンドが消去されると、実行コマンド保持部222における各領域のフラグはすべて「1」にセットされる。すなわち、実行コマンド保持部222に保持されているすべての実行コマンドが発行可能となる。

【0066】

20

本実施例において、画像処理部120に対してコマンド送信主体にあたる統括制御部110の主制御装置112や副制御装置116は、実行コマンドを送信する機能とともに調整コマンドを送信する機能を備える。これらの装置は、複数のコマンド受信主体に対するコマンド送信主体となるが、実行コマンドを処理主体となるべきコマンド受信主体に対してだけ、実行コマンドを送信する。同様に、これらの装置は、発行順序調整処理を実行させるべきコマンド実行制御装置200に対してだけ、調整コマンドを送信すればよい。

【0067】

このような調整コマンドの送信方法によれば、第2方式による従来のようなフラッシュコマンドのブロードキャストに比べ、発行順序調整処理の対象となっていないコマンド受信主体の処理が他のコマンド受信主体に対する調整コマンドの影響を受けなくて済む。

30

【0068】

以上、本実施例によれば、コマンド実行制御装置200は、実行コマンドと調整コマンドを別々に確保された記憶領域にて保持する。そのため、コマンド実行制御装置200の実行コマンド発行部230は、調整コマンド保持部224だけをウォッチしておけば、発行順序調整処理を実行すべきか判断できる。そのため、従来第2方式のような実行コマンド保持部222の最大保持コマンド数が大きくなることに伴う処理効率の悪化を抑制できる。また、第2方式に比べて発行順序調整処理のロジックが簡易となる。

また、コマンド送信主体は、同期型実行コマンドの発行時においても、第1方式のようにコマンド実行制御装置200と同期を取る必要がない。

なお、本実施例においては、実行コマンドや調整コマンドはコマンド送信主体とコマンド受信主体の間で送受されるものとして示したが、コマンド送信主体は、実行コマンドや調整コマンドをコマンド実行制御装置200の実行コマンド保持部222や調整コマンド保持部224に書き込み処理してもよい。

40

【0069】

以上、本発明を実施例をもとに説明した。この実施例はあくまで例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能で、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【0070】

なお、請求項に記載のレジスタメモリに対して書き込まれる所定のデータは、本実施例においては調整コマンドが対応する。これら請求項に記載の各構成要件が果たすべき機能

50

は、本実施例において示された各機能ブロックの単体もしくはそれらの関係によって実現されることも当業者には理解されるところである。

【 0 0 7 1 】

さらに付言すれば、図 4 (a) ~ (e) に関連して説明した内容は、本実施例における発行順序調整処理の原理の説明であり、その具体的な実現方法はそのほかにもさまざまな方法が考えられる。たとえば、調整コマンドの受信前に受信された実行コマンドを第 1 グループとして登録し、調整コマンドの受信後に受信された実行コマンドを第 2 グループとして登録することにより管理してもよい。この場合、実行コマンド発行部 2 3 0 は、第 1 グループに属する実行コマンドの発行が完了したことを条件として、第 2 グループに属する実行コマンドの発行を開始してもよい。

10

【 0 0 7 2 】

あるいは、実行コマンド保持部 2 2 2 は、第 1 記憶領域と第 2 記憶領域という別個の記憶領域にて実行コマンドを保持してもよい。第 1 記憶領域は第 2 記憶領域よりも優先される領域である。すなわち、調整コマンドの受信前に受信された実行コマンドは第 1 記憶領域にて保持され、調整コマンドの受信後に受信された実行コマンドは第 2 記憶領域にて保持される。実行コマンドは、通常は第 1 記憶領域に保持されるが、調整コマンドを受信したときには、以後に受信した実行コマンドは第 2 記憶領域に保持される。

【 0 0 7 3 】

実行コマンド発行部 2 3 0 は、第 1 記憶領域に保持される実行コマンドの発行が完了したことを条件として、第 2 記憶領域に保持される実行コマンドの発行を開始する。第 1 記憶領域に保持される実行コマンドがなくなると、第 2 記憶領域が第 1 記憶領域に優先する領域として変更される。以後受信される実行コマンドは第 2 記憶領域に保持されるが、再び調整コマンドが受信された後に受信された実行コマンドは第 1 記憶領域に保持される。実行コマンド発行部 2 3 0 は、今度は、第 2 記憶領域に保持される実行コマンドの発行が完了したことを条件として、第 1 記憶領域に保持される実行コマンドの発行を開始する。このように、コマンド実行制御装置 2 0 0 の制御コマンド保持部 2 2 0 は、実行コマンドの発行優先順位づけがなされた第 1 記憶領域と第 2 記憶領域を備え、調整コマンドが受信されるごとに、それらの発行優先順位を変更してもよい。

20

このような態様によれば、事実上 2 つの待ち行列における発行優先順位を入れ替えることにより、発行順序調整処理を好適に実行できる。

30

【 図面の簡単な説明 】

【 0 0 7 4 】

【 図 1 】 情報処理装置の機能ブロック図である。

【 図 2 】 一般的なコマンド実行制御装置の機能ブロック図である。

【 図 3 】 本実施例におけるコマンド実行制御装置の機能ブロック図である。

【 図 4 】 本実施例における発行順序調整処理の仕組みを説明するための模式図である。図 4 (a) は、本実施例における発行順序調整処理において、第 1 の状態を示す模式図である。図 4 (b) は、本実施例における発行順序調整処理において、第 2 の状態を示す模式図である。図 4 (c) は、本実施例における発行順序調整処理において、第 3 の状態を示す模式図である。図 4 (d) は、本実施例における発行順序調整処理において、第 4 の状態を示す模式図である。図 4 (e) は、本実施例における発行順序調整処理において、第 5 の状態を示す模式図である。

40

【 図 5 】 実行コマンドの発行処理過程を示すフローチャートである。

【 符号の説明 】

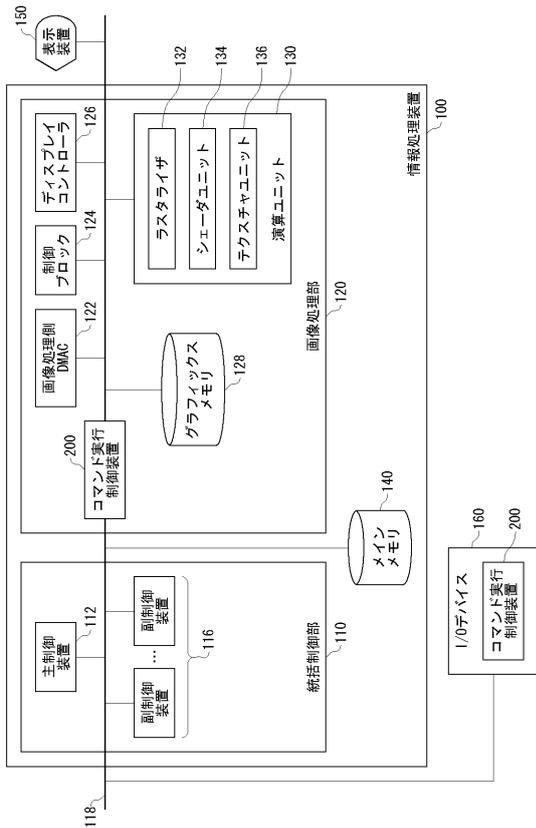
【 0 0 7 5 】

1 0 0 情報処理装置、 1 1 0 統括制御部、 1 1 2 主制御装置、 1 1 6 副制御装置、 1 1 8 バス、 1 2 0 画像処理部、 1 2 2 画像処理側 D M A C 、 1 2 4 制御ブロック、 1 2 6 ディスプレイコントローラ、 1 2 8 グラフィックメモリ、 1 3 0 演算ユニット、 1 3 2 ラスタライザ、 1 3 4 シェーダユニット、 1 3 6 テクスチャユニット、 1 4 0 メインメモリ、 1 5 0 表示装置、

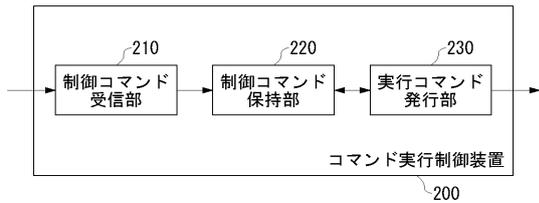
50

160 I/Oデバイス、 200 コマンド実行制御装置、 210 制御コマンド受信部、 212 実行コマンド受信部、 214 調整コマンド受信部、 220 制御コマンド保持部、 222 実行コマンド保持部、 224 調整コマンド保持部、 230 実行コマンド発行部。

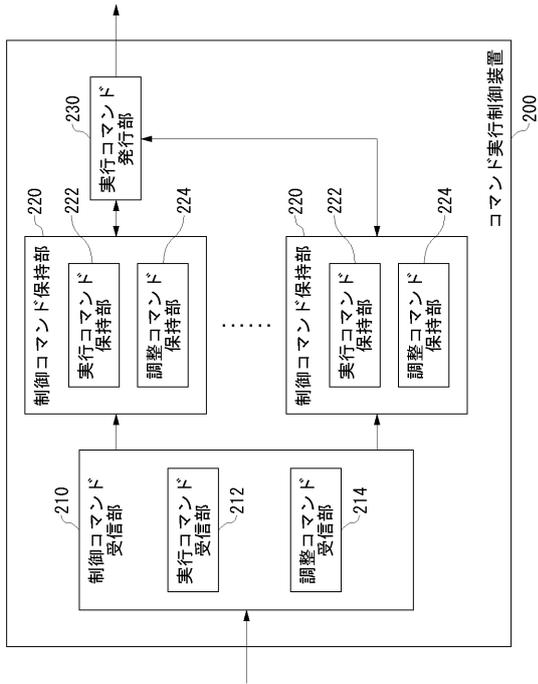
【図1】



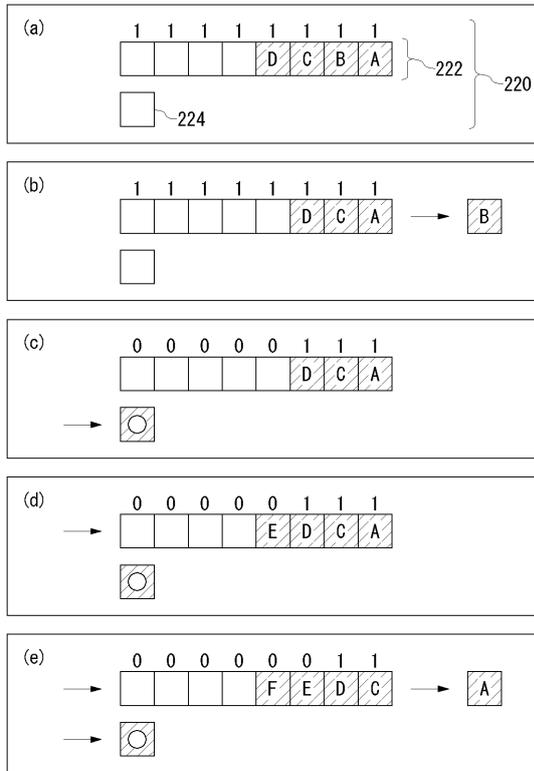
【図2】



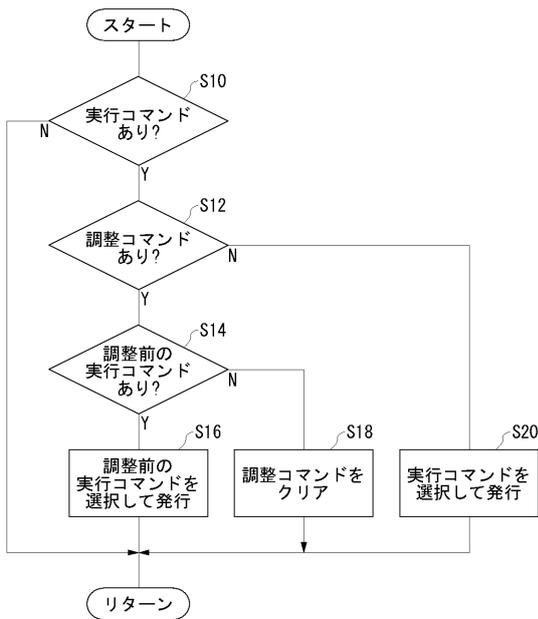
【図3】



【図4】



【図5】



フロントページの続き

審査官 坂東 博司

- (56)参考文献 特開平11-126183(JP,A)
特開2001-229022(JP,A)
特表2003-511754(JP,A)
特開平11-085681(JP,A)
特開平11-338760(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G06F 13/12