

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5481103号
(P5481103)

(45) 発行日 平成26年4月23日(2014.4.23)

(24) 登録日 平成26年2月21日(2014.2.21)

(51) Int.Cl.	F I
HO 1 L 29/812 (2006.01)	HO 1 L 29/80 H
HO 1 L 29/778 (2006.01)	HO 1 L 29/48 F
HO 1 L 21/338 (2006.01)	HO 1 L 29/50 J
HO 1 L 29/872 (2006.01)	HO 1 L 29/06 3 O 1 F
HO 1 L 29/47 (2006.01)	

請求項の数 5 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2009-140361 (P2009-140361)
 (22) 出願日 平成21年6月11日(2009.6.11)
 (65) 公開番号 特開2010-287732 (P2010-287732A)
 (43) 公開日 平成22年12月24日(2010.12.24)
 審査請求日 平成23年8月5日(2011.8.5)

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 齋藤 涉
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 齋藤 泰伸
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 野田 隆夫
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内

最終頁に続く

(54) 【発明の名称】 窒化物半導体素子

(57) 【特許請求の範囲】

【請求項1】

第1の窒化物半導体からなる第1の層と、
 前記第1の層の上に設けられ、前記第1の窒化物半導体よりもバンドギャップが大なる第2の窒化物半導体からなる第2の層と、
 前記第2の層にオーミック接続された第1の電極と、
 前記第2の層上の第1の方向において前記第1の電極と並設され、前記第2の層にショットキ接続された第2の電極と、
 前記第2の層上の前記第1の方向に直交する第2の方向において前記第2の電極に挟まれた部分と、前記第1の電極に向けて第2の電極よりも突出した部分と、を有し、前記第2の層にショットキ接続されたフローティング電極と、
 を備えた窒化物半導体素子。

【請求項2】

前記第2の層に電氣的に接続され、前記第1の方向において前記第1及び第2の電極と並設された第3の電極をさらに備え、
 前記第2の電極は、前記第1の電極と前記第3の電極との間に設けられたことを特徴とする請求項1記載の窒化物半導体素子。

【請求項3】

前記第2の電極は、絶縁膜を介して前記フローティング電極の一部を覆っていることを特徴とする請求項1または2に記載の窒化物半導体素子。

【請求項 4】

前記第 2 の電極と前記第 1 の電極との間に設けられ、前記フローティング電極と前記第 2 の層の表面を覆うフィールド絶縁膜と、

前記第 2 の電極に接続され、前記フィールド絶縁膜の上を前記第 1 の電極に向かって伸びるように設けられた第 1 のフィールドプレート電極と、

をさらに備えたことを特徴とする請求項 1 または 2 に記載の窒化物半導体素子。

【請求項 5】

前記第 1 のフィールドプレート電極と離間して設けられ、且つ、前記フローティング電極に接続された第 2 のフィールドプレート電極をさらに備え、

前記第 2 のフィールドプレート電極は、前記フィールド絶縁膜の上を前記フローティング電極から前記第 1 の電極に向かって伸びるように設けられたことを特徴とする請求項 4 記載の窒化物半導体素子。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化物半導体素子に関し、例えば、窒化物半導体のヘテロ接合を有し電力制御用のスイッチングなどに用いられる窒化物半導体素子に関する。

【背景技術】

【0002】

電力制御の用途に用いられるスイッチング素子には、低いオン抵抗と高い耐圧が求められる。一方、半導体スイッチング素子には、オン抵抗を下げると耐圧が低下してしまうトレードオフが存在し、所望のオン抵抗に対して、使用される半導体材料に固有の耐圧限界が存在する。

20

【0003】

GaN 等の窒化物半導体は、Si に比べて大きいバンドギャップを有する為、材料固有のオン抵抗と耐圧のトレードオフを劇的に改善することができる。従って、窒化物半導体を材料とするスイッチング素子は、従来の Si を材料とするスイッチング素子に比べて、低いオン抵抗で高い耐圧を実現できるものと期待されている。そして、窒化物半導体を材料とするスイッチング素子として、n-AlGaN と i-GaN のヘテロ接合を用いた電界効果トランジスタ (HFET: Heterojunction Field Effect Transister) や GaN を用いたショットキバリアダイオード (SBD: Schottky Barrier Diode) が有望視されている。(特許文献 1、非特許文献 1、2)

30

【0004】

一方、電力制御に用いられる素子では、高電圧の印加に耐えることは、もちろんのこと、印加された電圧にノイズなどが重畳され過電圧となった場合に、後段の回路に印加される電圧が大きくなり過ぎないように電圧をクランプして、回路内の受動素子や他のスイッチング素子などを保護する必要がある。つまり、過電圧に対して、ある程度の電流を流して電圧をクランプする機能が不可欠である。

【0005】

しかしながら、窒化物半導体を材料とするスイッチング素子では、高電圧が印加されてアバランシェ降伏が生じると、すぐに素子の破壊に至る過電流が流れてしまうという不具合がある。つまり、アバランシェ降伏により生じる電流を利用した電圧クランプ機能を持たせることができないという問題があった。

40

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2007 - 180143 号公報

【非特許文献】

【0007】

【非特許文献 1】Japanese Journal of Applied Physics Vol.44, No.9A, 2005, pp.6385-

50

6388

【非特許文献2】Proceeding of 2004 International Symposium on Power Semiconductor Devices & ICs, pp.319-322

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明の目的は、上記の問題に鑑みて、電圧クランプ機能を有する窒化物半導体素子を提供することである。

【課題を解決するための手段】

【0009】

本発明の一態様によれば、第1の窒化物半導体からなる第1の層と、前記第1の層の上に設けられ、前記第1の窒化物半導体よりもバンドギャップが大なる第2の窒化物半導体からなる第2の層と、前記第2の層にオーミック接続された第1の電極と、前記第2の層上の第1の方向において前記第1の電極と並設され、前記第2の層にショットキ接続された第2の電極と、前記第2の層上の前記第1の方向に直交する第2の方向において前記第2の電極に挟まれた部分と、前記第1の電極に向けて第2の電極よりも突出した部分と、を有し、前記第2の層にショットキ接続されたフローティング電極と、を備える窒化物半導体素子が提供される。

【発明の効果】

【0010】

本発明によれば、電圧クランプ機能を有する窒化物半導体素子を実現することができる。

【図面の簡単な説明】

【0011】

【図1】本発明の第1の実施形態に従った窒化物半導体SBDの構成を模式的に示す電極パターン図と断面図である。

【図2】本発明の第2の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【図3】本発明の第2の実施形態に従った窒化物半導体HFEETの電極パターン図である。

【図4】本発明の第2の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【図5】本発明の第3の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【図6】本発明の第4の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【図7】本発明の第5の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【図8】本発明の第5の実施形態に従った窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。

【発明を実施するための形態】

【0012】

以下、本発明の実施の形態について図面を参照しながら説明する。なお、以下の実施形態では、図面中の同一部分には同一番号を付してその詳しい説明は適宜省略し、異なる部分について適宜説明する。

【0013】

(第1の実施形態)

図1は、本発明の第1の実施の形態に係る窒化物半導体SBDの構成を示す模式図である。図1(a)は、SBDの電極パターンを示す模式図であり、図1(b)および(c)は、それぞれSBDのA-A断面およびB-B断面を示す模式図である。

【 0 0 1 4 】

本実施形態に係る窒化物半導体SBDは、第1の窒化物半導体からなる第1の層であるi-GaN層1と、i-GaN層1の上に設けられ、GaNよりもバンドギャップが大なる第2の窒化物半導体からなる第2の層であるi-AlGaN層2と、i-AlGaN層2に電氣的に接続された第1の電極であるカソード電極14と、i-AlGaN層の上に設けられ、第1の方向においてカソード電極14と並設された第2の電極であるアノード電極13と、i-AlGaN層2上に設けられたフローティング電極6と、を備えている。

【 0 0 1 5 】

さらに、フローティング電極6は、第1の方向に直交する第2の方向においてアノード電極13に挟まれた部分6aと、カソード電極14に向けてアノード電極13よりも突出した部分6bと、を有している。なお、図1(a)において、第1の方向は、図中の横方向を意味し、第2の方向は上下方向を意味する。

10

【 0 0 1 6 】

次に、上記の構成の詳細を説明する。i-GaN層1とi-AlGaN層2とが積層された窒化物半導体基板21上に形成されたカソード電極14は、i-AlGaN層2の上面に電氣的に接続されている。すなわち、カソード電極14とi-AlGaN層2との間には、オーミックコンタクトが形成されている。一方、カソード電極14に対向する位置に設けられたアノード電極13は、i-AlGaN層2との間でショットキーコンタクトを形成している。

20

【 0 0 1 7 】

本実施形態に係るi-GaN層1とi-AlGaN層2は、アンドープの高抵抗層であるが、i-AlGaN層2をn型ドープしたn-AlGaN層としても実施可能である。また、i-GaN層1に代えて、i-AlGaN層2よりもバンドギャップの小さなi-AlGaN層を用いることができる。

【 0 0 1 8 】

SBDのオン動作時には、アノード電極13のショットキーコンタクトが順バイアスされ、i-GaN層1とi-AlGaN層2のヘテロ界面に形成されているチャンネル23を介して、アノード電極13からカソード電極14へ電流が流れる。一方、i-GaN層1とi-AlGaN層2のヘテロ界面には、バリア層として機能するi-AlGaN層2からi-GaN層側に電子が供給され、高濃度の2次元電子ガスが形成されている。これにより、チャンネル23が低抵抗化し、低いオン抵抗を実現することができる。

30

【 0 0 1 9 】

さらに、図1(a)の電極パターンに示すように、アノード電極13は、カソード電極14に対向する方向の電極長を相対的に短くした短電極部22を有している。また、アノード電極13とカソード電極14との間において、フローティング電極6が、短電極部22に近接した位置に設けられている。SBDのオフ動作時において、アノード電極13とカソード電極14との間に逆バイアスが印加されると、カソード電極14に向けてアノード電極13よりも突出した部分6bを有するフローティング電極6の浮遊電位は、バイアス電圧に応じて変化していく。この際、アノード電極13のショットキーコンタクトの降伏電圧より低い、ある程度の高電圧が印加された時に、フローティング電極6に近いアノード電極13の下のポテンシャルバリアが押し下げられて電流が流れ、電圧がクランプされる。すなわち、フローティング電極6を形成することにより、SBDの耐圧より低い電圧において、電圧をクランプする機能を実現することができる。フローティング電極6の電位の変化によるアノード電極13のポテンシャルバリアの押し下げの効果を実際にするためには、フローティング電極6とアノード電極13との間の距離dを、短電極部22の電極長Lgよりも短くすることが望ましい。また、フローティング電極6はリーク電流経路とならないようにi-AlGaN層2に対してショットキーコンタクトとなることが望ましい。

40

【 0 0 2 0 】

50

また、図1(a)に示すように、アノード電極13は、短電極部22を凹部とする櫛型形状に形成されている。一方、フローティング電極6は、その凹部に入れ子状に設けられ、アノード電極13に挟まれた部分6aを有している。これにより、フローティング電極6の電位が変化した場合に、短電極部22のポテンシャルバリアのみが押し下げられるので、電圧クランプ時の電流経路が短電極部22の周辺に制限され、素子の破壊に至るような過剰電流を防ぐことができる。すなわち、フローティング電極6とアノード電極13(短電極部22)との間の距離dは、アノード電極13の凹部の窪み幅Lgより短くすることが好ましい。

【0021】

(第2の実施形態)

図2は本発明の第2の実施の形態に係る窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。図2(a)は、HFEETの電極パターンを示す模式図であり、図2(b)および(c)は、それぞれHFEETのA-A断面およびB-B断面を示す模式図である。

【0022】

図2に示す窒化物半導体HFEETでは、バリア層であるi-AlGaIn層2に電氣的に接続されたソース電極3およびドレイン電極4、i-AlGaIn層2にショットキーコンタクトしたゲート電極5が形成されている。ソース電極3は第3の電極であり、第1の方向において第1の電極であるドレイン電極4に並設されている。また、第2の電極であるゲート電極5は、ソース電極3とドレイン電極4との間に設けられている。ゲート電極5のゲート長は、ゲート長が短い短電極部22を有するように変化している。一方、フローティング電極6は、短電極部22に近接して設けられ、第2の方向においてゲート電極5に挟まれた部分6aとドレイン電極4に向けて突出した部分6bとを有している。なお、図2(a)においても、第1の方向は、図中の横方向を意味し、第2の方向は上下方向を意味する。

【0023】

ゲート電極5とソース電極3との間に印加される電圧がゲート閾値電圧以下であれば、ゲート電極5下のチャンネル23は空乏化しており、HFEETはオフ状態となっている。この時、ソース電極3とドレイン電極4との間に電圧を印加していくと、フローティング電極6の電位は、ドレイン電圧に応じて変化していく。ソースドレイン間の耐圧より低い、ある程度の高電圧が印加されると、フローティング電極6の電位が変化して短電極部22のポテンシャルバリアが下げられ、チャンネル23に2次元電子ガスが形成されて電流が流れるようになる。これにより、電圧クランプ機能を持たせることができる。

【0024】

単純に、ゲート電極5にゲート長の短い部分(短電極部22)を形成しておけば、短チャンネル効果により、高電圧印加時に電流を流すという機能を持たせることができる。しかし、電圧クランプを効果的に機能させるためには、短チャンネル効果を起こさせる部分と起こさない部分のゲート長に大きく差をつける必要があるなど、設計の自由度が低い。一方、図2に示す本実施形態の構造では、フローティング電極6においてドレイン電極4に向けてゲート電極5よりも突出して形成された部分6bがドレイン電極4に近いので、フローティング電極6のポテンシャルが集中的に制御され、電圧クランプを効果的に機能させることができる。すなわち、フローティング電極6の長さを変えることによりクランプ電圧を設計することができるので、設計の自由度を高くすることができる。さらに、短チャンネル効果を起こさせない部分のゲート長を短くすることが可能となり、オン抵抗を下げることもできる。また、ゲート長を短くすることにより、ゲート容量を小さくすることができ、高速スイッチングが可能となる効果も得られる。

【0025】

また、ドレイン電極4に電圧を印加した際、ドレイン電極4に向き合うゲート電極5の端部に電界の集中が起こるが、同じくドレイン電極4に向き合うフローティング電極6端部においても電界の集中が生じる。これにより、電界の集中する箇所が分散し、集中した

10

20

30

40

50

電界のピーク値が小さくなる効果を得られる。その結果、窒化物半導体HFEETに特有の電流コラプスによるオン抵抗増加が起き難くなると共に、ゲート閾値電圧の変動やゲートリーク電流の増加などの特性変動が生じ難くなり、信頼性の向上を図ることができる。

【0026】

図1および図2に示した櫛形状の電極パターンは、方形の階段状の態様であるが、例えば、図3に示すようにゲート長が長い部分にテーパをつけるなど、連続的にゲート長が変化する態様であっても実施可能である。図3に示す態様の電極パターンにおいて、フローティング電極6は、ゲート電極5の形状に対応したテーパ形状となっている。これにより、ドレイン電極4に対向する幅の広い端部6cによって、浮遊容量を介したカップリングを強くし、一方、幅の狭い端部6dをゲート電極5に対向させて電圧クランプ時の電流を制限することができる。すなわち、図2に示す実施態様では電圧クランプ時の電流が流れ過ぎるような場合に、ドレイン電極4とのカップリングを維持しながら、電圧クランプ時に流れる電流を小さくすることが可能となる。

10

【0027】

図4は、第2の実施の形態の変形例に係る窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。図4(a)は、HFEETの電極パターンを示す模式図であり、図4(b)および(c)は、それぞれHFEETのA-A断面およびB-B断面を示す模式図である。

【0028】

図4(a)に示すように、本実施形態においては、ソース電極3とドレイン電極4との間に複数のゲート電極5が離間して設けられている。そして、フローティング電極6は、ゲート電極5の間に挟まれた部分6aと、ドレイン電極4に向けてゲート電極5より突出した部分6bを有している。複数のゲート電極5は、図示しない配線につながれており、HFEETの動作時には共通のゲート電圧が印加される。このような態様の電極パターンとすることにより、ゲート容量を小さくすることができ、高速のスイッチング特性が得られる。

20

【0029】

一方、図4(b)および(c)に示すように、ゲート電極5およびフローティング電極6の下のi-AlGaN層2には、リセス25が形成されている。このようなリセス構造とすることにより、ゲート電極5およびフローティング電極6のショットキバリアのビルトインポテンシャルによってチャンネル23が空乏化され、ノーマリオフ動作が実現される。

30

【0030】

図4に示すHFEETにおいて、ゲートバイアスが0Vのオフ状態でソースドレイン間に電圧が印加されると、ゲート電極5の間に設けられたフローティング電極6の電位がドレイン電圧に応じて変化していく。前述したように、ある程度のドレイン電圧が印加されると、フローティング電極6の電位によって、ゲート電極5のポテンシャルバリアが下げられ、空乏化したチャンネル23に2次元電子ガスが形成されて電流が流れるようになる。本実施形態においては、ゲート電極5の間に挟まれた部分6aに隣接するゲート電極5の端部において電流が流れ、ソースドレイン間の電圧がクランプされる。すなわち、フローティング電極6とソース電極3との間にゲート電極5が無い本実施形態においても、電圧クランプ機能を持たせることが可能である。また、上記のリセス構造以外に、ゲート電極5の下を選択的にp型層とする構成を用いてHFEETのノーマリオフ動作を実現することも可能であり、その場合においても、上記の形態を実施することができる。

40

【0031】

フローティング電極6を備えていない従来の窒化物半導体HFEETにおいては、ソースドレイン間に高電圧が印加された時、チャンネル23内が高電界となりアバランシェ降伏が起こる。アバランシェ降伏が起こると電子・正孔対が発生し、電界によって加速された電子はドレイン電極4へと流れ込む。一方、正孔はソース電極3側に移動するが、i-AlGaN層2またはn-AlGaN層に形成されたソースコンタクトの抵抗が高いため、速

50

やかにソース電極 3 に流れ込むことができずチャンネル 2 3 内に蓄積される。正孔が蓄積されたチャンネル 2 3 内は更に高電界となり、アバランシェ降伏が強くなって、更なる電子・正孔対が発生してしまう。このような帰還作用により、瞬時の高電圧の印加であっても素子の破壊が起こる。このような破壊を避ける方法として、正孔を排出する p 層を設けてソース電極 3 に接続することが考えられるが、素子構造が複雑になり設計が困難になる。そこで、図 2 ないし 4 に示したフローティング電極 6 を付加する実施態様により、電圧をクランプする機能を持たせることが有効である。

【 0 0 3 2 】

(第 3 の実施形態)

図 5 は、本発明の第 3 の実施の形態に係る窒化物半導体 H F E T の構成を模式的に示す電極パターン図および断面図である。図 5 (a) は、H F E T の電極パターンを示す模式図であり、図 5 (b) および (c) は、それぞれ H F E T の A - A 断面および B - B 断面を示す模式図である。

10

【 0 0 3 3 】

本実施形態に係る窒化物半導体 H F E T では、図 5 (a) および (c) に示すように、第 2 の電極であるゲート電極 5 が、絶縁膜 7 を介してフローティング電極 6 の一部を覆うように形成されている。一方、図 5 (b) に示すように、フローティング電極 6 にオーバーラップしていないゲート電極 5 の部分は、i - A l G a N 層 2 に接触してショットキーコンタクトを形成している。フローティング電極 6 の電位は、ゲート電極 5 とフローティング電極 6 との間の容量と、フローティング電極 6 とドレイン電極 4 との間の容量と、

20

ゲート電極 5 とフローティング電極 6 が絶縁膜 7 を介してオーバーラップすることで、ゲート電極 5 とフローティング電極 6 間の容量が大きくなり、クランプ電圧を制御することが容易となる。

【 0 0 3 4 】

(第 4 の実施形態)

図 6 は、本発明の第 4 の実施の形態に係る窒化物半導体 H F E T の構成を模式的に示す電極パターン図および断面図である。図 6 (a) は、H F E T の電極パターンを示す模式図であり、図 6 (b) および (c) は、それぞれ H F E T の A - A 断面および B - B 断面を示す模式図である。

【 0 0 3 5 】

本実施形態に係る窒化物半導体 H F E T では、図 6 (b) および (c) に示すように、ゲート電極 5 とドレイン電極 4 との間に、フローティング電極 6 と A l G a N 層 2 表面を覆う第 1 のフィールド絶縁膜 8 が形成されている。また、ゲート電極 5 に接続され、第 1 のフィールド絶縁膜 8 上においてドレイン電極 4 に向かって伸びるように配置された第 1 のフィールドプレート電極 9 が形成されている。これにより、ゲート電極 5 におけるドレイン電極 4 に向き合う端部の電界集中が緩和されて、電流コラプスによるオン抵抗増加やゲート閾値電圧の変動およびリーク電流の増加を抑制することができる。第 3 の実施形態でも述べたように、ゲート電極 5 に接続された第 1 のフィールドプレート電極 9 がフローティング電極 6 を覆うように形成されることで、ゲート電極 5 とフローティング電極 6 間の容量が大きくなり、クランプ電圧を制御し易くなる効果も得られる。

30

40

【 0 0 3 6 】

(第 5 の実施形態)

図 7 は、本発明の第 5 の実施の形態に係る窒化物半導体 H F E T の構成を模式的に示す電極パターン図および断面図である。図 7 (a) は、H F E T の電極パターンを示す模式図であり、図 7 (b) および (c) は、それぞれ H F E T の A - A 断面および B - B 断面を示す模式図である。

【 0 0 3 7 】

本実施形態に係る窒化物半導体 H F E T では、図 7 (b) に示すように、ゲート電極 5 に接続され、第 1 のフィールド絶縁膜 8 上においてドレイン電極 4 に向かって伸びるように配置された第 1 のフィールドプレート電極 9 が形成されている。さらに、図 7 (a) お

50

よび(c)に示すように、第1のフィールドプレート電極9および9bと離間して形成され、且つ、フローティング電極6に接続された第2のフィールドプレート電極10が配置されている。また、第2のフィールドプレート電極10は、第1のフィールド絶縁膜8上において、フローティング電極6からドレイン電極4に向かって伸びるように配置されている。

【0038】

これにより、前述した第1のフィールドプレート電極9の効果に加えて、ドレイン電極4に対向する端部におけるフローティング電極6の電界集中を抑制する効果が得られる。すなわち、第2のフィールドプレート電極10を配置したことにより、電流コラプスに起因するオン抵抗増加やゲート閾値電圧変動、およびリーク電流の増加を抑制することができる。そして、図7(a)に示すように、フローティング電極6に接続された第2のフィールドプレート電極10を、第1のフィールドプレート電極9よりもドレイン電極4に近づけることで、確実にフローティング電極6近傍のポテンシャルバリアを低下させることが可能となり、クランプ電圧の制御が容易となる。

10

【0039】

図8は、第5の実施の形態の変形例に係る窒化物半導体HFEETの構成を模式的に示す電極パターン図と断面図である。図8(a)は、HFEETの電極パターンを示す模式図であり、図8(b)および(c)は、それぞれHFEETのA-A断面およびB-B断面を示す模式図である。

【0040】

20

本実施形態に係る窒化物半導体HFEETでは、図7に示した構成に加えて、図8(b)および(c)に示すように、第2のフィールド絶縁膜11を設け、ソース電極3に接続された第3のフィールドプレート電極12を第2のフィールド絶縁膜11上に配置している。これにより、ドレイン電極4に対向する第1および第2のフィールドプレート電極端部に生じる電界集中を抑制することができ、更に、電流コラプスによるオン抵抗増加やゲートしきい値電圧変動、およびリーク電流の増加を抑制することができる。

【0041】

以上、本発明の第1乃至第5の実施形態とその変形例について説明してきたが、本発明は、これらの実施形態に限定されるものではない。すなわち、これ以外にも、当該分野における技術者が容易に考え得る変形はすべて本発明の範囲に包含される。

30

【0042】

例えば、チャネル層をGaN層、バリア層をAlGaN層とした具体例を例示したが、これ以外にも、例えば、チャネル層にInGaN層、バリア層にGaN層を用いたものや、チャネル層にAlGaN層、バリア層にAlN層を用いたものなど他の窒化物半導体の組み合わせや、構成元素の割合を変えてバンドギャップを調整した窒化物半導体層の組み合わせを用いて実施することも可能である。また、図3ないし7に示したHFEETのゲート電極の構造を、図1に示したHSBDのアノード電極へ転用することも可能である。

【0043】

一般に、HFEETのゲート閾値電圧はマイナスで、ノーマリーオン型の素子となる。このため、上記の実施形態は、ゲート電圧をマイナス側に印加した状態の下で適用され、電圧クランプを実施する。すなわち、本発明は、ゲート閾値電圧に関係なく、ノーマリーオフ型の素子でもノーマリーオン型の素子でも実施可能である。また、HFEETの高耐圧化に一段ソースフィールドプレート構造を用いて説明したが、これに限定するものでなく、ドレインフィールドプレート構造や多段フィールドプレート構造、リサーフ構造といった他の高耐圧化の構造を用いても実施可能である。

40

【0044】

また、上述した具体例は、SBDおよびHFEETに適用した場合を例示したが、これら以外にも、例えば、ゲート絶縁ゲート構造としたMIS-HFEETやMESFETやJFETなどの窒化物半導体を用いた電界効果素子であれば、実施可能である。MISゲート構造とした場合、フローティング電極を介したリーク電流を低減するために、フローティ

50

ング電極もゲート絶縁膜上に形成されることが望ましい。また、GaN層およびAlGa
N層を形成する上で用いる支持基板を示さなかったが、GaN基板、SiC基板、サフ
ア
イア基板、Si基板などで実施可能であり、支持基板材料によって限定されるものでは
ない。

【0045】

なお、本願明細書において、「窒化物半導体」とは、 $BxInyAlzGa(1-x-y-z)N$ ($0 < x < 1, 0 < y < 1, 0 < z < 1, 0 < x+y+z < 1$)のIII-V族
化合物半導体を含み、さらに、V族元素としては、N(窒素)に加えてリン(P)や砒素
(As)などを含有する混晶も含むものとする。

【符号の説明】

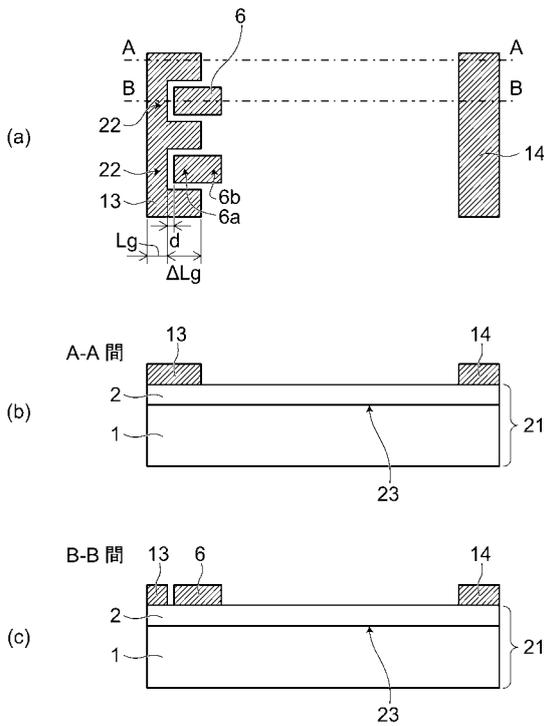
【0046】

- 1 GaN層
- 2 AlGaN層
- 3 ソース電極
- 4 ドレイン電極
- 5 ゲート電極
- 6 フローティング電極
- 7 絶縁膜
- 8 フィールド絶縁膜
- 9 フィールドプレート電極
- 10 フィールドプレート電極
- 13 アノード電極
- 14 カソード電極
- 22 短電極部
- 23 短電極部

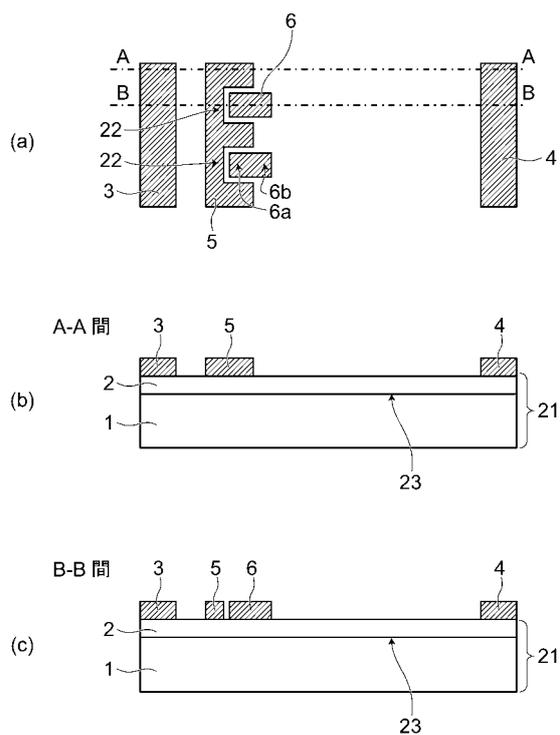
10

20

【図1】



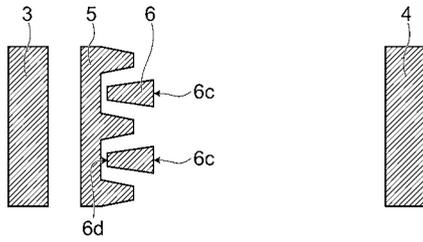
【図2】



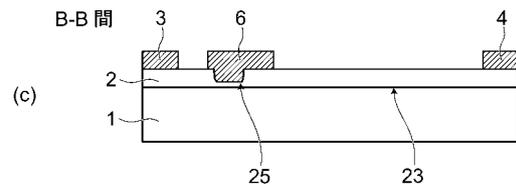
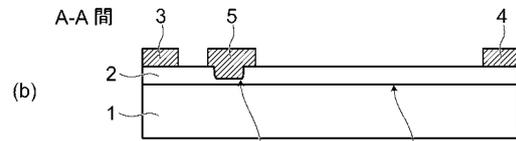
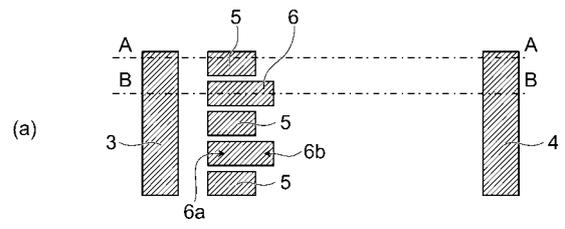
1: GaN層 2: AlGaN層 6: フローティング電極 13: アノード電極 14: カソード電極
21: 窒化物半導体基板 22: 短電極部 23: チャンネル

3: ソース電極 4: ドレイン電極 5: ゲート電極

【図3】

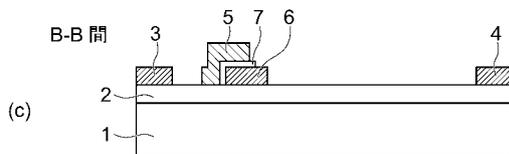
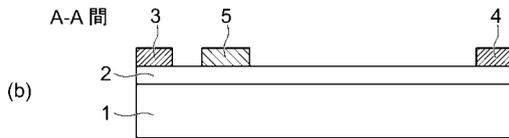
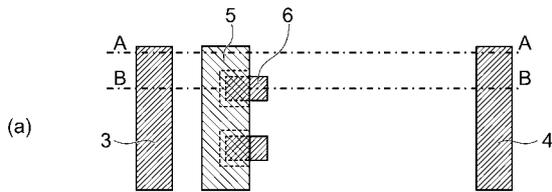


【図4】



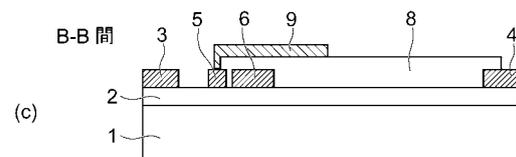
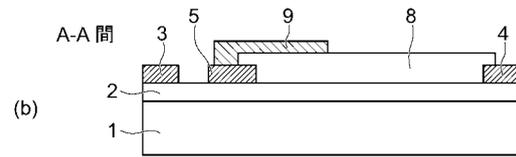
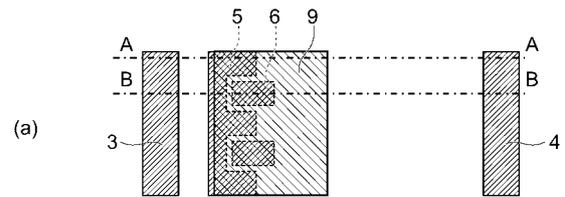
25:リセス

【図5】



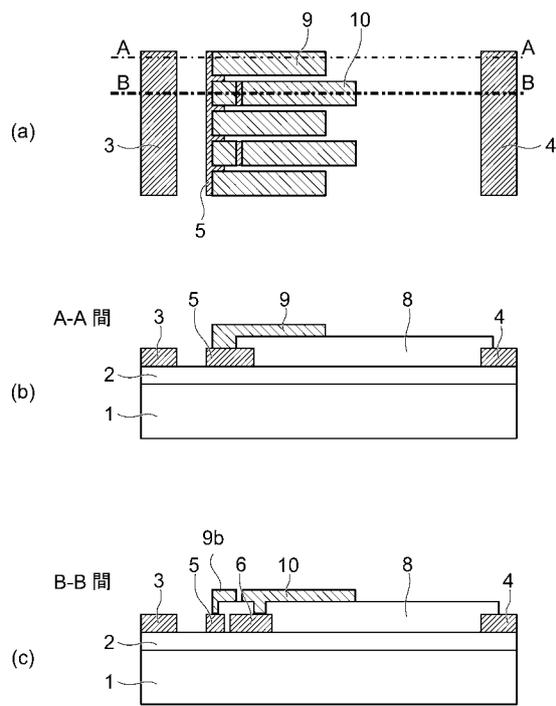
7:絶縁膜

【図6】



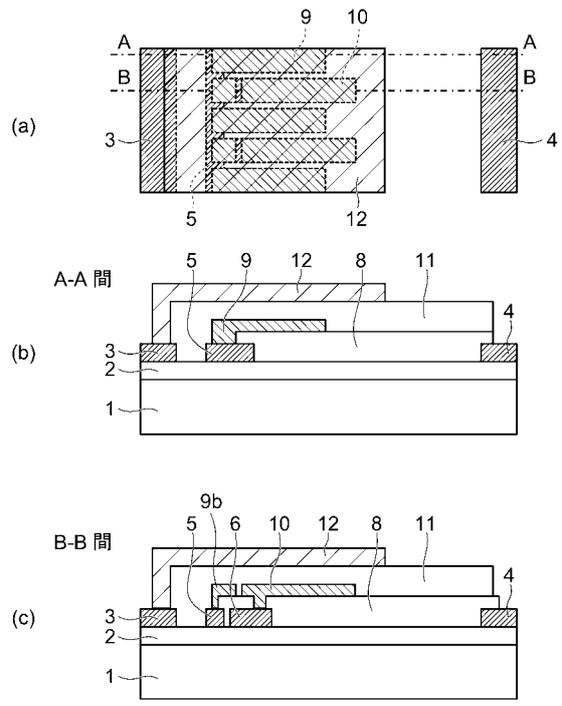
8:第1のフィールド絶縁膜 9:第1のフィールドプレート電極

【図7】



10: 第2のフィールドプレート電極

【図8】



11: 第2のフィールド絶縁膜 12: 第3のフィールドプレート電極

フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/417 (2006.01)

H 0 1 L 29/06 (2006.01)

(72)発明者 藤本 英俊

東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 大野 哲也

東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 小田 浩

(56)参考文献 特開2007-180143(JP,A)

特開昭57-049275(JP,A)

特開2000-100831(JP,A)

特表2009-522812(JP,A)

国際公開第2007/081807(WO,A2)

特開2001-332718(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 21/338

H 0 1 L 29/06

H 0 1 L 29/417

H 0 1 L 29/47

H 0 1 L 29/778

H 0 1 L 29/812

H 0 1 L 29/872