

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6800867号
(P6800867)

(45) 発行日 令和2年12月16日(2020.12.16)

(24) 登録日 令和2年11月27日(2020.11.27)

(51) Int.Cl.	F I
C 2 3 C 14/34 (2006.01)	C 2 3 C 14/34 U
H 0 5 H 1/46 (2006.01)	H 0 5 H 1/46 R
H 0 1 L 21/285 (2006.01)	H 0 1 L 21/285 S

請求項の数 14 (全 18 頁)

(21) 出願番号 特願2017-544318 (P2017-544318)	(73) 特許権者 390040660 アプライド マテリアルズ インコーポレイテッド APPLIED MATERIALS, INCORPORATED アメリカ合衆国 カリフォルニア 95054, サンタ クララ, パウアーズ アヴェニュー 3050
(86) (22) 出願日 平成28年2月23日 (2016. 2. 23)	
(65) 公表番号 特表2018-512502 (P2018-512502A)	(74) 代理人 100094569 弁理士 田中 伸一郎
(43) 公表日 平成30年5月17日 (2018. 5. 17)	
(86) 国際出願番号 PCT/US2016/019108	(74) 代理人 100088694 弁理士 弟子丸 健
(87) 国際公開番号 W02016/137979	(74) 代理人 100103610 弁理士 ▲吉▼田 和彦
(87) 国際公開日 平成28年9月1日 (2016. 9. 1)	
審査請求日 平成31年1月30日 (2019. 1. 30)	
(31) 優先権主張番号 62/119, 776	
(32) 優先日 平成27年2月23日 (2015. 2. 23)	
(33) 優先権主張国・地域又は機関 米国 (US)	
(31) 優先権主張番号 15/050, 409	
(32) 優先日 平成28年2月22日 (2016. 2. 22)	
(33) 優先権主張国・地域又は機関 米国 (US)	

最終頁に続く

(54) 【発明の名称】 ターゲット寿命にわたって1つまたは複数の膜特性を制御するための自動容量チューナによる電流補償

(57) 【特許請求の範囲】

【請求項1】

物理的気相堆積 (P V D) チャンバ内に配置された基板上に金属含有層を堆積させる方法であって、

前記 P V D チャンバの処理領域にプラズマ形成ガスを提供するステップと、

前記基板に対向して配置された、ターゲット寿命を有するターゲットを備えるターゲットアセンブリに第1の量の R F 電力を提供して、前記 P V D チャンバの前記処理領域内にプラズマを形成するステップと、

前記ターゲットアセンブリからの原料をスパッタリングして、前記基板上へ金属含有層を堆積させるステップであって、前記原料が第1の浸食状態にある、堆積させるステップと、

原料をスパッタリングしながら、前記原料が前記第1の浸食状態から第2の浸食状態へ浸食されるときに前記基板の表面におけるイオンエネルギーを所定の範囲内で維持するように、基板支持体に結合された自動容量チューナを調節するステップとを含み、

前記自動容量チューナを調節するステップが、(1)前記自動容量チューナの所定の設定点位置に基づいて、前記自動容量チューナの位置を比較して調節することと、(2)前記第1の量の R F 電力と所定の設定点値を比較することとを含み、

前記所定の設定点位置は、経験的に、または電流出力が最も高いときの自動静電容量チューナ位置としてモデル化することによって判定され、

前記所定の設定点値は、事前に定義されたターゲット寿命に基づく補償係数を判定する

ことによって計算され、

前記事前に定義されたターゲット寿命に基づく補償係数は、前記ターゲットが前記第1の浸食状態から前記第2の浸食状態へ浸食されるときに、前記基板の表面におけるイオンエネルギーを前記所定の範囲内に維持するように、前記ターゲット寿命に基づいて判定される、方法。

【請求項2】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より小さく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を減少させることをさらに含む、請求項1に記載の方法。

10

【請求項3】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より大きく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を増大させることをさらに含む、請求項1に記載の方法。

【請求項4】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より小さく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を増大させることをさらに含む、請求項1に記載の方法。

20

【請求項5】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より大きく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を減少させることをさらに含む、請求項1に記載の方法。

【請求項6】

前記第1の浸食状態にある前記原料が、実質上浸食されていない、請求項1から5までのいずれか1項に記載の方法。

【請求項7】

前記第2の浸食状態にある前記原料が、実質上浸食されている、請求項1から5までのいずれか1項に記載の方法。

30

【請求項8】

前記原料が、チタン(Ti)、タンタル(Ta)、銅(Cu)、コバルト(Co)、タングステン(W)、またはアルミニウム(Al)の1つである、請求項1から5までのいずれか1項に記載の方法。

【請求項9】

前記プラズマ形成ガスが、アルゴン(Ar)、ヘリウム(He)、キセノン(Xe)、ネオン(Ne)、水素(H₂)、窒素(N₂)、酸素(O₂)の1つまたは複数を含む、請求項1から5までのいずれか1項に記載の方法。

【請求項10】

前記RF電力の第1の量が、約500W~約20,000Wである、請求項1から5までのいずれか1項に記載の方法。

40

【請求項11】

実行されると物理的気相堆積(PVD)チャンバに、前記物理的気相堆積(PVD)チャンバ内に配置された基板上に金属含有層を堆積させる方法を、実行させる命令が記憶されたコンピュータ可読媒体であって、前記方法が、

前記PVDチャンバの処理領域にプラズマ形成ガスを提供するステップと、

前記基板に対向して配置された、ターゲット寿命を有するターゲットを備えるターゲットアセンブリに第1の量のRF電力を提供して、前記PVDチャンバの前記処理領域内にプラズマを形成するステップと、

50

前記ターゲットアセンブリからの原料をスパッタリングして、前記基板上へ金属含有層を堆積させるステップであって、前記原料が第1の浸食状態で実質的に浸食されない、堆積させるステップと、

原料をスパッタリングしながら、前記原料が前記第1の浸食状態から第2の浸食状態へ浸食されるときに前記基板の表面におけるイオンエネルギーを所定の範囲内で維持するように、基板支持体に結合された自動容量チューナを調節するステップとを含み、

前記第2の浸食状態にある前記原料は、実質的に侵食され、

前記自動容量チューナを調節するステップが、(1)前記自動容量チューナの所定の設定点位置に基づいて、前記自動容量チューナの位置を比較して調節することと、(2)前記第1の量のRF電力と所定の設定点値を比較することとを含み、

10

前記所定の設定点位置は、経験的に、または電流出力が最も高いときの自動静電容量チューナ位置としてモデル化することによって判定され、

前記所定の設定点値は、事前に定義されたターゲット寿命に基づく補償係数を判定することによって計算され、

前記事前に定義されたターゲット寿命に基づく補償係数は、前記ターゲットが前記第1の浸食状態から前記第2の浸食状態へ浸食されるときに、前記基板の表面におけるイオンエネルギーを前記所定の範囲内に維持するように、前記ターゲット寿命に基づいて判定される、コンピュータ可読媒体。

【請求項12】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より小さく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を調整することをさらに含む、請求項11に記載のコンピュータ可読媒体。

20

【請求項13】

前記自動容量チューナによって制御される前記基板におけるイオンエネルギーの量が、前記所定の設定点値より大きく、前記自動容量チューナを調節するステップが、前記自動容量チューナで測定される電流の量が前記所定の設定点値に等しくなるまで、前記自動容量チューナの前記位置を調整することをさらに含む、請求項11に記載のコンピュータ可読媒体。

30

【請求項14】

前記原料が、チタン(Ti)、タンタル(Ta)、銅(Cu)、コバルト(Co)、タングステン(W)、またはアルミニウム(Al)の1つであり、前記プラズマ形成ガスが、アルゴン(Ar)、ヘリウム(He)、キセノン(Xe)、ネオン(Ne)、水素(H₂)、窒素(N₂)、酸素(O₂)の1つまたは複数を含む、請求項11に記載のコンピュータ可読媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本開示の実施形態は、一般に、基板処理システムに関する。

40

【背景技術】

【0002】

バックエンドオブライン(BEOL)ハードマスクの適用分野向けの高密度で低応力の膜、たとえば窒化チタン(TiN)膜が、ラインエッジの粗さおよび限界寸法(CD)の変動を低減させることによって、パターン付きの低誘電率の誘電体トレンチに対するライン屈曲を低減させ、ならびに低誘電率エッチングプロファイルを改善するために使用される。

【0003】

主にDCのプラズマに高周波(RF)電力を供給して、このプラズマでスパッタリングされる材料のイオン化速度を増大させることができる。イオン化速度を増大させることで

50

、到達する原子の表面移動度を改善することが可能になり、その結果、低応力で高密度の膜をもたらすのに有利な結晶膜配向が得られる。加えて、イオン化された材料の大部分が基板レベルに到達することで、ウエハペDESTALインピーダンス回路によって、入ってくるイオンエネルギーを調節することが可能になる。

【0004】

RF電力は、チャンバカソード（すなわち、スパッタリングターゲット）において並列に供給される。プラズマの安定性およびスパッタリング速度を改善するために、ターゲット表面における電子の閉じ込めの増大にマグネトロンが使用される。ターゲットの表面上には、材料が優先的にスパッタリングされる浸食トラックが確立される。

【0005】

ターゲット表面における磁気的な閉じ込めとともにターゲットへ供給されるRF電力を使用する1つの欠点は、ターゲット材料が浸食されるにつれてRF電力送出手の有効性が減少することである。ターゲットが薄くなるにつれて磁石の表面からターゲットのスパッタリング表面までの物理的な距離が減少するため、ターゲット材料が浸食されるにつれてRF電力送出手の有効性は減少する。加えて、ターゲットの表面上の浸食トラックは、浸食トラックが電子をさらに閉じ込める可能性があり、したがって基板レベルにおけるプラズマ密度を減少させるため、RF電力送出手の有効性をさらに低減させる。磁気的な閉じ込めが増大すると、RF電流によって供給される電子は、増強する（浸食深さに応じる）磁力線をたどるときほど効率的にプラズマ化することができなくなる。

【0006】

プラズマへ送出手されるRF電力の低減は、イオン化速度を低減させる。これは、基板支持インピーダンス回路で測定される電流の減少によって直接的に、また膜特性に対する影響によって間接的に見られる。低い応力および高い密度など、より高度なイオン化に関連する有利な膜特性は、磁気的な閉じ込めの増大のため、ターゲット寿命に応じて劣化し始める。

【発明の概要】

【発明が解決しようとする課題】

【0007】

したがって、本発明者らは、基板を処理するための改善された方法および装置を提供した。

【課題を解決するための手段】

【0008】

本開示の実施形態は、基板を処理する方法および装置を含む。いくつかの実施形態では、物理的気相堆積（PVD）チャンバ内に配置された基板上に金属含有層を堆積させる方法は、PVDチャンバの処理領域にプラズマ形成ガスを提供するステップと、基板に対向して配置されたターゲットアセンブリに第1の量のRF電力を提供して、PVDチャンバの処理領域内にプラズマを形成するステップと、ターゲットアセンブリからの原料をスパッタリングして、基板上へ金属含有層を堆積させるステップであって、原料が第1の浸食状態にある、堆積させるステップと、原料をスパッタリングしながら、ターゲットが第1の浸食状態から第2の浸食状態へ浸食されるときに基板の表面におけるイオンエネルギーを所定の範囲内で維持するように、基板支持体に結合された自動容量チューナを調節するステップとを含む。

【0009】

いくつかの実施形態では、物理的気相堆積（PVD）チャンバ内に配置された基板上に金属含有層を堆積させる方法は、PVDチャンバの処理領域にプラズマ形成ガスを提供するステップと、基板に対向して配置されたターゲットアセンブリに第1の量のRF電力を提供して、PVDチャンバの処理領域内にプラズマを形成するステップと、ターゲットアセンブリからの原料をスパッタリングして、基板上へ金属含有層を堆積させるステップであって、原料が第1の浸食状態で実質上浸食されていない、堆積させるステップと、原料をスパッタリングしながら、ターゲットが第1の浸食状態から第2の浸食状態へ浸食され

10

20

30

40

50

るときに基板の表面におけるイオンエネルギーを所定の範囲内で維持するように、基板支持体に結合された自動容量チューナを調節するステップであって、第2の浸食状態の原料が実質上浸食されている、調節するステップとを含む。

【0010】

いくつかの実施形態では、実行されると基板上に金属含有層を堆積させる方法を物理的気相堆積(PVD)チャンバに実行させる命令が記憶されたコンピュータ可読媒体が提供される。この方法は、本明細書に開示する実施形態のいずれかを含むことができる。

【0011】

本開示の他のさらなる実施形態は、以下に記載する。

【0012】

上記で簡単に要約し、以下でより詳細に論じる本開示の実施形態は、添付の図面に示す本開示の例示的な実施形態を参照することによって理解することができる。しかし、本開示は他の等しく有効な実施形態も許容しうるため、添付の図面は本開示の典型的な実施形態のみを示し、したがって範囲を限定すると解釈されるべきでない。

【図面の簡単な説明】

【0013】

【図1】本開示のいくつかの実施形態によるプロセスチャンバの概略的な横断面図である。

【図2】本開示のいくつかの実施形態による基板を処理する方法の流れ図である。

【図3】本開示のいくつかの実施形態による自動容量チューナの回路実装を示す図である。

【図4】本開示のいくつかの実施形態による例示的な自動容量チューナの共振曲線を示す図である。

【発明を実施するための形態】

【0014】

理解を容易にするために、可能な限り同一の参照番号を使用して、これらの図に共通の同一の要素を指す。これらの図は、原寸に比例して描かれたものではなく、見やすいように簡略化されていることがある。一実施形態の要素および特徴は、さらなる言及がなくても、他の実施形態内に有益に組み込むことができる。

【0015】

本開示は、基板を処理する方法に関する。いくつかの実施形態では、本開示は、物理的気相堆積プロセス(PVD)チャンバ内に配置された基板上に金属含有層を堆積させる方法に関する。いくつかの実施形態では、本明細書に記載する本発明の方法は、有利には、改善された応力、抵抗、および密度均一性の特性を有するハードマスク層、たとえば窒化チタン層として適した金属含有層の堆積を容易にする。たとえば、バックエンドオブライン(BEOL)ハードマスクの適用分野で有用な高密度で低応力の窒化チタン(TiN)膜などが、ラインエッジの粗さおよび限界寸法(CD)の変動を低減させることによって、パターン付きの低誘電率の誘電体トレンチに対するライン屈曲を低減させ、ならびに低誘電率エッチングプロファイルを改善するために使用される。

【0016】

図1は、本開示のいくつかの実施形態による物理的気相堆積(PVD)処理システム100の簡略化された横断面図を示す。図2は、図1に記載するタイプの物理的気相堆積プロセスシステム内に配置された基板上に層を堆積させる方法200の流れ図を示す。本明細書に記載する方法200を実行するのに適した他のPVDチャンバの例には、CIRRUS(商標)およびAVENIR(商標)PVD処理チャンバが含まれる。これらはどちらも、カリフォルニア州サンタクララのApplied Materials, Inc.から市販されている。

【0017】

方法200は、プロセスチャンバ、たとえば図1に示す物理的気相堆積(PVD)プロセスチャンバ(プロセスチャンバ104)内の基板108上で実行される。図1に示すプ

10

20

30

40

50

ロセスチャンバ104は、基板支持体106と、任意選択のバックング板アセンブリ160を有するターゲットアセンブリ114と、バックング板アセンブリ160の基板支持体向きの側に配置された原料113とを備える。プロセスチャンバ104は、ターゲットアセンブリ114にRFエネルギーを提供するための高周波(RF)電源182をさらに備える。

【0018】

基板108は、円形のウエハ、正方形、長方形などの任意の適した形状寸法を有する任意の適した基板とすることができる。基板108は、ケイ素(Si)、酸化ケイ素(SiO₂)、窒化ケイ素(SiN)、ガラス、他の誘電体材料などの1つまたは複数など、任意の適した材料を備えることができ、基板108上に配置された他の材料の1つまたは複数の層を有することができる。いくつかの実施形態では、基板108は、低誘電率の誘電体材料、いくつかの実施形態では超低誘電率の誘電体材料の上層を含むことができる。本明細書では、超低誘電率の誘電体材料は、約2.5以下の誘電率値を有する誘電体材料を含む。基板108は、ブランク基板(たとえば、特徴が配置されていない)とすることができる、あるいは基板108は、たとえばSi貫通電極(TSV)向けのビアもしくはトレんチまたは高アスペクト比特徴など、基板内または基板上に形成された特徴を有することができる。本明細書では、高アスペクト比特徴は、それらの特徴のうち、少なくとも約5:1の高さ対幅のアスペクト比(たとえば、高いアスペクト比)を有するものを含むことができる。

【0019】

方法200は、202から始まり、202で、プロセスチャンバ104の処理領域120にプラズマ形成ガスが提供される。プラズマ形成ガスは、希ガスまたは他の不活性ガスなどの1つまたは複数の不活性ガスを含むことができる。たとえば、適したプラズマ形成ガスの非限定的な例には、アルゴン(Ar)、ヘリウム(He)、キセノン(Xe)、ネオン(Ne)、水素(H₂)、窒素(N₂)、酸素(O₂)などの1つまたは複数が含まれる。

【0020】

204で、ターゲットアセンブリ114に第1の量のRF電力を提供し、プロセスチャンバ104の処理領域120内でプラズマ形成ガスに着火してプラズマ化する。このRF電力は、処理領域120内でプラズマを形成するのに適した量のRF電力であり、チャンバのサイズ、形状寸法などに応じて変動することがある。たとえば、いくつかの実施形態では、RF電力の第1の量は、約500~約20,000ワットである。いくつかの実施形態では、ターゲットアセンブリに提供されるRF電力の量は、ターゲットの寿命全体にわたって一定に維持することができる。いくつかの実施形態では、ターゲットが浸食されるにつれてプラズマ内のイオン化速度が低減するのを補償するために、ターゲットの寿命にわたってRF電力の量を増大させることができる。

【0021】

206で、ターゲットアセンブリ114からの原料113をスパッタリングして、基板108上へ金属含有層を堆積させる。原料113が最初にスパッタリングされる時、原料113は第1の浸食状態にある。いくつかの実施形態では、第1の浸食状態にある原料113は、実質上浸食されていない(すなわち、ターゲット寿命の初めにありまたはそれに非常に近い)。原料113は、基板108上に金属含有層を形成するのに適した金属、金属合金などの1つまたは複数を含むことができる。たとえば、原料113は、チタン(Ti)、タンタル(Ta)、銅(Cu)、コバルト(Co)、タングステン(W)、アルミニウム(Al)などの1つまたは複数を含むことができる。原料113からの金属原子は、プロセスチャンバ104内で第1の圧力を維持しながら、プラズマを使用してスパッタリングされる。第1の圧力は、ターゲットアセンブリ114からスパッタリングされる金属原子の大部分をイオン化するのに十分な圧力である。第1の圧力は、プロセスチャンバの形状寸法(基板サイズ、ターゲットから基板までの距離など)に応じることができる。

。

10

20

30

40

50

【 0 0 2 2 】

窒化チタン層などの金属含有層を堆積させたとき、本発明者らは、ターゲットアセンブリ 1 1 4 に R F 電力を印加することによってプラズマ内での窒素およびチタンのイオン化速度を増大させることで、到達する原子の表面移動度の改善が可能になり、したがって低応力で高密度の膜を形成するのに有利な結晶膜配向が提供されることを観察した。加えて、イオン化された材料の大部分が基板 1 0 8 レベルに到達することで、基板支持インピーダンス回路（たとえば、図 1 および図 3 に関して後述する自動容量チューナ 1 3 6）を使用して、入ってくるイオンエネルギー（すなわち、基板表面におけるイオンエネルギー）を調節し、基板電流（たとえば、基板レベルにおけるイオンエネルギー）を制御し、さらに有利には低応力で高密度の膜を形成するのに有利な結晶膜配向の制御を容易にすることが可能になる。自動容量チューナ 1 3 6 は、基板支持ペDESTAL 電極から接地までの容量（したがって、インピーダンス）を調整する。例示的な基板支持インピーダンス回路（たとえば、自動容量チューナ 1 3 6）は、約 0.5 ~ 約 2.0 アンペアの電流を提供することができる。ターゲットの寿命にわたって所望の膜特性を維持することに加えて、本発明者らは、本開示による方法を使用したとき、使用可能なターゲット寿命を約 1 0 0 0 k W h から約 4 0 0 0 k W h に有利に増大させることができることをさらに観察した。

10

【 0 0 2 3 】

しかし、本発明者らはまた、ターゲット材料が浸食されるにつれて、ターゲットアセンブリ 1 1 4 に印加される R F 電力の有効性が減少し、その結果、プラズマ中のイオン密度が低くなることを観察した。ターゲットの寿命にわたって、イオン化速度が低減するのを補償するために R F 電力の量を増大させることができる一方で、本発明者らは、そのような補償だけでは、ターゲットの寿命にわたって一貫した堆積膜特性を維持するのに不十分であることを観察した。理論に拘束されるものではないが、本発明者らは、R F 電力の有効性の低減は、ターゲットが薄くなるにつれて磁石の表面からターゲットのスputtering 表面までの物理的な距離が減少することによると考えている。さらに、スputtering プロセスから原料 1 1 3 の表面上に形成される浸食トラックが電子を閉じ込め、したがって基板レベルにおけるプラズマ密度を減少させる。磁気的な閉じ込めが増大すると、R F 電流によって供給される電子は、増強する（浸食深さに応じる）磁力線をたどるときほど効率的にプラズマ化することができなくなり、したがってその結果、ターゲットが浸食されるにつれてイオン密度が減少する。本発明者らは、改善された膜特性の制御は、有利には、ターゲット寿命にわたってイオンエネルギーを制御し、イオンエネルギー（たとえば、電流）補償を提供して、基板レベルにおけるイオンエネルギーの制御された量の増大を提供し、減少するイオン密度を補償することによって実現することができることをさらに発見した。

20

30

【 0 0 2 4 】

P V D 処理システム 1 0 0 は、基板 1 0 8 におけるプラズマシース電圧を調整するために基板支持体 1 0 6 に結合された自動容量チューナ 1 3 6 などの基板支持インピーダンス回路をさらに備える。たとえば、自動容量チューナ 1 3 6 は、基板 1 0 8 におけるシース電圧、したがって、基板電流（たとえば、基板レベルにおけるイオンエネルギー）を制御するために使用することができる。したがって、2 0 8 で、原料 1 1 3 をスputtering しながら、基板支持体における R F 電流の量を所定の設定点値または所定の設定点値の所定の範囲内で維持するように、自動容量チューナ 1 3 6 を調節する。

40

【 0 0 2 5 】

いくつかの実施形態では、自動容量チューナ 1 3 6 を調節することは、所定の設定点値を計算することと、所定の設定点位置を計算することとを含む。所定の設定点位置は、経験的に、または電流出力が最も高いときの自動容量チューナ 1 3 6 の位置としてモデル化することによって、判定することができる。

【 0 0 2 6 】

所定の設定点値は、原料 1 1 3 が浸食される（すなわち、第 1 の浸食状態から第 2 の浸食状態になる）ときに基板の表面で実質上一定のイオンエネルギーを維持するように計算

50

される。本明細書では、「実質上一定のイオンエネルギー」という用語は、第1の浸食状態におけるイオンエネルギーの20パーセントの範囲内または第1の浸食状態におけるイオンエネルギーの10パーセントの範囲内でイオンエネルギーを維持することを指す。いくつかの実施形態では、所定の設定点値は、ターゲットが第1の浸食状態にあるときの基板の表面におけるイオンエネルギーを、基板の表面におけるイオンエネルギーの約10～約20パーセントで維持するように計算することができる。たとえば、所定の設定点値は、事前に定義されたターゲット寿命に基づく補償係数（「係数」）を判定することによって計算することができる。この係数は、経験的に、または原料113が第2の浸食状態（たとえば、第1の浸食状態より浸食されている）にあるときに基板の表面における一定のイオンエネルギーを維持するように、ターゲットの寿命に基づいてモデル化することによって、判定することができる。この係数は、ターゲット寿命の開始からターゲット寿命の終了まで同等の膜特性を維持するために必要とされるターゲット寿命の開始からターゲット寿命の終了までの電流の差を、使用されるターゲット寿命の割合で割った値である。この係数は、後述し図1に図示するように、コントローラ194内に記憶することができる。いくつかの実施形態では、第2の浸食状態における原料113は、実質上浸食されている（すなわち、ターゲット寿命の終わりにあり、またはそれに非常に近い）。いくつかの実施形態では、第1の浸食状態における原料113は、実質上浸食されておらず（すなわち、未使用であり、基板の処理を始める準備ができています）、第2の浸食状態における原料113は、実質上浸食されている（すなわち、ターゲット寿命の終わりにあり、またはそれに非常に近い）。

10

20

【0027】

したがって、いくつかの実施形態では、自動容量チューナ136を流れる電流を測定して、基板におけるイオンエネルギーを判定することができ、上述したように、必要な場合、測定された電流に応答して、基板におけるイオンエネルギーを所望のレベルで維持するように、自動容量チューナ136の位置または設定点を調整することができる。別法または組合せとして、基板上のバイアス電圧を測定し（経験的にまたはモデル化によって、基板におけるイオンエネルギーに相関させる）、これを使用して、基板におけるイオンエネルギーを所望のレベルで維持するために、実際のイオンエネルギーを増大または減少させる必要があるかどうかを判定することができる（自動容量チューナ136が調整される）。

30

【0028】

いくつかの実施形態では、自動容量チューナ136を調節することは、自動容量チューナ136の位置を所定の設定点位置と比較することを含む。いくつかの実施形態では、自動容量チューナ136の位置は、所定の設定点位置より大きく、自動容量チューナ136によって制御されるRF電力（自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流）の量は、所定の設定点値より小さい。そのような実施形態では、自動容量チューナ136によって制御されるRF電力（自動容量チューナ136で測定される電流）の量が所定の設定点値に等しくなるまで、自動容量チューナ136の位置は減少される。

【0029】

いくつかの実施形態では、自動容量チューナ136の位置は、所定の設定点位置より大きく、自動容量チューナ136によって制御されるRF電力（自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流）の量は、所定の設定点値より大きい。そのような実施形態では、自動容量チューナ136によって制御されるRF電力（自動容量チューナ136で測定される電流）の量が所定の設定点値に等しくなるまで、自動容量チューナ136の位置は増大される。

40

【0030】

いくつかの実施形態では、自動容量チューナ136の位置は、所定の設定点位置より小さく、自動容量チューナ136によって制御されるRF電力（自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流）の量は、所定の設定点値よ

50

り小さい。そのような実施形態では、自動容量チューナ136によって制御されるRF電力(自動容量チューナ136で測定される電流)の量が所定の設定点値に等しくなるまで、自動容量チューナ136の位置は増大される。

【0031】

いくつかの実施形態では、自動容量チューナ136の位置は、所定の設定点位置より小さく、自動容量チューナ136によって制御されるRF電力(自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流)の量は、所定の設定点値より大きい。そのような実施形態では、自動容量チューナ136によって制御されるRF電力(自動容量チューナ136で測定される電流)の量が所定の設定点値に等しくなるまで、自動容量チューナ136の位置は減少される。

10

【0032】

図4は、自動容量チューナ136の位置を所定の設定点位置と比較した、自動容量チューナ136を調節するいくつかの実施形態による例示的な自動容量チューナの共振曲線を示す。図4では、自動容量チューナ136の位置を $P_{current}$ として示す。図4では、所定の設定点位置を $P_{resonance}$ として示し、これは、最も高い電流をもたらす自動容量チューナ136の位置に対応する。上述したように、自動容量チューナ136の位置($P_{current}$)は、所定の設定点位置($P_{resonance}$)より大きくまたは小さくすることができる。図4は、自動容量チューナ136の位置($P_{current}$)を所定の設定点位置($P_{resonance}$)より大きいものとして例示的に示す。図4では、自動容量チューナ136によって制御されるRF電力(自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流)の量を $A_{current}$ として示す。図4では、所定の設定点値を $A_{set\ point}$ として示す。上述したように、自動容量チューナ136からの電流によって測定される基板レベルにおけるイオン電流(図4では $A_{current}$)は、所定の設定点値($A_{set\ point}$)より大きくまたは小さくすることができる。したがって、自動容量チューナ136で測定される電流($A_{current}$)が所定の設定点値($A_{set\ point}$)に等しくなるまで、自動容量チューナ136の位置($P_{current}$)を増大または減少させることができる。図4は、 $A_{current}$ が $A_{set\ point}$ より大きい一実施形態を示す。したがって、自動容量チューナ136で測定される電流($A_{current}$)の量が所定の設定点値($A_{set\ point}$)に等しくなるまで、自動容量チューナ136の位置($P_{current}$)を増大させることができる。

20

【0033】

いくつかの実施形態では、後述し図1に示すように、コントローラ194を設けて、PVD処理システム100の様々な構成要素に結合してその動作を制御することができる。いくつかの実施形態では、コントローラ194は、自動容量チューナ136に結合される。いくつかの実施形態では、アナログ通信機構と比較して自動容量チューナ136とコントローラ194との間の通信の正確さを改善するために、自動容量チューナ136はデジタル通信機構を使用してコントローラ194に結合される。

30

【0034】

図3は、自動容量チューナ136の一実施形態を示す。適した自動容量チューナのさらなる実施形態は、本願の権利者が所有するRashedらによる2011年9月1日公開の米国特許出願公開第2011/0209995号に記載されている。図3では、自動容量チューナ136は、可変帯域除去(「ノッチ」)フィルタのレイ(すなわち、ノッチフィルタレイ352)と、可変帯域通過(「パス」)フィルタのレイ(すなわち、パスフィルタレイ354)とを含む。ノッチフィルタレイ352は、多くのノッチフィルタからなり、各ノッチフィルタは狭周波帯域を阻止し、当該周波数ごとに1つのノッチフィルタが提供される。各ノッチフィルタが呈するインピーダンスは、当該周波数ごとにインピーダンスの完全な制御を提供するように可変とすることができる。当該周波数は、バイアス周波数 f_b 、ソース周波数 f_s 、 f_s の高調波、 f_b の高調波、 f_s および f_b の相互変調積、ならびに相互変調積の高調波を含む。パスフィルタレイ354は、多くのパスフィルタからなり、各パスフィルタは狭周波帯域を通過させ(狭周波帯域に対して低いインピーダンスを呈する)、当該周波数ごとに1つのパスフィルタが提供される。

40

50

各パスフィルタが呈するインピーダンスは、当該周波数ごとにインピーダンスの完全な制御を提供するように可変とすることができる。当該周波数は、バイアス周波数 f_b 、ソース周波数 f_s 、 f_s の高調波、 f_b の高調波、 f_s および f_b の相互変調積、ならびに相互変調積の高調波を含む。

【0035】

図3は、ノッチフィルタアレイ352およびパスフィルタアレイ354の1つの実装形態を有する自動容量チューナ136を示す。ノッチフィルタアレイ352は、1組の直列に接続された m 個（ここで、 m は整数である）の個別ノッチフィルタ356-1~356- m を含む。各個別ノッチフィルタ356は、容量 C の可変キャパシタ358およびインダクタンス L のインダクタ360からなり、個別ノッチフィルタは、共振周波数 $f_r = 1 / [2 \sqrt{LC}]$ を有する。各ノッチフィルタ356のリアクタンス L および C は異なり、特定のノッチフィルタの共振周波数 f_r が当該周波数の1つに対応し、各ノッチフィルタ356が異なる共振周波数を有するように選択される。各ノッチフィルタ356の共振周波数は、ノッチフィルタ356によって阻止される周波数の狭帯域の中心である。図3のパスフィルタアレイ354は、1組の並列に接続された n 個（ここで、 n は整数である）の個別パスフィルタ362-1~362- n を含む。各個別パスフィルタ362は、容量 C の可変キャパシタ364およびインダクタンス L のインダクタ366からなり、パスフィルタ362は、共振周波数 $f_r = 1 / [2 \sqrt{LC}]$ を有する。任意選択で、各パスフィルタ362は、パスフィルタを無効にすることを可能にするために、直列スイッチ363をさらに含むことができる。各パスフィルタ362のリアクタンス L および C は異なり、共振周波数 f_r が当該周波数の1つに対応し、各パスフィルタ362が異なる共振周波数を有するように選択される。各パスフィルタ362の共振周波数は、パスフィルタ362によって通過または許可される周波数の狭帯域の中心である。図3の実装形態では、パスフィルタアレイ354内に n 個のパスフィルタ362があり、ノッチフィルタアレイ352内に m 個のノッチフィルタがある。

【0036】

図1に戻ると、任意選択でターゲットアセンブリ114に結合された第2のエネルギー源183が、ターゲットアセンブリ114にDC電力を提供して、ターゲットアセンブリ114の方へプラズマを誘導することができる。いくつかの実施形態では、DC電力は、約1~約20キロワット (kW) の範囲とすることができるが、印加されるDC電力の量は、チャンバの形状寸法（たとえば、ターゲットのサイズなど）に応じて変動することができる。いくつかの実施形態では、DC電力はまた、RF電力に関して上述したのと同じ方法で、ターゲットの寿命にわたって調整することができる。DC電力は、スパッタリングされる金属原子の基板上の堆積速度を制御するように調整することができる。たとえば、DC電力を増大させる結果、プラズマと原料113との相互作用を増大させ、ターゲットアセンブリ114からの金属原子のスパッタリングを増大させることができる。いくつかの実施形態では、DC電力は、DC電力とRF電力の比を約2:1~約10:1に維持するように調整することができる。

【0037】

PVD処理システム100は、プロセスチャンバ104上に取り外し可能に配置されたチャンバリッド102を含む。チャンバリッド102は、ターゲットアセンブリ114および接地アセンブリ103を含むことができる。プロセスチャンバ104は、基板108を受け取るための基板支持体106を収容する。基板支持体106は、接地された下部囲壁110内に位置することができる。接地された下部囲壁110は、プロセスチャンバ104のチャンバ壁とすることができる。接地された下部囲壁110は、チャンバリッド102の接地アセンブリ103に電氣的に結合することができる。それにより、チャンバリッド102の上に配置されたRF電源182へのRFリターン経路が提供される。RF電源182は、以下で論じるように、ターゲットアセンブリ114にRFエネルギーを提供することができる。別法または組合せとして、DC電源もターゲットアセンブリ114に同様に結合することができる。

10

20

30

40

50

【0038】

PVD処理システム100は、ターゲットアセンブリ114の裏側に対向するソース分配板158を含むことができ、ソース分配板158は、ターゲットアセンブリ114の周辺エッジに沿ってターゲットアセンブリ114に電氣的に結合される。PVD処理システム100は、ターゲットアセンブリ114の裏側とソース分配板158との間に配置された空胴170を含むことができる。空胴170は、以下で論じるように、マグネトロンアセンブリ196を少なくとも部分的に収納することができる。空胴170は、導電支持リング164の内面、ソース分配板158のターゲット向きの面、およびターゲットアセンブリ114（またはバックアップ板アセンブリ160）のソース分配板向きの面（たとえば、裏側）によって少なくとも部分的に画定される。

10

【0039】

PVD処理システム100は、マグネトロンアセンブリ196をさらに含む。マグネトロンアセンブリ196は、プロセスチャンバ104内のプラズマ処理を助けるために、ターゲットアセンブリ114近傍に回転磁界を提供する。マグネトロンアセンブリは、空胴170内に配置された回転可能な磁石アセンブリ148を含む。回転可能な磁石アセンブリ148は、プロセスチャンバ104の中心軸186の周りを回転する。

【0040】

いくつかの実施形態では、マグネトロンアセンブリ196は、モータ176、モータシャフト174、ギアアセンブリ178、および回転可能な磁石アセンブリ148を含む。回転可能な磁石アセンブリ148は、複数の磁石150を含み、後述するように中心軸186の周りで複数の磁石150を回転させるように構成される。モータ176は、電気モータ、空圧式もしくは液圧式ドライブ、または適したトルクを提供することができる任意の他のプロセスに適合している機構とすることができる。回転可能な磁石アセンブリ148をどのように回転させることができるかを例示するために、1つの例示的な実施形態について本明細書に説明するが、他の構成を使用することもできる。

20

【0041】

使用の際、マグネトロンアセンブリ196は、空胴170内で回転可能な磁石アセンブリ148を回転させる。たとえば、いくつかの実施形態では、モータ176、モータシャフト174、およびギアアセンブリ178は、回転可能な磁石アセンブリ148を回転させるように設けることができる。いくつかの実施形態では、電極154がプロセスチャンバ104の中心軸186と位置合わせされ、マグネトロンのモータシャフト174は、接地板156内の中心から外れた開口を通して配置することができる。接地板156から突出するモータシャフト174の端部は、モータ176に結合される。モータシャフト174は、ソース分配板158内の中心から外れた開口を通してさらに配置され、ギアアセンブリ178に結合される。

30

【0042】

ギアアセンブリ178は、ソース分配板158の底面に結合することなど、任意の適した手段によって支持することができる。ギアアセンブリ178は、少なくともギアアセンブリ178の上面を誘電体材料から製作することによって、またはギアアセンブリ178とソース分配板158との間などに絶縁体層（図示せず）を介在させることによって、または適した誘電体材料からモータシャフト174を構築することによって、ソース分配板158から絶縁することができる。ギアアセンブリ178は、モータ176によって回転可能な磁石アセンブリ148に提供される回転運動を伝達するように、回転可能な磁石アセンブリ148にさらに結合される。ギアアセンブリ178は、プーリ、ギア、またはモータ176によって提供される回転運動を伝達する他の適した手段の使用によって、回転可能な磁石アセンブリ148に結合することができる。

40

【0043】

基板支持体106は、ターゲットアセンブリ114の主面に面する材料受取り面を有し、ターゲットアセンブリ114の主面に対向する平面の位置でスパッタ被覆すべき基板108を支持する。基板支持体106は、プロセスチャンバ104の処理領域120内で基

50

板 108 を支持することができる。処理領域 120 は、処理中の基板支持体 106 の上（たとえば、処理位置にあるときのターゲットアセンブリ 114 と基板支持体 106 との間）の領域として画定される。

【0044】

いくつかの実施形態では、基板支持体 106 は、垂直方向に可動とすることができ、それにより、プロセスチャンバ 104 の下部部分内のロードロックバルブ（図示せず）を通過して基板 108 を基板支持体 106 上へ移送し、その後、堆積または処理位置へ持ち上げることが可能になる。基板支持体 106 の垂直方向の動きを容易にしながら、プロセスチャンバ 104 の外側の大气からのプロセスチャンバ 104 の内側体積の分離を維持するために、底部チャンバ壁 124 に接続されたベローズ 122 を設けることができる。ガス源 126 から質量流量制御装置 128 を通ってプロセスチャンバ 104 の下部部分内へ、1 つまたは複数のガスを供給することができる。プロセスチャンバ 104 の内部を排気し、プロセスチャンバ 104 内で適した圧力を維持することを容易にするために、排気口 130 を設けて、バルブ 132 を介してポンプ（図示せず）に結合することができる。

10

【0045】

いくつかの実施形態では、基板 108 上で負の DC バイアスを誘起するために、基板支持体 106 に RF バイアス電源 134 を結合することができる。加えて、いくつかの実施形態では、処理中に負の DC 自己バイアスが基板 108 上に形成されることがある。たとえば、RF バイアス電源 134 によって供給される RF エネルギーは、約 2 MHz ~ 約 60 MHz の周波数の範囲とすることができ、たとえば、2 MHz、13.56 MHz、または 60 MHz などの非限定的な周波数を使用することができる。いくつかの実施形態では、約 100 W ~ 約 2 kW の範囲内の RF バイアス電力を供給することができる。いくつかの実施形態では、約 2 kW ~ 約 40 kW の範囲内の DC 電力を供給することができる。他の適用分野では、基板支持体 106 を接地させても、電氣的に浮動したままとしてもよい。

20

【0046】

プロセスチャンバ 104 は、プロセスチャンバ 104 の処理体積または中心領域を取り囲み、処理からの損傷および/または汚染から他のチャンバ部品を保護するために、プロセスキットシールドまたはシールド 138 をさらに含む。いくつかの実施形態では、シールド 138 は、プロセスチャンバ 104 の接地された上部囲壁 116 の棚状突起 140 に接続することができる。図 1 に示すように、チャンバリッド 102 は、接地された上部囲壁 116 の棚状突起 140 上に位置することができる。接地された下部囲壁 110 と同様に、接地された上部囲壁 116 は、接地された下部囲壁 110 と、チャンバリッド 102 の接地アセンブリ 103 との間に、RF リターン経路の一部分を提供することができる。しかし、接地されたシールド 138 などを介して、他の RF リターン経路も可能である。

30

【0047】

シールド 138 は、下向きに延びており、処理領域 120 を概して取り囲む概して一定の直径を有する略管状の部分を含むことができる。シールド 138 は、接地された上部囲壁 116 および接地された下部囲壁 110 の壁に沿って下向きに基板支持体 106 の頂面より下まで延び、上向きに戻った後、基板支持体 106 の頂面に到達する（たとえば、シールド 138 の底部に u 字状の部分形成する）。カバーリング 146 が、基板支持体 106 が下部装入位置にあるときは、シールド 138 の上向きに延びる内側部分の頂部上に位置し、基板支持体が上部堆積位置にあるときは、基板支持体 106 をスパッタ堆積から保護するために、基板支持体 106 の外周部上に位置する。基板支持体 106 のエッジを基板 108 のエッジの周りの堆積から保護するために、追加の堆積リング（図示せず）を使用することもできる。

40

【0048】

いくつかの実施形態では、基板支持体 106 とターゲットアセンブリ 114 との間に磁界を選択的に提供するために、プロセスチャンバ 104 の周りに磁石 152 を配置することができる。たとえば、図 1 に示すように、磁石 152 は、処理位置にあるときの基板支

50

持体 106 のすぐ上の領域内で、囲壁 110 の外側の周りに配置することができる。いくつかの実施形態では、磁石 152 は、追加または別法として、接地された上部囲壁 116 付近など、他の位置に配置することもできる。磁石 152 は、電磁石とすることができ、電磁石によって生成される磁界の大きさを制御するために電源（図示せず）に結合することができる。

【0049】

チャンバリッド 102 は、概して、ターゲットアセンブリ 114 の周りに配置された接地アセンブリ 103 を含む。接地アセンブリ 103 は、接地板 156 を含むことができ、接地板 156 は、ターゲットアセンブリ 114 の裏側に対して略平行に対向することができる第 1 の表面 157 を有する。接地板 156 の第 1 の表面 157 から接地シールド 112 が伸び、ターゲットアセンブリ 114 を取り囲むことができる。接地アセンブリ 103 は、接地アセンブリ 103 内にターゲットアセンブリ 114 を支持するための支持部材 175 を含むことができる。

10

【0050】

いくつかの実施形態では、支持部材 175 は、支持部材 175 の外周エッジ近傍で接地シールド 112 の下端部に結合することができ、密閉リング 181 およびターゲットアセンブリ 114 を支持するように半径方向内向きに延びる。密閉リング 181 は、リングまたは適した断面を有する他の環状の形状とすることができる。密閉リング 181 は、密閉リング 181 の第 1 の側でバックアップ板アセンブリ 160 などのターゲットアセンブリ 114 と連係し、かつ密閉リング 181 の第 2 の側で支持部材 175 と連係することを容易にするように、2 つの反対の略平行な平面を含むことができる。密閉リング 181 は、セラミックなどの誘電体材料から作ることができる。密閉リング 181 は、ターゲットアセンブリ 114 を接地アセンブリ 103 から絶縁することができる。

20

【0051】

支持部材 175 は、ターゲットアセンブリ 114 を収納するために中心開口を有する略平面の部材とすることができる。いくつかの実施形態では、支持部材 175 は、円形またはディスク状の形状とすることができるが、この形状は、チャンバリッドの対応する形状および/または PVD 処理システム 100 内で処理すべき基板の形状に応じて変動することがある。

【0052】

ターゲットアセンブリ 114 は、スパッタリング中に基板 108 などの基板の上に堆積させるための金属、金属酸化物、金属合金などの原料 113 を含むことができる。いくつかの実施形態では、ターゲットアセンブリ 114 は、原料 113 を支持するためのいかなるバックアップ板もなしに、実質上原料 113 から製作することができる。いくつかの実施形態では、ターゲットアセンブリ 114 は、原料 113 を支持するために、バックアップ板アセンブリ 160 を含む。原料 113 は、図 1 に示すように、バックアップ板アセンブリ 160 の基板支持体に面する側に配置することができる。バックアップ板アセンブリ 160 は、銅 - 亜鉛、銅 - クロム、またはターゲットと同じ材料などの導電性材料を含むことができ、それにより、バックアップ板アセンブリ 160 を介して原料 113 に RF および DC 電力を結合することができる。別法として、バックアップ板アセンブリ 160 は、非導電性として、電気フィードスルーなどの導電要素（図示せず）を含むことができる。

30

40

【0053】

いくつかの実施形態では、バックアップ板アセンブリ 160 は、第 1 のバックアップ板 161 および第 2 のバックアップ板 162 を含む。第 1 のバックアップ板 161 および第 2 のバックアップ板 162 は、ディスク状、長方形、正方形、または PVD 処理システム 100 が収納することができる任意の他の形状とすることができる。第 1 のバックアップ板 161 の前側は、原料 113 を支持するように構成され、それにより、原料の前側は、基板 108 が存在するときは基板 108 に対向する。原料 113 は、任意の適した方法で第 1 のバックアップ板 161 に結合することができる。たとえば、いくつかの実施形態では、原料 113 は、第 1 のバックアップ板 161 に拡散接合することができる。

50

【 0 0 5 4 】

第1のバックング板161と第2のバックング板162との間には、複数の組のチャンネル169を配置することができる。第1のバックング板161および第2のバックング板162をとともに結合して、複数の組のチャンネル169に提供される冷却材の漏れを防止するために実質上水密の密閉（たとえば、第1のバックング板と第2のバックング板との間の流体密閉）を形成することができる。いくつかの実施形態では、ターゲットアセンブリ114は、プロセスチャンバ104内でターゲットアセンブリ114を支持するための中心支持部材192をさらに備えることができる。

【 0 0 5 5 】

いくつかの実施形態では、導電支持リング164は、ソース分配板からのRFエネルギーをターゲットアセンブリ114の周辺エッジへ伝搬させるように、ソース分配板158とターゲットアセンブリ114の裏側との間に配置することができる。導電支持リング164は、円筒形とすることができ、ソース分配板158の周辺エッジ近傍でソース分配板158のターゲット向きの面に結合された第1の端部166と、ターゲットアセンブリ114の周辺エッジ近傍でターゲットアセンブリ114のソース分配板向きの面に結合された第2の端部168とを有する。いくつかの実施形態では、第2の端部168は、バックング板アセンブリ160の周辺エッジ近傍でバックング板アセンブリ160のソース分配板向きの面に結合される。

【 0 0 5 6 】

接地板156と、ソース分配板158、導電支持リング164、およびターゲットアセンブリ114（および/またはバックング板アセンブリ160）の外面との間に、絶縁間隙180が設けられる。絶縁間隙180は、空気またはセラミック、プラスチックなどの何らかの他の適した誘電体材料で充填することができる。接地板156とソース分配板158との間の距離は、接地板156とソース分配板158との間の誘電体材料に依存する。誘電体材料が主に空気である場合、接地板156とソース分配板158との間の距離は、約15mm～約40mmとすることができる。

【 0 0 5 7 】

接地アセンブリ103およびターゲットアセンブリ114は、密閉リング181によって、ならびに接地板156の第1の表面157と、ターゲットアセンブリ114の裏側、たとえばソース分配板158のターゲット向きのでない側との間に配置された絶縁体（図示せず）の1つまたは複数によって、電氣的に分離することができる。

【 0 0 5 8 】

PVD処理システム100は、電極154（たとえば、RFフィード構造）に接続されたRF電源182を有する。電極154は、接地板156を通過することができ、ソース分配板158に結合される。RF電源182は、RFジェネレータと、たとえば動作中にRFジェネレータへ後方反射される反射RFエネルギーを最小にするための整合回路とを含むことができる。たとえば、RF電源182によって供給されるRFエネルギーは、約13.56MHz～約162MHz以上の周波数の範囲とすることができる。たとえば、13.56MHz、27.12MHz、40.68MHz、60MHz、または162MHzなどの非限定的な周波数を使用することができる。

【 0 0 5 9 】

いくつかの実施形態では、PVD処理システム100は、処理中にターゲットアセンブリ114に追加のエネルギーを提供するために、第2のエネルギー源183を含むことができる。いくつかの実施形態では、第2のエネルギー源183は、DCエネルギーを提供するために、たとえばターゲット材料のスputtering速度（したがって、基板上の堆積速度）を高めるために、DC電源とすることができる。いくつかの実施形態では、第2のエネルギー源183は、たとえばRF電源182によって提供されるRFエネルギーの第1の周波数とは異なる第2の周波数でRFエネルギーを提供するために、RF電源182に類似の第2のRF電源とすることもできる。第2のエネルギー源183がDC電源である実施形態では、第2のエネルギー源は、電極154または何らかの他の導電部材（以下

10

20

30

40

50

で論じるように、ソース分配板 158 など) など、ターゲットアセンブリ 114 に DC エネルギーを電気的に結合するのに適した任意の位置で、ターゲットアセンブリ 114 に結合することができる。第 2 のエネルギー源 183 が第 2 の RF 電源である実施形態では、第 2 のエネルギー源は、電極 154 を介してターゲットアセンブリ 114 に結合することができる。

【0060】

電極 154 は、円筒形または他の棒状とすることができ、プロセスチャンバ 104 の中心軸 186 と位置合わせすることができる(たとえば、電極 154 は、中心軸 186 と一致するターゲットの中心軸と一致する点でターゲットアセンブリに結合することができる)。プロセスチャンバ 104 の中心軸 186 と位置合わせされた電極 154 は、RF 電源 182 からの RF エネルギーをターゲットアセンブリ 114 に軸対称に印加することを容易にする(たとえば、電極 154 は、PVD チャンバの中心軸と位置合わせされた「単一の点」で RF エネルギーをターゲットに結合することができる)。電極 154 が中心に位置することは、基板堆積プロセスにおける堆積の非対称性を除去または低減させるのに役立つ。電極 154 は、任意の適した直径を有することができる。たとえば、他の直径を使用することもできるが、いくつかの実施形態では、電極 154 の直径は、約 0.5 ~ 約 2 インチとすることができ、概して、PVD チャンバの構成に応じて任意の適した長さを有することができる。いくつかの実施形態では、電極は、約 0.5 ~ 約 1.2 インチの長さを有することができる。電極 154 は、アルミニウム、銅、銀などの任意の適した導電性材料から製作することができる。別法として、いくつかの実施形態では、電極 154 を管状とすることができ、いくつかの実施形態では、管状の電極 154 の直径は、たとえば、マグネトロンに対する中心シャフトを提供することを容易にするのに適したものとすることができ、

【0061】

電極 154 は、接地板 156 を通過することができ、ソース分配板 158 に結合される。接地板 156 は、アルミニウム、銅などの任意の適した導電性材料を備えることができる。1 つまたは複数の絶縁体(図示せず)間の開かれた空間は、ソース分配板 158 の表面に沿って RF 波の伝搬を可能にする。いくつかの実施形態では、1 つまたは複数の絶縁体は、PVD 処理システムの中心軸 186 に対して対称に位置決めすることができる。そのような位置決めは、ソース分配板 158 の表面に沿って、最終的にソース分配板 158 に結合されたターゲットアセンブリ 114 まで、対称の RF 波の伝搬を容易にすることができる。RF エネルギーは、少なくとも部分的に電極 154 が中心に位置することにより、従来の PVD チャンバと比較するとより対称かつ均一に提供することができる。

【0062】

コントローラ 194 を設けて、PVD 処理システム 100 の様々な構成要素に結合してその動作を制御することができる。コントローラ 194 は、中央処理装置(CPU) 118、メモリ 172、および支持回路 173 を含む。コントローラ 194 は、直接、または特定のプロセスチャンバおよび/もしくは支持システム構成要素に関連するコンピュータ(もしくはコントローラ)を介して、PVD 処理システム 100 を制御することができる。コントローラ 194 は、工業的な環境で様々なチャンバおよびサブプロセッサを制御するために使用することができる汎用コンピュータプロセッサの任意の形式の 1 つとすることができ、コントローラ 194 のメモリまたはコンピュータ可読媒体 172 は、ランダムアクセスメモリ(RAM)、読取り専用メモリ(ROM)、フロッピーディスク、ハードディスク、光記憶媒体(たとえば、コンパクトディスクもしくはデジタルビデオディスク)、フラッシュドライブ、またはローカルもしくは遠隔のデジタルストレージの任意の他の形式など、容易に利用可能なメモリの 1 つまたは複数とすることができ、支持回路 173 は、プロセッサを従来の方法で支持するために、CPU 118 に結合される。これらの回路には、キャッシュ、電源、クロック回路、入出力回路、およびサブシステムなどが含まれる。本明細書に記載する本発明の方法は、ソフトウェアルーチンとしてメモリ 264 内に記憶することができ、ソフトウェアルーチンは、本明細書に記載する方法で P V

10

20

30

40

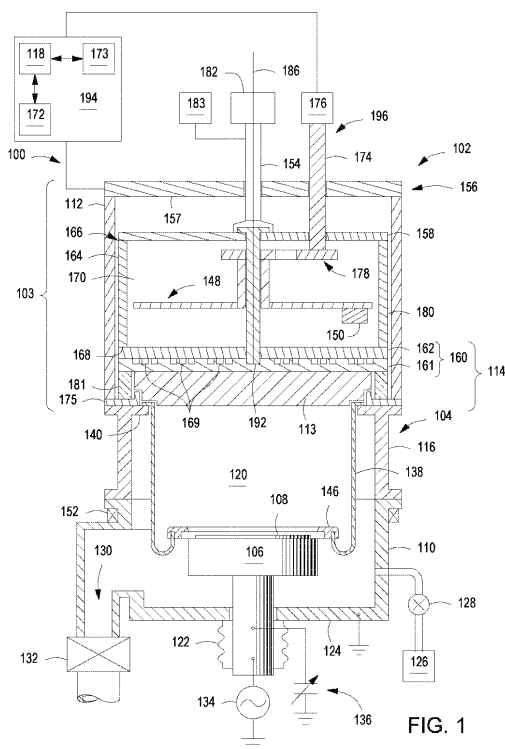
50

D処理システム100の動作を制御するために実行しまたは呼び出すことができる。ソフトウェアルーチンはまた、CPU118によって制御されるハードウェアから遠隔に位置する第2のCPU(図示せず)によって記憶および/または実行することもできる。

【0063】

上記は、本開示の特定の実施形態を対象とするが、本開示の他のさらなる実施形態は、本開示の基本的な範囲から逸脱することなく考案することができる。

【図1】



【図2】

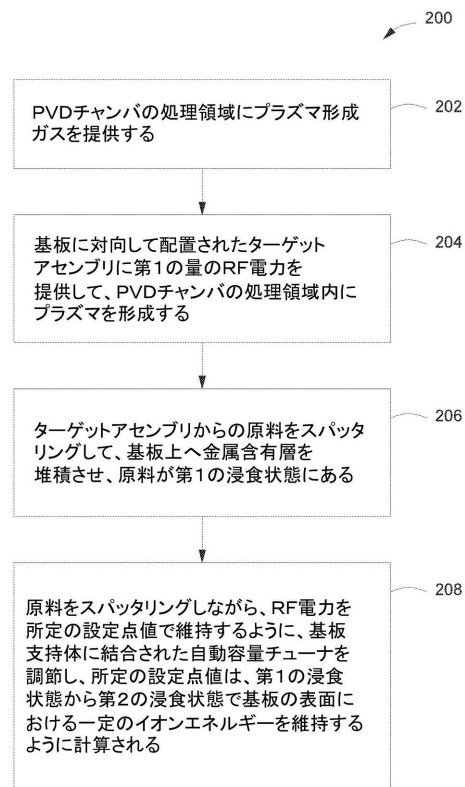


FIG. 2

【 図 3 】

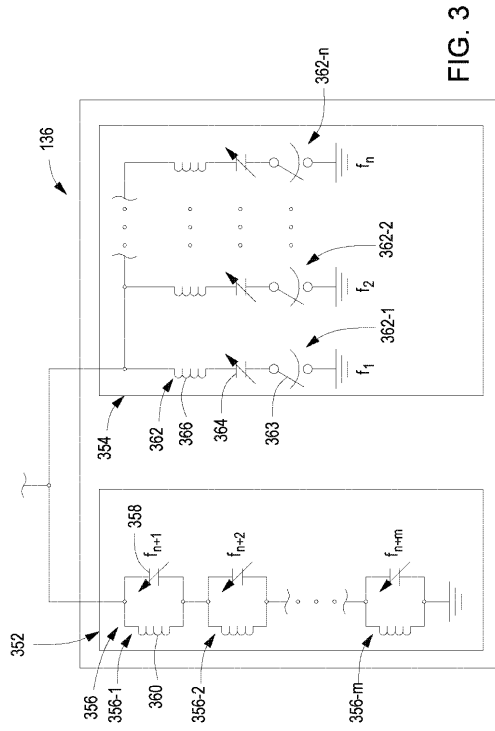


FIG. 3

【 図 4 】

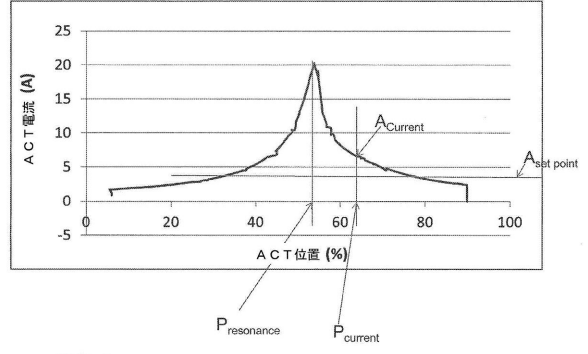


FIG. 4

フロントページの続き

- (74)代理人 100067013
弁理士 大塚 文昭
- (74)代理人 100086771
弁理士 西島 孝喜
- (74)代理人 100109070
弁理士 須田 洋之
- (74)代理人 100109335
弁理士 上杉 浩
- (74)代理人 100120525
弁理士 近藤 直樹
- (74)代理人 100176418
弁理士 工藤 嘉晃
- (72)発明者 ゴァ チェンビン
アメリカ合衆国 カリフォルニア州 9 5 1 3 0 サンノゼ オタワ ウェイ 2 4 6 3
- (72)発明者 グブタ ヴィヴェク
アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フリーモント レッド ハーク サークル 1
4 0 1 アパートメント エイチ 2 1 5
- (72)発明者 アレン アドルフ ミラー
アメリカ合衆国 カリフォルニア州 9 4 6 0 5 オークランド ストーナリッジ コート 4 9
5 8
- (72)発明者 ハンソン ライアン
アメリカ合衆国 カリフォルニア州 9 5 0 1 4 クパチーノ クレストン ドライヴ 1 0 3 0
0

審査官 安齋 美佐子

- (56)参考文献 特表 2 0 1 3 - 5 2 1 4 1 0 (J P , A)
米国特許出願公開第 2 0 1 3 / 0 1 9 2 9 8 0 (U S , A 1)
特開 2 0 0 9 - 0 5 7 5 9 9 (J P , A)
米国特許出願公開第 2 0 1 3 / 0 1 9 9 9 2 5 (U S , A 1)
米国特許出願公開第 2 0 1 4 / 0 1 7 4 9 0 9 (U S , A 1)
特表 2 0 1 2 - 5 2 5 7 1 2 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

C 2 3 C 1 4 / 0 0 - 1 4 / 5 8
H 0 1 L 2 1 / 2 8 5
H 0 5 H 1 / 4 6