

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4212560号
(P4212560)

(45) 発行日 平成21年1月21日(2009.1.21)

(24) 登録日 平成20年11月7日(2008.11.7)

(51) Int. Cl. F 1
HO2M 3/155 (2006.01) HO2M 3/155 H
GO5F 1/56 (2006.01) GO5F 1/56 310L

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2005-13450 (P2005-13450)	(73) 特許権者	000005821
(22) 出願日	平成17年1月21日(2005.1.21)		パナソニック株式会社
(65) 公開番号	特開2006-204022 (P2006-204022A)		大阪府門真市大字門真1006番地
(43) 公開日	平成18年8月3日(2006.8.3)	(74) 代理人	100068087
審査請求日	平成18年1月11日(2006.1.11)		弁理士 森本 義弘
		(74) 代理人	100096437
			弁理士 笹原 敏司
		(74) 代理人	100100000
			弁理士 原田 洋平
		(72) 発明者	龍 隆
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	元森 幹夫
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 電源回路

(57) 【特許請求の範囲】

【請求項1】

誤差信号に基づいて電源入力電圧を所定の電源出力電圧に変換するコンバータ部と、前記電源出力電圧に応じた前記誤差信号を出力する出力検出帰還部を有する電源回路であって、

前記出力検出帰還部は、

基準電圧と前記電源出力電圧から得られる出力検出電圧との電圧差を増幅した前記誤差信号を出力する誤差増幅器と、

コンデンサと抵抗との直列回路を有し前記誤差増幅器の位相を補償する位相補償回路と

、前記出力検出電圧と前記基準電圧との電圧差が所定の範囲内にあるかどうかを示す状態信号を出力する状態検出回路と、

前記状態信号を入力され、前記出力検出電圧と前記基準電圧との電圧差が所定の範囲外にある時には前記位相補償回路のコンデンサの電圧を所定値に設定する応答補償回路とを設けた電源回路。

【請求項2】

前記応答補償回路は、

前記基準電圧と前記出力検出電圧との電圧差が所定の範囲外にある時には前記位相補償回路の抵抗の抵抗値を高く設定することを特徴とする

請求項1記載の電源回路。

【請求項 3】

誤差信号に基づいて電源入力電圧を所定の電源出力電圧に変換するコンバータ部と、前記電源出力電圧に応じた前記誤差信号を出力する出力検出帰還部を有する電源回路であって、

前記出力検出帰還部は、

基準電圧と前記電源出力電圧から得られる出力検出電圧との電圧差を増幅した前記誤差信号を出力する誤差増幅器と、

コンデンサと抵抗との直列回路を有し前記誤差増幅器の位相を補償する位相補償回路と、

前記出力検出電圧と前記基準電圧との電圧差が所定の範囲内にあるかどうかを示す状態信号を出力する状態検出回路と、

前記基準電圧と前記出力検出電圧との電圧差が所定の範囲外にある状態から範囲内にある状態へ遷移した際に所定の時間にわたって前記位相補償回路のコンデンサの電圧を所定値に設定する応答補償回路とを設けた電源回路。

10

【請求項 4】

前記状態検出回路は、

前記出力検出電圧が前記基準電圧より所定の電圧値以上高いとアクティブとなる前記状態信号を出力する比較器を有する

請求項 1 または請求項 2 または請求項 3 に記載の電源回路。

20

【請求項 5】

前記状態検出回路は、

前記出力検出電圧が前記基準電圧より所定の電圧値以上低いとアクティブとなる前記状態信号を出力する比較器を有する

請求項 1 または請求項 2 または請求項 3 に記載の電源回路。

【請求項 6】

前記状態検出回路は、

前記出力検出電圧が前記基準電圧より所定の電圧値以上高いとアクティブとなる第 1 の信号を出力する第 1 の比較器と、

前記出力検出電圧が前記基準電圧より所定の電圧値以上低いとアクティブとなる第 2 の信号を出力する第 2 の比較器と、

前記第 1 の信号がアクティブまたは前記第 2 の信号がアクティブの時にアクティブとなる前記状態信号を出力する論理回路とを有する

請求項 1 または請求項 2 または請求項 3 に記載の電源回路。

30

【請求項 7】

前記出力検出帰還部は、

前記出力電圧を切り換えるための切換信号によって前記誤差増幅器への入力電圧を変化させる出力切換回路を有する

請求項 1 または請求項 2 または請求項 3 に記載の電源回路。

【請求項 8】

前記出力切換回路は、

前記検出抵抗と前記誤差増幅器の入力端子との接続点に一端が接続される抵抗と、

前記切換信号によって前記抵抗の他端に所定の直流電圧を選択して印加するスイッチ回路と

を有する請求項 7 に記載の電源回路。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、負荷回路に電源電圧を供給する電源回路、特に電源電圧を切り換える出力切換機能を有する電源回路に関する。

50

【背景技術】

【0002】

近年、携帯機器に代表されるように電子機器の多機能化や省電力化に対応するため、動作状態によって電源電圧を切り換える場合がある。このような電源電圧切換機能を有する従来の電源回路として、図5に示すような電源回路が知られている。

【0003】

図5に示した電源回路は、(特許文献1)の図2に従来例として記載されている電源回路である。1は入力端子、2は出力端子、3は制御端子、4はシリーズレギュレータやスイッチングレギュレータ等のコンバータ部、6は出力検出帰還部である。

【0004】

前記コンバータ部4は、入力端子1と出力端子2を有し、出力検出帰還部6から入力される誤差信号 V_e に基づいて、入力端子1に印加された電源入力電圧 V_{in} を所望の出力電圧 V_{out} に変換して出力端子2から出力する。

【0005】

出力検出帰還部6は、出力電圧 V_{out} を分圧する抵抗 R_{31} 、 R_{32} 、 R_{33} との直列回路と、制御端子3から入力される制御信号 V_s に応じて前記抵抗 R_{31} の両端を短絡/開放するスイッチ S_{34} と、抵抗 R_{32} 、 R_{33} との接続点電位を電圧源 V_{ref} の基準電圧 V_{ref} と比較増幅して誤差電圧 V_e を出力する誤差増幅器 A_{36} から構成されている。

【0006】

なお、(特許文献1)のコンバータ部4は、Pチャンネルトランジスタからなるシリーズレギュレータが記載されているが、スイッチングレギュレータも含む各種回路が想定されるので、ここではコンバータ部4として一般化した。

【0007】

前述のようにコンバータ部4は誤差電圧 V_e に応じて電源入力電圧 V_{in} を所定の電源出力電圧 V_{out} に変換する回路であり、誤差増幅器 A_{36} の正負入力端子が等しい電位となるように動作する。従って、制御信号 V_s によってスイッチ S_{34} をオン/オフさせ、抵抗 R_{31} が短絡されるか否かによって抵抗分圧比が変わり、出力電圧 V_{out} を切り換えることができる。抵抗 R_{31} 、 R_{32} 、 R_{33} の各抵抗値を R_{31} 、 R_{32} 、 R_{33} とすると、スイッチ S_{34} がオフの時の出力電圧 V_{out1} は次式のようになる。

【0008】

$$V_{out1} = V_{ref} \cdot (1 + R_{31} / R_{33} + R_{32} / R_{33})$$

また、スイッチ S_{34} がオンの時の出力電圧 V_{out2} は次式のようになる。

$$V_{out2} = V_{ref} \cdot (1 + R_{32} / R_{33})$$

しかし、上記のような構成では、出力電圧を変化させる際に、誤差増幅器 A_{36} の入力端子電圧が短時間に大きく変化する。その結果、出力電圧にオーバーシュートやアンダーシュートが発生する。(特許文献1)では、この課題の解決のために誤差増幅器 A_{36} の入力にローパスフィルタを挿入し、抵抗分圧比を変化させてから一定時間だけローパスフィルタを動作させることにより、誤差増幅器 A_{36} への入力端子電圧の変化を緩和している。

【特許文献1】特開平11-119845(図2)

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら上記従来の電源回路では、出力電圧を変化させる際に、抵抗分圧比を変化させるためにスイッチ S_{34} によって検出抵抗値を変化させている。このため誤差増幅器 A_{36} への入力インピーダンスが変化し、誤差増幅器の交流利得も変化する。すなわち、出力電圧の切り換えに対し、電源回路の制御安定性を確保するための設計が複雑化する。さらに、スイッチ S_{34} のオフによって誤差増幅器 A_{36} の交流利得が低下すると、出力電圧の上昇の際に発生するオーバーシュートの抑制が劣化する。

【0010】

また(特許文献1)では、出力電圧に発生するオーバーシュートやアンダーシュートの

10

20

30

40

50

対策のために、誤差増幅器 36 の入力にローパスフィルタを挿入し、誤差増幅器 36 への入力端子電圧の変化を緩和しているため、出力電圧の変化する速さも緩和することになる。すなわち、制御信号 V_s によってスイッチが動作しても、出力電圧が切り換わるのに時間遅れが発生するという課題がある。

【0011】

本発明では出力電圧を切り換える際に、オーバーシュートやアンダーシュートを抑制しながらも出力電圧を切り換えの時間遅れが発生せずに高速に出力電圧が切り換わり、かつ、出力電圧の変化による電源回路の制御安定性も容易に確保することができる電源回路を提供することを目的とする。

【課題を解決するための手段】

【0012】

本発明の請求項 1 記載の電源回路は、誤差信号に基づいて電源入力電圧を出力電圧に変換するコンバータ部と、前記出力電圧に応じた前記誤差信号を出力する出力検出帰還部を有する電源回路であって、前記出力検出帰還部は、基準電圧と前記出力電圧から得られる出力検出電圧との電圧差を増幅した前記誤差信号を出力する誤差増幅器と、コンデンサと抵抗との直列回路を有し前記誤差増幅器の位相を補償する位相補償回路と、前記出力検出電圧と前記基準電圧との電圧差が所定の範囲内にあるかどうかを示す状態信号を出力する状態検出回路と、前記状態信号を入力され、前記出力検出電圧と前記基準電圧との電圧差が所定の範囲外にある時には前記位相補償回路のコンデンサの電圧を所定値に設定する応答補償回路とを設けたことを特徴とする。

本発明の請求項 2 記載の電源回路は、請求項 1 において、前記応答補償回路は、前記基準電圧と前記出力検出電圧との電圧差が所定の範囲外にある時には前記位相補償回路の抵抗の抵抗値を高く設定することを特徴とする。

【0013】

本発明の請求項 3 記載の電源回路は、誤差信号に基づいて電源入力電圧を所定の電源出力電圧に変換するコンバータ部と、前記電源出力電圧に応じた前記誤差信号を出力する出力検出帰還部を有する電源回路であって、前記出力検出帰還部は、基準電圧と前記電源出力電圧から得られる出力検出電圧との電圧差を増幅した前記誤差信号を出力する誤差増幅器と、コンデンサと抵抗との直列回路を有し前記誤差増幅器の位相を補償する位相補償回路と、前記出力検出電圧と前記基準電圧との電圧差が所定の範囲内にあるかどうかを示す状態信号を出力する状態検出回路と、前記基準電圧と前記出力検出電圧との電圧差が所定の範囲外にある状態から範囲内にある状態へ遷移した際に所定の時間にわたって前記位相補償回路のコンデンサの電圧を所定値に設定する応答補償回路とを設けたことを特徴とする。

【0014】

本発明の請求項 4 記載の電源回路は、請求項 1 ~ 請求項 3 の何れかにおいて、前記状態検出回路は、前記出力検出電圧が前記基準電圧より所定の電圧値以上高いとアクティブとなる前記状態信号を出力する比較器を有することを特徴とする。

【0015】

本発明の請求項 5 記載の電源回路は、請求項 1 ~ 請求項 3 の何れかにおいて、前記状態検出回路は、前記出力検出電圧が前記基準電圧より所定の電圧値以上低いとアクティブとなる前記状態信号を出力する比較器を有することを特徴とする。

【0016】

本発明の請求項 6 記載の電源回路は、請求項 1 ~ 請求項 3 の何れかにおいて、前記状態検出回路は、前記出力検出電圧が前記基準電圧より所定の電圧値以上高いとアクティブとなる第 1 の信号を出力する第 1 の比較器と、前記出力検出電圧が前記基準電圧より所定の電圧値以上低いとアクティブとなる第 2 の信号を出力する第 2 の比較器と、前記第 1 の信号がアクティブまたは前記第 2 の信号がアクティブの時にアクティブとなる前記状態信号を出力する論理回路とを有することを特徴とする。

【0017】

本発明の請求項 7 記載の電源回路は、請求項 1 ~ 請求項 3 の何れかにおいて、前記出力検出帰還部は、前記出力電圧を切り換えるための切換信号によって前記誤差増幅器への入力電圧を変化させる出力切換回路を有することを特徴とする。

【 0 0 1 8 】

本発明の請求項 8 記載の電源回路は、請求項 7 において、前記出力切換回路は、前記検出抵抗と前記誤差増幅器の入力端子との接続点に一端が接続される抵抗と、前記切換信号によって前記抵抗の他端に所定の直流電圧を選択して印加するスイッチ回路とを有することを特徴とする。

【発明の効果】

【 0 0 1 9 】

本発明の電源回路によれば、出力電圧を切り換える際に、誤差増幅器の出力する誤差信号の過渡的な応答を促進しながら、直流的には所定値に固定することにより、出力電圧を所望値に向けて高速に変化させ、所望値近辺ではオーバーシュートやアンダーシュートを抑制することができる。

【 0 0 2 0 】

さらに、前記出力切換回路を、前記検出抵抗と前記誤差増幅器の入力端子との接続点に一端が接続される抵抗と、前記切換信号によって前記抵抗の他端に所定の直流電圧を選択して印加するスイッチ回路とで構成した場合には、出力電圧の切り換えによらず誤差増幅器の交流利得が不変であるので、出力電圧の変化による電源回路の制御安定性も容易に確保することができる。

【発明を実施するための最良の形態】

【 0 0 2 1 】

以下、本発明の電源回路を各実施の形態に基づいて説明する。

(第 1 の実施形態)

図 1 と図 2 は本発明の (第 1 の実施形態) を示す。

【 0 0 2 2 】

図 1 は、本発明の (第 1 の実施形態) に係る電源回路を示す。

1 は入力端子、2 は出力端子、3 は制御端子、4 はシリースレギュレータやスイッチングレギュレータ等のコンバータ部、5 は出力検出帰還部である。

【 0 0 2 3 】

コンバータ部 4 は、入力端子 1 に印加された電源入力電圧を出力検出帰還部 5 から入力される誤差信号 V_e に基づく所望の出力電圧に変換して出力端子 2 から出力する。

出力検出帰還部 5 は、抵抗 11, 12, 13 と、スイッチ回路 14 と、第 1 の基準電圧 V_{ref1} を出力する電圧源 15 と、抵抗 16, 17, 18 と、比較器 19, 20 と、オアゲート 21 と、インバータ 22 と、スイッチ回路 23, 24 と、第 2 の基準電圧 V_c を出力する電圧源 25 と、誤差増幅器 26 と、抵抗 27, 28 と、コンデンサ 29 から構成される。

【 0 0 2 4 】

前記比較器 19, 20 は、出力検出電圧と基準電圧との電圧差が所定の範囲内にあるかどうかを示す状態信号を出力する状態検出回路 42 を構成している。前記コンデンサ 29 と抵抗 27, 28 との直列回路は、誤差増幅器 26 の位相補償回路 41 を構成している。前記スイッチ回路 23, 24 は、出力検出電圧 V_{fb} と基準電圧 V_{rt2} との電圧差が所定の範囲外にある時には前記位相補償回路 41 のコンデンサ 29 の電圧を所定値に抑制する応答補償回路 43 を構成している。抵抗 13 とスイッチ回路 14 は、前記出力検出電圧を切り換える切換信号としての制御信号 V_s によって前記誤差増幅器 26 への入力電圧を変化させる出力切換回路 44 を構成している。

【 0 0 2 5 】

さらに詳しく説明すると、直列に接続された抵抗 11, 12 は、出力端子 2 の電源出力電圧 V_{out} を分圧して出力検出電圧 V_{fb} を出力する。抵抗 13 は、一端が抵抗 11 と抵抗 12 との接続点に接続され、他端はスイッチ回路 14 のコモン端子に接続されている

10

20

30

40

50

【0026】

スイッチ回路14は、制御端子3からの制御信号Vsに応じて抵抗13の前記他端を電圧源15に接続するか、もしくは接地する。

ここでは、制御信号Vsが“H”レベルの時にスイッチ回路14が抵抗13の前記他端に第1の基準電圧Vref1を印加し、制御信号Vsが“L”レベルの時にスイッチ回路14が抵抗13の前記他端を接地するものとする。なお、スイッチ回路14の切り換えによって抵抗11と抵抗12と抵抗13との接続点の電位も変化する。この接続点の時々電圧を出力検出電圧Vfbとする。

【0027】

スイッチ回路14と電圧源15との接続点の電圧Vrt1は、直列接続された抵抗16, 17, 18によって分圧されて電圧Vrt2, 電圧Vrt3を出力する。抵抗16, 17, 18はそれぞれR16, R17, R18の抵抗値を有する。

【0028】

比較器19は、正入力端子(+)には抵抗11と抵抗12と抵抗13との接続点の出力検出電圧Vfbが印加され、負入力端子(-)にはスイッチ回路14と電圧源15との接続点の電圧Vrt1が印加されている。

【0029】

比較器20は、負入力端子(-)出力検出電圧Vfbが印加され、正入力端子(+)には抵抗17と抵抗18との接続点の電圧Vrt3が印加されている。

【0030】

$$Vrt3 = Vrt1 \cdot R18 / (R16 + R17 + R18)$$

比較器19, 20の出力はオアゲート21に入力される。オアゲート21の出力はスイッチ回路24をオン/オフするとともに、インバータ22を介してスイッチ回路23をオン/オフする。

【0031】

スイッチ回路23, 24は、いずれも入力信号が“H”レベルの時にオンする。すなわち、オアゲート21の出力信号が“H”レベルの時にスイッチ回路23はオフ状態で、スイッチ回路24がオン状態である。オアゲート21の出力信号が“L”レベルの時にスイッチ回路23はオン状態で、スイッチ回路24がオフ状態となる。スイッチ回路24の一端はコンデンサ29に接続され、他端には電圧源25が接続され、スイッチ回路24がオン状態の時にはコンデンサ29に前記電圧源25から出力された第2の基準電圧Vcが印加される。スイッチ回路23は抵抗28と並列に接続され、スイッチ回路23がオン状態の時には抵抗28が短絡される。

【0032】

誤差増幅器26は、負入力端子(-)には抵抗11と抵抗12と抵抗13との接続点の出力検出電圧Vfbが印加され、正入力端子(+)には抵抗16と抵抗17との接続点の電圧Vrt2が印加されている。

【0033】

$$Vrt2 = Vrt1 \cdot (R17 + R18) / (R16 + R17 + R18)$$

誤差増幅器26の出力端子には抵抗27の一端が接続され、抵抗27の他端は抵抗28とコンデンサ29を介して接地されている。この誤差増幅器26の出力端子と抵抗27との接続点の信号が、前記誤差信号Veとして前記コンバータ部4に供給されている。

【0034】

以下、図1の電源回路について、出力検出帰還部5の動作を中心に説明する。

まず、制御信号Vsが“L”レベルの場合を説明する。

この場合、抵抗13はスイッチ回路14を介して接地されるので、電源出力電圧をVout、抵抗11の抵抗値をR11、抵抗12の抵抗値をR12、抵抗13の抵抗値をR13とすると、誤差増幅器26の負入力端子(-)には出力検出電圧Vfbとして以下の式で表される電圧Vxが印加される。

10

20

30

40

50

【0035】

$$V_x = V_{out} \cdot R_{12} \cdot R_{13} / \{ R_{11} \cdot (R_{12} + R_{13}) + R_{12} \cdot R_{13} \}$$

コンバータ部4は、出力検出帰還部5を含む負帰還動作により、この電圧 V_x が誤差増幅器26の正入力端子(+)に印加される電圧 V_{rt2} と等しくなるように電源出力電圧 V_{out} を調整するので、制御信号 V_s が“L”レベルの時の電源出力電圧 V_{out1} は以下の式で表される。

【0036】

$$V_{out1} = V_{rt2} \cdot (1 + R_{11} / R_{12} + R_{11} / R_{13})$$

次に、制御信号 V_s が“H”レベルの場合を説明する。

この場合、抵抗13にはスイッチ回路14を介して第1の基準電圧 V_{ref1} が印加されるので、誤差増幅器26の負入力端子(-)には出力検出電圧 V_{fb} として以下の式で表される電圧 V_y が印加される。

【0037】

$$V_y = \{ V_{out} \cdot R_{12} \cdot R_{13} + V_{rt1} \cdot R_{11} \cdot R_{12} \} / \{ R_{11} \cdot (R_{12} + R_{13}) + R_{12} \cdot R_{13} \}$$

コンバータ部4は、この電圧 V_y が電圧 V_{rt2} と等しくなるように電源出力電圧 V_{out} を調整するので、制御信号 V_s が“H”レベルの時の電源出力電圧 V_{out2} は以下の式で表される。

【0038】

$$V_{out2} = V_{rt2} \cdot (1 + R_{11} / R_{12} + R_{11} / R_{13}) - V_{rt1} \cdot R_{11} / R_{13}$$

一方、比較器19の負入力端子(-)に印加される電圧 V_{rt1} は、

$$V_{rt1} = V_{rt2} \cdot (R_{16} + R_{17} + R_{18}) / (R_{17} + R_{18})$$

で表される。ここで、 $a = (R_{16} + R_{17} + R_{18}) / (R_{17} + R_{18})$ とし、 a を“1.05”の近辺に設定する。さらに、比較器20の正入力端子(+)に印加される電圧 V_{rt3} は、

$$V_{rt3} = V_{ref2} \cdot R_{18} / (R_{17} + R_{18})$$

で表される。ここで、 $b = R_{18} / (R_{17} + R_{18})$ とし、 b を“0.95”の近辺に設定する。

【0039】

従って、制御信号 V_s が“L”レベルの場合、電源出力電圧 V_{out} が $(V_{out1} \cdot a)$ より高いと比較器19は“H”レベルを出力し、電源出力電圧 V_{out} が $(V_{out1} \cdot a)$ より低いと比較器19は“L”レベルを出力する。

【0040】

また、電源出力電圧 V_{out} が $(V_{out1} \cdot b)$ より高いと比較器20は“L”レベルを出力し、電源出力電圧 V_{out} が $(V_{out1} \cdot b)$ より低いと比較器20は“H”レベルを出力する。

【0041】

また、制御信号 V_s が“H”レベルの場合、電源出力電圧 V_{out} が $(V_{out2} \cdot a)$ より高いと比較器19は“H”レベルを出力し、電源出力電圧 V_{out} が $(V_{out2} \cdot a)$ より低いと比較器19は“L”レベルを出力する。

【0042】

電源出力電圧 V_{out} が $(V_{out2} \cdot b)$ より高いと比較器20は“L”レベルを出力し、電源出力電圧 V_{out} が $(V_{out2} \cdot b)$ より低いと比較器20は“H”レベルを出力する。

【0043】

以上から、上述のように $a = 1.05$ 、 $b = 0.95$ とすると、電源出力電圧 V_{out} が前記電源出力電圧 V_{out1} または V_{out2} に対して、 $\pm 5\%$ 以内にある場合、比較器19と比較器20はいずれも“L”レベルを出力するので、オアゲート21も“L”レ

10

20

30

40

50

ベルを出力し、スイッチ回路 23 はオン状態、スイッチ回路 24 はオフとなる。

【0044】

逆に、電源出力電圧 V_{out} が所望値の $\pm 5\%$ 外にある場合、比較器 19 と比較器 20 のいずれかが “H” レベルを出力するので、オアゲート 21 も “H” レベルを出力し、スイッチ回路 23 はオフ、スイッチ回路 24 はオン状態となる。

【0045】

以下、制御信号 V_s が “H” レベルから “L” レベルに切り換わった場合の動作を説明する。

制御信号 V_s が “H” レベルの時、電源出力電圧 V_{out} は上式の電源出力電圧 V_{out2} に安定化されていたものとする。制御信号 V_s が “H” レベルから “L” レベルに切り換わると、誤差増幅器 26 の負入力端子 (-) に印加される電圧と、比較器 19 の正入力端子 (+) および比較器 20 の負入力端子 (-) に印加される電圧は急低下する。このため、誤差増幅器 26 は出力電圧を上昇させ、比較器 20 は “H” レベルを出力してスイッチ回路 23 をオフ状態、スイッチ回路 24 をオン状態とする。これにより、コンデンサ 29 には第 2 の基準電圧 V_c が印加され、抵抗 27 と直列に抵抗 28 が接続される。

【0046】

一方、誤差増幅器 26 からの電流は抵抗 27 と抵抗 28 の直列回路を流れ、その電圧降下によって誤差信号 V_e は速やかに上昇する。誤差信号 V_e の上昇により、コンバータ部 4 は出力端子 2 への供給電力を増加し、電源出力電圧 V_{out} を上昇させる。電源出力電圧 V_{out} が $(V_{out1} \cdot b)$ に至ると、比較器 20 は “L” レベルを出力する。比較器 19 の出力信号は元々 “L” レベルであるので、オアゲート 21 の出力信号は “L” レベルとなり、スイッチ回路 23 をオン状態、スイッチ回路 24 をオフ状態とする。これにより、コンデンサ 29 への充電が開始される。

【0047】

従って、電源出力電圧 V_{out} が前記電源出力電圧 V_{out1} に至る際には、誤差増幅器 26 の出力に接続された抵抗 27 とコンデンサ 29 との直列回路が時定数回路として機能するため、電源出力電圧 V_{out} へのオーバーシュートが抑制されたスムーズな安定化動作をする。

【0048】

もし、コンデンサ 29 が第 2 の基準電圧 V_c に固定されていなければ、電源出力電圧 V_{out} が前記電源出力電圧 V_{out1} に至る際にはコンデンサ 29 が過剰に充電されてしまい、誤差信号 V_e の低下が遅れることにより、コンバータ部 4 は出力端子 2 への電力供給が過剰となり、電源出力電圧 V_{out} へのオーバーシュートが発生してしまう。

【0049】

また、もし抵抗 28 が接続されていなければ、誤差増幅器 26 の出力する電流が増加しても抵抗 27 での電圧降下だけでは誤差信号 V_e の上昇が遅れ、電源出力電圧 V_{out} の上昇も遅れるため、応答時間が長くなってしまう。

【0050】

図 2 は、図 1 の電源回路において前記制御信号 V_s が “H” レベルから “L” レベルに切り換わった場合の動作波形を示すもので、上から順に、制御信号 V_s 、誤差増幅器 26 の負入力端子 (-) に印加される電圧でかつ比較器 19 の正入力端子 (+) および比較器 20 の負入力端子 (-) に印加される出力検出電圧 V_{fb} 、オアゲート 21 の出力信号 V_{or} 、誤差信号 V_e とコンデンサ 29 の電圧 V_{ic} 、電源出力電圧 V_{out} の各波形を表している。

【0051】

制御信号 V_s が “L” レベルから “H” レベルに切り換わった場合の動作を説明する。

制御信号 V_s が “L” レベルの時、電源出力電圧 V_{out} は上式の V_{out1} に安定化されていたものとする。制御信号 V_s が “L” レベルから “H” レベルに切り換わると、誤差増幅器 26 の負入力端子 (-) に印加される電圧と、比較器 19 の正入力端子 (+) 及び比較器 20 の負入力端子 (-) に印加される電圧は急上昇する。このため、誤差増幅

10

20

30

40

50

器 26 は出力電圧を低下させ、比較器 19 は“H”レベルを出力してスイッチ回路 23 をオフ状態、スイッチ回路 24 をオン状態とする。これにより、コンデンサ 29 には第 2 の基準電圧 V_c が印加され、抵抗 27 と直列に抵抗 28 が接続される。一方、誤差増幅器 26 への電流は抵抗 27 と抵抗 28 の直列回路を流れ、その電圧降下によって誤差信号 V_e は速やかに低下する。誤差信号 V_e の低下により、コンバータ部 4 は出力端子 2 への供給電力を減少し、電源出力電圧 V_{out} を低下させる。電源出力電圧 V_{out} が $(V_{out} \cdot a)$ に至ると、比較器 19 は“L”レベルを出力する。比較器 20 は元々“L”レベルであるので、オアゲート 21 の出力信号は“L”レベルとなり、スイッチ回路 23 をオン状態、スイッチ回路 24 をオフ状態とする。これにより、コンデンサ 29 への放電が開始される。従って、電源出力電圧 V_{out} が所望値 $V_{out} 2$ に至る際には、誤差増幅器 26 の出力に接続された抵抗 27 とコンデンサ 29 との直列回路が時定数回路として機能するため、電源出力電圧 V_{out} へのアンダーシュートが抑制されたスムーズな安定化動作をする。もしコンデンサ 29 が第 2 の基準電圧 V_c に固定されていなければ、電源出力電圧 V_{out} が所望値 $V_{out} 2$ に至る際にはコンデンサ 29 が過剰に放電されてしまい、低下し過ぎた誤差信号 V_e の上昇が遅れることにより、コンバータ部 4 から出力端子 2 への電力供給が不足し、電源出力電圧 V_{out} にアンダーシュートが発生してしまう。

【0052】

また、もし抵抗 28 が接続されていなければ、誤差増幅器 26 が吸い込む電流が増加しても抵抗 27 での電圧降下だけでは誤差信号 V_e の低下が遅れ、電源出力電圧 V_{out} の低下も遅れるため、応答時間が長くなってしまう。

【0053】

なお、図 1 に示すこの実施の形態では、スイッチ回路 23 をオフして抵抗 28 が抵抗 27 に直列に加わることによって抵抗値を大きくする機能と、スイッチ回路 24 をオン状態にしてコンデンサ 29 に第 2 の基準電圧 V_c を印加する機能を同時に並行して使っているが、これらは必ずしも並行して使わないと効果が無いわけではなく、負荷条件によってはどちらかの機能を省略してもう一方の機能だけにしても同様の効果が得られる。

【0054】

また、図 1 に示すこの実施の形態では、電源出力電圧を切り換えるための構成が、電源出力電圧を検出する抵抗 11 と抵抗 12 と、抵抗 13 とスイッチ回路 14 と電圧源 15 とから成っている。このような構成とすることにより、スイッチ回路 14 の状態にかかわらず、出力端子 2 と誤差増幅器 26 の負入力端子(-)との間は抵抗 11 の抵抗値であり、また、電圧源 15 は交流的にインピーダンスが低く交流的な接地と等価であるので、誤差増幅器 26 の負入力端子(-)と接地間の交流抵抗値は抵抗 12 と抵抗 13 との並列抵抗の抵抗値となる。従って、出力端子 2 から誤差増幅器 26 の負入力端子(-)に至る交流信号の伝達特性は、抵抗 11 の抵抗値と、抵抗 12 と抵抗 13 との並列抵抗の抵抗値との分割比で決まり、スイッチ回路 14 の状態にかかわらず一定である。即ち、スイッチ回路 14 の状態にかかわらず、誤差増幅器 26 の応答特性に関わる回路定数は変動しないため、誤差増幅器の交流の伝達特性は不変である。これにより電源出力電圧の切り換えに対し、電源回路の制御安定性を確保するための系の伝達特性の設計が一通りで済み、最適設計が可能となる。

【0055】

(第 2 の実施形態)

図 3 と図 4 は本発明の(第 2 の実施形態)を示す。

図 3 は、本発明の(第 2 の実施形態)に係る電源回路を示し、次の点だけが図 1 に示したものと異なっている。

【0056】

この図 3 においては、図 1 におけるオアゲート 21 とスイッチ回路 24 の間に単安定マルチバイブレータ 30 が挿入され、単安定マルチバイブレータ 30 の出力がスイッチ回路 24 をオン/オフする。さらに、図 1 におけるインバータ 22 とスイッチ回路 23 と抵抗 28 は削除された構成となる。

【 0 0 5 7 】

単安定マルチバイブレータ 30 は、オアゲート 21 から出力された入力信号が変化した後、所定の時間のみ所定の信号を出力する機能を有し、図 3 の回路では入力信号が “ H ” レベルから “ L ” レベルに切り換わった際に所定の時間だけ出力に “ H ” レベルとなる信号を出力する。

【 0 0 5 8 】

まず、制御信号 V_s が “ H ” レベルから “ L ” レベルに切り換わった場合の動作を説明する。なお、制御信号 V_s が “ H ” レベルの時、電源出力電圧 V_{out} は上式の $V_{out 2}$ に安定化されていたものとする。

【 0 0 5 9 】

この場合、制御信号 V_s が “ H ” レベルから “ L ” レベルに切り換わると、誤差増幅器 26 の負入力端子 (-) に印加される電圧と、比較器 19 の正入力端子 (+) および比較器 20 の負入力端子 (-) に印加される電圧は急低下する。このため、誤差増幅器 26 は出力電圧を上昇させ、比較器 20 は “ H ” レベルを出力し、オアゲート 21 の出力信号は “ H ” レベルとなる。単安定マルチバイブレータ 30 は、入力信号が “ L ” レベルから “ H ” レベルに切り換わるときには出力信号に変化なく “ L ” レベルのままであるため、スイッチ回路 24 をオフ状態のまま維持する。この間、誤差増幅器 26 からの電流は抵抗 27 を流れてコンデンサ 29 の電位を上昇させるので、抵抗 27 の電圧降下とコンデンサ 29 の電圧変化によって誤差信号 V_e は速やかに上昇する。誤差信号 V_e の上昇により、コンバータ部 4 は出力端子 2 への供給電力を増加し、電源出力電圧 V_{out} を上昇させる。電源出力電圧 V_{out} が $(V_{out 1} \cdot b)$ に至ると、比較器 20 は “ L ” レベルを出力する。比較器 19 の出力信号は元々 “ L ” レベルであるので、オアゲート 21 の出力信号は “ H ” レベルから “ L ” レベルに切り換わる。この入力信号の変化を受けて、単安定マルチバイブレータ 30 の出力信号は “ L ” レベルから “ H ” レベルに切り換わり、所定の時間が経過した後 “ L ” レベルに戻る。単安定マルチバイブレータ 30 の出力信号が “ H ” レベルの期間スイッチ回路 24 がオン状態となり、コンデンサ 29 には第 2 の基準電圧 V_c が印加され、電源出力電圧 V_{out} が所定の電圧より低下していた期間にコンデンサ 29 に充電された電荷は瞬時に放電する。単安定マルチバイブレータ 30 の出力が “ L ” レベルに戻ると、スイッチ回路 24 はオフとなり、コンデンサ 29 への充放電動作が開始される。

【 0 0 6 0 】

従って、電源出力電圧 V_{out} が所望値 $V_{out 1}$ に至る際には、誤差増幅器 26 の出力に接続された抵抗 27 とコンデンサ 29 との直列回路が時定数回路として機能しており、以降その時定数回路の作用によって、電源出力電圧 V_{out} へのオーバーシュートが抑制されたスムーズな安定化動作をする。もしコンデンサ 29 に第 2 の基準電圧 V_c が印加されていなければ、電源出力電圧 V_{out} が所望値 $V_{out 1}$ に至る際にはコンデンサ 29 が過剰に充電されてしまい、誤差信号 V_e の低下が遅れることにより、コンバータ部 4 は出力端子 2 への電力供給が過剰となり、電源出力電圧 V_{out} へのオーバーシュートが発生してしまう。

【 0 0 6 1 】

図 4 は、図 3 の電源回路において前記制御信号 V_s が “ H ” レベルから “ L ” レベルに切り換わった場合の動作波形を示すもので、上から順に、制御信号 V_s 、誤差増幅器 26 の負入力端子 (-) に印加される電圧でかつ比較器 19 の正入力端子 (+) および比較器 20 の負入力端子 (-) に印加される出力検出電圧 V_{fb} 、オアゲート 21 の出力信号 V_{or} 、単安定マルチバイブレータ 30 の出力信号 V_{sc} 、誤差信号 V_e とコンデンサ 29 の電圧 V_{ic} 、電源出力電圧 V_{out} の各波形を表している。

【 0 0 6 2 】

次に、制御信号 V_s が “ L ” レベルから “ H ” レベルに切り換わった場合の動作を説明する。

制御信号 V_s が “ L ” の時、電源出力電圧 V_{out} は上式の $V_{out 1}$ に安定化されて

いたものとする。制御信号 V_s が “L” から “H” に切り換わると、誤差増幅器 26 の負入力端子 (-) に印加される電圧と、比較器 19 の正入力端子 (+) および比較器 20 の負入力端子 (-) に印加される電圧は急上昇する。このため、誤差増幅器 26 は出力電圧を下降させ、比較器 19 は “H” レベルを出力し、オアゲート 21 の出力信号は “H” レベルとなる。単安定マルチバイブレータ 30 は、入力信号が “L” レベルから “H” レベルに切り換わるときには出力信号に変化なく “L” レベルのままであるため、スイッチ回路 24 をオフのまま維持する。この間、誤差増幅器 26 への電流は抵抗 27 を流れてコンデンサ 29 の電位を下降させるので、抵抗 27 の電圧降下とコンデンサ 29 の電圧変化によって誤差信号 V_e は速やかに下降する。誤差信号 V_e の下降により、コンバータ部 4 は出力端子 2 への供給電力を減少し、電源出力電圧 V_{out} を低下させる。電源出力電圧 V_{out} が ($V_{out2} \cdot a$) に至ると、比較器 19 は “L” レベルを出力する。比較器 20 は元々 “L” レベルであるので、オアゲート 21 の出力信号は “H” レベルから “L” レベルに切り換わる。この入力信号の変化を受けて、単安定マルチバイブレータ 30 の出力は “L” レベルから “H” レベルに切り換わり、所定の時間が経過した後 “L” レベルに戻る。単安定マルチバイブレータ 30 の出力が “H” レベルの期間にわたってスイッチ回路 24 がオンし、コンデンサ 29 には第 2 の基準電圧 V_c が印加され、電源出力電圧 V_{out} が所定の電圧より上昇していた期間にコンデンサ 29 から放電された電荷は瞬時に充電される。

【0063】

単安定マルチバイブレータ 30 の出力信号が “L” レベルに戻ると、スイッチ回路 24 はオフ状態となり、コンデンサ 29 への充放電動作が開始される。従って、電源出力電圧 V_{out} が所望値 V_{out1} に至る際には、誤差増幅器 26 の出力に接続された抵抗 27 とコンデンサ 29 との直列回路が時定数回路として機能するため、電源出力電圧 V_{out} のオーバーシュートを抑制したスムーズな安定化動作をする。もしコンデンサ 29 に第 2 の基準電圧 V_c が印加されていないならば、電源出力電圧 V_{out} が所望値 V_{out1} に至る際にはコンデンサ 29 が過剰に充電されてしまい、誤差信号 V_e の低下が遅れることにより、コンバータ部 4 は出力端子 2 への電力供給が不足し、電源出力電圧 V_{out} にアンダーシュートが発生してしまう。

【0064】

以上のように本発明の電源回路によれば、電源出力電圧を切り換える際に、誤差増幅器が出力する誤差信号の過渡的な応答を促進しながら、直流的には所定値に固定することにより、出力電圧を所望値に高速に変化させ、所望値近辺ではオーバーシュートやアンダーシュートを抑制できる。さらに、出力電圧の切り換えによらず誤差増幅器の交流利得が不変であるので、電源出力電圧の変化による電源回路の制御安定性も容易に確保することができる。

【産業上の利用可能性】

【0065】

本発明は、負荷回路に供給する電源電圧を切り換える出力切換機能を有する電源回路に有用である。

【図面の簡単な説明】

【0066】

【図 1】本発明の第 1 の実施形態に係る電源回路の回路構成図

【図 2】同実施形態の動作波形図

【図 3】本発明の第 2 の実施形態に係る電源回路の回路構成図

【図 4】同実施形態の動作波形図

【図 5】従来の電源回路の回路構成図

【符号の説明】

【0067】

- 1 入力端子
- 2 出力端子

10

20

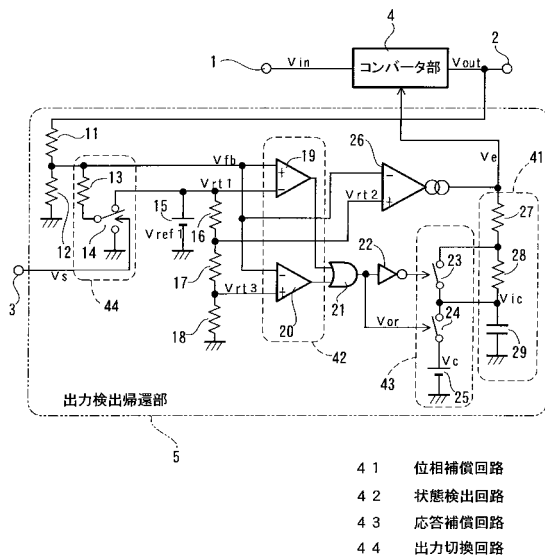
30

40

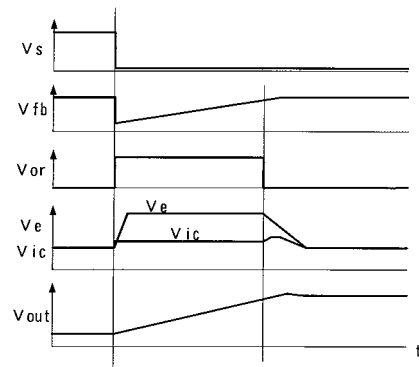
50

- 3 制御端子
- 4 コンバータ部
- 1 1, 1 2, 1 3 抵抗
- 1 4 スイッチ回路
- 1 5 電圧源
- 1 6, 1 7, 1 8 抵抗
- 1 9, 2 0 比較器
- 2 1 オアゲート
- 2 2 インバータ
- 2 3, 2 4 スイッチ回路
- 2 5 電圧源
- 2 6 誤差増幅器
- 2 7, 2 8 抵抗
- 2 9 コンデンサ
- 3 0 単安定マルチバイブレータ
- 4 1 位相補償回路
- 4 2 状態検出回路
- 4 3 応答補償回路
- 4 4 出力切換回路

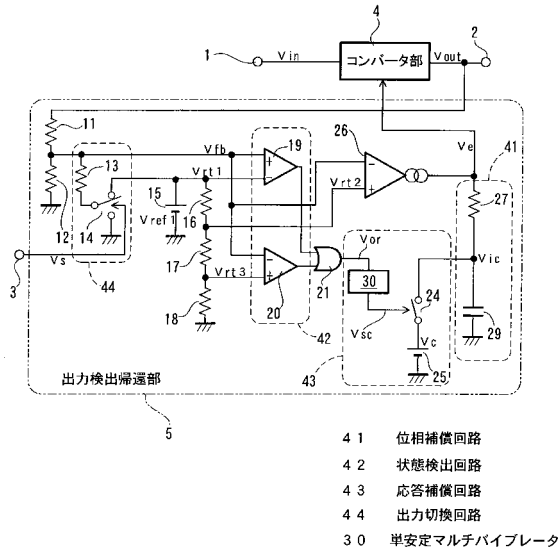
【図 1】



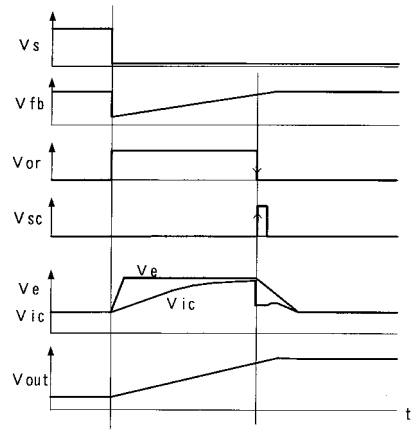
【図 2】



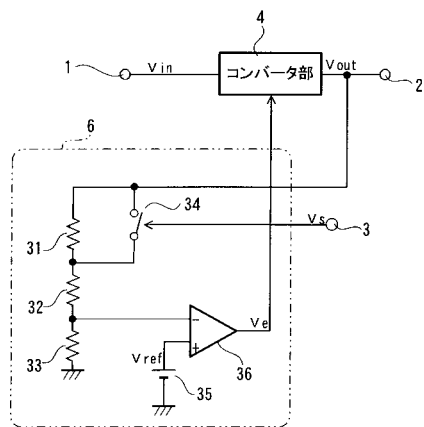
【図3】



【図4】



【図5】



フロントページの続き

- (72)発明者 石井 卓也
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 明石 裕樹
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 田辺 裕久
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 石丸 誠
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 重見 智也
大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 安池 一貴

- (56)参考文献 特開平10-283001(JP,A)
特開平04-242808(JP,A)
特開平11-119845(JP,A)
特開2004-021577(JP,A)
特開2001-282372(JP,A)
特開平03-040719(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/155
G05F 1/56