(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0017249
(43) 공개일자 2014년02월11일

(51) 국제특허분류(Int. Cl.)
H01L 33/48 (2010.01) *H01L 33/52* (2010.01)
(21) 출원번호 10-2012-0083938
(22) 출원일자 2012년07월31일
심사청구일자 없음

(71) 출원인
일진엘이디(주)
경기도 안산시 단원구 원시로 163 (원시동)
(72) 발명자
최원진
경기 성남시 분당구 정자로 144, 403동 1302호 (정자동, 정든마을우성4단지아파트)
김두성
경기 안산시 단원구 신각길 18, 104동 501호 (신길동, 안산신길온천역휴먼빌아파트)
(74) 대리인
특허법인 대아

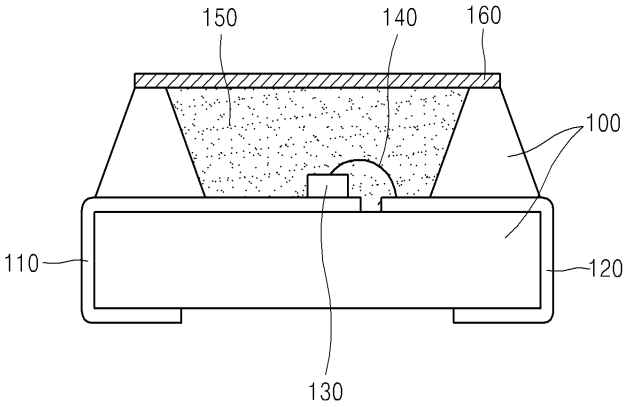
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **반사 방지층을 포함하는 반도체 발광소자 패키지**

(57) 요 약

본 발명은 외부로 방출되는 광의 투과율을 향상시킨 반도체 발광소자 패키지에 관한 것으로, 보다 상세하게는 광이 방출되는 발광면에 형성된 반사 방지층이 패키지 내부에 실장된 발광소자로부터 방출되는 광이 내부로 반사되지 않도록 하여 투과율을 향상시킨 반도체 발광소자 패키지에 관한 것이다.

대 표 도 - 도2



특허청구의 범위

청구항 1

하우징 본체;

상기 하우징 본체 내부에 실장되는 반도체 발광소자 칩;

상기 하우징 본체 내부에 충진되는 몰딩부 및

상기 몰딩부의 상부 표면에 형성되는 반사 방지층을 포함하는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 2

제1항에 있어서,

상기 반사 방지층은 굴절률 1.2 ~ 1.54의 물질을 이용하여 단일층으로 이루어지는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 3

제1항에 있어서,

상기 반사 방지층은 $SiO_x(1 \leq x \leq 3)$ 또는 MgF_2로 형성되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 4

제1항에 있어서,

상기 반사 방지층은 90 ~ 320 ㎚의 두께로 형성되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 5

제1항에 있어서,

상기 반사 방지층은 제1 반사 방지층과 제2 반사 방지층으로 이루어지는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 6

제5항에 있어서,

상기 몰딩부와 접한 제1 반사 방지층을 이루는 물질의 굴절률은, 제1 반사 방지층의 상부에 형성된 제2 반사 방지층을 이루는 물질의 굴절률보다 큰 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 7

제6항에 있어서,

상기 제1 반사 방지층은 굴절률 1.6 ~ 2.5의 물질로 형성되고, 상기 제2 반사 방지층은 굴절률 1.2 ~ 1.54 의 물질로 형성되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 8

제6항에 있어서,

상기 제1 반사 방지층은 TiO_2, Nb_2O_5, Ta_2O_5, HfO_2, MgO, ZrO_2 또는 $SiON_x$ 로 형성되고, 상기 제2 반사 방지층은 $SiO_x(1 \leq x \leq 3)$ 또는 MgF_2 로 형성되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 9

제5항에 있어서,

상기 제1 반사 방지층은 10 ~ 300 nm의 두께로 형성되고, 상기 제2 반사 방지층은 50 ~ 300 nm 의 두께로 형성되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 10

제1항에 있어서,

상기 몰딩부는 하나 이상의 형광체를 포함하는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 11

제1항에 있어서,

서로 다른 파장의 광을 방출하는 2 이상의 반도체 발광소자 칩이 하우징 본체 내부에 실장되는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 12

제1항 내지 제11항 중 선택된 어느 한 항에 있어서,

외부로 방출되는 광의 450 nm 파장에서의 투과율이 97% 이상인 것을 특징으로 하는 반도체 발광소자 패키지.

명 세 서

기 술 분 야

[0001] 본 발명은 외부로 방출되는 광의 투과율을 향상시킨 반도체 발광소자 패키지에 관한 것으로, 보다 상세하게는 광이 방출되는 발광면에 형성된 반사 방지층이 패키지 내부에 실장된 발광소자로부터 방출되는 광이 내부로 반사되지 않도록 하여 투과율을 향상시킨 반도체 발광소자 패키지에 관한 것이다.

배 경 기 술

[0002] 종래 반도체 소자에는 예를 들어 GaN계 질화물 반도체 소자를 들 수 있고, 이 GaN계 질화물 반도체 발광소자는 그 응용 분야에 있어서 청색 또는 녹색 LED의 발광소자, MESFET과 HEMT 등의 고속 스위칭과 고출력 소자 등에 응용되고 있다.

[0003] 특히, 청색 또는 녹색 LED 발광소자는 이미 양산화가 진행된 상태이며 전 세계적인 매출은 크게 증가하고 있는 상황이다.

[0004] 최근 상기와 같은 LED 발광 소자에 형광체를 적용하여 백색광을 생성하여 출사할 수 있는 구조가 알려지면서 단순 발광표시 기능 이외에 기존의 조명 등을 대체할 수 있는 조명 분야 까지 그 응용범위가 확대되고 있다. 또한 이러한 기술의 발전에 힘입어 고휘도, 고품질의 생산이 가능해졌으며, 그 일 예로서 표면 실장(Surface mounting device) 형태의 LED 소자가 제품화되고 있다.

[0005] 도 1은 종래 기술에 따른 표면 실장형 반도체 발광소자 패키지를 나타낸 것이다.

[0006] 상기 발광소자 패키지는 중앙에 캐비티(cavity)가 형성된 하우징 본체(10)를 가지며, 상기 하우징 본체(10)의 소정면은 광이 외부로 용이하게 방사되도록 오픈되어 형성된다. 또한 제1 전극(20) 및 제2 전극(30)과, 상기 제1 전극(20) 상에 실장된 반도체 발광소자 칩(40) 및 상기 발광소자 칩(40)과 제2 전극(30)을 연결하는 배선(50)을 포함한다. 그리고, 상기 하우징 본체 내부에 충진되어 발광소자(40)와 배선(50)을 봉지하는 몰딩부(60)를 포함하며, 상기 몰딩부에는 형광체가 혼합될 수 있다.

[0007] 상기와 같은 종래 기술에 따른 발광소자 패키지는 발광소자와 형광체를 사용하여 백색, 청색 등 다양한 색을 구현할 수 있다. 그러나 발광소자에서 방출되는 광은 몰딩부의 표면에서 외부로 모두 투과(70)되지 못하고, 일부는 반사(80)되어 내부로 되돌아오는 문제가 있다.

[0008] 이 경우 발광소자에서 방출되는 광의 투과율이 떨어져, 고휘도의 조명이 요구되는 분야에서 적용되는 데 한계로 작용하게 된다.

[0009] 한편 일본공개특허 2006-261540호에서는 발광면에 고굴절률막과 저굴절률막이 교번하여 다층으로 형성된 다층막을 형성한 구성이 개시되어 있으나, 이는 특정 파장 영역에서의 반사율을 높여 밴드 패스 필터의 기능을 수행하고 있을 뿐, 외부로 방출되는 전체 파장 영역에서의 반사를 방지하여 고휘도의 패키지를 구현하는 것과는 차이가 있다.

[0010] 따라서, 외부로 방출되는 광의 방출면에서의 반사를 최소화하여 투과율을 높일 수 있는 반도체 발광소자 패키지에 대한 개발이 요구되는 실정이다.

발명의 내용

해결하려는 과제

[0011] 이에 본 발명자들은 외부로 방출되는 광의 방출면에서의 반사를 최소화 한 반도체 발광소자 패키지를 개발하고자 연구, 노력한 결과, 패키지의 발광면에 단일층 또는 이중층으로 이루어진 반사 방지층을 형성하는 경우, 전 파장 영역에서 우수한 투과율을 확보할 수 있으며, 특히 400 ~ 800 nm 영역의 파장에서의 투과율이 크게 증가하여 청색 또는 백색 광의 휘도를 향상시킬 수 있음을 발견함으로써 본 발명을 완성하게 되었다.

[0012] 따라서 본 발명의 목적은 발광면에 반사 방지층을 형성하여 발광소자에서 방출되는 광의 반사를 최소화하여 고휘도의 반도체 발광소자 패키지를 제공하는데 있다.

과제의 해결 수단

[0013] 이와 같은 목적을 달성하기 위한 본 발명의 반도체 발광소자 패키지는, 하우징 본체; 상기 하우징 본체 내부에 실장되는 반도체 발광소자 칩; 상기 하우징 본체 내부에 충진되는 몰딩부 및 상기 몰딩부의 상부 표면에 형성되는 반사 방지층을 포함하는 것을 특징으로 한다.

[0014] 또한, 본 발명의 반도체 발광소자 패키지에서, 상기 반사 방지층은 굴절률 1.2 ~ 1.54의 물질을 사용하여 단일층으로 90 ~ 320 nm의 두께로 형성될 수 있으며, $SiO_x(1 \leq x \leq 3)$ 또는 MgF_2로 형성되는 것을 특징으로 한다.

[0015] 또한, 본 발명의 반도체 발광소자 패키지에서, 상기 반사 방지층은 제1 반사 방지층과 제2 반사 방지층으로 이루어지는 것을 특징으로 한다. 그리고, 상기 몰딩부와 접한 제1 반사 방지층을 이루는 물질의 굴절률은, 제1 반사 방지층의 상부에 형성된 제2 반사 방지층을 이루는 물질의 굴절률보다 큰 것을 특징으로 한다.

[0016] 보다 구체적으로, 제1 반사 방지층은 굴절률 1.6 ~ 2.5의 물질로 형성되고, 상기 제2 반사 방지층은 굴절률 1.2

~ 1.54 의 물질로 형성될 수 있다. 또한, 상기 제1 반사 방지층은 TiO_2, Nb_2O_5, Ta_2O_5, HfO_2, MgO, ZrO_2 또는 $SiON_x$ 로 형성되고, 상기 제2 반사 방지층은 $SiO_x(1 \leq x \leq 3)$ 또는 MgF_2 로 형성되는 것을 특징으로 한다.

[0017] 또한, 상기 제1 반사 방지층은 10 ~ 300 nm의 두께로 형성되고, 상기 제2 반사 방지층은 50 ~ 300 nm의 두께로 형성되는 것을 특징으로 한다.

[0018] 또한 본 발명의 반도체 발광소자 패키지에서 외부로 방출되는 광의 450 nm 파장에서의 투과율이 97% 이상으로 나타나는 것을 특징으로 한다.

발명의 효과

[0019] 본 발명의 반도체 발광소자 패키지는 반사 방지층을 도입하여 종래의 발광소자 패키지에 비하여 우수한 투과율을 확보할 수 있어, 방출되는 백색 또는 청색광을 보다 밝게 구현할 수 있으므로, 조명 분야 등 다양한 분야에서 널리 적용될 수 있을 것으로 기대된다.

도면의 간단한 설명

[0020] 도 1은 종래 기술에 따른 일반적인 반도체 발광소자 패키지의 단면도이다.

도 2는 본 발명의 제1 실시예에 따른 반도체 발광소자 패키지의 단면도이다.

도 3은 본 발명의 제2 실시예에 따른 반도체 발광소자 패키지의 단면도이다.

도 4는 본 발명의 실시예에서 사용된 청색 LED의 파장 스펙트럼을 나타낸 것이다.

도 5는 본 발명의 실시예에서 사용된 백색 LED의 파장 스펙트럼을 나타낸 것이다.

도 6은 본 발명의 실시예 및 비교예에서 제조된 청색 LED 패키지의 파장별 투과율을 나타낸 스펙트럼이다.

도 7은 본 발명의 실시예 및 비교예에서 제조된 백색 LED 패키지의 파장별 투과율을 나타낸 스펙트럼이다.

발명을 실시하기 위한 구체적인 내용

[0021] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이고, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0022] 이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 따른 반도체 발광소자 패키지에 관하여 상세히 설명하면 다음과 같다.

[0023] 도 2는 본 발명의 제1 실시예에 따른 반도체 발광소자 패키지의 단면도이다.

[0024] 도 2에 도시된 바와 같이, 본 발명의 일실시예에 따른 반도체 발광소자 패키지는 하우징 본체(100), 제1 전극(110), 제2 전극(120), 상기 제1전극 상에 실장된 반도체 발광소자 칩(130), 상기 발광소자 칩(130)과 제2 전극(120)을 연결하는 배선(140),

[0025] 상기 하우징 본체 내부에 충진되어 발광소자 칩(130)와 배선(140)을 봉지하는 몰딩부(150) 및 반사 방지층(160)을 포함한다.

[0026] 상기 하우징 본체(100)는 내부에 캐비티(cavity)가 형성되어 발광소자 칩(130)을 실장 및 보호하기 위한 케이스 기능을 하며 통상 절연체로 제조되며, 통상 열가소성 수지 또는 열경화성 수지로 제조될 수 있다. 또한 상기 하우징 본체(100)는 외부로 광의 방출을 보다 용이하게 하기 위하여 캐비티의 하부보다 상부가 넓은 단면을 경사를 주어 형성하는 것이 바람직하고, 내주연에 반사막을 코팅하여 발광소자 칩에서 방출되는 광을 상부로 반사시키도록 구성되는 것이 보다 바람직하다.

[0027] 상기 반도체 발광소자 칩(130)은 그 발광면이 상기 패키지의 반사 방지층(160)을 향하도록 실장되어, 발광되는 광이 패키지 외부로 방출되도록 한다. 이 때 상기 반도체 발광소자 칩은 하나만 실장될 수 있으나, 서로 다른 파장의 광을 방출하는 2 이상의 반도체 발광소자 칩이 실장될 수도 있다. 특히 각각 청색, 적색 및 녹색의 파장의 광을 방출하는 복수의 반도체 발광소자 칩을 실장하는 경우, 별도의 형광체를 사용하지 않더라도 백색의 광을 구현할 수 있다.

[0028] 그리고, 본 발명의 주요 구성 요소인 반사 방지층(160)은 상기 몰딩부의 상부 표면에 형성되며, 발광소자 칩에서 발광되는 광의 반사를 막는 역할을 한다.

[0029] 두 이종 물질 사이에 광이 지나갈 때, 반사가 일어난다. 이를 최소화하기 위하여는 상기 이종 물질 사이에 이종 물질의 굴절률 값의 사이 값을 갖는 물질의 층을 넣게 되면 된다. 이 때 상기 이종 물질 사이에 형성되는 사이층의 두께 t 는 하기 수학식 1과 같이 나타난다.

수학식 1

[0030] $$t = (2m-1)\frac{\lambda}{4n_{(사이층)}}$$

[0031] 상기 수학식 1에서, m 은 양의 정수이고, $n_{(사이층)}$은 사이층의 굴절률이며, λ는 파장으로 보통 550 nm를 기준으로 한다. 상기 두께 t는 1/4파장 광학 두께(Quarter Wavelength Optical Thickness, QWOT)로 표시될 수 있다.

[0032] 상기 반사 방지층(160)은 단일층으로 형성되는 경우, 굴절률 1.2 ~ 1.54 범위의 물질로 형성되는 것이 바람직하고, 1.3 ~ 1.46 범위의 물질로 형성되는 것이 더 바람직하다. 상기 굴절률이 1.2 미만이면 발광소자 칩에서 방출되는 광이 몰딩부와 반사 방지층의 계면에서 많은 반사가 일어나 몰딩부로부터 광의 탈출이 억제되는 문제가 있으며, 1.54를 초과하면 반사 방지층의 계면과 외부 공기 경계면에서 많은 반사가 일어나 이 또한 광이 몰딩부로 되돌아가는 문제가 있다.

[0033] 상기 반사 방지층(160)은 단일층으로 형성되는 경우 90 ~ 320 nm의 두께로 형성되는 것이 바람직하고, 150 ~ 250 nm 의 두께로 형성되는 것이 보다 바람직하다.

[0034] 상기 반사 방지층(160)을 이루는 물질은 상기 굴절률의 범위를 만족하는 물질이라면 그 종류가 제한되지는 않으나, SiO_x(1≤x≤3), MgF_2 등으로 형성될 수 있다. 즉, 외부 공기의 굴절률이 대략 1이고, 몰딩부(150)의 굴절률이 대략 1.54 정도라 할 때, 가장 최적의 반사 방지층의 굴절률은 √1.54 로서 약 1.24 값을 예상할 수 있다. 그러나 이와 같은 굴절률을 가지는 물질을 찾기 어려운 바, 1.38의 굴절률을 가지는 MgF_2를 사용하는 것이 가장 바람직하다.

[0035] 한편 상기 몰딩부(150)는 하우징 본체(100) 내부에 충진되어 발광소자 칩(130)와 배선(140)을 보호하고, 서로 이격된 제1 전극(110)과 제2 전극(120)을 일정 간격으로 유지하기 위하여 사용되며, 통상 에폭시 수지 또는 실리콘 수지와 같은 투명 재질로 형성되나 발광소자 패키지의 용도에 따라 광이 투과될 수 있을 정도의 불투명 수지로 형성될 수도 있다. 또한 상기 몰딩부(150)는 하나 이상의 형광체가 혼합되어 사용될 수 있다.

[0036] 도 3은 본 발명의 제2 실시예에 따른 반도체 발광소자 패키지의 단면도이다.

[0037] 상기 제2 실시예에 따른 반도체 발광소자 패키지는 반사 방지층(160)이 제1 반사 방지층(161)과 제2 반사 방지층(162)의 이중층으로 이루어진 것이 그 특징이다.

[0038] 상기 제1 반사 방지층과 제2 반사 방지층은 굴절률 1.2 ~ 2.5의 물질 중 서로 다른 굴절률을 가지는 물질로 이루어지되, 상대적으로 낮은 굴절률 갖는 군과 상대적으로 높은 굴절률 갖는 군의 물질로 형성되는 것이 바람직하다. 이 때, 굴절률의 낮음 또는 높음의 기준이 되는 지표는 굴절률 1.54 ~ 1.6로 나타날 수 있다. 상기 굴절률이 1.2 미만이면 발광소자 칩에서 방출되는 광이 몰딩부와 반사 방지층의 계면에서 많은 반사가 일어나는 문제가 있으며, 2.5를 초과하면 반사 방지 효과가 낮아지는 문제가 있다. 이 때, 상기 몰딩부와 접한 제1 반사 방지층(161)을 이루는 물질의 굴절률은, 제1 반사 방지층의 상부에 형성된 제2 반사 방지층(162)을 이루는 물질

의 굴절률보다 큰 것이 바람직하다. 상부에 위치한 제2 반사 방지층(162)을 이루는 물질의 굴절률이 더 큰 경우 상기 제2 반사방지층(162)과 외부 경계면에서 반사가 일어날 우려가 있다.

[0039] 따라서, 상기 제1 반사 방지층(161)은 굴절률 1.6 ~ 2.5의 물질로 형성되고, 상기 제2 반사 방지층(162)은 굴절률 1.2 ~ 1.54 의 물질로 형성되는 것이 바람직하다. 구체적으로, 상기 제2 반사 방지층(162)은 $SiO_x(1 \leq x \leq 3)$, MgF_2 와 같은 저굴절률 물질로 형성되는 것이 바람직하고, 제1 반사 방지층(161)은 TiO_2, Nb_2O_5, Ta_2O_5, HfO_2, MgO, ZrO_2 또는 $SiON_x$ 등의 고굴절률 물질로 형성되는 것이 바람직하나, 이에 한정되지는 아니한다. 더욱 바람직하게는, 제1 반사 방지층(161) 상부에 제2 반사 방지층(162)의 순서로 적층된 경우 하기 수학식 2와 같은 굴절률 경향을 나타내는 것이 유리하다.

수학식 2

[0040]
$$n_{(몰딩부)} = \frac{(n_2)^2}{(n_1)^2}$$

[0041] 상기 수학식 2에서, n_1은 제1 반사 방지층의 굴절률, n_2 는 제2 반사 방지층의 굴절률을 나타낸다. 따라서 제2 반사 방지층이 굴절률 1.38의 MgF_2를 사용하는 경우 대략 1.7의 굴절률을 가지는 물질로 제1 반사 방지층을 형성하는 것이 좋다.

[0042] 또한, 상기 제1 반사 방지층(161)을 이루는 물질과 제2 반사 방지층(162)을 이루는 물질의 굴절률의 차이는 0.01 ~ 0.30 범위에 있는 것이 바람직하고, 보다 바람직하게는 0.05 ~ 0.20 범위에 있도록 한다.

[0043] 한편, 제1 반사 방지층(161)과 제2 반사 방지층(162)은 하기 수학식 3에서 보는 바와 같이, 1/4 파장 광학 두께(QWOT)의 (2m-1)배가 되도록 두께를 조절하는 것이 바람직하다.

수학식 3

[0044]
$$\frac{\lambda}{4n_1} + \frac{\lambda}{4n_2} = 2m - 1$$

[0045] 상기 수학식 3에서, m 은 양의 정수이고, n_1은 제1 반사 방지층의 굴절률, n_2 는 제2 반사 방지층의 굴절률을 나타낸다.

[0046] 보다 구체적으로, 상기 제1 반사 방지층은 10 ~ 300 nm의 두께로 형성되는 것이 바람직하고, 50 ~ 250 nm 의 두께로 형성되는 것이 보다 바람직하다. 그리고 상기 제2 반사 방지층(162)은 50 ~ 300 nm의 두께로 형성되는 것이 바람직하고, 100 ~ 250 nm의 두께로 형성되는 것이 보다 바람직하다. 또한 제1 반사 방지층(161)을 이루는 물질의 굴절률은, 제1 반사 방지층의 상부에 형성된 제2 반사 방지층(162)을 이루는 물질의 굴절률보다 큰 것이 바람직한 점을 고려할 때, 제1 반사 방지층의 두께는 제2 반사 방지층의 두께보다 얇게 형성되는 것이 보다 유리하다.

[0047] 한편 상기 본 발명의 반도체 발광소자 패키지의 제조방법에 대하여 간단하게 설명하고자 한다.

[0048] 삽입 몰딩(Insert Molding) 등을 통하여 제조될 수 있는 하우징 본체(100)의 내부 표면에 서로 이격되도록 제1 전극(110) 및 제2 전극(120)을 형성하고, 상기 제1 전극 상에 별도로 제작된 반도체 발광소자 칩(130)을 실장한다. 상기 반도체 발광소자 칩(13)과 제2 전극(120)을 와이어 접합 공정을 통하여 배선(140)을 형성하여 연결한다.

[0049] 다음, 하우징 본체(100) 내부에 에폭시 수지 또는 실리콘 수지 등을 액상으로 준비하여 일정량 주입하고 경화시

켜 몰딩부(150)를 형성한다.

[0050] 그 후 몰딩부(150)의 외부 표면에 반사 방지층(160)을 형성하며, 상기 반사 방지층(160)은 PECVD(Plasma Enhanced Chemical Vapor Deposition) 방법, 스퍼터링 방법, MOCVD 방법 또는 전자빔 증착(e-beam evaporation) 방법으로 형성될 수 있다. 예를 들어 SiO_2 반사 방지층은 Ar을 캐리어 가스로하고 Si 타겟(target)과 O_2를 이용한 반응성 스퍼터링(reactive sputtering) 방법으로 형성될 수 있고, 또한 다른 예를 들면, 전자빔 증착(e-beam evaporation) 방법으로 SiO_2 나 MgF_2 소스를 승화하여 몰딩부 위에 반사 방지막을 증착할 수 있다.

[0051] 상기와 같은 본 발명의 반도체 발광소자 패키지는, 발광 소자에서 방출되는 광이 내부로 반사되는 것을 방지하여 대부분의 광을 외부로 방출시킬 수 있으며, 특히 도 3과 같이 이중층의 반사 방지층이 형성되는 경우 400 ~ 800 nm 파장 대역에서 매우 높은 투과율을 나타낼 수 있다. 상기 본 발명의 반도체 발광소자 패키지는 450 nm의 파장 대에서 96% 이상의 투과율을 나타낼 수 있으며, 더욱 바람직하게는 99% 이상의 투과율을 나타낼 수 있다.

[0052] 이하, 하기 실시예를 통하여 본 발명의 발광소자 패키지에 대하여 보다 구체적으로 설명하기로 한다.

[0053] **실시예 1 : 단일층의 반사 방지층을 포함하는 청색 LED 패키지**

[0054] 도 4와 같이 발광 파장 스펙트럼을 나타내는 청색 LED 칩을 하우징 본체에 실장하고, 에폭시 수지를 내부에 충진하여 몰딩부를 형성한 후, 몰딩부의 표면에 SiO_2 반사 방지막을 94.2 nm의 두께로 형성하여 최종 LED 패키지를 제조하였다.

[0055] **실시예 2 : 단일층의 반사 방지층을 포함하는 청색 LED 패키지**

[0056] 몰딩부의 표면에 MgF_2 반사 방지막을 99.4 nm의 두께로 형성하는 것을 제외하고는 상기 실시예 1과 동일한 LED 패키지를 제조하였다.

[0057] **실시예 3 : 이중층의 반사 방지층을 포함하는 청색 LED 패키지**

[0058] 몰딩부의 표면에 SiO_2 제1 반사 방지막을 94.2 nm의 두께로 형성하고, 그 상부에 MgF_2 제2 반사 방지막을 198.7 nm의 두께로 형성하여 이중 반사 방지막을 구비하도록 하는 것을 제외하고는 상기 실시예 1과 동일한 LED 패키지를 제조하였다.

[0059] **비교예 1 : 반사 방지층을 포함하지 않는 청색 LED 패키지**

[0060] 도 4와 같이 발광 파장 스펙트럼을 나타내는 블루 LED 칩을 하우징 본체에 실장하고, 에폭시 수지를 내부에 충진하여 몰딩부를 형성한 상태로 도 1과 같은 LED 패키지를 제조하였다.

[0061] **실시예 4 : 단일층의 반사 방지층을 포함하는 백색 LED 패키지**

[0062] 도 5와 같이 발광 파장 스펙트럼을 나타내는 백색 LED 칩을 하우징 본체에 실장하고, 에폭시 수지를 내부에 충진하여 몰딩부를 형성한 후, 몰딩부의 표면에 SiO_2 반사 방지막을 282.5 nm의 두께로 형성하여 최종 LED 패키지를 제조하였다.

[0063] **실시예 5 : 단일층의 반사 방지층을 포함하는 백색 LED 패키지**

[0064] 몰딩부의 표면에 MgF_2 반사 방지막을 298 nm의 두께로 형성하는 것을 제외하고는 상기 실시예 4와 동일한 LED 패키지를 제조하였다.

[0065] **실시예 6 : 이중층의 반사 방지층을 포함하는 백색 LED 패키지**

[0066] 몰딩부의 표면에 SiO_2 제1 반사 방지막을 188.4 nm의 두께로 형성하고, 그 상부에 MgF_2 제2 반사 방지막을 99.4 nm로 형성하여 이중 반사 방지막을 구비하도록 하는 것을 제외하고는 상기 실시예 4와 동일한 LED 패키지를 제조하였다.

[0067] **비교예 2 : 반사 방지층을 포함하지 않는 백색 LED 패키지**

[0068] 도 5와 같이 발광 파장 스펙트럼을 나타내는 백색 LED 칩을 하우징 본체에 실장하고, 에폭시 수지를 내부에 충진하여 몰딩부를 형성한 상태로 도 1과 같은 LED 패키지를 제조하였다.

[0069] **실험예 : LED 패키지의 투과율 측정**

[0070] 상기 실시예 및 비교예의 패키지에서 방출되는 광의 각 파장에서의 강도를 LED 칩에서 발출되는 광의 강도와 비교하여 패키지의 투과율을 측정하였으며, 그 결과를 하기 표 1 ~ 2 및 도 6 ~ 7에 나타내었다.

표 1

[0071]

	450nm 투과율(%)
실시예 1	97.5
실시예 2	97.1
실시예 3	99.9
비교예 1	95.9

표 2

[0072]

	투과율(%)		
	450 nm	550 nm	650 nm
실시예 4	97.5	97.7	97.7
실시예 5	97.5	97.5	97.5
실시예 6	99.4	97.2	97.8
비교예 2	95.9	95.9	95.9

[0073] 상기 표 1에서 보는 바와 같이 450 nm에서 피크를 나타내는 청색 LED 칩을 실장한 패키지의 경우 반사 방지층을 구비하지 않은 비교예 1에 비하여 450 nm에서 우수한 투과율을 나타내었으며, 특히 반사 방지층이 이중층으로 형성된 실시예 3은 99.9%의 높은 투과율을 나타내는 것을 확인할 수 있었다.

[0074] 또한 상기 표 2에서 보는 바와 같이, 백색 LED 칩을 실장한 패키지의 경우에도 반사 방지층을 구비하지 않은 비교예 2에 비하여 전 파장대 영역에서 우수한 투과율을 나타내었으며, 특히 450 nm 파장 대에서 더욱 우수한 투과율을 나타내는 것을 확인할 수 있었다.

[0075] 이상에서는 본 발명의 실시예를 중심으로 설명하였으나, 이는 예시적인 것에 불과하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 기술자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 이하에 기재되는 특허청구범위에 의해서 판단되어야 할 것이다.

부호의 설명

[0076] 10, 100 : 하우징 본체

20, 110 : 제1 전극

30, 120 : 제2 전극

40, 130 : 발광소자 칩

50, 140 : 배선

60, 150 : 몰딩부

70 : 외부로 방출되는 광

80 : 내부로 반사되는 광

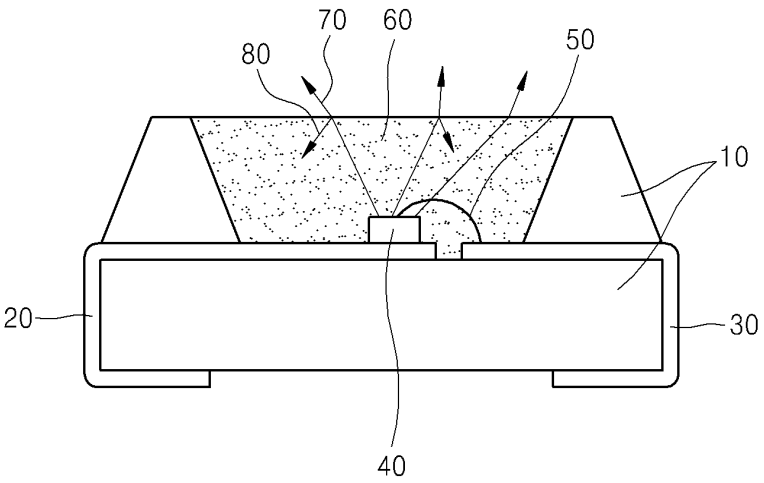
160 : 반사 방지층

161 : 제1 반사 방지층

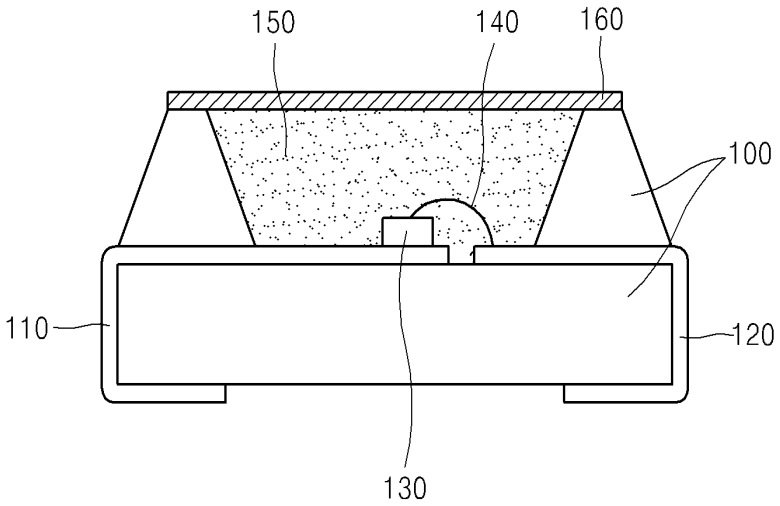
162 : 제2 반사 방지층

도면

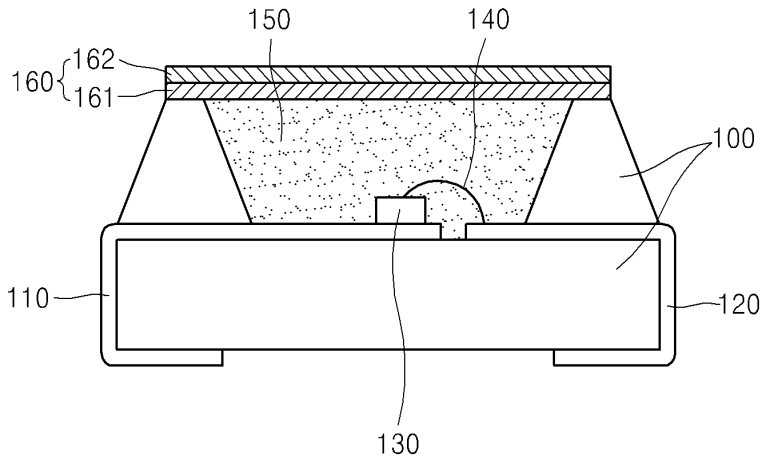
도면1



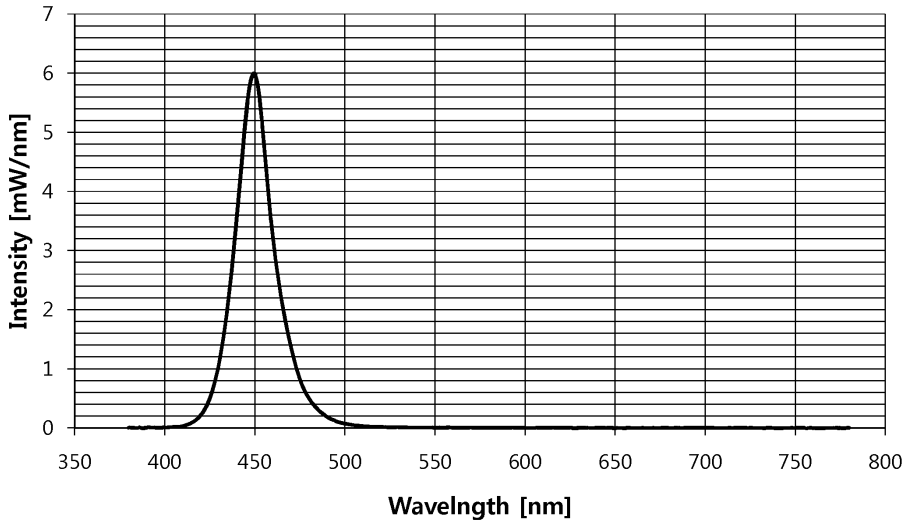
도면2



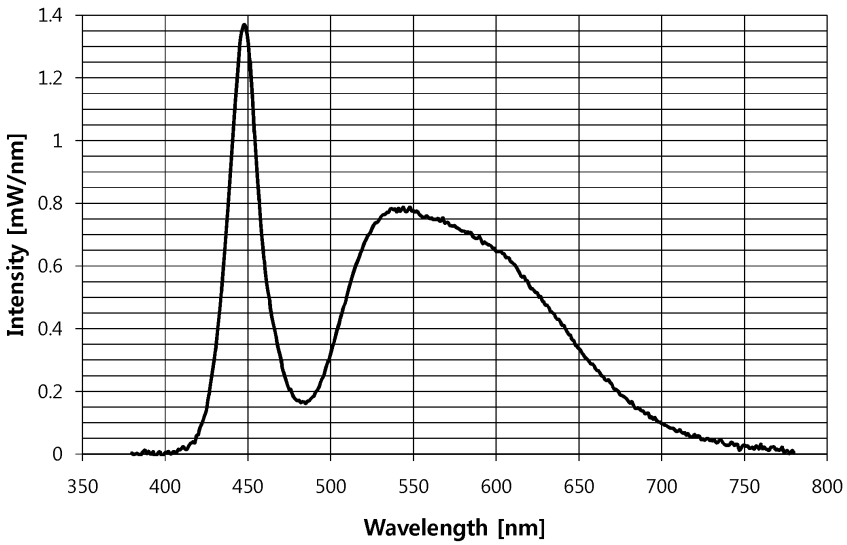
도면3



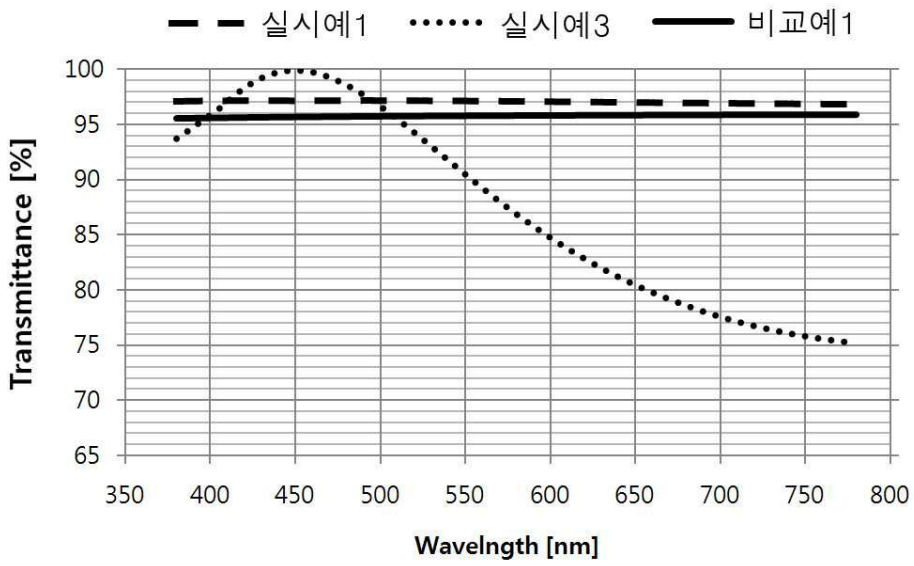
도면4


Intensity [mW/nm]
0
1
2
3
4
5
6
7
350
400
450
500
550
600
650
700
750
800
Wavelngth [nm]

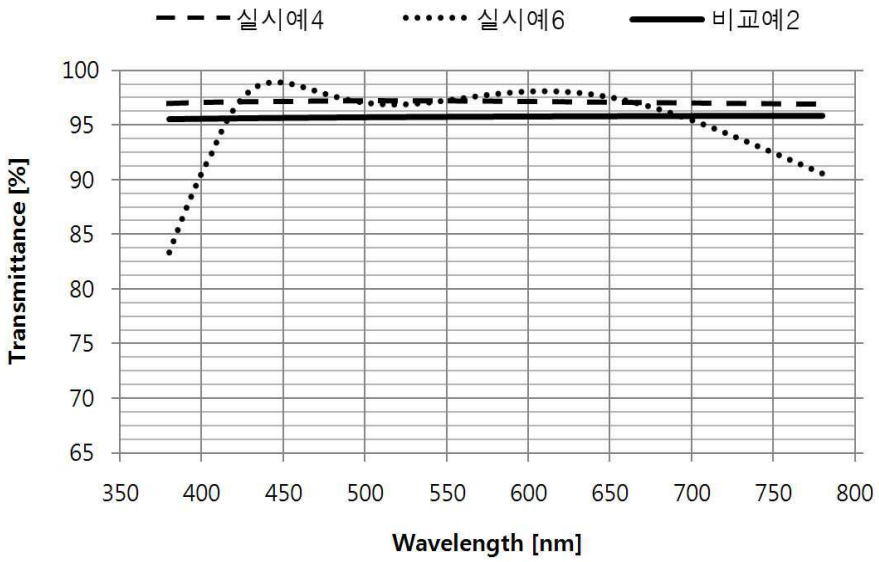
도면5


Intensity [mW/nm]
0
0.2
0.4
0.6
0.8
1
1.2
1.4
350
400
450
500
550
600
650
700
750
800
Wavelength [nm]

도면6


실시예1
실시예3
비교예1
Transmittance [%]
100
95
90
85
80
75
70
65
350
400
450
500
550
600
650
700
750
800
Wavelngth [nm]

도면7


실시예4
실시예6
비교예2
Transmittance [%]
100
95
90
85
80
75
70
65
350
400
450
500
550
600
650
700
750
800
Wavelength [nm]