



(12)发明专利申请

(10)申请公布号 CN 107317980 A

(43)申请公布日 2017. 11. 03

(21)申请号 201710286703.9

(22)申请日 2017.04.27

(30)优先权数据

2016-089657 2016.04.27 JP

(71)申请人 拉碧斯半导体株式会社

地址 日本神奈川县

(72)发明人 前田周作

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 舒艳君 李洋

(51) Int. Cl.

H04N 5/268(2006.01)

H04N 21/242(2011.01)

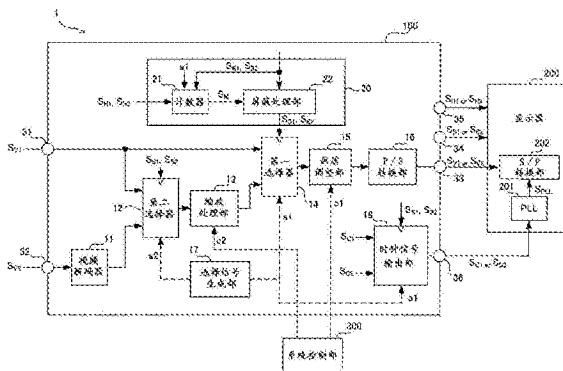
权利要求书2页 说明书10页 附图7页

(54)发明名称

半导体装置、影像显示系统以及影像信号输出方法

(57)摘要

本发明提供抑制影像信号的切换时的影像的紊乱的半导体装置以及影像显示系统。选择部以能够切换的方式选择被输入的多个影像信号中的任意一个，并输出所选择的影像信号。时钟信号输出部输出与多个影像信号的各个对应的多个时钟信号中的、与由选择部选择的影像信号对应的时钟信号。屏蔽部针对与多个影像信号的各个对应的多个同步信号中的、与由选择部选择的影像信号对应的同步信号，实施屏蔽处理，该屏蔽处理在从由时钟信号输出部输出的时钟信号根据选择部中的影像信号的选择的切换而被切换的时刻起整个规定期间进行屏蔽。选择部与和所选择的影像信号对应且被实施了屏蔽处理的同步信号同步地输出所选择的影像信号。



CN 107317980 A

1. 一种半导体装置,其特征在于,包括:

选择部,其以能够切换的方式选择被输入的多个影像信号中的任意一个,并输出所选择的影像信号;

时钟信号输出部,其输出与所述多个影像信号的各个对应的多个时钟信号中的、与由所述选择部选择的影像信号对应的时钟信号;以及

屏蔽部,其针对与所述多个影像信号的各个对应的多个同步信号中的、与由所述选择部选择的影像信号对应的同步信号,实施屏蔽处理,其中,所述屏蔽处理在从由所述时钟信号输出部输出的时钟信号根据所述选择部中的影像信号的选择的切换而被切换的时刻起整个规定期间进行屏蔽,

所述选择部与和所选择的影像信号对应且被实施了所述屏蔽处理的同步信号同步地输出所选择的影像信号。

2. 根据权利要求1所述的半导体装置,其特征在于,

还包括选择信号生成部,所述选择信号生成部生成表示所述多个影像信号中的应选择影像信号的选择信号,

所述选择部基于所述选择信号来选择所述多个影像信号中的任意一个。

3. 根据权利要求1或者2所述的半导体装置,其特征在于,

所述屏蔽部包括对被输入的脉冲信号的脉冲数进行计数的计数器,在从所述时钟信号输出部输出的时钟信号的切换时刻起到所述计数器的计数值达到规定值为止的期间,屏蔽与由所述选择部选择的影像信号对应的同步信号。

4. 根据权利要求3所述的半导体装置,其特征在于,

所述脉冲信号是与所述多个影像信号的任意一个对应的水平同步信号。

5. 根据权利要求1或者2所述的半导体装置,其特征在于,

所述屏蔽部基于从外部供给的外部信号来屏蔽与由所述选择部选择的影像信号对应的同步信号。

6. 根据权利要求2所述的半导体装置,其特征在于,

所述选择部在根据所述选择信号的信号电平的跃迁而切换选择的影像信号的情况下,在产生所述选择信号的信号电平的跃迁之后的切换前的影像信号的帧期间的结束时刻之前输出所述切换前的影像信号,然后,与和所述切换后的影像信号对应的同步信号同步地输出切换后的影像信号。

7. 根据权利要求6所述的半导体装置,其特征在于,

所述选择部从所述切换前的影像信号的输出结束时刻起到所述切换后的影像信号的输出开始时刻为止使影像信号的输出停止。

8. 一种影像显示系统,其特征在于,包括:

权利要求1~7中任意一项所述的半导体装置;以及

显示部,其显示与所述多个影像信号中的由所述选择部选择的影像信号对应的影像。

9. 根据权利要求8所述的影像显示系统,其特征在于,

所述显示部包括:

相位同步信号生成部,其被输入从所述时钟信号输出部输出的时钟信号,并生成与被输入的时钟信号相位同步的相位同步信号;以及

信号处理部,其与所述相位同步信号同步地对由所述选择部选择的影像信号实施规定的处理。

10. 根据权利要求9所述的影像显示系统,其特征在于,  
所述信号处理部将被作为串行数据输入的影像信号转换为并行数据。

11. 一种影像信号输出方法,是以能够切换的方式选择被输入的多个影像信号中的任意一个,并输出所选择的影像信号,并且输出与所述多个影像信号的各个对应的多个时钟信号中的、与选择的影像信号对应的时钟信号的影像信号输出方法,其特征在于,

针对与所述多个影像信号的各个对应的多个同步信号中的、与选择的影像信号对应的同步信号,实施屏蔽处理,其中,所述屏蔽处理在从输出的所述时钟信号根据所述影像信号的选择的切换而被切换的时刻起整个规定期间进行屏蔽,

与和所选择的影像信号对应且被实施了所述屏蔽处理的同步信号同步地输出所选择的影像信号。

## 半导体装置、影像显示系统以及影像信号输出方法

### 技术领域

[0001] 本发明涉及半导体装置、影像显示系统以及影像信号输出方法。

### 背景技术

[0002] 作为选择多个影像中的任意一个进行显示的技术已知有以下的技术。例如，在专利文献1记载了切换多个输入视频信号而输出一个视频信号的视频信号切换电路。该视频信号切换电路具备：多路转换器，其根据选择信号从多个输入视频信号输出一个输入视频信号；检测电路，其检测原输入视频信号的垂直同步信号；以及切换信号产生电路，其基于输入视频切换信号与原输入视频信号的垂直同步信号同步地输出选择信号。

[0003] 专利文献1：日本特开平10-173995号公报

[0004] 在汽车导航系统等影像显示系统中，随着显示器的高分辨率化，通过LVDS (Low Voltage Differential Signaling: 低电压差分信号) 等高速串行通信进行显示控制器与显示器之间的通信逐渐成为主流。在这样的系统中，在显示控制器中，将影像信号从并行数据转换为串行数据并供给至显示器。

[0005] 另一方面，显示器具有将从显示控制器供给的串行数据的影像信号转换为并行数据的串行/并行转换部。另外，对于显示器，从显示控制器跟影像信号一起供给与该影像信号对应的时钟信号。显示器具有生成与该时钟信号相位同步的相位同步信号的PLL (Phase Locked Loop: 锁相环) 电路。串行/并行转换部与通过PLL电路生成的相位同步信号同步地进行数据转换处理。

[0006] 在切换从显示控制器供给的影像信号的情况下，时钟信号也切换为与切换后的影像信号对应的时钟信号。该情况下，在PLL电路中，生成与切换后的时钟信号相位同步的相位同步信号，但到PLL电路成为锁定状态且相位同步信号稳定化为止需要某种程度的时间。在随着影像信号的切换的时钟信号的切换后，在到从PLL电路输出的相位同步信号稳定化为止的稳定化期间，存在串行/并行转换部不能够进行适当的处理，而在显示于显示器的影像产生紊乱的情况。

### 发明内容

[0007] 本发明是鉴于上述的点而完成的，其目的在于抑制影像信号的切换时的影像的紊乱。

[0008] 本发明所涉及的半导体装置包括：选择部，其以能够切换的方式选择被输入的多个影像信号中的任意一个，并输出所选择的影像信号；时钟信号输出部，其输出与上述多个影像信号的各个对应的多个时钟信号中的、与由上述选择部选择的影像信号对应的时钟信号；以及屏蔽部，其针对与上述多个影像信号的各个对应的多个同步信号中的、与由上述选择部选择的影像信号对应的同步信号，实施屏蔽处理，所述屏蔽处理在从由上述时钟信号输出部输出的时钟信号根据上述选择部中的影像信号的选择的切换而切换的时刻起整个规定期间进行屏蔽，上述选择部与和所选择的影像信号对应且被实施了上述屏蔽处理的同

步信号同步地输出所选择的影像信号。

[0009] 本发明所涉及的影像显示系统包括上述半导体装置、和显示与上述多个影像信号中由上述选择部选择出的影像信号对应的影像的显示部。

[0010] 本发明所涉及的影像信号输出方法是以能够切换的方式选择被输入的多个影像信号中的任意一个,并输出所选择的影像信号,并且输出与上述多个影像信号的各个对应的多个时钟信号中的、与选择的影像信号对应的时钟信号的影像信号输出方法,包含:针对与上述多个影像信号的各个对应的多个同步信号中的、与选择的影像信号对应的同步信号,实施屏蔽处理,所述在从输出的上述时钟信号根据上述影像信号的选择的切换而被切换的时刻起整个规定期间进行屏蔽;以及与和所选择的影像信号对应且被实施了上述屏蔽处理的同步信号同步地输出所选择的影像信号。

[0011] 根据本发明,能够抑制影像切换时的影像的紊乱。

## 附图说明

[0012] 图1是表示本发明的实施方式所涉及的影像显示系统以及半导体装置的构成的框图。

[0013] 图2是表示本发明的实施方式所涉及的缩放处理部的构成的框图。

[0014] 图3是表示本发明的实施方式所涉及的画质调整部的构成的框图。

[0015] 图4是表示本发明的实施方式所涉及的半导体装置以及显示器的动作的一个例子的时序图。

[0016] 图5是表示比较例所涉及的影像显示系统以及半导体装置的构成的框图。

[0017] 图6是表示比较例所涉及的半导体装置以及显示器的动作的一个例子的时序图。

[0018] 图7是表示本发明的其它的实施方式所涉及的影像显示系统以及半导体装置的构成的框图。

[0019] 图8是表示本发明的其它的实施方式所涉及的半导体装置以及显示器的动作的一个例子的时序图。

[0020] 附图标记说明

[0021] 1、1A、1X…影像显示系统,11…视频解码器,12…第二选择器,13…缩放处理部,14…第一选择器,15…画质调整部,17…选择信号生成部,16…并行/串行转换部,18…时钟信号输出部,20…屏蔽部,21…计数器,22…屏蔽处理部,23…信号生成部,31…第一影像信号输入端子,32…第二影像信号输入端子,33…影像信号输出端子,34…垂直同步信号输出端子,35…水平同步信号输出端子,36…时钟信号输出端子,100、100A、100X…半导体装置,131a~131e、151a~151e…寄存器,132…缩放处理电路,152…画质调整电路,200…显示器,201…PLL电路,202…串行/并行转换部,300…系统控制部,a1…第一选择信号,a2…第二选择信号,c1、c2…设定值,Sv1…第一影像信号,Sv2…第二影像信号,ss1…第一垂直同步信号,ss2…第二垂直同步信号,sh1…第一水平同步信号,sh2…第二水平同步信号,sc1…第一时钟信号,sc2…第二时钟信号,sm…屏蔽信号,spll…相位同步信号,slck…锁定检测信号。

## 具体实施方式

[0022] 以下,参照附图对本发明的实施方式的一个例子进行说明。需要说明的是,在各附

图中对相同或者等效的构成要素以及部分标注相同的参照附图标记,并适当地省略重复的说明。

[0023] [第一实施方式]

[0024] 图1是表示包括本发明的第一实施方式所涉及的半导体装置100的影像显示系统1的构成的框图。影像显示系统1包括半导体装置100、显示器200以及系统控制部300而构成。半导体装置100是在系统控制部300的控制下,进行使显示器200显示的影像的选择、缩放处理以及画质调整等的显示控制器。从半导体装置100输出的各信号通过LVDS等高速串行通信传输至显示器200。

[0025] 半导体装置100包括视频解码器11、缩放处理部13、画质调整部15、并行/串行转换部16(以下,记述为“P/S转换部16”)、选择信号生成部17、第一选择器14、第二选择器12、时钟信号输出部18、屏蔽部20、影像信号输入端子31、32、影像信号输出端子33、时钟信号输出端子36、垂直同步信号输出端子34以及水平同步信号输出端子35而构成。

[0026] 在影像信号输入端子31、32中从半导体装置100的外部输入影像信号。在本实施方式中,在影像信号输入端子31输入作为数字影像信号的第一影像信号 $S_{V1}$ ,在影像信号输入端子32输入作为模拟影像信号的第二影像信号 $S_{V2}$ 。另外,在半导体装置100输入与第一影像信号 $S_{V1}$ 对应的第一垂直同步信号 $S_{S1}$ 以及与第二影像信号 $S_{V2}$ 对应的第二垂直同步信号 $S_{S2}$ 。

[0027] 影像显示系统1例如在安装于汽车导航系统的情况下,第一影像信号 $S_{V1}$ 也可以是与包含地图影像的导航影像对应的信号,第二影像信号 $S_{V2}$ 也可以是与通过构成倒车监视器的照相机拍摄到的影像对应的信号。

[0028] 视频解码器11将作为模拟影像信号的第二影像信号 $S_{V2}$ 转换为数字信号。需要说明的是,在第二影像信号 $S_{V2}$ 是合成了影像信号和同步信号的复合影像信号的情况下,通过视频解码器11分离为影像信号和同步信号。

[0029] 在第二选择器12输入第一影像信号 $S_{V1}$ 、第一垂直同步信号 $S_{S1}$ 、通过视频解码器11转换为数字信号的第二影像信号 $S_{V2}$ 、以及第二垂直同步信号 $S_{S2}$ 。另外,在第二选择器12输入由选择信号生成部17生成的、包含影像信号的选择指令的第二选择信号 $a_2$ 。第二选择器12基于第二选择信号 $a_2$ ,选择第一影像信号 $S_{V1}$ 以及转换为数字信号的第二影像信号 $S_{V2}$ 中的一方。第二选择器12与和选择出的影像信号对应的垂直同步信号同步地输出选择出的影像信号。例如,第二选择器12在基于选择信号 $a_2$ 选择了第一影像信号 $S_{V1}$ 的情况下,与和第一影像信号 $S_{V1}$ 对应的第一垂直同步信号 $S_{S1}$ 同步地,输出第一影像信号 $S_{V1}$ 。

[0030] 缩放处理部13对从第二选择器12输出的影像信号,进行使基于该影像信号的影像的尺寸适合显示器200的尺寸的缩放处理。

[0031] 图2是表示缩放处理部13的构成的框图。缩放处理部13包括缩放处理电路132以及多个寄存器131a~131e而构成。缩放处理电路132针对被输入的影像信号进行与保持于寄存器131a~131e的设定值对应的缩放处理。寄存器131a~131e是以能够改写的方式保持用于缩放处理的设定值 $c_2$ 的存储部。保持于寄存器131a~131e的设定值 $c_2$ 由设在半导体装置100的外部的系统控制部300供给。

[0032] 在切换从半导体装置100输出的影像信号(以下称为“输出影像信号”)的情况下,通过改写保持于缩放处理部13的寄存器131a~131e的设定值 $c_2$ ,进行缩放处理部13的设定变更。例如,在输出影像信号从第二影像信号 $S_{V2}$ 切换为第一影像信号 $S_{V1}$ 的情况下,保持于

缩放处理部13的寄存器131a~131e的设定值c2从与切换前的第二影像信号 $S_{V2}$ 对应的设定值改写为与切换后的第一影像信号 $S_{V1}$ 对应的设定值。

[0033] 在第一选择器14输入未实施缩放处理的第一影像信号 $S_{V1}$ 、在缩放处理部13中实施了缩放处理的第一影像信号或者第二影像信号、第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 。另外,在第一选择器14输入由选择信号生成部17生成的、包含影像信号的选择指令的第一选择信号a1。需要说明的是,被输入至第一选择器14的第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 由屏蔽部20供给。第一选择器14基于第一选择信号a1,选择所输入的两个影像信号中的一方。第一选择器14与和所选择的影像信号对应的垂直同步信号同步地输出所选择的影像信号。例如,第一选择器14在基于选择信号a1选择了未实施缩放处理的第一影像信号 $S_{V1}$ 的情况下,与第一垂直同步信号 $S_{S1}$ 同步地输出第一影像信号 $S_{V1}$ 。

[0034] 画质调整部15对从第一选择器14输出的影像信号进行对比度调整、偏移调整、伽马矫正等画质调整。图3是表示画质调整部15的构成的框图。画质调整部15包括画质调整电路152以及多个寄存器151a~151e而构成。画质调整电路152对被输入的影像信号进行与保持于寄存器151a~151e的设定值对应的画质调整处理。寄存器151a~151e是以能够改写的方式保持用于画质调整的设定值c1的存储部。更具体而言,寄存器151a~151e保持对比度、偏移、伽马矫正等每个画质调整项目的设定值。保持于寄存器151a~151e的设定值c1由设于半导体装置100的外部的系统控制部300供给。

[0035] 在半导体装置100中,在切换输出影像信号的情况下,通过改写保持于画质调整部15的寄存器151a~151e的设定值c1,进行画质调整部15的设定变更。例如,在输出影像信号从第二影像信号 $S_{V2}$ 切换为第一影像信号 $S_{V1}$ 的情况下,保持于画质调整部15的寄存器151a~151e的设定值c1从与切换前的第二影像信号 $S_{V2}$ 对应的设定值改写为与切换后的第一影像信号 $S_{V1}$ 对应的设定值。

[0036] P/S转换部16将通过画质调整部15进行了画质调整的作为并行数据的影像信号转换为串行数据并输出。从P/S转换部16输出的影像信号从影像信号输出端子33输出至半导体装置100的外部,并供给至显示器200。另外,与从影像信号输出端子33输出的影像信号对应的垂直同步信号 $S_{S1}$ 、 $S_{S2}$ 以及水平同步信号 $S_{H1}$ 、 $S_{H2}$ 分别从垂直同步信号输出端子34以及水平同步信号输出端子35输出至半导体装置100的外部,并供给至显示器200。

[0037] 选择信号生成部17生成包含在第一选择器14以及第二选择器12中应选择的影像信号的选择指令的第一选择信号a1以及第二选择信号a2。例如,在使基于第一影像信号 $S_{V1}$ 的影像显示于显示器200的情况下,在基于第一影像信号 $S_{V1}$ 的影像的尺寸适合显示器200的尺寸的情况下,选择信号生成部17生成选择被直接输入至第一选择器14的第一影像信号 $S_{V1}$ 的第一选择信号a1。另一方面,在使基于第一影像信号 $S_{V1}$ 的影像显示于显示器200的情况下,在该影像的尺寸不适合显示器200的尺寸的情况下,选择信号生成部17生成选择被输入至第二选择器12的第一影像信号 $S_{V1}$ 的第二选择信号a2,并且生成选择被输入至第一选择器14的、实施了缩放处理的第一影像信号 $S_{V1}$ 的第一选择信号a1。另外,在使基于第二影像信号 $S_{V2}$ 的影像显示于显示器200的情况下,选择信号生成部17生成选择被输入至第二选择器12的第二影像信号 $S_{V2}$ 的第二选择信号a2,并且生成选择被输入至第一选择器14的、实施了缩放处理的第二影像信号 $S_{V2}$ 的第一选择信号a1。

[0038] 选择信号生成部17包括寄存器(未图示),并根据保持于该寄存器的设定值生成第

一选择信号a1以及第二选择信号a2。保持于该寄存器的设定值由设在半导体装置100的外部的系统控制部300供给。需要说明的是,第一选择信号a1以及第二选择信号a2与第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>非同步。

[0039] 在时钟信号输出部18输入与第一影像信号S<sub>V1</sub>对应的第一时钟信号S<sub>C1</sub>以及与第二影像信号S<sub>V2</sub>对应的第二时钟信号S<sub>C2</sub>。另外,在时钟信号输出部18输入第一垂直同步信号S<sub>S1</sub>、第二垂直同步信号S<sub>S2</sub>以及第一选择信号a1。时钟信号输出部18基于第一选择信号a1,选择所输入的两个时钟信号中的一方,并与第一垂直同步信号S<sub>S1</sub>或者第二垂直同步信号S<sub>S2</sub>同步地输出所选择的时钟信号。时钟信号输出部18选择与被第一选择器14选择的影像信号对应的时钟信号。时钟信号输出部18根据第一选择器14中的影像信号的选择的切换,将输出的时钟信号切换为与切换后的影像信号对应的时钟信号。在本实施方式中,时钟信号输出部18在紧接着产生第一选择信号a1的电平跃迁之后的切换前的影像信号所对应的垂直同步信号的上升的时刻,将输出的时钟信号切换为与切换后的影像信号对应的时钟信号。第一时钟信号S<sub>C1</sub>以及第二时钟信号S<sub>C2</sub>中的、从时钟信号输出部18输出的时钟信号从时钟信号输出端子36输出至半导体装置100的外部,并供给至显示器200。

[0040] 在屏蔽部20输入第一垂直同步信号S<sub>S1</sub>、第二垂直同步信号S<sub>S2</sub>、第一水平同步信号S<sub>H1</sub>以及第二水平同步信号S<sub>H2</sub>。需要说明的是,第一水平同步信号S<sub>H1</sub>与第一影像信号S<sub>V1</sub>对应,第二水平同步信号S<sub>H2</sub>与第二影像信号S<sub>V2</sub>对应。屏蔽部20在切换被第一选择器14选择的影像信号的情况下,在整个规定期间屏蔽第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>,并输出屏蔽的第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>。通过屏蔽部20进行了屏蔽处理的第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>供给至第一选择器14。

[0041] 需要说明的是,在本实施方式中,例示了通过屏蔽部20对第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>双方实施屏蔽处理的情况,但至少对第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>中的、与切换后的影像信号对应的垂直同步信号实施屏蔽处理即可。例如,在被第一选择器14选择的影像信号从第二影像信号S<sub>V2</sub>切换为第一影像信号S<sub>V1</sub>的情况下,屏蔽部20对切换后的第一垂直同步信号S<sub>S1</sub>实施屏蔽处理即可。

[0042] 屏蔽部20包括计数器21以及屏蔽处理部22而构成。计数器21在紧接着产生表示影像信号的切换的第一选择信号a1的电平跃迁之后的切换前的影像信号所对应的垂直同步信号的上升的时刻,开始输入的第一水平同步信号S<sub>H1</sub>或者第二水平同步信号S<sub>H2</sub>的脉冲数的计数。即,计数器21开始计数的时刻与根据影像信号的切换而切换从时钟信号输出部18输出的时钟信号的时刻一致。计数器21输出在从开始计数到计数值达到规定值为止的期间呈高电平且在这以外的期间呈低电平的屏蔽信号S<sub>M</sub>,并将其供给至屏蔽处理部22。需要说明的是,计数器21计数的信号可以是水平同步信号S<sub>H1</sub>以及S<sub>H2</sub>中的任意一个。

[0043] 屏蔽处理部22在屏蔽信号S<sub>M</sub>呈高电平的整个期间,对被输入的第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>实施屏蔽处理,并将实施了屏蔽处理的第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>供给至第一选择器14。在实施了屏蔽处理的期间(以下,称为“屏蔽期间”),在第一垂直同步信号S<sub>S1</sub>以及第二垂直同步信号S<sub>S2</sub>产生的电平跃迁无效。因此,第一选择器14在屏蔽期间,不能够与垂直同步信号同步地输出切换后的影像信号。

[0044] 从影像信号输出端子33输出第一影像信号S<sub>V1</sub>以及第二影像信号S<sub>V2</sub>中的、被第一选择器14以及第二选择器12选择的影像信号。从垂直同步信号输出端子34输出第一垂直同



步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 中的、与被第一选择器14以及第二选择器12选择的影像信号对应且被实施了基于屏蔽部20的屏蔽处理的垂直同步信号。从水平同步信号输出端子35输出第一水平同步信号 $S_{H1}$ 以及第二水平同步信号 $S_{H2}$ 中的、与被第一选择器14以及第二选择器12选择的影像信号对应的水平同步信号。从时钟信号输出端子36输出第一时钟信号 $S_{C1}$ 以及第二时钟信号 $S_{C2}$ 中的、与被第一选择器14以及第二选择器12选择的影像信号对应的时钟信号。

[0045] 显示器200具有PLL电路201以及串行/并行转换部202(以下记述为“S/P转换部202”)。在PLL电路201输入从时钟信号输出部18输出的第一时钟信号 $S_{C1}$ 或者第二时钟信号 $S_{C2}$ 。PLL电路201生成与被输入的第一时钟信号 $S_{C1}$ 或者第二时钟信号 $S_{C2}$ 相位同步的相位同步信号 $S_{PLL}$ ,并将其供给至S/P转换部202。

[0046] 在S/P转换部202输入从P/S转换部16输出的串行数据格式的第一影像信号 $S_{V1}$ 或者第二影像信号 $S_{V2}$ 。S/P转换部202将被输入的串行数据格式的第一影像信号 $S_{V1}$ 或者第二影像信号 $S_{V2}$ 转换为并行数据。S/P转换部202与从PLL电路201供给的相位同步信号 $S_{PLL}$ 同步地进行数据转换处理。在S/P转换部202中,在对第一影像信号 $S_{V1}$ 进行数据转换处理的情况下,使用与第一时钟信号 $S_{C1}$ 相位同步的相位同步信号 $S_{PLL}$ ,在对第二影像信号 $S_{V2}$ 进行数据转换处理的情况下,使用与第二时钟信号 $S_{C2}$ 相位同步的相位同步信号 $S_{PLL}$ 。显示器200使基于通过S/P转换部202转换为并行数据的第一影像信号 $S_{V1}$ 或者第二影像信号 $S_{V2}$ 的影像显示于显示画面。

[0047] 图4是表示半导体装置100以及显示器200的动作的一个例子的时序图。在图4中示出了第一垂直同步信号 $S_{S1}$ 、第二垂直同步信号 $S_{S2}$ 、第一选择信号 $a1$ 、屏蔽信号 $S_M$ 、从半导体装置100输出的垂直同步信号(以下,称为“输出垂直同步信号”)、输出影像信号、从半导体装置100输出的时钟信号(以下,称为“输出时钟信号”)、相位同步信号 $S_{PLL}$ 的特性、以及关于显示器200的显示影像的时间推移的一个例子。作为一个例子,在图4中示出了将输出影像信号从第二影像信号 $S_{V2}$ 切换为第一影像信号 $S_{V1}$ 的情况下的动作,以下,以该情况为例进行说明。

[0048] 若检测到第一选择信号 $a1$ 的信号电平的跃迁,则第一选择器14在紧接着第一选择信号 $a1$ 的信号电平跃迁之后的、切换前的第二影像信号 $S_{V2}$ 的帧期间的结束时刻之前继续进行切换前的第二影像信号 $S_{V2}$ 的输出。需要说明的是,第二影像信号 $S_{V2}$ 的帧期间的结束时刻能够根据第二垂直同步信号 $S_{S2}$ 检测。第一选择器14在切换前的第二影像信号 $S_{V2}$ 的帧期间结束之后,将切换后的第一影像信号 $S_{V1}$ 与和该第一影像信号 $S_{V1}$ 对应的第一垂直同步信号 $S_{S1}$ 同步地输出。这样,第一选择器14在基于第一选择信号 $a1$ 来切换选择的影像信号的情况下,使切换前的影像信号的输出结束的时刻与和切换前的影像信号对应的垂直同步信号同步,并使切换后的影像信号的输出的开始的时刻与和切换后的影像信号对应的垂直同步信号同步。

[0049] 由于第一垂直同步信号 $S_{S1}$ 和第二垂直同步信号 $S_{S2}$ 非同步,所以在如上述那样,使第一选择器14的动作与第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 同步的情况下,切换前的第二影像信号 $S_{V2}$ 的输出结束时刻与切换后的第一影像信号 $S_{V1}$ 的输出开始时刻不一致。第一选择器14在从切换前的第二影像信号 $S_{V2}$ 的输出结束时刻到切换后的第一影像信号 $S_{V1}$ 的输出开始时刻为止的期间,使影像信号的输出停止。

[0050] 从第一选择器14输出的第一影像信号 $S_{V1}$ 经由画质调整部15以及P/S转换部16供给至显示器200。另外,与切换后的第一影像信号 $S_{V1}$ 对应的第一垂直同步信号 $S_{S1}$ 以及第一水平同步信号 $S_{H1}$ 跟第一影像信号 $S_{V1}$ 一起供给至显示器200。

[0051] 另一方面,若检测到第一选择信号a1的信号电平的跃迁,则时钟信号输出部18在紧接着第一选择信号a1的信号电平跃迁之后的、切换前的第二影像信号 $S_{V2}$ 所对应的第二垂直同步信号 $S_{S2}$ 的上升的时刻,将输出时钟信号从第二时钟信号 $S_{C2}$ 切换为第一时钟信号 $S_{C1}$ 。

[0052] 显示器200的PLL电路201根据输出时钟信号的向第一时钟信号 $S_{C1}$ 的切换,生成与第一时钟信号 $S_{C1}$ 相位同步的相位同步信号 $S_{PLL}$ 。然而,到PLL电路201对于切换后的时钟信号成为锁定状态为止需要某种程度的时间。即,需要到与切换后的时钟信号相位同步的相位同步信号 $S_{PLL}$ 稳定化为止的稳定化期间。显示器200的S/P转换部202与和第一时钟信号 $S_{C1}$ 相位同步的相位同步信号 $S_{PLL}$ 同步地进行切换后的第一影像信号 $S_{V1}$ 的数据转换处理,但到相位同步信号 $S_{PLL}$ 稳定化为止,不能够进行适当的数据转换处理。

[0053] 若检测到第一选择信号a1的信号电平的跃迁,则计数器21在紧接着第一选择信号a1的信号电平跃迁之后的、切换前的第二影像信号 $S_{V2}$ 所对应的第二垂直同步信号 $S_{S2}$ 的上升的时刻,开始水平同步信号 $S_{H1}$ 或者 $S_{H2}$ 的脉冲数的计数。计数器21输出从开始计数到计数值达到规定值为止的期间呈高电平的屏蔽信号 $S_M$ ,并将其供给至屏蔽处理部22。

[0054] 屏蔽处理部22在屏蔽信号 $S_M$ 呈高电平的期间,对被输入的第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 实施屏蔽处理,并将实施了屏蔽处理的第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 供给至第一选择器14。在屏蔽期间,在第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 产生的电平跃迁无效。

[0055] 这里,屏蔽期间的开始时刻与输出时钟信号的切换时刻即PLL电路201的稳定化期间的开始时刻一致。另一方面,以屏蔽期间的长度成为与PLL电路201的稳定化期间相同或者比稳定化期间长的时间的方式,设定计数器21的计数值。即,屏蔽期间与PLL电路201的稳定化期间重叠,在PLL电路201的稳定化期间,第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 被屏蔽。因此,第一选择器14在PLL电路201的稳定化期间内不进行影像信号的选择的切换,而在屏蔽期间(PLL电路201的稳定化期间)之后产生的第一垂直同步信号 $S_{S1}$ 的上升的时刻输出作为切换后的影像信号的第一影像信号 $S_{V1}$ 。因此,在显示器200的S/P转换部202,在PLL电路201的稳定化期间结束之后,输入作为切换后的影像信号的第一影像信号 $S_{V1}$ 。由此,S/P转换部202能够使用稳定化后的相位同步信号 $S_{PLL}$ 对切换后的第一影像信号 $S_{V1}$ 进行数据转换处理。

[0056] 这里,图5是表示包括比较例所涉及的半导体装置100X的影像显示系统1X的构成的框图。比较例所涉及的半导体装置100X在不具备屏蔽部20这一点上与上述的本发明的实施方式所涉及的半导体装置100不同。即,在比较例所涉及的半导体装置100X中,第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 不实施屏蔽处理而被输入至第一选择器14。

[0057] 图6是表示比较例所涉及的半导体装置100X以及显示器200的动作的一个例子的时序图。作为一个例子,图6例示了将输出影像信号从第二影像信号 $S_{V2}$ 切换为第一影像信号 $S_{V1}$ 的情况下的动作。

[0058] 根据比较例所涉及的半导体装置100X,由于不对第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 实施屏蔽处理,所以如图6所示,有在PLL电路201的稳定化期间内切换输出影

像信号的情况。若在PLL电路201的稳定化期间内切换输出影像信号,则显示器200的S/P转换部202使用稳定化前的相位同步信号 $S_{PLL}$ 进行数据转换处理,而存在不能够进行适当的处理的情况。结果,有在输出影像信号的切换时,在显示于显示器200的影像产生紊乱之虞。

[0059] 另一方面,根据本发明的实施方式所涉及的半导体装置100以及影像显示系统1,由于在与PLL电路201的稳定化期间重叠的屏蔽期间内,屏蔽第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ ,所以输出影像信号的切换在PLL电路201的稳定化期间后进行。因此,在显示器200的S/P转换部202中,开始数据转换处理的时刻总在PLL电路201的稳定化期间后。由此,在S/P转换部202中,不会使用稳定化前的相位同步信号 $S_{PLL}$ 进行数据转换处理。因此,根据本发明的实施方式所涉及的半导体装置100以及影像显示系统1,能够抑制在输出影像信号的切换时,在显示于显示器200的影像产生紊乱。

[0060] 另外,根据本实施方式所涉及的半导体装置100以及影像显示系统1,在第一选择器14基于第一选择信号a1来切换选择的影像信号的情况下,通过将切换后的影像信号与和该切换后的影像信号对应的垂直同步信号同步地输出,显示器200能够紧接着影像信号的切换取得垂直同步信号的同步,能够防止随着影像信号的切换的影像的紊乱。因此,根据本实施方式所涉及的半导体装置100,在进行影像的切换时,不需要进行用于不使紊乱的影像显示的影像静噪。

[0061] 另外,第一选择器14在基于第一选择信号a1来切换选择的影像信号的情况下,在切换前的影像信号的帧期间的结束时刻之前,继续进行切换前的影像信号的输出,因此能够防止在紧接着影像的切换之前,切换前的影像部分欠缺地显示于显示器200。

[0062] 需要说明的是,第一选择器14在从切换前的影像信号的输出结束时刻到切换后的影像信号的输出开始时刻为止的期间,使影像信号的输出停止,但影像信号的输出停止期间为短期间,停止影像信号的输出的前一刻的影像在显示器200中显示为残像,因此随着影像信号的输出停止的影像的中断不容易被用户识别。需要说明的是,也可以设置用于保持切换前的影像信号的缓冲存储器,在从切换前的影像信号的输出结束时刻到切换后的影像信号的输出开始时刻为止的期间,读出保持于缓冲存储器的切换的前一刻的影像信号并供给至显示器200。由此,能够消除影像信号的输出停止期间的产生。

[0063] 需要说明的是,第二选择器12的动作与第一选择器14的动作相同。即,第二选择器12在紧接着第二选择信号a2的信号电平跃迁之后的、切换前的影像信号的帧期间的结束时刻之前继续进行切换前的影像信号的输出。第二选择器12在切换前的影像信号的帧期间结束之后,将切换后的影像信号与和该切换后的影像信号对应的垂直同步信号同步地输出。即,第二选择器12在基于第二选择信号a2切换选择的影像信号的情况下,使切换前的影像信号的输出结束的时刻与和切换前的影像信号对应的垂直同步信号同步,并使切换后的影像信号的输出开始的时刻与和切换后的影像信号对应的垂直同步信号同步。

[0064] 需要说明的是,在本实施方式中,采用了根据由屏蔽部20的计数器21对第一水平同步信号 $S_{H1}$ 或者第二水平同步信号 $S_{H2}$ 的脉冲数进行计数的计数值决定屏蔽期间的构成,但也能够代替第一水平同步信号 $S_{H1}$ 或者第二水平同步信号 $S_{H2}$ 而使用与垂直同步信号相比为高频率的所有的脉冲信号。然而,半导体装置100例如在决定显示于显示器200的影像的尺寸的缩放处理部13中,具备对水平同步信号进行计数的计数器。因此,通过在屏蔽部20中使用水平同步信号的计数值来决定屏蔽期间,能够在屏蔽部20和缩放处理部13共享计数

器,由此能够减小半导体装置的电路规模以及电路面积。

[0065] [第二实施方式]

[0066] 图7是表示包括本发明的第二实施方式所涉及的半导体装置100A的影像显示系统1A的构成的框图。本实施方式所涉及的半导体装置100A的屏蔽部20的构成与上述的第一实施方式所涉及的半导体装置100不同。另外,在本实施方式所涉及的影像显示系统1A中,显示器200的PLL电路201输出在PLL电路201为锁定状态下即相位同步信号 $S_{PLL}$ 稳定的情况下呈高电平且在PLL电路201中解除锁定即相位同步信号 $S_{PLL}$ 不稳定的情况下呈低电平的锁定检测信号 $S_{LOCK}$ ,并将该锁定检测信号 $S_{LOCK}$ 供给至屏蔽部20。

[0067] 在本实施方式所涉及的半导体装置100A中,屏蔽部20包括信号生成部23以及屏蔽处理部22而构成。信号生成部23基于锁定检测信号 $S_{LOCK}$ 生成屏蔽信号 $S_M$ ,并将该屏蔽信号 $S_M$ 供给至屏蔽处理部22。在本实施方式中屏蔽信号 $S_M$ 是使锁定检测信号 $S_{LOCK}$ 的信号电平反转后的信号。

[0068] 屏蔽处理部22在屏蔽信号 $S_M$ 呈高电平的期间,对被输入的第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 实施屏蔽处理,并将实施了屏蔽处理的第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 供给至第一选择器14。在屏蔽期间,在第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 产生的电平跃迁无效。因此,第一选择器14在屏蔽期间,不能够与垂直同步信号同步地输出切换后的影像信号。

[0069] 图8是表示本实施方式所涉及的半导体装置100A以及显示器200的动作的一个例子的时序图。在图8中示出了第一垂直同步信号 $S_{S1}$ 、第二垂直同步信号 $S_{S2}$ 、第一选择信号 $a_1$ 、屏蔽信号 $S_M$ 、输出垂直同步信号、输出影像信号、输出时钟信号、相位同步信号 $S_{PLL}$ 的特性、锁定检测信号 $S_{LOCK}$ 以及关于显示器200的显示影像的时间推移。作为一个例子,在图8中示出了将输出影像信号从第二影像信号 $S_{V2}$ 切换为第一影像信号 $S_{V1}$ 的情况下的动作。

[0070] 显示器200的PLL电路201检测自身是否为锁定状态,并输出在检测到自身为锁定状态的情况下呈高电平且在这以外的情况下呈低电平的锁定检测信号 $S_{LOCK}$ 。即锁定检测信号 $S_{LOCK}$ 在到相位同步信号 $S_{PLL}$ 稳定化为止的稳定化期间呈低电平,在相位同步信号 $S_{PLL}$ 稳定的情况下呈高电平。从PLL电路201输出的相位同步信号 $S_{PLL}$ 被供给至半导体装置100A的信号生成部23。

[0071] 信号生成部23生成使锁定检测信号 $S_{LOCK}$ 的信号电平反转的屏蔽信号 $S_M$ ,并将该屏蔽信号 $S_M$ 供给至屏蔽处理部22。因此,在PLL电路201的稳定化期间内,屏蔽第一垂直同步信号 $S_{S1}$ 以及第二垂直同步信号 $S_{S2}$ 。由此,第一选择器14在PLL电路201的稳定化期间内不进行影像信号的选择的切换,而在屏蔽期间(PLL电路201的稳定化期间)之后产生的第一垂直同步信号 $S_{S1}$ 的上升的时刻输出作为切换后的影像信号的第一影像信号 $S_{V1}$ 。因此,在显示器200的S/P转换部202中,在PLL电路201的稳定化期间结束之后,输入作为切换后的影像信号的第一影像信号 $S_{V1}$ 。由此,S/P转换部202能够与稳定化后的相位同步信号 $S_{PLL}$ 同步地对被输入的第一影像信号 $S_{V1}$ 进行数据转换处理。由此,能够抑制在输出影像信号的切换时,在显示于显示器200的影像产生紊乱。

[0072] 需要说明的是,也可以与上述的第一实施方式所涉及的半导体装置100相同,基于紧接着第一选择信号 $a_1$ 的信号电平跃迁之后的、切换前的影像信号所对应的垂直同步信号 $S_{S2}$ 的上升的时刻决定屏蔽信号 $S_M$ 的上升的时刻。另外,屏蔽信号 $S_M$ 以及锁定检测信号 $S_{LOCK}$ 的

信号电平能够适当地变更。

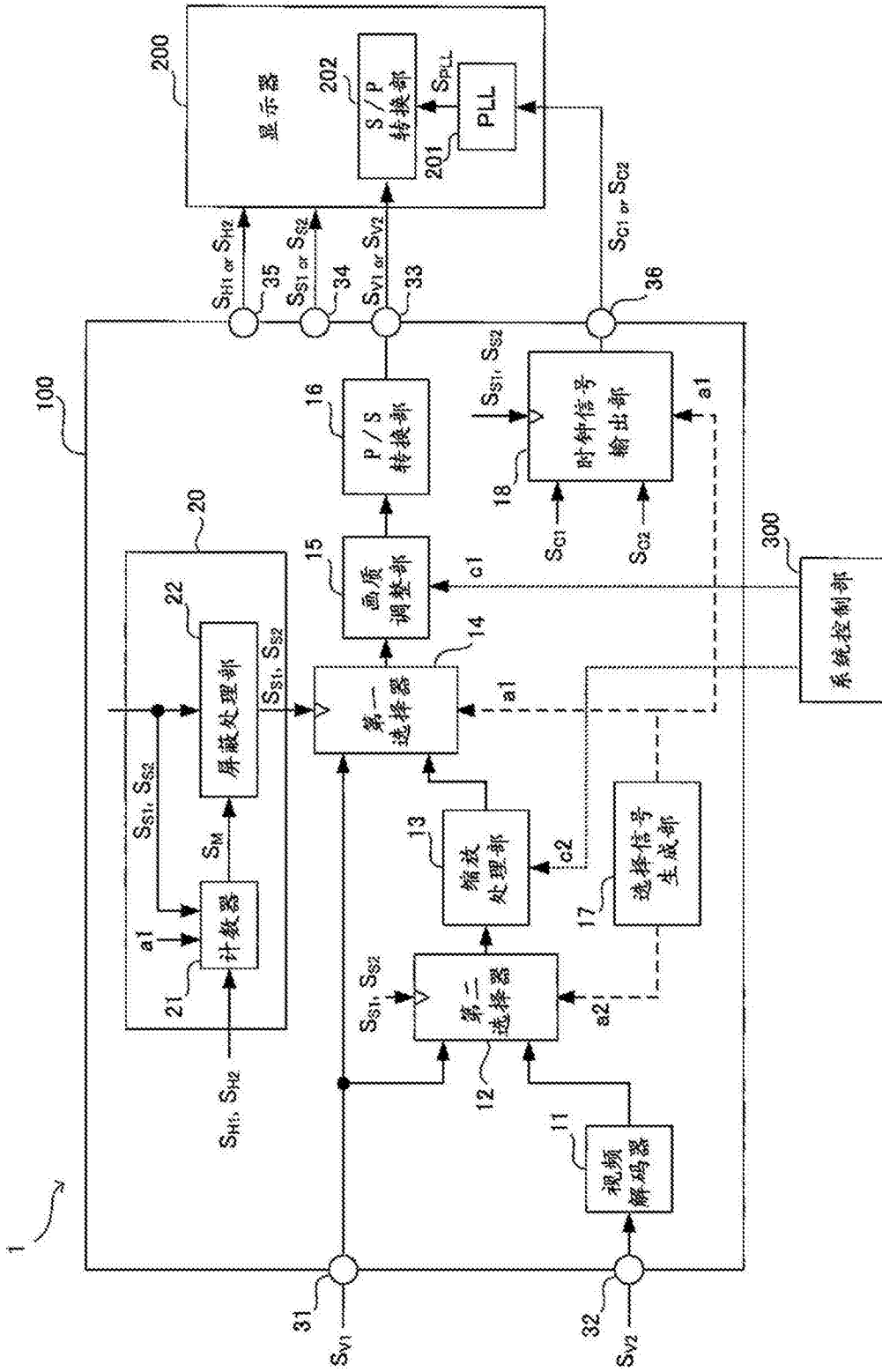


图1

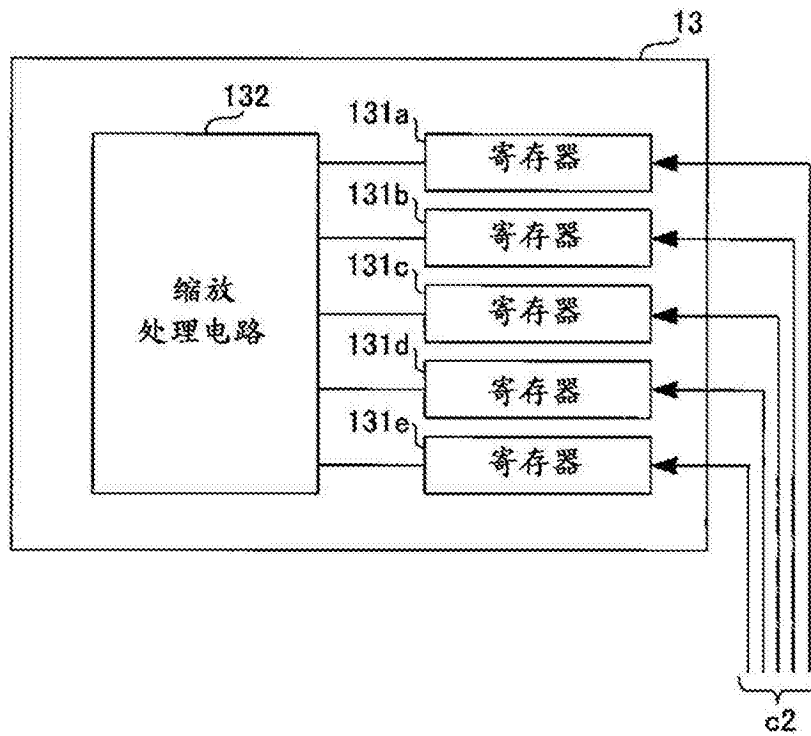


图2

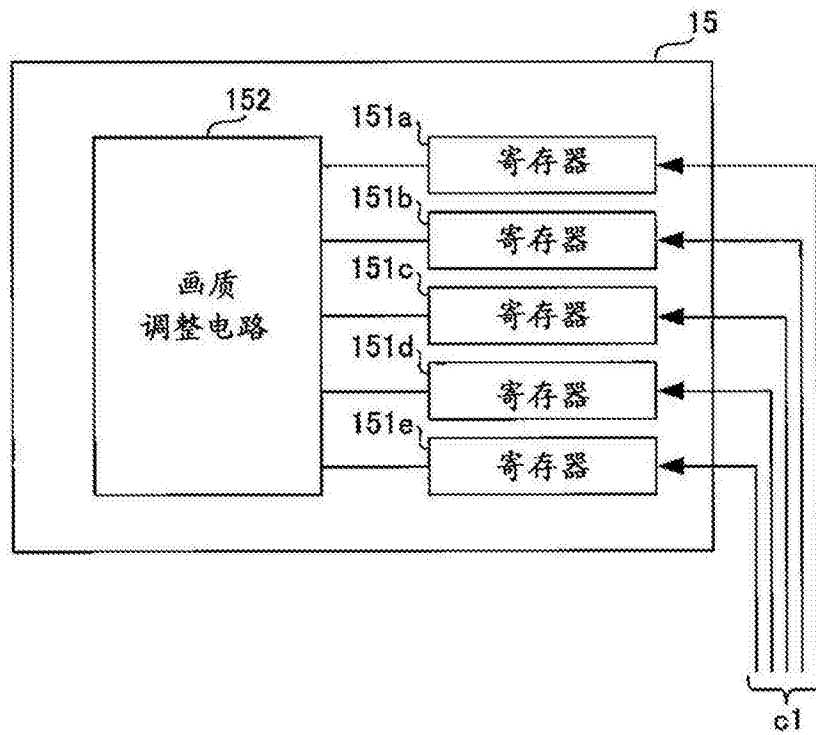


图3

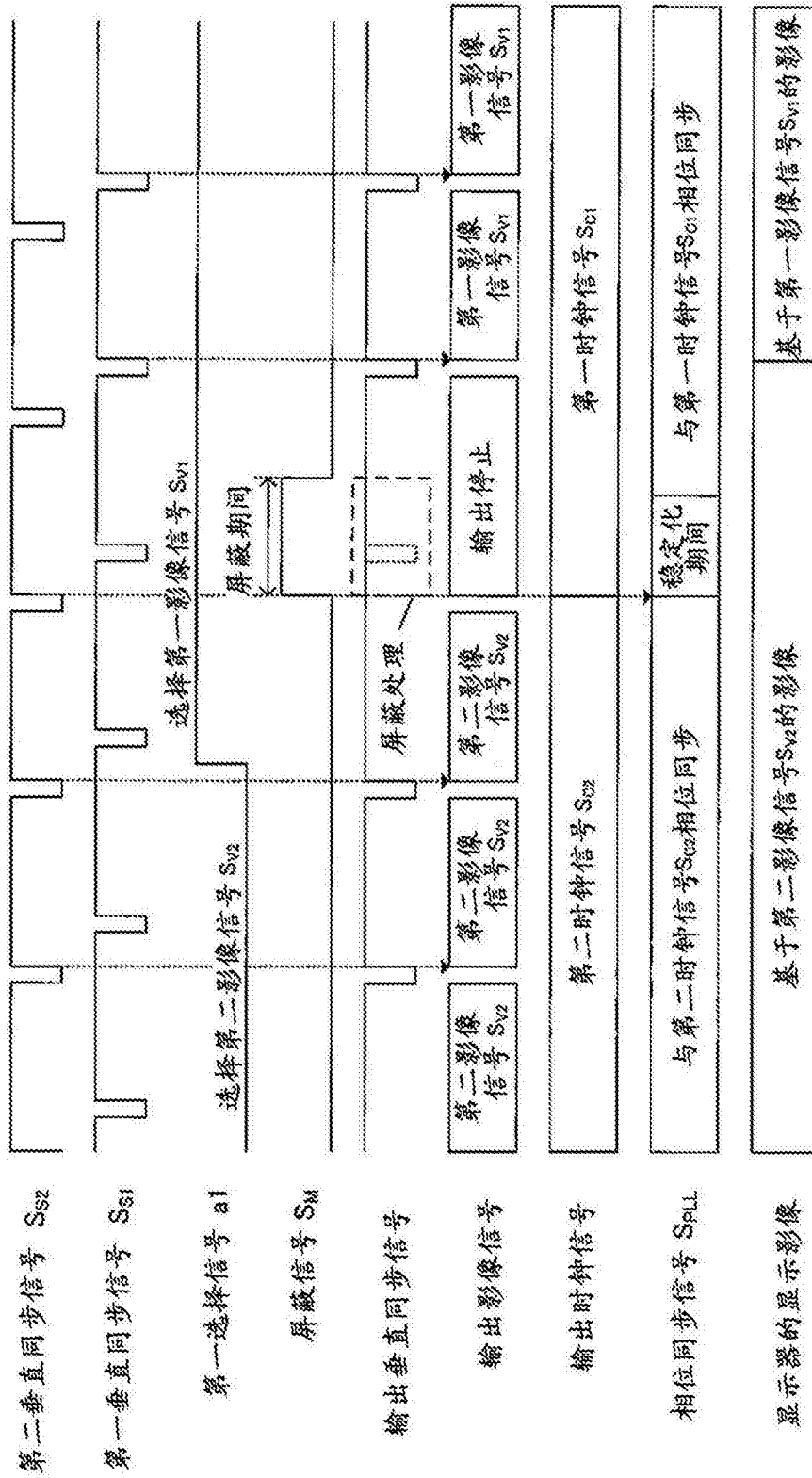


图4



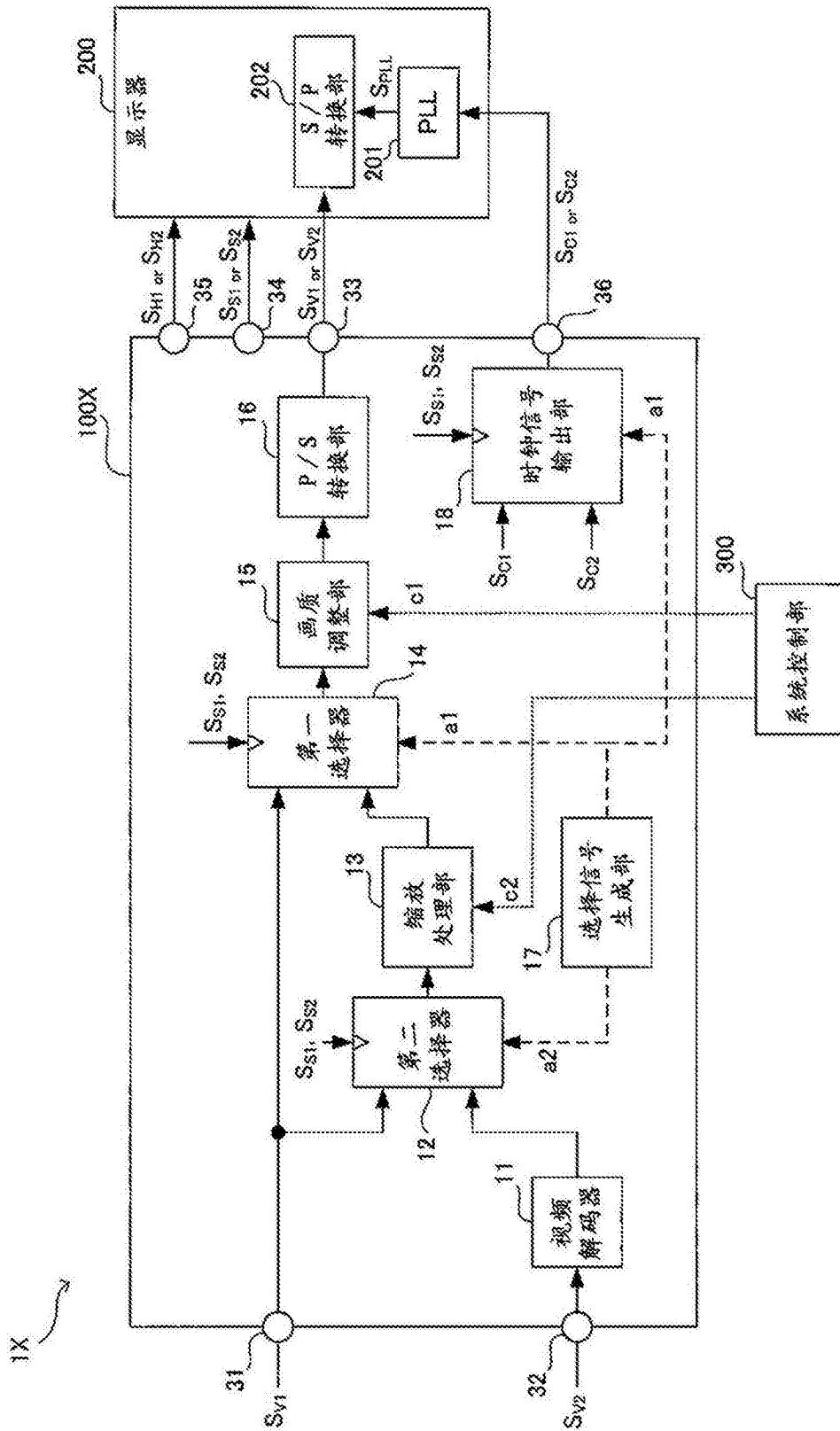


图5

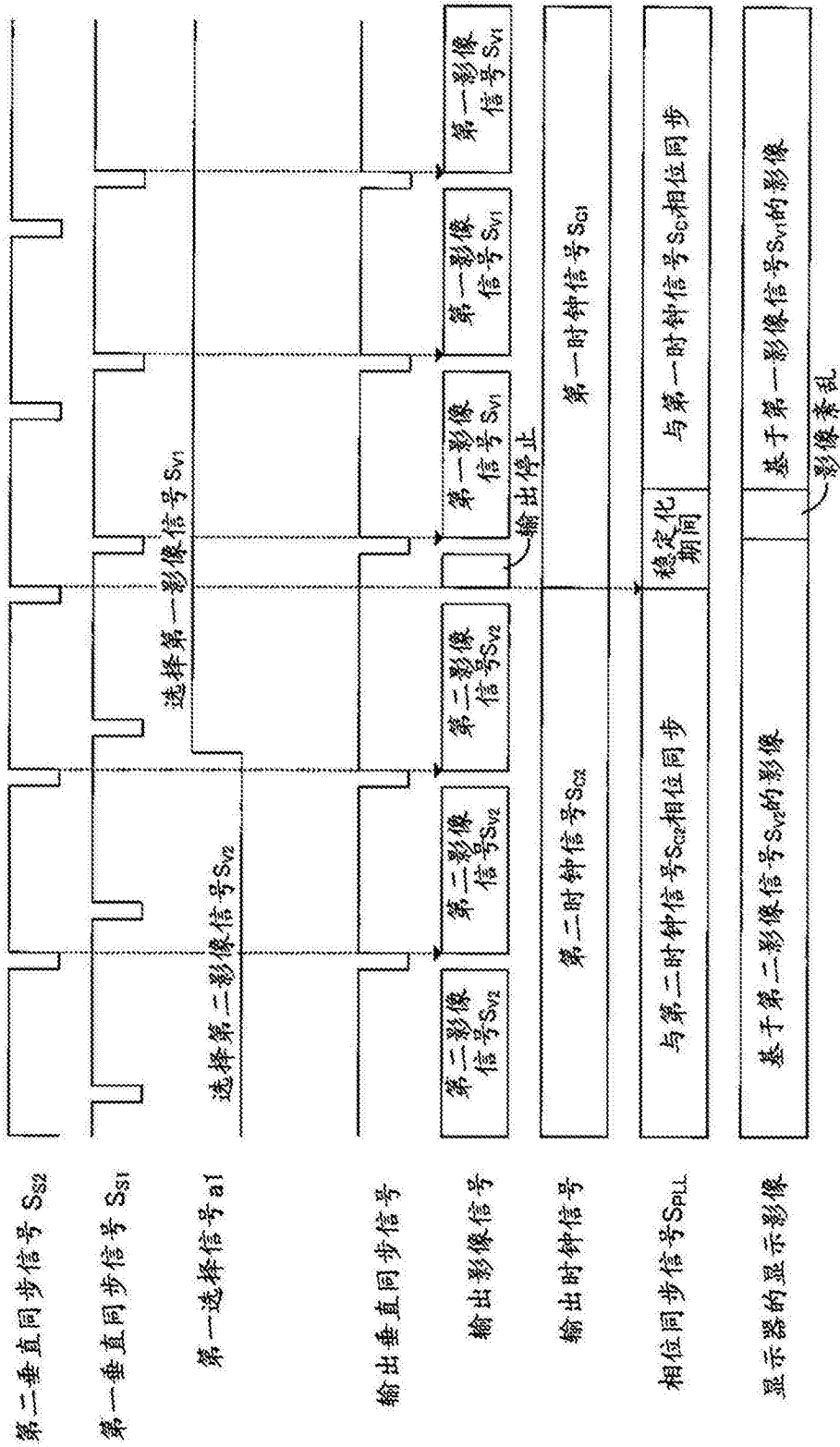


图6

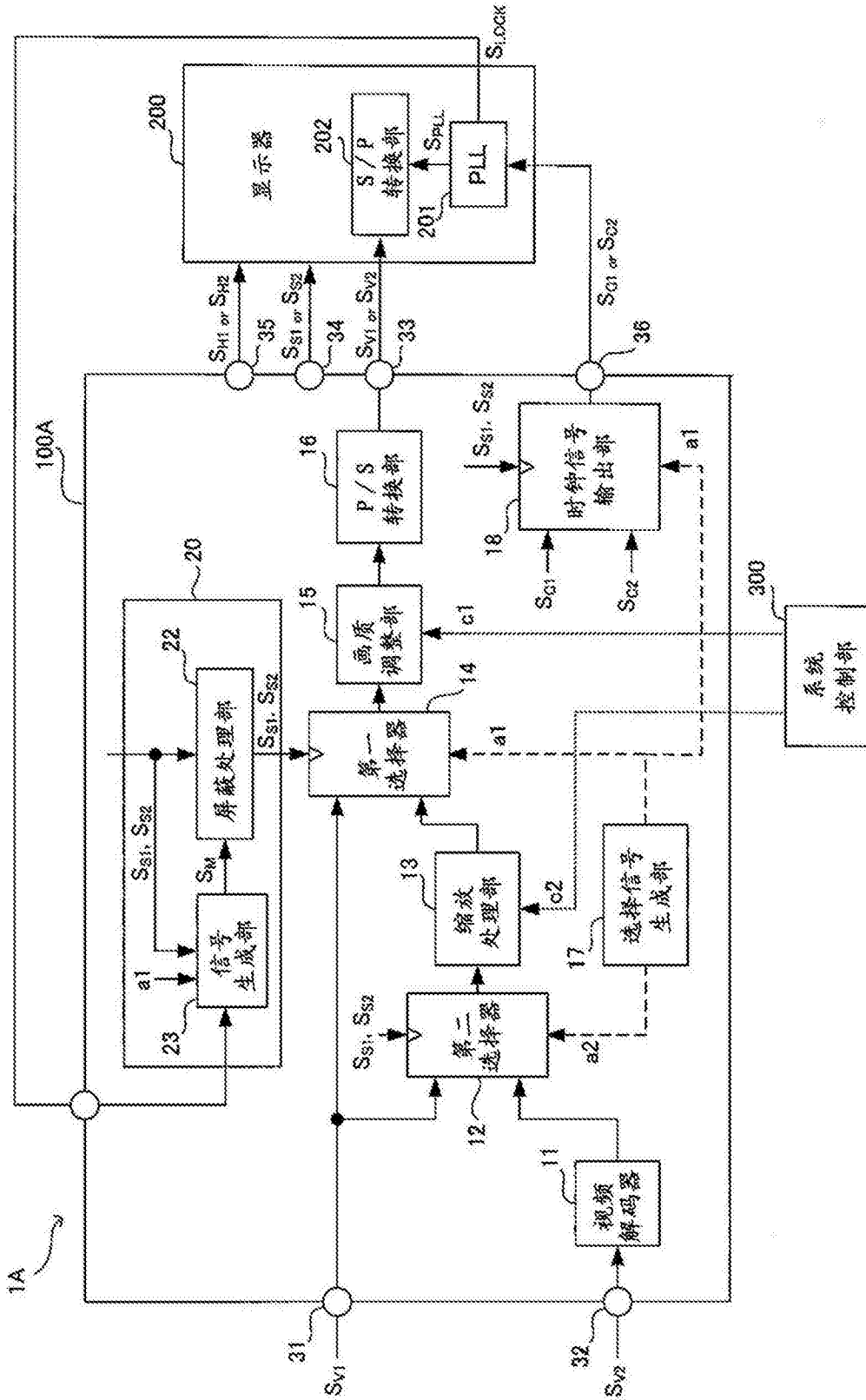


图7

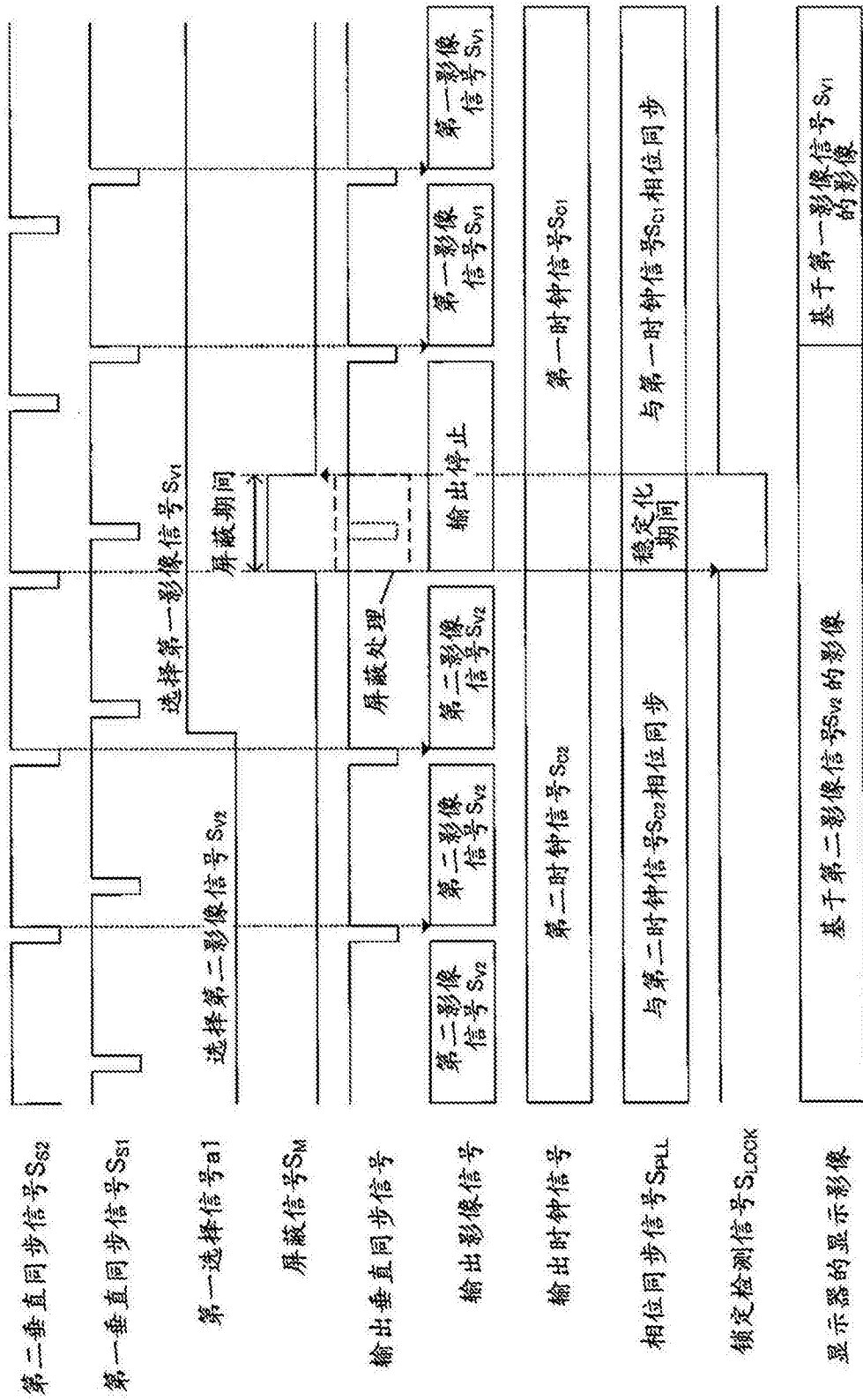


图8