



(12)发明专利申请

(10)申请公布号 CN 107340058 A

(43)申请公布日 2017. 11. 10

(21)申请号 201610274372.2

(22)申请日 2016.04.28

(71)申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路18号

申请人 中芯国际集成电路制造(北京)有限公司

(72)发明人 唐华 朱晓明 罗冬祥 方玉杰

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 张振军 吴敏

(51)Int. Cl.

G01J 1/16(2006.01)

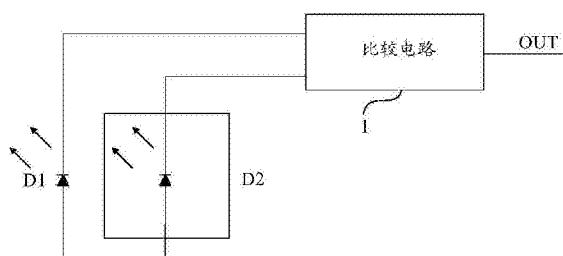
权利要求书2页 说明书7页 附图5页

(54)发明名称

光检测电路及电子设备

(57)摘要

一种光检测电路及电子设备,所述光检测电路包括:第一光检测器和第二光检测器,所述第一光检测器和第二光检测器具有相同的暗电流,其中,所述第二光检测器被遮盖;比较电路,所述比较电路的第一输入端连接所述第一光检测器的输出端,所述比较电路的第二输入端连接所述第二光检测器的输出端,所述比较电路的输出端输出检测信号。本发明方案的光检测电路在保证可靠性的同时,具有较低的静态功耗。



1. 一种光检测电路,其特征在于,包括:

第一光检测器和第二光检测器,所述第一光检测器和第二光检测器具有相同的暗电流,其中,所述第二光检测器被遮盖;

比较电路,所述比较电路的第一输入端连接所述第一光检测器的输出端,所述比较电路的第二输入端连接所述第二光检测器的输出端,所述比较电路的输出端输出检测信号。

2. 如权利要求1所述的光检测电路,其特征在于,所述比较电路的第三输入端连接电源,所述比较电路具有失调电压,当所述比较电路的第二输入端与其第一输入端之间的电压差超过所述失调电压时,所述检测信号的逻辑电平翻转。

3. 如权利要求1所述的光检测电路,其特征在于,还包括:第一开关和第二开关,所述第一开关的控制端输入有复位信号,所述第一开关的第一端连接所述第二开关的第一端并连接电源,所述第一开关的第二端连接所述第一光检测器的输出端,所述第二开关的第二端连接所述第二光检测器的输出端。

4. 如权利要求3所述的光检测电路,其特征在于,所述第一开关包括第一PMOS晶体管,所述第一PMOS晶体的栅极连接所述第一开关的控制端,所述第一PMOS晶体的源极连接所述第一开关的第一端,所述第一PMOS晶体的漏极连接所述第一开关的第二端。

5. 如权利要求3所述的光检测电路,其特征在于,所述第二开关包括第二PMOS晶体管,所述第二PMOS晶体的栅极连接所述第二开关的控制端,所述第二PMOS晶体的源极连接所述第二开关的第一端,所述第二PMOS晶体的漏极连接所述第二开关的第二端。

6. 如权利要求3所述的光检测电路,其特征在于,还包括:逻辑电路,适于对所述复位信号与所述检测信号进行逻辑运算以生成控制信号,所述控制信号传输至所述第二开关的控制端。

7. 如权利要求6所述的光检测电路,其特征在于,所述逻辑电路包括:与非门和反相器,其中,所述与非门的第一输入端连接所述逻辑电路的第一输入端,所述与非门的第二输入端连接所述逻辑电路的第二输入端,所述与非门的输出端连接所述反相器的输入端,所述反相器的输出端连接所述逻辑电路的输出端。

8. 如权利要求1所述的光检测电路,其特征在于,所述比较电路包括:

第一输入支路,所述第一输入支路包括M个放大器件,M为正整数,所述M个放大器件中的每一个放大器件的第一端连接所述比较电路的第一输入端;

第二输入支路,所述第二输入支路包括N个放大器件,N为正整数,所述N个放大器件中的每一个放大器件的第一端连接所述比较电路的第二输入端;

第一负载,其第一端连接电源,其第二端连接每一个所述M个放大器件的第二端,适于为所述比较电路提供上拉负载;

第二负载,其第一端连接电源,其第二端连接每一个所述N个放大器件的第二端,适于为所述比较电路提供上拉负载;

负载电流源,其第一端连接所述M个放大器件中每一个放大器件的第三端和所述N个放大器件中每一个放大器件的第三端,其第二端接地。

9. 如权利要求8所述的光检测电路,其特征在于,所述放大器件包括MOS晶体管,所述MOS晶体的栅极连接所述放大器件的第一端,所述MOS晶体的漏极连接所述放大器件的第二端,所述MOS晶体的源极连接所述放大器件的第三端。

10. 如权利要求8所述的光检测电路,其特征在于,所述第一负载为电阻或MOS晶体管,所述第二负载为电阻或MOS晶体管。

11. 如权利要求1所述的光检测电路,其特征在于,所述第一光检测器包括第一光电二极管,所述第一光电二极管的负极连接所述第一光检测器的输出端,所述第一光电二极管的正极连接所述第一光检测器的输入端并接地。

12. 如权利要求1所述的光检测电路,其特征在于,所述第二光检测器包括第二光电二极管,所述第二光电二极管的负极连接所述第二光检测器的输出端,所述第二光电二极管的正极连接所述第二光检测器的输入端并接地。

13. 一种电子设备,其特征在于,包括权利要求1至12任一项所述的光检测电路。

光检测电路及电子设备

技术领域

[0001] 本发明涉及光检测技术,特别涉及一种光检测电路及电子设备。

背景技术

[0002] 光检测电路是一种应用光检测器对光线进行检测的应用电路,其中,所述光检测器可以包括:光电倍增管、热电探测器、光电二极管等。其中,常见的半导体光检测器可以包括:PN光电二极管、PIN光电二极管和雪崩光电二极管(Avalanche Photodiode,APD)等。

[0003] 光检测电路的应用较为广泛,例如,在各种金融卡类芯片中,光检测电路是安全保护电路的重要组成部分。当所述金融卡类芯片被盗窃并暴露于光线外时,光检测电路可以准确检测地光线照射并发出报警,且需要在检测到无光的情况避免误报警,同时所述金融卡类芯片可以进行自毁;那么,与此同时,对所述光检测电路的功耗和可靠性具有较高的要求。

[0004] 目前,主流的光检测电路主要有两种。其中一种光检测电路包括了光电二极管和比较电路,然而,所述光电二极管存在暗电流,使得在不受到光线照射时,光电二极管的电流增大,这容易触发误报警。为了克服所述暗电流对光检测电路可靠性的影响,另一种光检测电路采用了两个光电二极管进行检测的方案,并将其中一个光点二极管进行遮盖,并且设计了暗电流补偿电路,对光电二极管的暗电流进行定量补偿,然而,这将引起光检测电路静态功耗的增加。

[0005] 因此,现有技术中的光检测电路面临着静态功耗较大且可靠性不高的问题。

发明内容

[0006] 本发明解决的技术问题是如何在保证光检测电路的可靠性的同时,降低光检测电路的静态功耗。

[0007] 为解决上述技术问题,本发明实施例提供一种光检测电路,光检测电路包括:第一光检测器和第二光检测器,所述第一光检测器和第二光检测器具有相同的暗电流,其中,所述第二光检测器被遮盖;比较电路,所述比较电路的第一输入端连接所述第一光检测器的输出端,所述比较电路的第二输入端连接所述第二光检测器的输出端,所述比较电路的输出端输出检测信号。

[0008] 可选地,所述比较电路的第三输入端连接电源,所述比较电路具有失调电压,当所述比较电路的第二输入端与其第一输入端之间的电压差超过所述失调电压时,所述检测信号的逻辑电平翻转。

[0009] 可选地,所述光检测电路还包括:第一开关和第二开关,所述第一开关的控制端输入有复位信号,所述第一开关的第一端连接所述第二开关的第一端并连接电源,所述第一开关的第二端连接所述第一光检测器的输出端,所述第二开关的第二端连接所述第二光检测器的输出端。

[0010] 可选地,所述第一开关包括第一PMOS晶体管,所述第一PMOS晶体管的栅极连接所

述第一开关的控制端,所述第一PMOS晶体管的源极连接所述第一开关的第一端,所述第一PMOS晶体管的漏极连接所述第一开关的第二端。

[0011] 可选地,所述第二开关包括第二PMOS晶体管,所述第二PMOS晶体管的栅极连接所述第二开关的控制端,所述第二PMOS晶体管的源极连接所述第二开关的第一端,所述第二PMOS晶体管的漏极连接所述第二开关的第二端。

[0012] 可选地,所述光检测电路还包括:逻辑电路,适于对所述复位信号与所述检测信号进行逻辑运算以生成控制信号,所述控制信号传输至所述第二开关的控制端。

[0013] 可选地,所述逻辑电路包括:与非门和反相器,其中,所述与非门的第一输入端连接所述逻辑电路的第一输入端,所述与非门的第二输入端连接所述逻辑电路的第二输入端,所述与非门的输出端连接所述反相器的输入端,所述反相器的输出端连接所述逻辑电路的输出端。

[0014] 可选地,所述比较电路包括:第一输入支路,所述第一输入支路包括M个放大器件,M为正整数,所述M个放大器件中的每一个放大器件的第一端连接所述比较电路的第一输入端;第二输入支路,所述第二输入支路包括N个放大器件,N为正整数,所述N个放大器件中的每一个放大器件的第一端连接所述比较电路的第二输入端;第一负载,其第一端连接电源,其第二端连接每一个所述M个放大器件的第二端,适于为所述比较电路提供上拉负载;第二负载,其第一端连接电源,其第二端连接每一个所述N个放大器件的第二端,适于为所述比较电路提供上拉负载;负载电流源,其第一端连接所述M个放大器件中每一个放大器件的第三端和所述N个放大器件中每一个放大器件的第三端,其第二端接地。

[0015] 可选地,所述放大器件包括MOS晶体管,所述MOS晶体管的栅极连接所述放大器件的第一端,所述MOS晶体管的漏极连接所述放大器件的第二端,所述MOS晶体管的源极连接所述放大器件的第三端。

[0016] 可选地,所述第一负载为电阻或MOS晶体管,所述第二负载为电阻或MOS晶体管。

[0017] 可选地,所述第一光检测器包括第一光电二极管,所述第一光电二极管的负极连接所述第一光检测器的输出端,所述第一光电二极管的正极连接所述第一光检测器的输入端并接地。

[0018] 可选地,所述第二光检测器包括第二光电二极管,所述第二光电二极管的负极连接所述第二光检测器的输出端,所述第二光电二极管的正极连接所述第二光检测器的输入端并接地。

[0019] 为解决上述技术问题,本发明实施例还提供一种电子设备,包括以上所述的光检测电路。

[0020] 与现有技术相比,本发明实施例的技术方案具有以下有益效果:

[0021] 本发明实施例光检测电路可以包括:第一光检测器和第二光检测器,所述第一光检测器和第二光检测器具有相同的暗电流,其中,所述第二光检测器被遮盖;比较电路,所述比较电路的第一输入端连接所述第一光检测器的输出端,所述比较电路的第二输入端连接所述第二光检测器的输出端,所述比较电路的输出端输出检测信号。与现有技术相比,本发明实施例采用两个光检测器,其中一个被遮盖,可以避免由暗电流引起的光检测电路误报警,此外,所采用的比较电路无需对第一光检测器和第二光检测器进行暗电流补偿,可以降低光检测电路的静态功耗。

[0022] 进一步而言,所述比较电路具有失调电压,当所述比较电路的第二输入端与其第一输入端之间的电压差超过所述失调电压时,所述检测信号的逻辑电平翻转。所述比较电路包括:M个放大器件、N个放大器件、第一负载、第二负载以及负载电流源,其中,M和N为正整数。本实施例的比较电路为全差分结构,通过调节第一输入支路和第二输入支路所包含的MOS管数量来间接调节所述比较电路的失调电压,并且通过判断所述比较电路的第一输入端和第二输入端的电压的差值与所述失调电压之间的关系,以所述检测信号的逻辑电平判断所述光检测电路的输出状态,本实施例无需引入参考电压发生电路,具有较低的静态功耗。

[0023] 进一步而言,本实施例还可以包括逻辑电路,所述第一开关的控制信号为外部输入,所述第二开关的控制信号为通过所述复位信号与所述检测结果经所述逻辑电路的逻辑运算生成,并且,当所述检测结果为第一逻辑电平时,所述第二开关的导通或者关断不依赖于所述复位信号的控制,以对第二光电二极管的输出端进行箝位,可以进一步保证光检测电路的可靠性,保证光检测电路不受漏光影响。

附图说明

[0024] 图1是一种现有的光检测电路的电路图。

[0025] 图2是另一种现有的光检测电路的电路图。

[0026] 图3是本发明实施例光检测电路的总体结构框图。

[0027] 图4是本发明实施例光检测电路的一种详细结构框图。

[0028] 图5是本发明实施例中比较电路的电路图。

[0029] 图6是本发明实施例在无光条件下复位信号、第一、第二光检测器的输出端电压以及检测信号的示意图。

[0030] 图7是本发明实施例在有光条件下复位信号、第一、第二光检测器的输出端电压以及检测信号的示意图。

[0031] 图8是本发明实施例光检测电路的另一种详细结构框图。

[0032] 图9是如图8所示的本发明实施例在强光条件下复位信号、第一、第二光检测器的输出端电压以及检测信号的示意图。

具体实施方式

[0033] 如背景技术部分所述,现有技术的光检测电路一般采用光电二极管和比较电路的方案,或者采用双光电二极管并且补偿暗电流的方案,使得现有技术中的光检测电路面临着静态功耗较大且可靠性不高的问题。

[0034] 本申请发明人对现有技术进行了分析。

[0035] 图1是一种现有的光检测电路的电路图,如图1所示,现有的光检测电路的主要包含复位开关、光电二极管和比较器。在复位信号Reset为低电平时,所述复位开关闭合,其中,所述复位开关可以为PMOS管。光电二极管的负极的节点VS可以被复位至电源VDD。参考电压VREF可以为外部的参考电压源输入的,且可以调节。当节点VS的电压大于参考电压VREF时,所述比较器的输出端OUT输出为高。当有光线射入所述光点二极管时,节点VS的电压会由于光电流的作用开始下降,这个阶段称为曝光阶段,当节点VS的电压小于参考电压

VREF,所述比较器的输出端OUT输出端为低,此时,触发报警电路(图未示)报警。

[0036] 在图1所示的光检测电路中,由于暗电流的存在,即使在无光的条件下,所述节点VS的电压也会随暗电流的累积作用而下降,若时间足够长,暗电流将导致所述节点VS的电压小于所述参考电压VREF,引起误报警。

[0037] 图2是另一种现有的光检测电路的电路图。如图2所示,采用两路光电二极管D3和D4,并将光电二极管D4用金属覆盖,可以得到对应的暗电流,并采用由晶体管MP1、MP2和MP3组成的电流镜电路对所述暗电流进行定量补偿,该方案的优点是不受光电二极管中暗电流的影响,但其缺点是引入了静态功耗。

[0038] 根据以上分析可知,现有技术的光检测电路面临着静态功耗较大且可靠性不高的问题。

[0039] 本发明实施例提出一种光检测电路,本发明实施例采用两个光检测器,其中一个被遮盖,可以避免由暗电流引起的光检测电路误报警,此外,所采用的比较电路无需对第一光检测器和第二光检测器进行暗电流补偿,在保证光检测电路的可靠性的情况下,降低光检测电路的静态功耗。

[0040] 为使本发明的上述目的、特征和有益效果能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。

[0041] 图3是本发明实施例光检测电路的总体结构框图。下面结合图3对本发明实施例光检测电路的具体实施例做详细的说明。

[0042] 本发明实施例光检测电路100可以包括第一光检测器(图中仅以光电二极管D1示出)和第二光检测器(图中仅以光电二极管D2示出),以及比较电路1。

[0043] 所述第一光检测器和第二光检测器具有相同的暗电流,其中,所述第二光检测器被遮盖。

[0044] 所述比较电路1的第一输入端连接所述第一光检测器的输出端,所述比较电路1的第二输入端连接所述第二光检测器的输出端,所述比较电路1的输出端输出检测信号OUT。

[0045] 本发明实施例的光检测电路100采用差分结构,所述比较电路1无需引入参考电压源以节约电路功耗,并利用所述比较电路1本身的电路特性对所述第一光检测器的输出端和第二光检测器的输出端所输出的电压进行比较,并依托于所述比较电路1输出的检测信号OUT进行后续处理,如报警等。

[0046] 在具体实施中,所述第一光检测器可以包括第一光电二极管D1,所述第一光电二极管D1的负极连接所述第一光检测器的输出端,所述第一光电二极管D1的正极连接所述第一光检测器的输入端并接地。所述第二光检测器可以包括第二光电二极管D2,所述第二光电二极管D2的负极连接所述第二光检测器的输出端,所述第二光电二极管D2的正极连接所述第二光检测器的输入端并接地。

[0047] 需要说明的是,所述光检测器可以为光电二极管,亦可以为具有暗电流的其他形式的能够完成对光线进行检测的光检测器件,本实施例不进行特殊限制。

[0048] 在具体实施中,所述比较电路1的第三输入端连接电源VDD,所述比较电路1具有失调电压VREF;本实施例光检测电路100采用全差分结构,所述比较电路1的两个输入端分别连接光电二极管D1和D2的输出端,其中所述第二光电二极管D2被遮盖,遮盖物可以为金属,则被遮盖的光电二极管不接受光线,所述第一光电二极管D1当接收光线照射时则正常曝

光。当有光线射入时,所述第一光电二极管D1的输出端的电压 V_{S1} 下降,所述第二光电二极管D2的输出端的电压 V_{S2} 保持不变;当所述比较电路1的第二输入端与所述比较电路1第一输入端之间的电压差超过所述失调电压 V_{REF} 时,所述检测信号OUT的逻辑电平翻转,以触发报警。

[0049] 在具体实施中,所述检测信号OUT可以在逻辑低电平时触发报警。

[0050] 图4是本发明实施例光检测电路的一种详细结构框图。下面结合图4对本发明实施例光检测电路100的具体实施例做详细的说明。

[0051] 本实施例还可以包括:第一开关SW1和第二开关SW2,所述第一开关SW1的控制端输入有复位信号RESET,所述第一开关SW1的第一端连接所述第二开关SW2的第一端,并连接电源VDD,所述第一开关SW1的第二端连接所述第一光检测器的输出端,所述第二开关SW2的第二端连接所述第二光检测器的输出端。

[0052] 在具体实施中,所述第一开关SW1可以包括第一PMOS晶体管P1,所述第一PMOS晶体管P1的栅极连接所述第一开关SW1的控制端,所述第一PMOS晶体管P1的源极连接所述第一开关SW1的第一端,所述第一PMOS晶体管P1的漏极连接所述第一开关SW1的第二端。

[0053] 在具体实施中,所述第二开关SW2可以包括第二PMOS晶体管P2,所述第二PMOS晶体管P2的栅极连接所述第二开关SW2的控制端,所述第二PMOS晶体管P2的源极连接所述第二开关SW2的第一端,所述第二PMOS晶体管P2的漏极连接所述第二开关SW2的第二端。

[0054] 需要说明的是,本实施例仅以采用PMOS晶体管作为所述第一开关SW1和第二开关SW2的实施方式为例,但并不以此为限;本实施例中的第一开关SW1和第二开关SW2还可以采用NMOS晶体管,或者PMOS晶体管与NMOS管的组合,或者其他类型的开关器件或者电路实现,在具体实施中,仅需适当地调节所述第一开关SW1和第二开关SW2的控制信号逻辑,本实施例不进行特殊限制。

[0055] 图5是本发明实施例中比较电路1的电路图。下面结合图5对本发明实施例光检测电路100中比较电路1的具体实施例做详细的说明。

[0056] 所述比较电路1可以包括:第一输入支路(图未示)、第二输入支路(图未示)、第一负载Load1、第二负载Load2以及负载电流源Load3。

[0057] 所述第一输入支路可以包括M个放大器件(图未示),M为正整数,所述M个放大器件中的每一个放大器件的第一端连接所述比较电路1的第一输入端。

[0058] 所述第二输入支路可以包括N个放大器件,N为正整数,所述N个放大器件中的每一个放大器件的第一端连接所述比较电路1的第二输入端。

[0059] 所述第一负载Load1的第一端连接电源VDD,所述第一负载Load1的第二端连接每一个所述M个放大器件的第二端,适于为所述比较电路1提供上拉负载。

[0060] 所述第二负载Load2的第一端连接电源VDD,所述第二负载Load2的第二端连接每一个所述N个放大器件的第二端,适于为所述比较电路1提供上拉负载。

[0061] 所述负载电流源Load3的第一端连接所述M个放大器件中每一个放大器件的第三端和所述N个放大器件中每一个放大器件的第三端,所述负载电流源Load3的第二端接地。

[0062] 在具体实施中,所述放大器件可以包括MOS晶体管(图未示),其中,所述MOS晶体管的栅极连接所述放大器件的第一端,所述MOS晶体管的漏极连接所述放大器件的第二端,所述MOS晶体管的源极连接所述放大器件的第三端。

[0063] 其中,所述第一输入支路可以包括M个MOS晶体管,M为正整数,分别为晶体管M1、M2、M3、...、Mm。所述第二输入支路可以包括N个MOS晶体管,N为正整数,分别为晶体管N1、N2、N3、...、Nn。

[0064] 在具体实施中,所述第一负载Load1可以为电阻或MOS晶体管,所述第二负载Load2为可以电阻或MOS晶体管。

[0065] 需要说明的是,所述放大器件还可以包括单个MOS晶体管或者多个MOS晶体管的组合,也可以包括单个三极管或者多个三极管的组合,本实施例不进行特殊限制。

[0066] 在具体实施中,本实施例并不限制所述第一输入支路和第二输入支路所包含的放大器件的数量,即不限制所述M和N的取值。本实施例可以通过调节所述M和N的取值,进而调节所述第一输入支路和第二输入支路中流经的总电流大小,可以间接地调节所述比较电路1的失调电压VREF。

[0067] 其中,若假设所述第一输入支路所包括的MOS个数为M,S2端的MOS个数为N,则 $IS1+IS2=Iload$,其中, $IS1=Iload/(1+N/M)$, $IS1/IS2=M/N$, $IS2=Iload/(1+M/N)$;则 $IS1-IS2=Iload \times (N-M)/(N+M)$,所述失调电压 $VREF \approx (IS1-IS2)/gm$;其中,IS1代表所述第一输入支路流经的总电流,IS2代表所述第二输入支路流经的总电流,Iload代表所述负载电流源Load3所流经的电流,gm代表所述M个放大器件与所述N个放大器件共同表现出的跨导。因此,本实施例可以通过调节N和M的数目调节所述失调电压VREF的正负关系以及绝对值。

[0068] 进一步而言,所述比较电路1具有失调电压VREF,当所述比较电路1的第二输入端与其第一输入端之间的电压差超过所述失调电压VREF时,所述检测信号OUT的逻辑电平翻转。所述比较电路1包括:M个放大器件、N个放大器件、第一负载Load1、第二负载Load2以及负载电流源Load3,其中,M和N为正整数。本实施例的比较电路1为全差分结构,通过调节第一输入支路和第二输入支路所包含的MOS管数量来间接调节所述比较电路1的失调电压VREF,并且通过判断所述比较电路1的第一输入端和第二输入端的电压的差值与所述失调电压VREF之间的关系,以所述检测信号OUT的逻辑电平判断所述光检测电路100的输出状态,本实施例无需引入参考电压发生电路,具有较低的静态功耗。

[0069] 在具体实施中,本实施例中的比较电路1可以采用单级或者多级实现。本实施例可以进行适当地扩展,因此不进行特殊限制。

[0070] 图6是本发明实施例在无光条件下复位信号RESET、第一、第二光检测器的输出端电压以及检测信号OUT的示意图。

[0071] 如图6所示,在所述复位信号RESET在低电平时,所述第一开关SW1和第二开关SW2导通,在无光条件下,由于暗电流的作用,第一光检测器的输出端电压VS1和第二光检测器的输出端电压VS2均有所下降,但是由于VS1和VS2同时下降,所以VS1-VS2的差值保持不变,因此所述检测信号OUT的逻辑电平始终保持为高,不触发后续的报警电路进行报警。同时,由于暗电流时存在于二极管本身,该电流不会从电源VDD流出,因此,此时不产生静态功耗。

[0072] 图7是本发明实施例在有光条件下复位信号RESET、第一、第二光检测器的输出端电压以及检测信号OUT的示意图。

[0073] 结合图4和图7所示,在所述复位信号RESET在低电平时,所述第一开关SW1和第二开关SW2导通,在有光条件下,第一光检测器的输出端会产生曝光电流,第一光检测器的输出端电压VS1会比第二光检测器的输出端电压VS2下降更快,当 $VS2-VS1 > VREF$,所述检测信

号OUT的逻辑电平输出为低,触发后续的报警电路进行报警。

[0074] 然而,当照射的光线过强,导致被覆盖的第二光检测器将产生较大的电流,可称为漏电流,会导致第一光检测器的输出端电压 V_{S1} 的下降速度快于第二光检测器的输出端电压 V_{S2} ,使得 $V_{S2}-V_{S1}<V_{REF}$,因此,此时尽管受到了光线的照射,但是所述检测信号OUT输出逻辑电平为高电平,不触发报警。

[0075] 图8是本发明实施例光检测电路的另一种详细结构框图。

[0076] 如图8所示,针对以上所述照射光电光强,本实施例的光检测电路100不触发报警的技术问题,本实施例还可以包括:逻辑电路,适于对所述复位信号RESET与所述检测信号OUT进行逻辑运算以生成控制信号(图未示),所述控制信号传输至所述第二开关SW2的控制端。

[0077] 在具体实施中,所述逻辑电路2可以包括:与非门AndG和反相器INV,其中,所述与非门AndG的第一输入端连接所述逻辑电路2的第一输入端,所述与非门AndG的第二输入端连接所述逻辑电路2的第二输入端,所述与非门AndG的输出端连接所述反相器INV的输入端,所述反相器INV的输出端连接所述逻辑电路2的输出端。

[0078] 需要说明的是,所述逻辑电路2的具体实施方式不应局限于所述与非门AndG和反相器INV,还可以采用与门,或者其他逻辑电路2的任意组合,本实施例不进行特殊限制。

[0079] 图9是如图8所示的本发明实施例在强光条件下复位信号RESET、第一、第二光检测器的输出端电压以及检测信号OUT的示意图。

[0080] 如图9所示,在增加了所述逻辑电路2后,当所述检测信号OUT输出为逻辑低电平时,所述第二光检测器的输出端的电压 V_{S2} 无需等待复位信号RESET,即所述第二开关SW2的导通或者关断不依赖于所述复位信号RESET的控制,以对第二光电二极管D2的输出端进行箝位,使得本实施例的光检测电路100在受到强光照射时不受所述漏电流的影响,增强电路的可靠性。

[0081] 本发明实施例还公开了一种电子设备,包括以上所述的光检测电路100,所述电子设备可以应用于金融卡类的芯片内,具有功耗低,可靠性高的优点。

[0082] 虽然本发明披露如上,但本发明并非限定于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

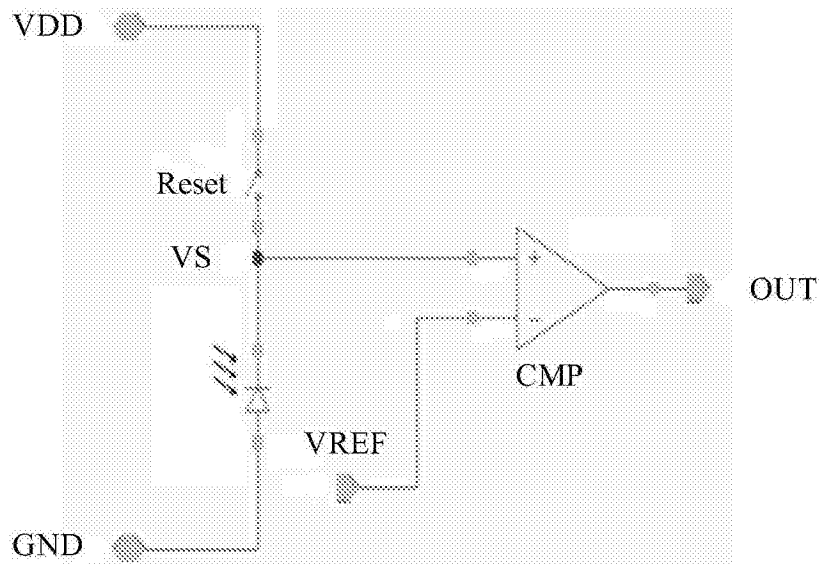


图1

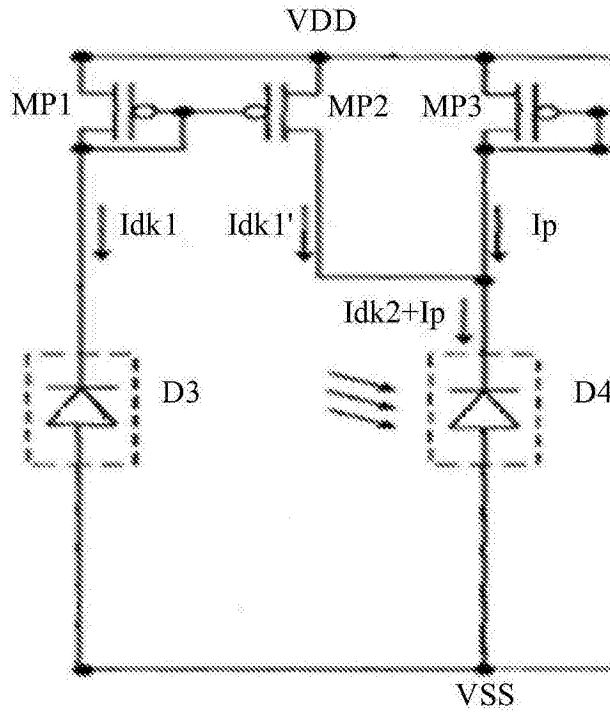


图2

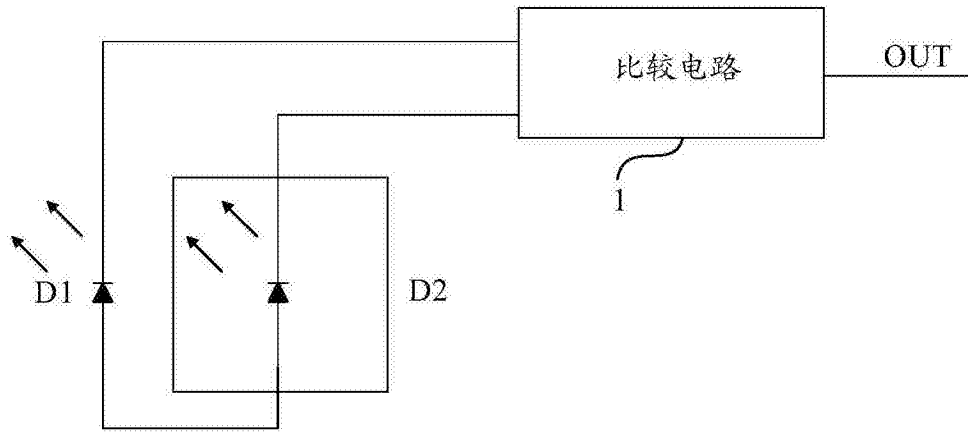


图3

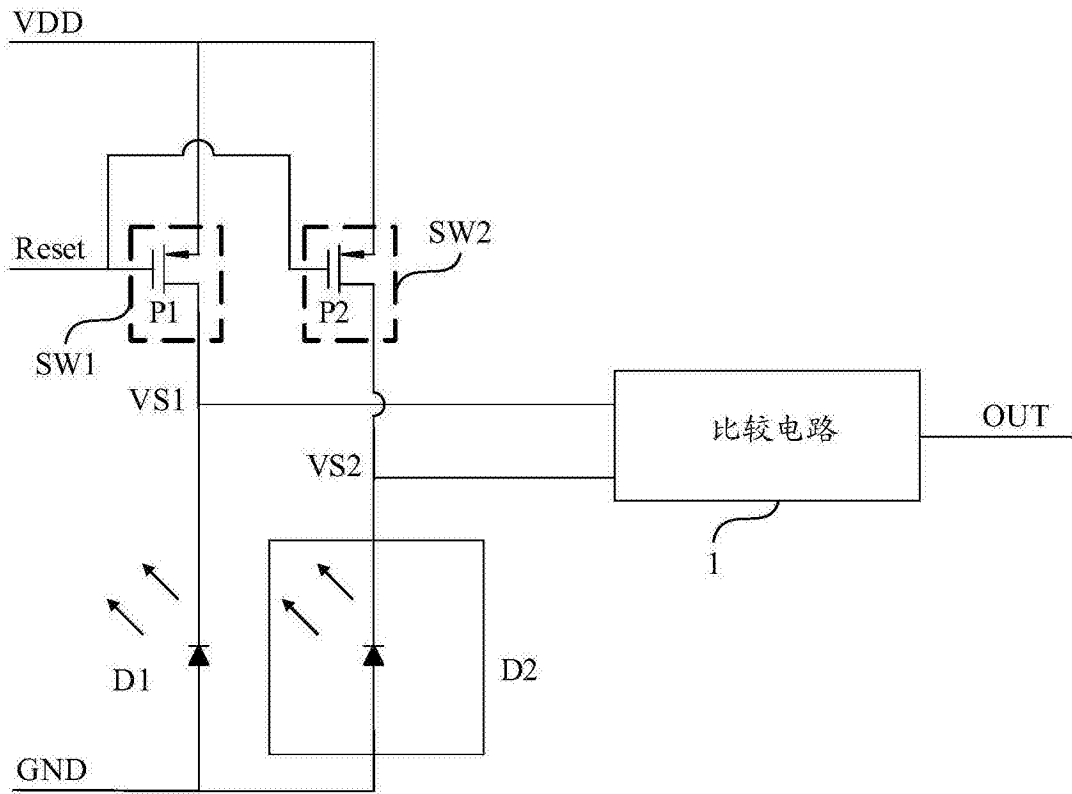


图4

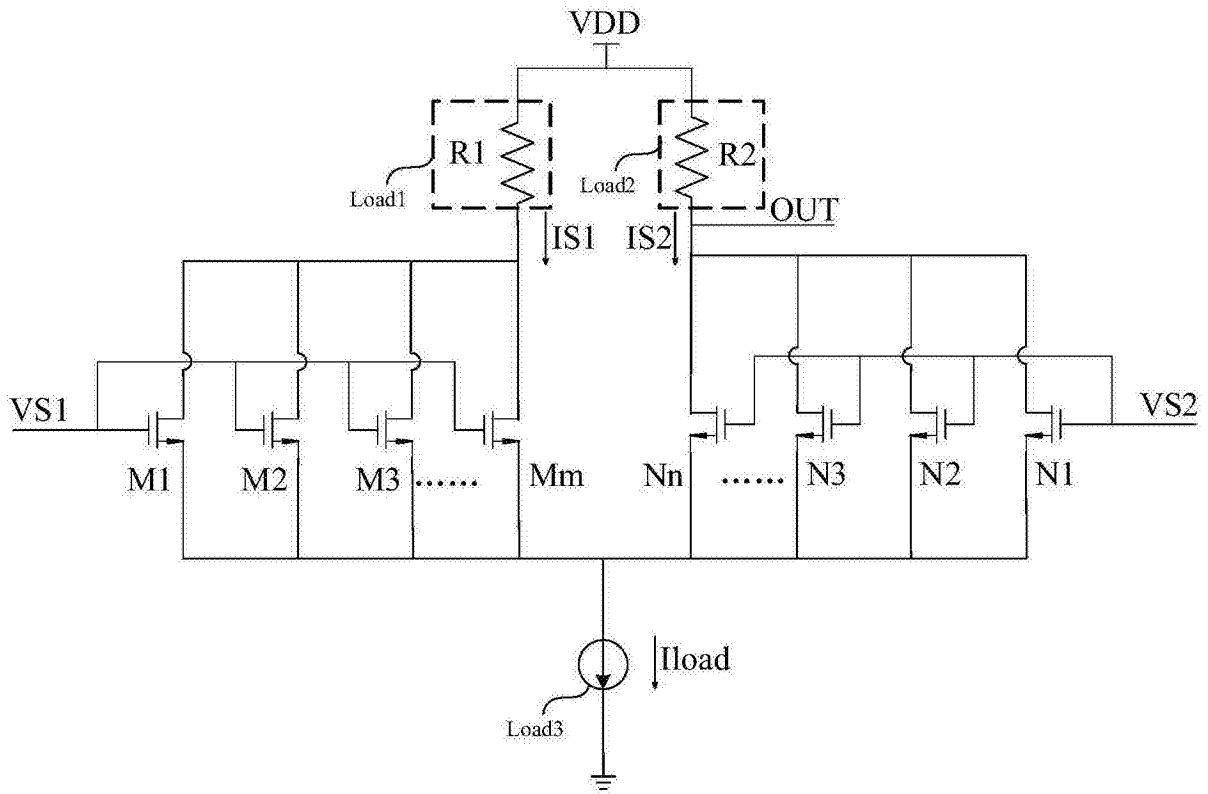


图5

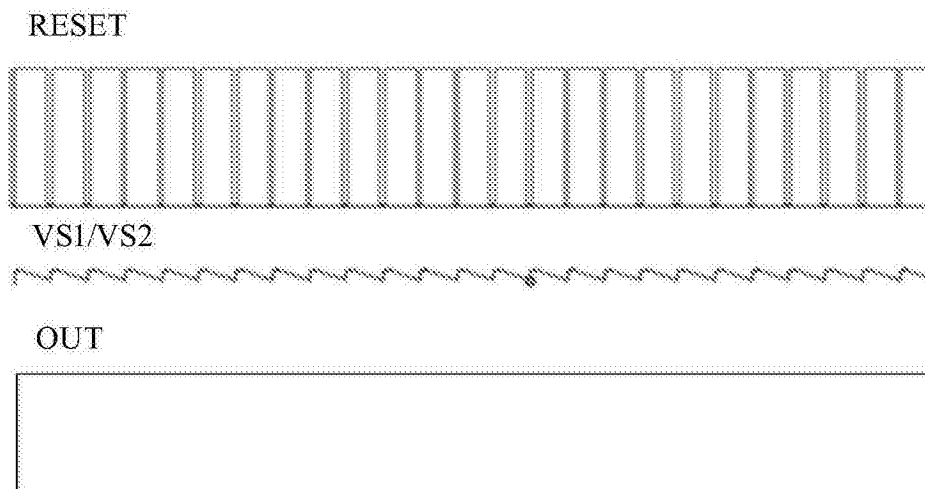


图6

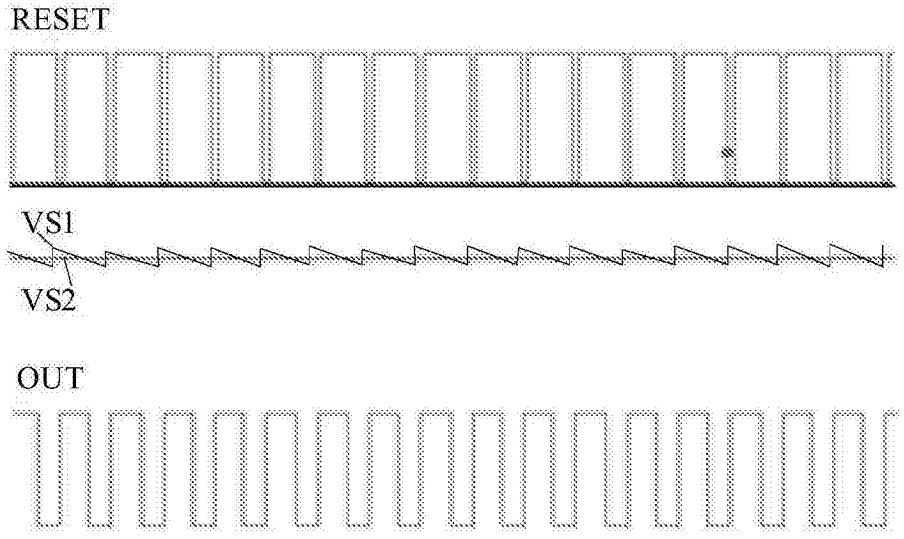


图7

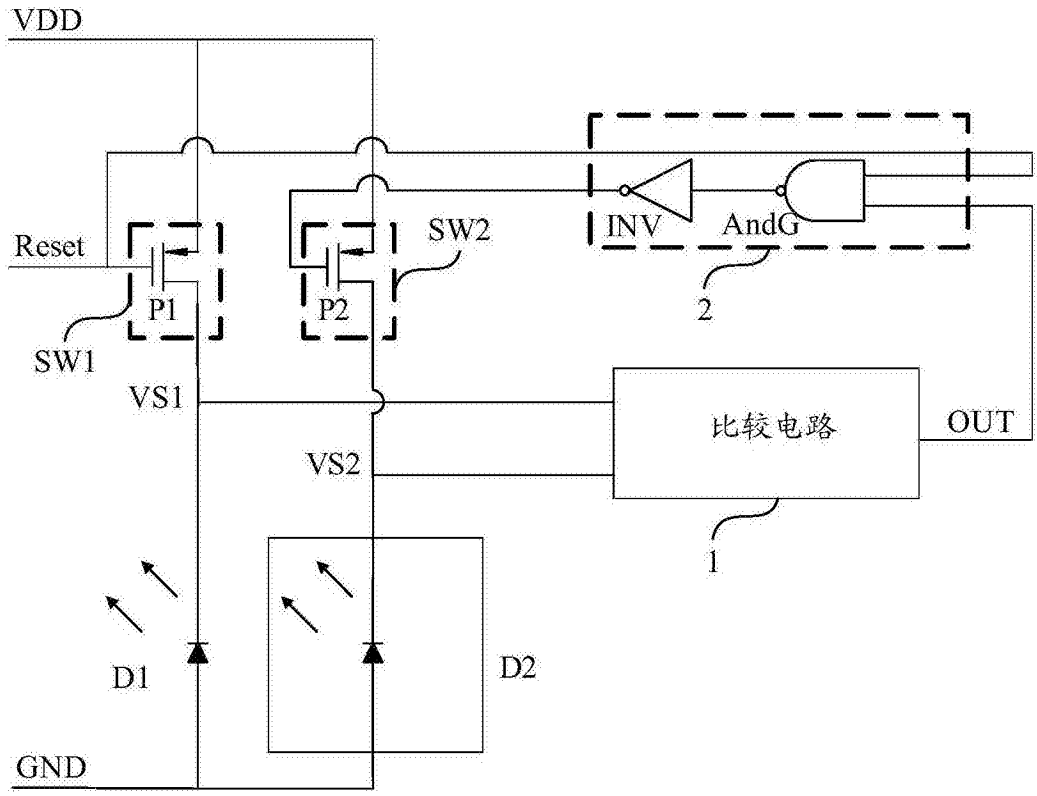


图8

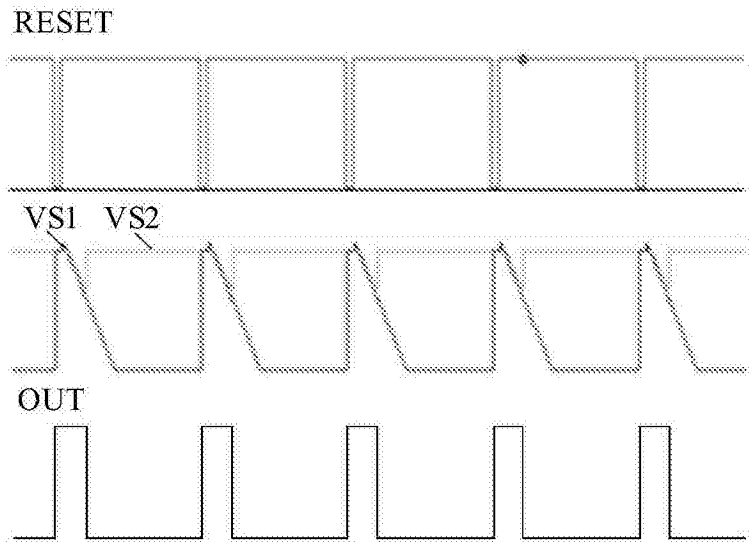


图9