



(12) 发明专利

(10) 授权公告号 CN 115438794 B

(45) 授权公告日 2023. 09. 05

(21) 申请号 202211220300.1  
 (22) 申请日 2022.09.30  
 (65) 同一申请的已公布的文献号  
 申请公布号 CN 115438794 A  
 (43) 申请公布日 2022.12.06  
 (73) 专利权人 本源量子计算科技(合肥)股份有限公司  
 地址 230088 安徽省合肥市高新区创新大道2800号创新产业园二期E2楼六层  
 (72) 发明人 请求不公布姓名  
 (51) Int. Cl.  
 G06N 10/20 (2022.01)  
 G06N 10/40 (2022.01)  
 (56) 对比文件  
 CN 111523672 A, 2020.08.11

WO 2021178042 A1, 2021.09.10  
 CN 216286750 U, 2022.04.12  
 CN 114118429 A, 2022.03.01  
 CN 111931940 A, 2020.11.13  
 CN 111931941 A, 2020.11.13  
 CN 215729853 U, 2022.02.01  
 CN 114861924 A, 2022.08.05  
 CN 112215359 A, 2021.01.12  
 CN 111260066 A, 2020.06.09  
 US 2021110290 A1, 2021.04.15  
 US 2022247407 A1, 2022.08.04  
 V.K. Semenov 等. SFQ control circuits for Josephson junction qubits. IEEE Transactions on Applied Superconductivity. 2003, 全文.

审查员 任燕

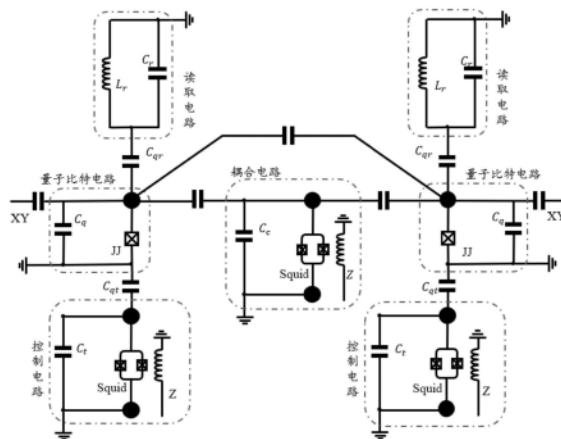
权利要求书1页 说明书6页 附图5页

(54) 发明名称

一种量子计算电路及一种量子计算机

(57) 摘要

本申请公开了一种量子计算电路及一种量子计算机,属于量子计算技术领域。它包括频率可调谐的控制电路和多个相互耦合的量子比特电路,且采用并联且一端共地的第一电容和单个第一约瑟夫森结构建形成该量子比特电路,控制电路与对应的量子比特电路色散耦合,从而利用控制电路的频率改变能够调控量子比特电路的频率。并且,相对于相关技术中通过在量子芯片上的磁通调控信号线施加信号调控Squid的磁通量完成量子比特频率的调控的方式,本申请提供的方案中量子比特电路的频率调控的稳定性较高,不易受磁通调控信号线引入的磁通噪声的影响。



1. 一种量子计算电路,其特征在于,包括:  
多个量子比特电路,且相邻量子比特电路之间耦合连接,该量子比特电路包括并联且一端共地的电容和单个约瑟夫森结;以及,  
用于调控所述量子比特电路的频率且自身频率可调谐的控制电路,且控制电路与量子比特电路色散耦合。
2. 根据权利要求1所述的量子计算电路,其特征在于,所述控制电路包括振荡电路。
3. 根据权利要求2所述的量子计算电路,其特征在于,所述振荡电路为非线性振荡电路。
4. 根据权利要求3所述的量子计算电路,其特征在于,所述非线性振荡电路包括并联的电容和超导量子干涉电路,以及与该超导量子干涉电路耦合的磁通调控信号线,且该超导量子干涉电路包括至少两个约瑟夫森结。
5. 根据权利要求1所述的量子计算电路,其特征在于,相邻量子比特电路之间连接有频率可调谐的耦合电路。
6. 根据权利要求5所述的量子计算电路,其特征在于,所述耦合电路包括一端接地的电容,以及与该电容并联的超导量子干涉电路,且该超导量子干涉电路包括至少两个约瑟夫森结。
7. 根据权利要求6所述的量子计算电路,其特征在于,所述超导量子干涉电路包括的约瑟夫森结的个数为奇数。
8. 根据权利要求1至7中任一项所述的量子计算电路,其特征在于,所述量子计算电路还包括读取电路和/或脉冲调控信号线,所述读取电路与所述量子比特电路耦合,所述脉冲调控信号线与所述量子比特电路耦合。
9. 根据权利要求1至7中任一项所述的量子计算电路,其特征在于,量子比特电路与控制电路的频率差 $\Delta$ 及量子比特电路与控制电路的耦合强度 $g$ 满足: $\Delta \geq 3g$ 。
10. 根据权利要求1至7中任一项所述的量子计算电路,其特征在于,控制电路的频率低于量子比特电路的频率。
11. 一种量子计算机,其特征在于,所述量子计算机为超导体系,且所述量子计算机至少设置有权利要求1至10中任一项所述的量子计算电路。

## 一种量子计算电路及一种量子计算机

### 技术领域

[0001] 本申请属于量子信息领域,尤其是量子计算技术领域,特别地,本申请涉及一种量子计算电路及一种量子计算机。

### 背景技术

[0002] 量子计算机是一类遵循量子力学规律进行高速数学和逻辑运算、存储及处理量子信息的物理装置。量子计算机的特点主要有运行速度较快、处置信息能力较强、应用范围较广等。与一般计算机比较起来,信息处理量愈多,对于量子计算机实施运算也就愈加有利,也就更能确保运算具备精准性。

[0003] 目前,量子计算电路常采用一个一端接地的电容,及与该电容并联连接的超导量子干涉电路Squid构建量子比特电路,并利用与超导量子干涉电路Squid耦合的磁通调控信号线(Z-control line)施加信号调控squid的磁通量完成量子比特频率的调控。

### 发明内容

[0004] 为突破现有技术中的结构形式限制,本申请提供一种量子计算电路及一种量子计算机,它可以通过将频率可调的控制电路对包括并联且一端共地的第一电容和单个第一约瑟夫森结的量子比特电路进行频率调控。

[0005] 本申请的一个实施例提供了一种量子计算电路,包括频率可调谐的控制电路以及多个量子比特电路,控制电路与量子比特电路色散耦合,且相邻量子比特电路之间耦合连接,该量子比特电路包括并联且一端共地的电容和单个约瑟夫森结。

[0006] 如上所述的量子计算电路,在本申请的一些实施方式中,所述控制电路包括振荡电路。

[0007] 如上所述的量子计算电路,在本申请的一些实施方式中,所述振荡电路为非线性振荡电路。

[0008] 如上所述的量子计算电路,在本申请的一些实施方式中,所述非线性振荡电路包括并联的电容和超导量子干涉电路,以及与该超导量子干涉电路耦合的磁通调控信号线,且该超导量子干涉电路包括至少两个约瑟夫森结。

[0009] 如上所述的量子计算电路,在本申请的一些实施方式中,相邻量子比特电路之间连接有频率可调谐的耦合电路。

[0010] 如上所述的量子计算电路,在本申请的一些实施方式中,所述耦合电路包括一端接地的电容,以及与该电容并联的超导量子干涉电路,且该超导量子干涉电路包括至少两个约瑟夫森结。

[0011] 如上所述的量子计算电路,在本申请的一些实施方式中,所述超导量子干涉电路包括的约瑟夫森结的个数为奇数。

[0012] 如上所述的量子计算电路,在本申请的一些实施方式中,所述量子计算电路还包括读取电路和/或脉冲调控信号线,所述读取电路与所述量子比特电路耦合,所述脉冲调控

信号线与所述量子比特电路耦合。

[0013] 如上所述的量子计算电路,在本申请的一些实施方式中,量子比特电路与控制电路的频率差 $\Delta$ 及量子比特电路与控制电路的耦合强度 $g$ 满足: $\Delta \geq 3g$ 。

[0014] 如上所述的量子计算电路,在本申请的一些实施方式中,控制电路的频率低于量子比特电路的频率。

[0015] 与现有技术相比,本申请的量子计算电路包括频率可调谐的控制电路和多个相互耦合的量子比特电路,且采用并联且一端共地的第一电容和单个第一约瑟夫森结构建形成该量子比特电路,控制电路与对应的量子比特电路色散耦合,从而利用控制电路的频率改变能够调控量子比特电路的频率。并且,相对于相关技术中通过在量子芯片上的磁通调控信号线(Z-control line)施加信号调控Squid的磁通量完成量子比特频率的调控的方式,本申请提供的方案中量子比特电路的频率调控的稳定性较高,不易受磁通调控信号线引入的磁通噪声的影响。

### 附图说明

[0016] 图1为相关现有技术中一种量子计算电路的示意图;

[0017] 图2为本申请实施例提供的一种量子计算电路的示意图;

[0018] 图3为本申请的实施例提供的一种量子芯片特定设计示例的量子比特电路的频率;

[0019] 图4为本申请的实施例提供的一种量子芯片特定设计示例的控制电路的频率;

[0020] 图5为本申请的实施例提供的一种量子芯片特定设计示例的色散判据。

### 具体实施方式

[0021] 以下详细描述仅是说明性的,并不旨在限制实施例和/或实施例的应用或使用。此外,无意受到前面的“背景技术”或“发明内容”部分或“具体实施方式”部分中呈现的任何明示或暗示信息的约束。

[0022] 为使本申请实施例的目的、技术方案和优点更加清楚,现在参考附图描述一个或多个实施例,其中,贯穿全文相似的附图标记用于指代相似的组件。在下面的描述中,出于解释的目的,阐述了许多具体细节,以便提供一个或多个实施例的更透彻的理解。然而,很明显,在各种情况下,可以在没有这些具体细节的情况下实践一个或多个实施例,各个实施例在不矛盾的前提下可以相互结合相互引用。

[0023] 需要说明的是,本申请的说明书和权利要求书及上述附图中的术语“第一”、“第二”等是用于区别类似的对象,而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换,以便这里描述的本申请的实施例能够以除了在这里图示或描述的那些以外的顺序实施。此外,术语“包括”和“具有”以及他们的任何变形,意图在于覆盖不排他的包含,例如,包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那些步骤或单元,而是可包括没有清楚地列出的或对于这些过程、方法、产品或设备固有的其它步骤或单元。

[0024] 根据构建量子比特所采用的不同物理体系,量子比特在物理实现方式上包括超导量子电路、半导体量子点、离子阱、金刚石空位、拓扑量子、光子等。

[0025] 超导量子电路是目前进展最快最好的一种固体量子计算实现方法。由于超导量子电路的能级结构可通过外加电磁信号进行调控,电路的设计定制的可控性强。同时,得益于基于现有的成熟集成电路工艺,基于超导量子电路的量子计算具有多数量子物理体系难以比拟的可扩展性。约瑟夫森结JJ(Josephson Junction,记为JJ)是一个由两个超导体中间隔绝一个薄的绝缘层形成的三层结构。当中间绝缘层薄到能明显体现出库珀对的量子隧穿效应时,约瑟夫森结就能体现出一些不同于一般超导体或是绝缘体所展现的行为。对于这种超导体—绝缘体—超导体(SIS)约瑟夫森结,最大允许的超电流是临界电流,当通过结的电流小于临界电流时,结表现出来的结果与一般器件不同,当电流大于临界电流时,结表现出来的结果与一般电阻类似。超导量子干涉电路Squid是两个约瑟夫森结JJ并联形成的超导环,其临界电流允许通过施加的外部磁场来调谐。

[0026] 图1为相关现有技术中一种量子计算电路的示意图。

[0027] 参见图1所示,目前,常用的一种量子计算电路中,量子比特电路常采用一个一端接地的电容 $C_q$ ,及与该电容 $C_q$ 并联连接的超导量子干涉电路Squid的电路结构,电容 $C_q$ 影响量子比特的非谐性,在进行量子电路设计时,量子比特的非谐性参数确定,电容 $C_q$ 即确定。目前,量子计算电路的结构形式较为单一并局限于上文描述的结构,然而,量子计算的若干问题与量子比特的频率调控有关,特别是与频率调控的电路结构形式有关,前文描述的量子计算电路通过磁通调控信号线Z(Z-control line,记为Z)施加外部磁场来调谐量子比特包含的超导量子干涉电路Squid的磁通量进而实现频率调控,但是易引入对磁通噪声的敏感度,进而使得量子比特频率易受到磁通噪声的影响,导致量子比特频率偏离理想位置,最终影响量子比特调控的精度,降低量子比特的相干时间等。

[0028] 为此,本申请提供一种量子计算电路及一种量子计算机,以解决突破相关技术中的结构局限。

[0029] 图2为本申请实施例提供的一种量子计算电路的示意图。

[0030] 参见图2所示,本申请的实施例提供了一种量子计算电路,它包括多个量子比特电路及频率可调谐的控制电路,所述控制电路与所述量子比特电路色散耦合,且相邻的所述量子比特电路之间耦合,相邻的所述量子比特电路之间耦合的方式可以通过电容耦合或谐振电路耦合,所述量子比特电路包括并联且一端共地的第一电容 $C_q$ 和单个第一约瑟夫森结JJ。本申请的实施例通过改变控制电路的频率,能够调控量子比特电路的频率,并且相对于相关技术中通过在量子芯片上的磁通调控信号线Z施加信号调控Squid的磁通量完成量子比特频率的调控的方式,本申请提供的方案中量子比特电路的频率调控的稳定性较高,不易受磁通调控信号线Z引入的磁通噪声的影响。

[0031] 在本申请提供的实施例中,量子比特电路中的第一电容 $C_q$ 也可以是多个电容性元件串联、并联,或者部分串联部分并联后的等效电容,电容性元件的数量和电连接关系可以根据需要确定。

[0032] 本申请实施例中的控制电路具有自身频率可调的特点,通过控制电路的频率调谐进而使量子比特电路发生频移,完成量子比特电路的频率调谐,然后再通过配置的脉冲调控信号线XY(XY-control line,记为XY)对量子比特电路所处的状态进行操控。在一些实施方式中,所述控制电路包括振荡电路,例如由电容性元件和电感性元件形成的振荡电路,只要该振荡电路的自身频率可调控为不同的频率值即可。所述振荡电路为非线性振荡电路,

例如,由电容性元件和非线性电感性元件形成的振荡电路。所述非线性振荡电路包括并联的第二电容 $C_t$ 和超导量子干涉电路Squid,以及与所述超导量子干涉电路Squid耦合的磁通调控信号线Z,且所述超导量子干涉电路Squid包括至少两个约瑟夫森结,为与量子比特电路中包含的约瑟夫森结区分,超导量子干涉电路Squid包的约瑟夫森结记为第二约瑟夫森结。在一些示例中,为获得非对称结构的超导量子干涉电路Squid以使控制电路的频谱具有至少两个磁通量不敏感点,控制电路中该超导量子干涉电路Squid包含的第二约瑟夫森结的个数为奇数。在一些实施方式中,第一约瑟夫森结和第二约瑟夫森结可以为隧道结、点接触、或者其他呈现约瑟夫森效应的结构。

[0033] 在本申请的实施例中,量子比特电路的频率调谐可以通过量子比特电路与控制电路的耦合强度 $g$ ,及量子比特电路与控制电路的频率差 $\Delta$ 实现,并且控制电路在调谐量子比特电路频率时,可以降低磁通噪声对量子比特电路频率调控的影响。示例性的,结合图2所示,对本申请的实施例的针对量子比特电路的频率调谐的进一步介绍,记量子比特电路的初始频率为 $\omega_q$ ,控制电路的频率为 $\omega_t$ , $C_{qt}$ 为量子比特电路与控制电路之间的耦合电容,则量子比特电路被控制电路调谐发生频移后的频率为:

$$[0034] \quad \omega'_q = \omega_q - \chi = \omega_q - \frac{g^2}{\Delta},$$

$$[0035] \quad \text{其中, } \Delta = \omega_q - \omega_t, g = \frac{C_{qt}\sqrt{\omega_q\omega_t}}{2\sqrt{(C_q+C_{qt})(C_t+C_{qt})}}$$

[0036] 结合上式,在本申请的实施例中,通过磁通调控信号线Z的信号可以调谐控制电路的频率,而基于控制电路的频率又进一步可以调谐量子比特电路的频率,但在这个过程中,磁通调控信号线Z引入的噪声对量子比特电路的频率的影响程度被降低,因此,可以认为这种频率调谐的结构形式可以避免磁通调控信号线Z的磁通噪声对量子比特电路频率的直接干扰,降低了频率调控的偏离程度,有助于提升量子比特电路的相位退相干时间 $T_\phi$ 。

[0037] 为了进一步说明,在一个设计示例中,量子计算电路的设计属性如下:量子比特电路的第一电容 $C_q$ 及控制电路的第二电容 $C_t$ 均为88fF,量子比特电路的第一约瑟夫森结JJ的临界电流约为38nA,控制电路中超导量子干涉电路Squid的第二约瑟夫森结的临界电流约为15nA。针对该示例的数值模拟结果参见图3至图5( $\Phi_e$ 为外磁场通量, $\Phi_0$ 为磁通量子),可以看出:在5.38GHz~5.51GHz范围,量子比特电路的频率可调谐,可调谐的幅度约为134MHz,可以理解的是,在实施时通过对量子计算电路的设计属性参数进行调整可以获得更大的可调谐的幅度;另外,在磁通偏置为0时,量子比特电路的频率最小,控制电路的频率最大,两者的失谐量最小,这导致 $\Delta/g$ 较小,色散耦合较弱,因此,本申请的一些实施示例中,在设计或调控量子比特电路和控制电路时,可以限定控制电路的频率低于量子比特电路的频率,以使量子比特电路的频率和控制电路的频率之间保持足够的失谐量,例如大于500MHZ,从而有助于增强色散耦合。

[0038] 在本申请的实施例中,为使控制电路与量子比特电路间满足色散耦合,有效地降低甚至避免两者之间发生能量的直接交换,量子比特电路与控制电路的频率差 $\Delta$ 及量子比特电路与控制电路的耦合强度 $g$ 满足: $\Delta \geq 3g$ 。

[0039] 在一些实施方式中,所述量子计算电路中相邻的所述量子比特电路之间通过频率可调谐的耦合电路进行连接,频率可调谐的耦合电路便于实现对相邻量子比特电路之间耦

合强度的调控,有助于实现双量子逻辑门的执行。例如,结合图2所示,两个量子比特电路处于相邻位置,耦合电路分别与两个量子比特电路均实现耦合,从而产生了两个量子比特电路之间的间接耦合,并且,通过调节耦合电路的频率,可以调节量子比特电路之间的耦合强度。其中,作为示例性的,所述耦合电路包括一端接地的电容 $C_c$ ,以及与电容 $C_c$ 并联的超导量子干涉电路Squid,可以理解的是,耦合电路中的超导量子干涉电路Squid可以根据需要选择不同于控制电路中的Squid的参数设计。在一些示例中,耦合电路中的该超导量子干涉电路Squid包括至少两个约瑟夫森结,且所述约瑟夫森结之间并联,通过外加磁通能够对所述耦合电路的频率进行调节。并且,在一些示例中,为获得非对称结构的超导量子干涉电路Squid以使耦合电路的频谱具有至少两个磁通量不敏感点,该超导量子干涉电路Squid中的约瑟夫森结的个数为奇数。在一些实施方式中,所述约瑟夫森结为隧道结、点接触、或者其他呈现约瑟夫森效应的结构。

[0040] 在一些实施方式中,所述量子计算电路还包括读取电路,所述读取电路与所述量子比特电路耦合,采用读取电路读取调控后的量子比特电路的量子态。其中,作为示例性的,所述读取电路包括电容性元件 $C_r$ 和电感性元件 $L_r$ 形成的LC振荡电路。在一些示例中,所述读取电路与所述量子比特电路电容耦合,例如通过电容 $C_{qr}$ 耦合。在本申请的实施例中,每个量子比特电路均有与其耦合的所述读取电路,多个所述读取电路的另一端与一共同的读取信号传输线耦合,读取信号传输线通过与每个量子比特对应的读取电路获取量子态的信息。

[0041] 本申请的实施例还提供了一种量子计算机,所述量子计算机为超导体系,且所述量子计算机至少设置有如上所述的量子计算电路。

[0042] 这里需要指出的是:以上量子计算机的实施例中涉及的量子计算电路与上述量子计算电路实施例中的结构类似,且具有同上述量子计算电路实施例相同的有益效果,因此不做赘述。对于本申请的量子计算机实施例中未披露的技术细节,本领域的技术人员请参照上述量子计算电路的描述而理解,为节约篇幅,这里不再赘述。

[0043] 结合本申请文件的描述,与现有技术相比,本申请的量子计算电路,包括多个量子比特电路,且相邻的所述量子比特电路之间耦合,所述量子比特电路包括第一电容 $C_q$ 和单个第一约瑟夫森结JJ,两者的一端共地,与所述量子比特电路色散耦合的控制电路可以包括并联的第二电容 $C_c$ 和超导量子干涉电路Squid,以及与所述超导量子干涉电路Squid耦合的磁通调控信号线Z。本申请的实施例通过改变控制电路的频率,能够调控量子比特电路的频率,并且相对于相关技术中通过在量子芯片上的磁通调控信号线Z施加信号调控Squid的磁通量完成量子比特频率的调控的方式,本申请提供的方案中量子比特电路的频率调控的稳定性较高,不易受磁通调控信号线Z引入的磁通噪声的影响。在本申请提供的实施例中,利用控制电路将量子比特电路的频率调整到工作频率,此时通过脉冲调控信号线XY施加量子态调控信号对处于初始态的量子比特电路进行量子态调控,采用读取电路读取调控后的量子比特电路的量子态,通过在与读取电路耦合的读取信号传输线上施加读取探测信号(例如,频率为4—8GHz的微波信号),通过解析经读取信号传输线输出的读取反馈信号(响应于读取探测信号的信号)确定量子比特电路所处的量子态,脉冲调控信号线XY和读取信号传输线在此不再赘述。

[0044] 以上依据图式所示的实施例详细说明了本申请的构造、特征及作用效果,以上所

述仅为本申请的较佳实施例,但本申请不以图面所示限定实施范围,凡是依照本申请的构想所作的改变,或修改为等同变化的等效实施例,仍未超出说明书与图示所涵盖的精神时,均应在本申请的保护范围内。



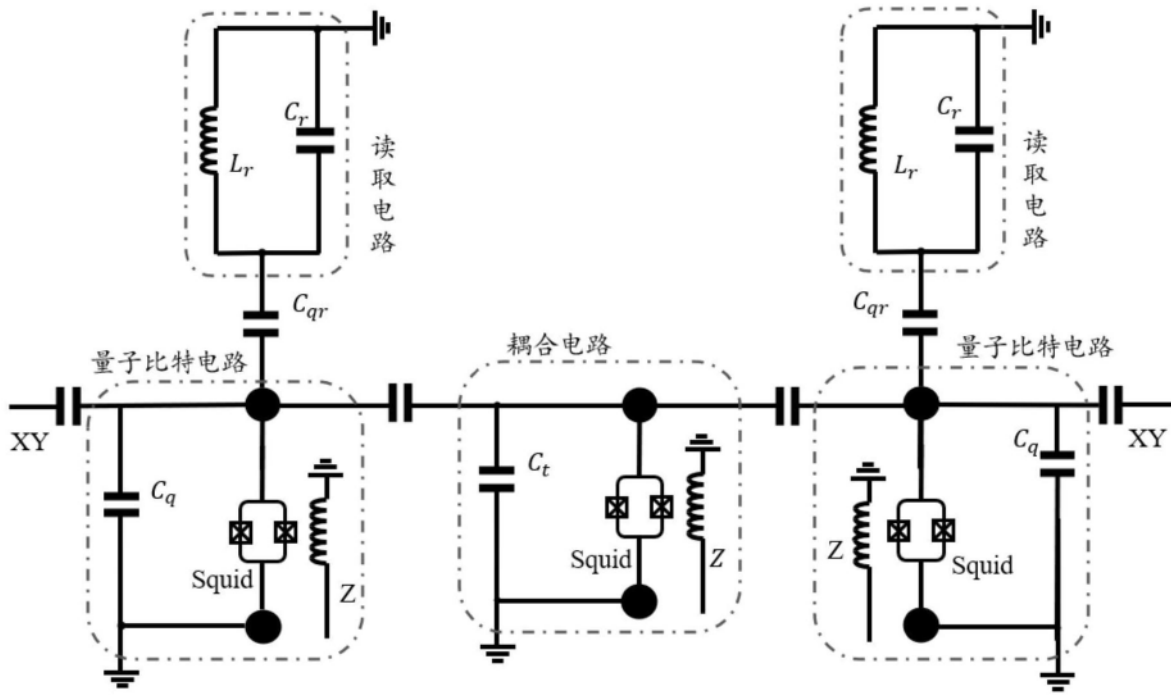


图1

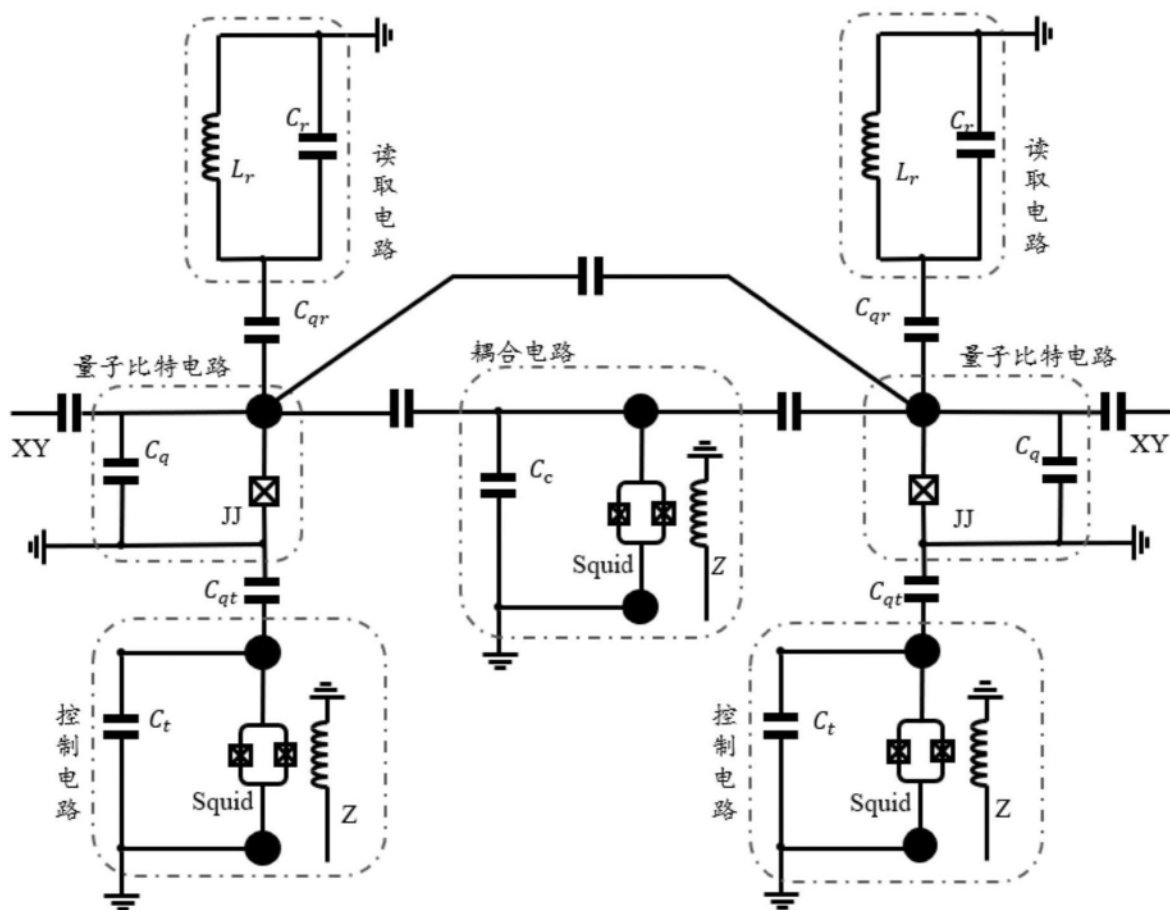


图2

量子比特电路1的频率

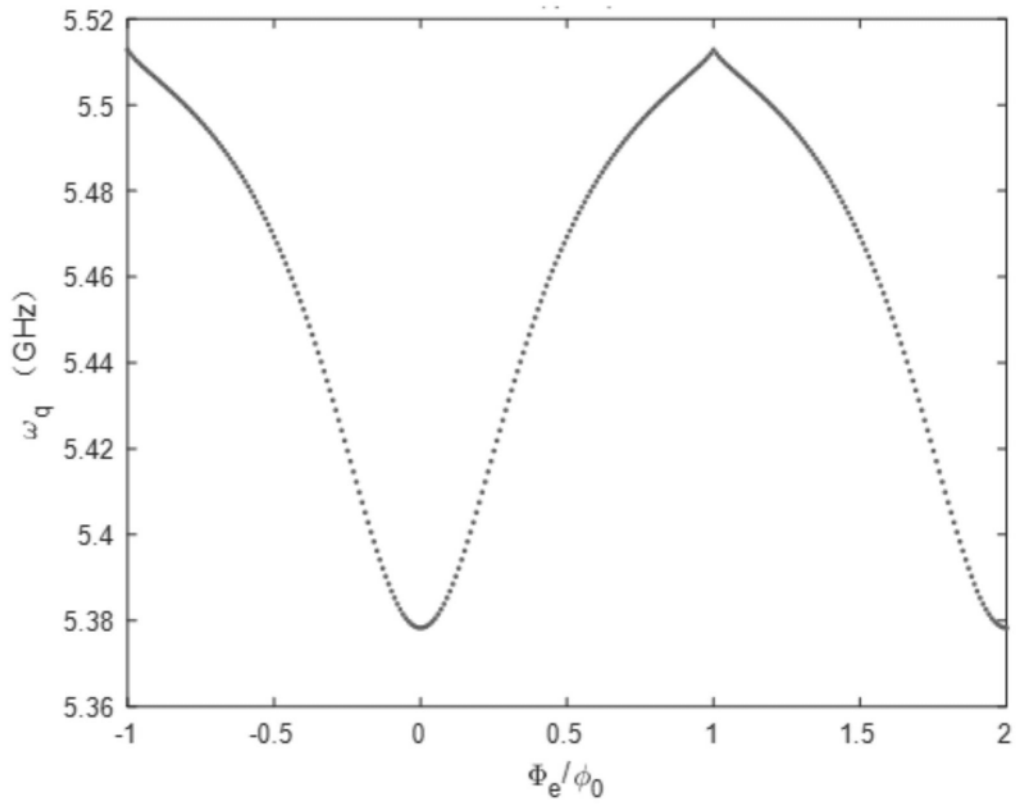


图3

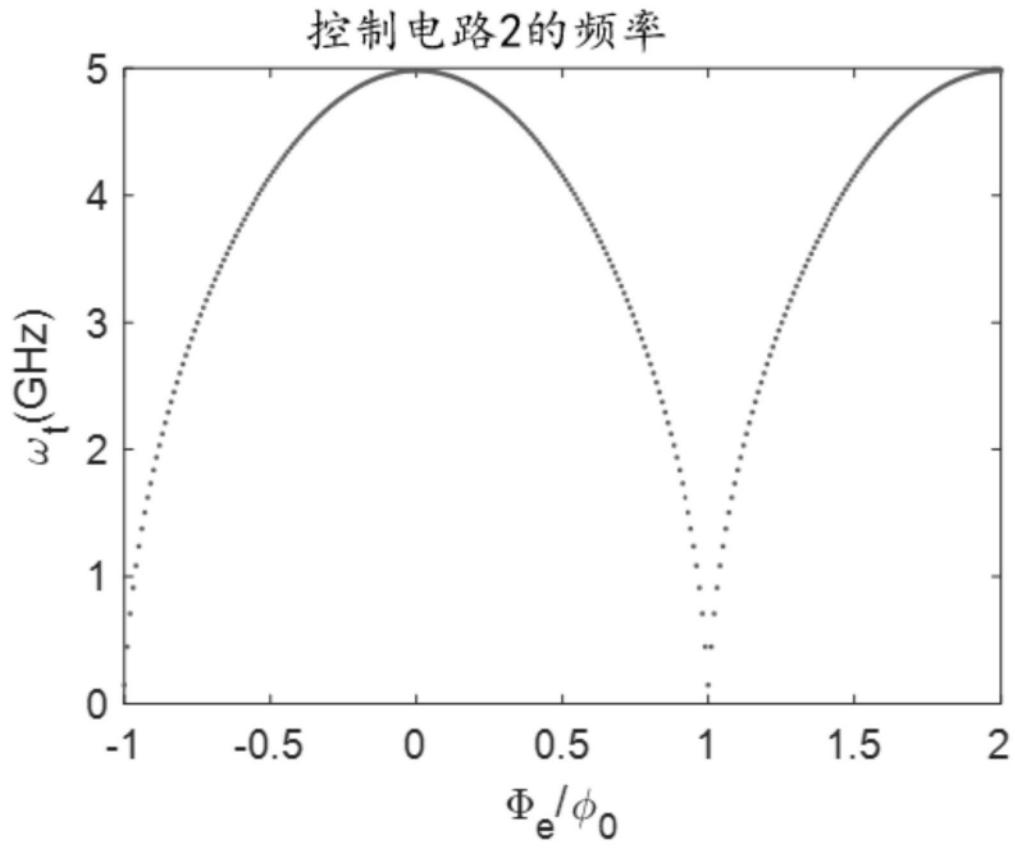


图4

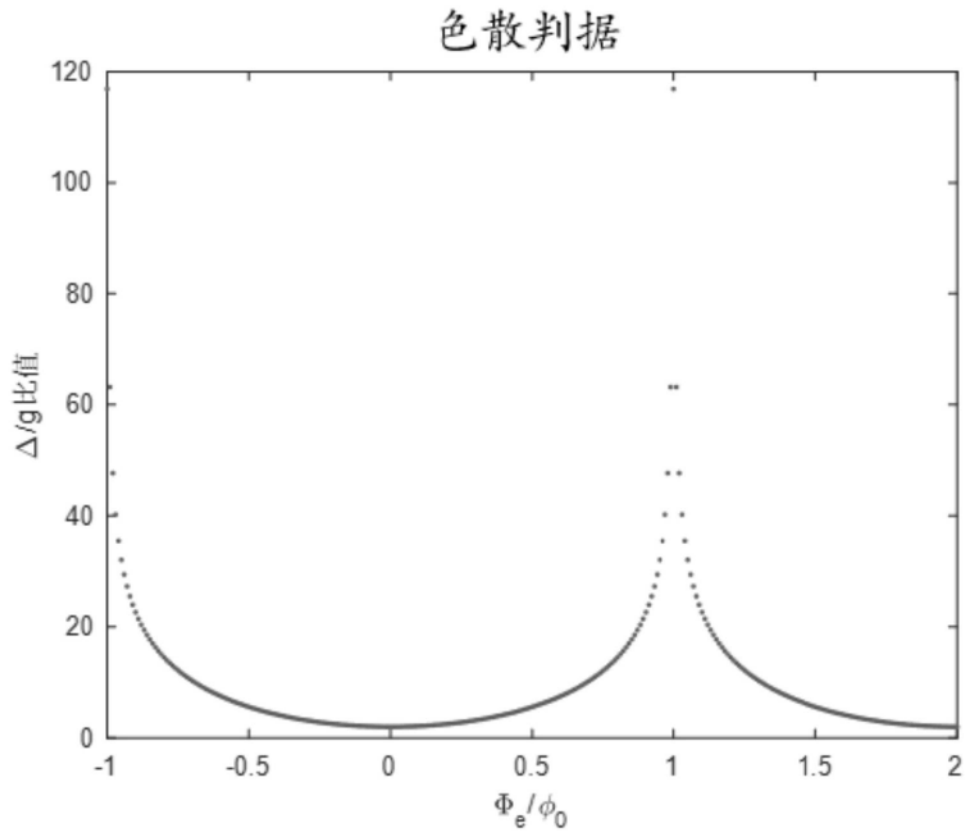


图5