



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2020 105 500.5**

(22) Anmeldetag: **02.03.2020**

(43) Offenlegungstag: **02.09.2021**

(51) Int Cl.: **G11C 16/10 (2006.01)**

(71) Anmelder:  
**Infineon Technologies AG, 85579 Neubiberg, DE**

(74) Vertreter:  
**Viering, Jentschura & Partner mbB Patent- und  
Rechtsanwälte, 01099 Dresden, DE**

(72) Erfinder:  
**Roehr, Thomas, 82178 Puchheim, DE; Pissors,  
Volker, 01471 Radeburg, DE**

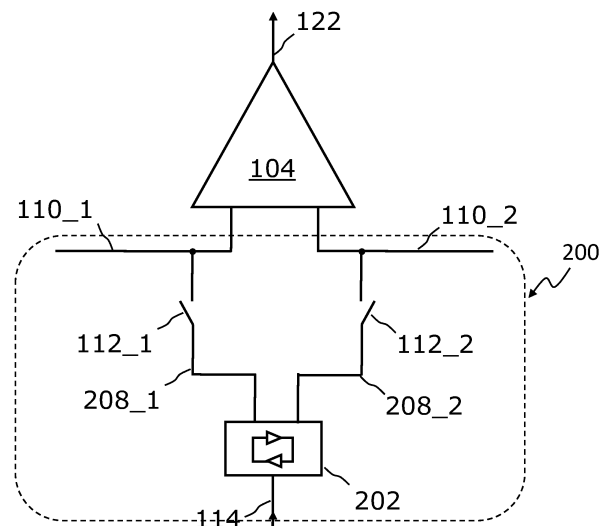
(56) Ermittelter Stand der Technik:  
**US 2004 / 0 085 845 A1**  
**US 2008 / 0 089 146 A1**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.**

(54) Bezeichnung: **SCHREIBSCHALTKREIS, NICHTFLÜCHTIGER DATENSPEICHER, VERFAHREN ZUM  
SCHREIBEN IN EINE MEHRZAHL VON SPEICHERZELLEN UND VERFAHREN ZUM BETREIBEN EINES  
NICHTFLÜCHTIGEN DATENSPEICHERS**

(57) Zusammenfassung: In verschiedenen Ausführungsbeispielen wird ein Schreibschaltkreis zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers bereitgestellt. Der Schreibschaltkreis kann einen Pufferspeicher, der eingerichtet ist, einen Datenwert zwischenspeichern vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen des nichtflüchtigen Datenspeichers, eine erste Schreibleitung, mittels welcher der Pufferspeicher mit einer ersten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist, eine zweite Schreibleitung, welche von der ersten Schreibleitung verschieden ist und mittels welcher der Pufferspeicher mit einer zweiten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist, wobei der Pufferspeicher mittels der ersten Schreibleitung mit der ersten Speicherzelle und gleichzeitig mittels der zweiten Schreibleitung mit der zweiten Speicherzelle verbunden oder verbindbar ist zum gleichzeitigen Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definierten abhängigen zweiten Datenwerts in die zweite Speicherzelle.



## Beschreibung

**[0001]** Verschiedene Ausführungsformen betreffen im Allgemeinen einen Schreibschaltkreis, einen nichtflüchtiger Datenspeicher, ein Verfahren zum Schreiben in eine Mehrzahl von Speicherzellen, und ein Verfahren zum Betreiben eines nichtflüchtigen Datenspeichers.

**[0002]** Beim Schreiben in einen nichtflüchtigen Halbleiterspeicher (kurz: Speicher), z.B. Flash, MRAM, RRAM, PCRAM, usw., (was auch als Programmieren des Speichers bezeichnet werden kann), ist die Schreibgeschwindigkeit ein entscheidender Parameter, um beispielsweise aus Sicht eines Nutzers einen Vorteil gegenüber dem Wettbewerb zu haben. Außerdem beeinflusst die Schreibgeschwindigkeit in hohem Maß bei einem Testen der Komponenten eine Testdauer und damit die Testkosten.

**[0003]** Fig. 1A und Fig. 1C zeigen jeweils eine schematische Darstellung eines Schreibschaltkreises 100 gemäß dem Stand der Technik.

**[0004]** Bei dem Schreibschaltkreis 100 werden Daten, welche mittels einer Eingangsleitung 114 einem Pufferspeicher 102, 102a, 102b, 102c (auch als Schreib-Puffer bezeichnet) zugeführt werden, entweder mittels Verbindungsleitungen 106, 108\_1 und 110\_1 einer ersten Speicherzelle (nicht dargestellt) zugeführt, oder mittels Verbindungsleitungen 106, 108\_2 und 110\_2 einer zweiten Speicherzelle (nicht dargestellt) zugeführt. Eine Auswahl der zu beschreibenden Speicherzelle kann mittels Schaltern 112\_1 bzw. 112\_2 erfolgen.

**[0005]** Ein gängiges Verfahren, um die Schreibgeschwindigkeit zu steigern, ist eine Erhöhung der Parallelität beim Schreiben, d.h. die Erhöhung der Datenwortbreite beim Schreiben. Dies erfordert jedoch entsprechend mehr Leitungsverbindungen, um die Daten von z.B. einem Microcontroller in den Halbleiterspeicher zu übertragen. Ferner werden hierfür entsprechend mehr Pufferspeicher 102 benötigt, die die zu schreibenden Daten während des eigentlichen Schreibvorganges Zwischenspeichern können.

**[0006]** Fig. 1B zeigt eine schematische Darstellung eines nichtflüchtigen Datenspeichers 101 gemäß dem Stand der Technik, welcher über eine Mehrzahl solcher Pufferspeicher 102 und mehr Verbindungsleitungen 110 verfügt. In Fig. 1B ist jede der Schreibschaltungen nur zum Schreiben in eine einzelne Speicherzelle 116 eingerichtet.

**[0007]** Diese zusätzlichen Leitungen 110 und Pufferspeicher 102 benötigen natürlich zusätzlichen Platz und erhöhen somit die Fläche des Halbleiterspeichers 101, was die Herstellungskosten erhöht.

**[0008]** In verschiedenen Ausführungsbeispielen wird ein Schreibschaltkreis bereitgestellt, welcher den Inhalt der Pufferspeicher gleichzeitig in jeweils zwei Speicherzellen programmiert, ohne dass dafür die Anzahl der Datenleitungen oder die Anzahl der Pufferspeicher erhöht zu werden braucht. Hierbei sind zwei Anwendungsfälle zu unterscheiden:

**[0009]** Bei dem ersten Anwendungsfall wird in die zwei Speicherzellen das jeweils komplementäre Datum geschrieben. Beispielsweise wird, wenn in die erste Speicherzelle eine logische „1“ geschrieben wird, in die zweite Speicherzelle eine logische „0“ geschrieben, und umgekehrt. Diese Vorgehensweise kann beispielsweise für sogenannte „differenzielle“ bzw. „komplementäre“ Speicheranordnungen vorteilhaft sein, bei denen die logischen Daten in jeweils zwei Speicherzellen mit zueinander komplementärem Inhalt abgelegt werden. Diese beiden Zellinhalte werden beim Auslesen miteinander verglichen, es entfällt die Notwendigkeit einer Referenz, und die Robustheit des Lesevorganges wird dramatisch erhöht. Ein entsprechender Schreibvorgang kann auch als differenzielles Schreiben und der entsprechende Lesevorgang als differenzielles Lesen bezeichnet werden.

**[0010]** Bei dem zweiten Anwendungsfall wird in die zwei Speicherzellen jeweils dasselbe Datum geschrieben. Beispielsweise wird, wenn in die erste Speicherzelle eine logische „1“ geschrieben wird, in die zweite Speicherzelle ebenfalls eine logische „1“ geschrieben. Wird in die erste Speicherzelle eine logische „0“ geschrieben, so wird in die zweite Speicherzelle ebenfalls eine logische „0“ geschrieben. Mit diesem Verfahren ist es möglich, zwei Speicherbereiche in der halben Zeit mit demselben Datenmuster zu beschreiben. Die Schreibbreite erhöht sich dadurch von derzeit z.B. 280 Bit in aktuellen Microcontrollern auf z.B. 560 Bit, ohne dass man ein breiteres Interface zwischen z.B. Speichercontroller und nichtflüchtigem (z.B. Flash) Speicher benötigt. Der Schreibdurchsatz verdoppelt sich. Dies kann insbesondere beim Testen der Speicherbereiche vorteilhaft sein und verkürzt die Testzeit entsprechend.

**[0011]** In verschiedenen Ausführungsbeispielen werden ein Schreibschaltkreis zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers bzw. ein entsprechendes Verfahren bereitgestellt, welcher bzw. welches den Inhalt der Pufferspeicher gleichzeitig in jeweils zwei Speicherzellen programmiert, wobei die Datenwerte, die in die beiden Speicherzellen geschrieben werden, eine definierte Abhängigkeit voneinander aufweisen. Beispielsweise können die Datenwerte komplementär sein, oder die Datenwerte können gleich sein.

**[0012]** Das Schreiben der komplementären Datenwerte in die beiden Speicherzellen kann in verschie-

denen Ausführungsbeispielen bei einem differenziellen Speicher bzw. einem differenziellen Schreibverfahren genutzt werden, beispielsweise sowohl während eines Testbetriebs als auch während eines Nutzbetriebs.

**[0013]** Das Schreiben der identischen Datenwerte in die beiden Speicherzellen kann in verschiedenen Ausführungsbeispielen bei einem Speicher bzw. einem Schreibverfahren genutzt werden, der/das zum Auslesen der Datenwerte einen Speicherwert einer einzelnen Zelle mit einem Referenzwert vergleicht, beispielsweise während eines Testbetriebs. Für den Nutzbetrieb kann der Speicher mit einem Schalter versehen sein, welcher es ermöglicht, jeweils nur eine der beiden Zellen zum Programmieren auszuwählen.

**[0014]** In den Zeichnungen beziehen sich ähnliche Bezugszeichen üblicherweise auf dieselben Teile in allen unterschiedlichen Ansichten, wobei der Übersichtlichkeit wegen teilweise darauf verzichtet wird, sämtliche einander entsprechenden Teile in allen Figuren mit Bezugszeichen zu versehen. Teile derselben oder ähnlicher Art können zur Unterscheidung zusätzlich zu einem gemeinsamen Bezugszeichen mit einer nachgestellten Ziffer oder einem nachgestellten Buchstaben versehen sein. Die Zeichnungen sollen nicht notwendigerweise eine maßstabgetreue Wiedergabe darstellen, sondern die Betonung liegt vielmehr auf einem Veranschaulichen der Prinzipien der Erfindung. In der folgenden Beschreibung werden verschiedene Ausführungsformen der Erfindung mit Bezug auf die folgenden Zeichnungen beschrieben, in denen:

**Fig. 1A** eine schematische Darstellung eines Schreibschaltkreises gemäß dem Stand der Technik zeigt;

**Fig. 1B** eine schematische Darstellung eines nichtflüchtigen Datenspeichers gemäß dem Stand der Technik zeigt;

**Fig. 1C** eine schematische Darstellung eines Schreibschaltkreises gemäß dem Stand der Technik zeigt;

**Fig. 2A** eine schematische Darstellung eines Schreibschaltkreises gemäß verschiedenen Ausführungsbeispielen zeigt;

**Fig. 2B** eine schematische Darstellung eines Schreibschaltkreises gemäß verschiedenen Ausführungsbeispielen zeigt;

**Fig. 2C** und **Fig. 2D** jeweils eine schematische Darstellung eines nichtflüchtigen Datenspeichers gemäß verschiedenen Ausführungsbeispielen zeigen;

**Fig. 3** ein Flussdiagramm eines Verfahrens zum Schreiben in eine Mehrzahl von Speicherzellen

gemäß verschiedenen Ausführungsbeispielen zeigt, und

**Fig. 4** und **Fig. 5** jeweils ein Flussdiagramm eines Verfahrens zum Betreiben eines nichtflüchtigen Datenspeichers zeigen.

**[0015]** Die folgende ausführliche Beschreibung bezieht sich auf die begleitenden Zeichnungen, die als Beispiel durch Veranschaulichung bestimmte Details und Ausführungen zeigen, in denen die Erfindung in die Praxis umgesetzt werden kann.

**[0016]** Das Wort „beispielhaft“ wird hierin in der Bedeutung von „als ein Beispiel, ein Exemplar oder eine Veranschaulichung dienend“ verwendet. Alle hierin als „beispielhaft“ beschriebenen Ausführungsformen oder Ausgestaltungen sind nicht notwendigerweise als bevorzugt oder vorteilhaft anderen Ausführungsformen oder Ausgestaltungen gegenüber zu deuten.

**[0017]** In verschiedenen Ausführungsbeispielen werden eine Schreibschaltung und ein Verfahren zum Schreiben in einen nichtflüchtigen Halbleiterspeicher bereitgestellt, bei welchen die in einem Schreibpuffer gespeicherten Daten gleichzeitig in zwei Speicherzellen programmiert werden, so dass sich die Schreibeffizienz verdoppelt bzw. sich die benötigte Schreibzeit halbiert. Die programmierten Daten können dabei zueinander komplementär sein (z.B. für differenzielle Speicher) bzw. können identisch sein (z.B. für Test-Moden).

**[0018]** **Fig. 2A** und **Fig. 2B** zeigen jeweils eine schematische Darstellung eines Schreibschaltkreises **200** gemäß verschiedenen Ausführungsbeispielen, und **Fig. 2C** und **Fig. 2D** zeigen jeweils eine schematische Darstellung eines nichtflüchtigen Datenspeichers **201** gemäß verschiedenen Ausführungsbeispielen.

**[0019]** Der Schreibschaltkreis **200** kann in verschiedenen Ausführungsbeispielen einen Pufferspeicher **202** aufweisen, in welchem mindestens ein Datenwert zwischengespeichert werden kann vor einem Schreiben des Datenwerts in Speicherzellen **116** des nichtflüchtigen Datenspeichers **201**. Der Pufferspeicher **202** wird auch als Schreibpuffer oder als Assembly Buffer (ASB) bezeichnet. Dem Pufferspeicher **202** kann der mindestens eine Datenwert mittels einer Eingangsleitung **114** bereitgestellt werden.

**[0020]** Der Pufferspeicher **202** kann, abgesehen davon, dass er, wie unten beschreiben, zwei Ausgangsanschlüsse aufweist, welchen der gespeicherte Datenwert jeweils bereitgestellt wird bzw. ihnen bereitstellbar ist, im Wesentlichen wie im Stand der Technik bekannt gebildet sein. Der Pufferspeicher **202** kann beispielsweise ein Latch **202b**, einen Latch-Schaltkreis **202c** zum Füllen des Latches **202b** und einen Speichercontroller **202a** zum Steuern des Bereit-

stellens der gespeicherten Datenwerte an den Ausgangsanschlüssen aufweisen.

**[0021]** Der Schreibrschaltkreis **200** kann ferner eine erste Schreibleitung **208\_1** und eine zweite Schreibleitung **208\_2** aufweisen.

**[0022]** In **Fig. 2A**, **Fig. 2C** und **Fig. 2D** ist ferner ein Leseverstärker **104** (Sense Amplifier, SA) gezeigt, welcher Teil des nichtflüchtigen Datenspeichers **201** ist und eingerichtet ist, ein Lesesignal zwischen den beiden Bitleitungen **110\_1** und **110\_2** auszuwerten und entsprechend der in den beiden Speicherzellen **116\_1**, **116\_2** gespeicherten Datenwerten ein digitales Ausgangssignal an einer Ausgangsleitung **122** bereitzustellen. Dies gilt für den Fall des differenziellen Lesens. In einem anderen nicht dargestellten Fall würde jeweils nur einer der gespeicherten Datenwerte, als der Wert der ersten Speicherzelle **116\_1** oder der Wert der zweiten Speicherzelle **116\_2**, mit einem Referenzwert verglichen, um das digitale Ausgangssignal an der Ausgangsleitung **122** bereitzustellen. Der Leseverstärker **104** kann im Wesentlichen gebildet sein wie aus dem Stand der Technik bekannt.

**[0023]** Der Pufferspeicher **202** kann einen ersten Ausgang und einen zweiten Ausgang aufweisen. Der erste Ausgang kann mittels einer ersten Schreibleitung **208\_1** mit einer ersten Bitleitung **110\_1** verbunden bzw. verbindbar sein. Die erste Bitleitung **110\_1** kann mit einer ersten Speicherzelle **116\_1** elektrisch leitend verbunden bzw. verbindbar sein. Der zweite Ausgang kann mittels einer zweiten Schreibleitung **208\_2** mit einer zweiten Bitleitung **110\_2** verbunden bzw. verbindbar sein. Die zweite Bitleitung **110\_2** kann mit einer zweiten Speicherzelle **116\_2** elektrisch leitend verbunden bzw. verbindbar sein. Die die erste Bitleitung **110\_1** und die zweite Bitleitung **110\_2** können voneinander elektrisch isoliert sein.

**[0024]** Die Speicherzellen **116** sind in **Fig. 2A** und **Fig. 2B**, welche den Schreibrschaltkreis **200** zeigen, nicht dargestellt. In **Fig. 2C** und **Fig. 2D** sind beispielhafte Gestaltungen für einen nichtflüchtigen Datenspeicher **201** gezeigt, bei welchem die Bitleitungen **110** mit den Speicherzellen **116** verbunden sind, wobei sich insbesondere die geometrische Anordnung der Bitleitungen **110** und der Speicherzellen **116** bei den beispielhaften Gestaltungen der **Fig. 2C** und der **FIG: 2D** unterscheiden: Bei der Gestaltung gemäß **Fig. 2C** sind die erste Bitleitung **110\_1** mit der daran angeschlossenen ersten Speicherzelle **116\_1** und die zweite Bitleitung **110\_2** mit der daran angeschlossenen zweiten Speicherzelle **116\_2** symmetrisch bzgl. des jeweiligen Pufferspeichers **202** (und auch bzgl. eines jeweiligen Leseverstärkers **104**) angeordnet. Demgegenüber sind bei der Gestaltung gemäß **Fig. 2D** die erste Bitleitung **110\_1** mit der daran angeschlossenen ersten Speicherzelle **116\_1** und die zweite Bitleitung **110\_2** mit der daran angeschlos-

senen zweiten Speicherzelle **116\_2** auf derselben Seite des jeweiligen Pufferspeichers **202** (bzw. Leseverstärkers **104**) angeordnet.

**[0025]** Die Speicherzellen **116** und ihre Ansteuerung, z.B. mittels der Bitleitungen **110** und Wortleitungen **118** können im Wesentlichen wie im Stand der Technik bekannt gestaltet sein. , Beispielsweise kann die Schreibrschaltung **100** eingerichtet sein, jeweils pro Bitleitung **220** genau eine der damit verbundenen Speicherzellen **116** zum Schreiben (bzw. zum Lesen) auszuwählen, denn würden an den Bitleitungen **110** mehrere Speicherzellen **116** selektiert, so würde sich der Schreibstrom auf unvorhersehbare Weise aufteilen und eine ordnungsgemäße Programmierung wäre nicht möglich.

**[0026]** Die Speicherzellen **116** können beispielsweise als (z.B. zwei) Array-Blöcke von Speicherzellen **116** angeordnet und mit den Bitleitungen **110** verbunden sein. Auch der Schreibvorgang selbst, z.B. mittels eines Schreibstroms oder einer Schreibspannung, kann in verschiedenen Ausführungsbeispielen im Wesentlichen wie im Stand der Technik bekannt ausgeführt werden.

**[0027]** Bei dem Ausführungsbeispiel aus **Fig. 2B** kann eine Schreibinformation „1“ oder „0“, anders ausgedrückt ein Datenwert, in dem Latch **202b** gespeichert sein. Dieses kann durch entsprechende Eingänge gesetzt oder zurückgesetzt werden, z.B. mittels des Latch-Schaltkreises **202c**.

**[0028]** Der Schreibrschaltkreis **200** kann in verschiedenen Ausführungsbeispielen so eingerichtet sein, dass der Pufferspeicher **202**, z.B. der erste Ausgang des Pufferspeichers **202**, mittels der ersten Schreibleitung **208\_1** mit der ersten Speicherzelle **116\_1** und gleichzeitig mittels der zweiten Schreibleitung **208\_2** mit der zweiten Speicherzelle **116\_2** verbunden oder verbindbar ist zum gleichzeitigen Schreiben des im Pufferspeicher **202** gespeicherten Datenwerts in die erste Speicherzelle **116\_1** und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle **116\_2**.

**[0029]** „Definiert abhängig“ kann in verschiedenen Ausführungsbeispielen bedeuten, dass der zweite Datenwert zum Datenwert komplementär ist. Das wird verkürzend auch als „komplementärer Datenwert“ oder „Komplementär-Fall“ bezeichnet.

**[0030]** In anderen Ausführungsbeispielen kann „definiert abhängig“ bedeuten, dass der zweite Datenwert zum Datenwert identisch ist. Das wird verkürzend auch als „identischer Datenwert“ oder „Identisch-Fall“ bezeichnet.

**[0031]** Sowohl der Komplementär-Fall als auch der Identisch-Fall können in einer Test-Betriebsart zur

Nutzung während eines Testens des nichtflüchtigen Datenspeichers **201** genutzt werden. Während eines Testens des Datenspeichers **201** kann es erforderlich sein, die Speicherzellen **116** des Datenspeichers **201** möglichst schnell mit definierten Datenwerten zu füllen, beispielsweise indem die Speicherzellenarrays mit streifen- oder schachbrettmusterartigen Verteilungen von Bitwerten (z.B. 0, 1) gefüllt werden. Dafür kann es akzeptabel bzw. wünschenswert sein, zwei Arrays mit identischen Datenwerten bzw. Mustern von Datenwerten zu füllen, d.h. der Identisch-Fall kann genutzt werden. Alternativ bei denselben Speicherzellenarrays oder bei Speicherzellenarrays anderer Ausführungsbeispiele des nichtflüchtigen Datenspeichers **201** kann es akzeptabel oder wünschenswert sein, zwei Arrays mit komplementären Datenwerten bzw. Mustern von Datenwerten zu füllen, d.h. der Komplementär-Fall kann genutzt werden.

**[0032]** Anwendungen für den Komplementär-Fall und für den Identisch-Fall können sich allerdings zumindest teilweise unterscheiden.

**[0033]** Beispielsweise kann der komplementäre Datenwert bei einem nichtflüchtigen Datenspeicher **201** nötig sein, wenn der Datenspeicher **201** für ein differenzielles Lesen eingerichtet ist. Das bedeutet, dass für das differenzielle Lesen sowohl beim Testbetrieb als auch bei einem Nutzbetrieb, anders ausgedrückt während eines regulären Betriebs des nichtflüchtigen Datenspeichers **201** zum Speichern von Nutzdaten, der zweite Datenwert als zum Datenwert komplementärer Datenwert in die zweite Speicherzelle **116\_2** geschrieben wird.

**[0034]** Beim Identisch-Fall hingegen, welcher bei nichtflüchtigen Datenspeichern **201**, welche eingerichtet sind, beim Auslesen den Speicherwert einer der Speicherzellen **116\_1** oder **116\_2** mit einem Referenzwert zu vergleichen, können während eines Testbetriebs die erste Speicherzelle **116\_1** und die zweite Speicherzelle **116\_2** gleichzeitig mit identischen Datenwerten gefüllt werden. In einem Schaltzustand, der bewirkt, dass beide Ausgänge des Schreibpuffers **202** immer die gleiche Schreibinformation liefern, wird es ermöglicht, Speicherzellen **116\_1**, **116\_2** an den beiden Bitleitungen **108\_1**, **108\_2** mit derselben Information zu beschreiben. Dies ist für ein effizientes Füllen des Speichers **201** mit Testdaten von Vorteil, da es die für das Füllen des Speichers **201** benötigte Zeit halbiert.

**[0035]** Während des Nutzbetriebs ist das gleichzeitige Speichern von zwei Sätzen identischer Daten lediglich in einem Fall, dass eine redundante Speicherung von Daten gewünscht ist, nützlich.

**[0036]** In einem Regelfall wird eine Kopplung des zweiten Datenwerts als identisch zum Datenwert bei

einem Übergang von einer Test-Betriebsart zu einer Nutz-Betriebsart aufgehoben. Danach kann der Datenspeicher **201** dazu eingerichtet sein, sowohl zeitlich als auch logisch unabhängige Datenwerte in die erste Speicherzelle **116\_1** und in die zweite Speicherzelle **116\_2** zu schreiben.

**[0037]** Um die lösbare Kopplung des zweiten Datenwerts an den Datenwert zu bewirken, kann der Schreibschaltkreis **200** einen ersten Schalter **112\_1** und einen zweiten Schalter **112\_2** aufweisen. Der erste Schalter **112\_1** kann die erste Schreibleitung **208\_1** mit der ersten Bitleitung **110\_1** verbinden, und der zweite Schalter **112\_2** kann die zweite Schreibleitung **208\_2** mit der zweiten Bitleitung **110\_2** verbinden. Zum Koppeln, d.h. zum gleichzeitigen Schreiben des Datenwerts und des davon definiert abhängigen zweiten Datenwerts, können der erste Schalter **112\_1** und der zweite Schalter **112\_2** beide geschlossen sein.

**[0038]** Zum Lösen der Kopplung, was ein zeitlich und logisch unabhängiges Schreiben in die erste Speicherzelle **116\_1** und die zweite Speicherzelle **116\_2** ermöglichen kann, kann jeweils nur einer der Schalter **112\_1**, **112\_2** geschlossen werden. Beispielsweise kann es möglich sein, in die erste Speicherzelle **116\_1** einen beliebigen Datenwert zu schreiben, wenn (nur) der erste Schalter **112\_1** geschlossen ist, d.h. eine Verbindung zwischen dem Pufferspeicher **202** und der ersten Speicherzelle **116\_1** besteht. Ferner kann es möglich sein, in die zweite Speicherzelle **116\_2** einen beliebigen Datenwert zu schreiben, wenn nur der zweite Schalter **112\_2** geschlossen ist, d.h. eine Verbindung zwischen dem Pufferspeicher **202** und der zweiten Speicherzelle **116\_2** besteht.

**[0039]** In verschiedenen Ausführungsbeispielen kann ein Steuerschaltkreis **220** als Teil des Schreibschaltkreises **200** bereitgestellt sein. Der Steuerschaltkreis **220** kann eingerichtet sein, die gleichzeitige Verbindung des Pufferspeichers **202** mit der ersten Speicherzelle **116\_1** und mit der zweiten Speicherzelle **116\_2** herzustellen bzw. zu lösen.

**[0040]** Somit kann der Steuerschaltkreis **220** in verschiedenen Ausführungsbeispielen, beispielsweise in den oben beschriebenen Anwendungsbeispielen (z.B. dem nichtflüchtigen Datenspeicher **201**, der die Datenwerte mittels des Referenzwerts ausliest) eingerichtet sein, den Schreibschaltkreis **200** in eine Nutz-Betriebsart umzuschalten und während der Nutz-Betriebsart den Pufferspeicher **202** mittels der ersten Schreibleitung **108\_1** mit der ersten Speicherzelle **116\_1** zu verbinden zum Schreiben des im Pufferspeicher **202** gespeicherten Datenwerts in die erste Speicherzelle **116\_1**, oder mittels der zweiten Schreibleitung **108\_2** mit der zweiten Speicherzelle **116\_2** zu verbinden zum Schreiben des im Puffer-

speicher **202** gespeicherten Datenwerts in die zweite Speicherzelle **116\_2**.

**[0041]** In verschiedenen Ausführungsbeispielen kann der Schreibschaltkreis **200**, z.B. als Teil des Steuerschaltkreises, einen Inverter **220** zwischen der zweiten Schreibleitung **208\_2** und der zweiten Speicherzelle **116\_2** aufweisen.

**[0042]** Der Inverter **220** kann in verschiedenen Ausführungsbeispielen schaltbar sein zwischen einer aktiven Position, in welcher der Inverter **220** eingerichtet ist, den zweiten Datenwert als den komplementären Datenwert bereitzustellen, und einer inaktiven Position, in welcher der Inverter **220** eingerichtet ist, den zweiten Datenwert als den identischen Datenwert bereitzustellen.

**[0043]** Der Inverter **220** kann, wie in **Fig. 2B** dargestellt, als ein EXNOR-Gatter gebildet sein, welches die Invertierung zwischen den beiden Ausgangsstufen aufheben kann. (dies kann natürlich auch z.B. durch direkte Verbindung mit dem gleichen Ausgang des Latches erreicht werden).

**[0044]** In **Fig. 2C** ist der beispielhafte Schreibschaltkreis **200** gemäß verschiedenen Ausführungsbeispielen detailliert dargestellt. Das Latch **202b**, welches dem Speichern der Schreibinformation dient, kann einen ersten Ausgang und einen zweiten Ausgang aufweisen. Der erste Ausgang (beschriftet mit „out\_s“) kann mit der ersten Datenleitung **208\_1** verbunden sein. Der zweite Ausgang (beschriftet mit „out\_s\_n“), welcher einen inversen Ausgang des Latches **202b** bildet, d.h. immer die inverse bzw. komplementäre Schreibinformation zum ersten Ausgang liefert, kann mit der zweiten Datenleitung **208\_2** verbunden sein. Wenn also z.B. das Latch **202b** im Zustand „1“ ist, würde in die erste Speicherzelle **116\_1** am ersten Ausgang „gb1\_asb0“ der Datenwert **1** geschrieben werden, in die zweite Speicherzelle **116\_2** am zweiten Ausgang „gb1\_asb1“ jedoch nicht, bzw. in sie würde der Datenwert „0“ geschrieben. Bei einer im Latch **202b** gespeicherten „0“ würden entsprechend in die zweite Speicherzelle **116\_3** am Ausgang „gb1\_asb1“ der Datenwert „1“ geschrieben werden, und in die erste Speicherzelle **116\_1** am Ausgang „gb1\_asb0“ würde der Datenwert „0“ geschrieben. Das bedeutet, dass die zwei verbundenen Speicherzellen **116\_1**, **116\_2** immer einen komplementären Dateninhalt erhalten. Dies kann für das Programmieren von Speicherzellen **116** in einem differenziellen Lesebetrieb vorteilhaft sein.

**[0045]** **Fig. 3** zeigt ein Flussdiagramm **300** eines Verfahrens zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers gemäß verschiedenen Ausführungsbeispielen. Der nichtflüchtige Datenspeicher kann beispielsweise einer der oben beschriebenen nichtflüchtigen Daten-

speicher **201** gemäß verschiedenen Ausführungsbeispielen sein.

**[0046]** Das Verfahren kann ein Zwischenspeichern eines Datenwerts in einem Pufferspeicher vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen aufweisen (bei 310).

**[0047]** Das Verfahren kann ferner ein Verbinden des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle aufweisen (bei 320).

**[0048]** Ferner kann das Verfahren ein gleichzeitiges Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definierten abhängigen zweiten Datenwerts in die zweite Speicherzelle aufweisen (bei 330).

**[0049]** Der definiert abhängige zweite Datenwert kann in verschiedenen Ausführungsbeispielen zum Datenwert komplementär sein. In anderen Ausführungsbeispielen kann der definiert abhängige zweite Datenwert zum Datenwert identisch sein.

**[0050]** **Fig. 4** und **Fig. 5** zeigen jeweils ein Flussdiagramm **400** bzw. **500** eines Verfahrens zum Betreiben eines nichtflüchtigen Datenspeichers.

**[0051]** Das Verfahren gemäß **Fig. 4** kann Das Verfahren kann ein Zwischenspeichern eines Datenwerts in einem Pufferspeicher vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen aufweisen (bei 410), ein Verbinden des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle (bei 420), ein gleichzeitiges Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle (bei 430), und ein Ermitteln eines Ausgabewerts basierend auf dem in die erste Speicherzelle geschriebenen Datenwert und dem in die zweite Speicherzelle geschriebenen Datenwert aufweisen (bei 440). Dabei kann der zweite Datenwert zum Datenwert komplementär sein.

**[0052]** Das Verfahren gemäß **Fig. 5** kann Das Verfahren kann ein Zwischenspeichern eines Datenwerts in einem Pufferspeicher vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen aufweisen (bei 510), ein Verbinden des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle (bei 520), ein gleichzeitiges Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle (bei 530), und ein Ermitteln eines Ausgabewerts wahlweise basierend auf dem in die erste Speicherzelle geschriebenen Datenwert oder auf dem in die zweite Speicherzelle geschriebenen Datenwert aufweisen (bei 540). Dabei kann der zwei-

te Datenwert zum Datenwert identisch oder komplementär sein.

**[0053]** Im Folgenden sind mehrere Ausführungsbeispiele beschrieben.

**[0054]** Ausführungsbeispiel 1 ist ein Schreibschaltkreis zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers bereitgestellt. Der Schreibschaltkreis kann einen Pufferspeicher, der eingerichtet ist, einen Datenwert zwischenspeichern vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen des nichtflüchtigen Datenspeichers, eine erste Schreibleitung, mittels welcher der Pufferspeicher mit einer ersten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist, eine zweite Schreibleitung, welche von der ersten Schreibleitung verschieden ist und mittels welcher der Pufferspeicher mit einer zweiten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist, wobei der Pufferspeicher mittels der ersten Schreibleitung mit der ersten Speicherzelle und gleichzeitig mittels der zweiten Schreibleitung mit der zweiten Speicherzelle verbunden oder verbindbar ist zum gleichzeitigen Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle.

**[0055]** Ausführungsbeispiel 2 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 1, wobei der zweite Datenwert zum Datenwert komplementär ist.

**[0056]** Ausführungsbeispiel 3 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 1 oder 2, welcher ferner einen Steuerschaltkreis aufweist, welcher eingerichtet ist, die gleichzeitige Verbindung des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle herzustellen bzw. zu lösen.

**[0057]** Ausführungsbeispiel 4 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 3, wobei der Steuerschaltkreis einen Inverter zwischen der zweiten Schreibleitung und der zweiten Speicherzelle aufweist.

**[0058]** Ausführungsbeispiel 5 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 4, wobei der Inverter schaltbar ist zwischen einer aktiven Position, in welcher der Inverter eingerichtet ist, den zweiten Datenwert als den komplementären Datenwert bereitzustellen, und einer inaktiven Position, in welcher der Inverter eingerichtet ist, den zweiten Datenwert als den identischen Datenwert bereitzustellen, oder umgekehrt.

**[0059]** Ausführungsbeispiel 6 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 1, wobei der zweite Datenwert zum Datenwert identisch ist.

**[0060]** Ausführungsbeispiel 7 ist ein Schreibschaltkreis gemäß einem der Ausführungsbeispiele 1 bis 5, wobei das gleichzeitige Schreiben in die erste Speicherzelle und in die zweite Speicherzelle eine Test-Betriebsart zur Nutzung während eines Testens des Datenspeichers bildet.

**[0061]** Ausführungsbeispiel 8 ist ein Schreibschaltkreis gemäß Ausführungsbeispiel 6 oder 7, wobei der Steuerschaltkreis ferner eingerichtet ist, den Schreibschaltkreis in eine Nutz-Betriebsart umzuschalten und während der Nutz-Betriebsart den Pufferspeicher mittels der ersten Schreibleitung mit der ersten Speicherzelle zu verbinden zum Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle oder mittels der zweiten Schreibleitung mit der zweiten Speicherzelle zu verbinden zum Schreiben des im Pufferspeicher gespeicherten Datenwerts in die zweite Speicherzelle.

**[0062]** Ausführungsbeispiel 9 ist ein nichtflüchtiger Datenspeicher. Der nichtflüchtige Datenspeicher weist eine Mehrzahl von Speicherzellen, mindestens einen Schreibschaltkreis gemäß einem der Ausführungsbeispiele 1 bis 4 und mindestens einen Leseverstärker auf, welcher mit der ersten Speicherzelle und mit der zweiten Speicherzelle verbunden ist und eingerichtet ist, basierend auf dem in die erste Speicherzelle geschriebenen Datenwert und dem in die zweite Speicherzelle geschriebenen Datenwert einen Ausgabewert zu ermitteln.

**[0063]** Ausführungsbeispiel 10 ist ein nichtflüchtiger Datenspeicher. Der nichtflüchtige Datenspeicher weist eine Mehrzahl von Speicherzellen, mindestens einen Schreibschaltkreis gemäß einem der Ausführungsbeispiele 1 oder 6 bis 8 und mindestens einen Leseverstärker auf, welcher mit der ersten Speicherzelle und mit der zweiten Speicherzelle verbunden ist und eingerichtet ist, wahlweise basierend auf dem in die erste Speicherzelle geschriebenen Datenwert oder auf dem in die zweite Speicherzelle geschriebenen Datenwert einen Ausgabewert zu ermitteln.

**[0064]** Ausführungsbeispiel 11 ist ein Verfahren zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers. Das Verfahren weist ein Zwischenspeichern eines Datenwerts in einem Pufferspeicher vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen, ein Verbinden des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle und ein gleichzeitiges Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle auf.

**[0065]** Ausführungsbeispiel 12 ist ein Verfahren gemäß Ausführungsbeispiel 10, wobei der zweite Datenwert zum Datenwert komplementär ist.

**[0066]** Ausführungsbeispiel 13 ist ein Verfahren gemäß Ausführungsbeispiel 11 oder 12, welches ferner ein Invertieren des gespeicherten Datenwerts zum Bilden des zweiten Datenwerts aufweist.

**[0067]** Ausführungsbeispiel 14 ist ein Verfahren gemäß Ausführungsbeispiel 11, wobei der zweite Datenwert zum Datenwert identisch ist.

**[0068]** Ausführungsbeispiel 15 ist ein Verfahren gemäß Ausführungsbeispiel 14, wobei das gleichzeitige Schreiben in die erste Speicherzelle und in die zweite Speicherzelle eine Test-Betriebsart zur Nutzung während eines Testens des Datenspeichers bildet.

**[0069]** Ausführungsbeispiel 16 ist ein Verfahren gemäß Ausführungsbeispiel 15, welches ferner ein Umschalten des Schreibschaltkreises in eine Nutz-Betriebsart und, während der Nutz-Betriebsart, ein Verbinden des Pufferspeichers mit der ersten Speicherzelle und Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle oder ein Verbinden des Pufferspeichers mit der zweiten Speicherzelle und Schreiben des im Pufferspeicher gespeicherten Datenwerts in die zweite Speicherzelle aufweist.

**[0070]** Ausführungsbeispiel 17 ist ein Verfahren zum Betreiben eines nichtflüchtigen Datenspeichers, der eine Mehrzahl von Speicherzellen aufweist. Das Verfahren weist ein Schreiben in eine Mehrzahl der Speicherzellen des nichtflüchtigen Datenspeichers mittels eines Verfahrens gemäß einem der Ausführungsbeispiele 11 bis 13 und ein Ermitteln eines Ausgabe-werts basierend auf dem in die erste Speicherzelle geschriebenen Datenwert und dem in die zweite Speicherzelle geschriebenen Datenwert auf.

**[0071]** Ausführungsbeispiel 18 ist ein Verfahren zum Betreiben eines nichtflüchtigen Datenspeichers, der eine Mehrzahl von Speicherzellen aufweist. Das Verfahren weist ein Schreiben in eine Mehrzahl der Speicherzellen des nichtflüchtigen Datenspeichers mittels eines Verfahrens gemäß einem der Ausführungsbeispiele 11 oder 14 bis 16 und ein Ermitteln eines Ausgabewerts wahlweise basierend auf dem in die erste Speicherzelle geschriebenen Datenwert oder auf dem in die zweite Speicherzelle geschriebenen Datenwert auf.

**[0072]** Manche der Ausführungsbeispiele sind im Zusammenhang mit Vorrichtungen beschrieben, und manche der Ausführungsbeispiele sind im Zusammenhang mit Verfahren beschrieben. Weitere vorteilhafte Ausgestaltungen des Verfahrens ergeben sich aus der Beschreibung der Vorrichtung und umgekehrt.

## Patentansprüche

1. Schreibschaltkreis zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers, aufweisend:

einen Pufferspeicher, der eingerichtet ist, einen Datenwert zwischenzuspeichern vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen des nichtflüchtigen Datenspeichers;

eine erste Schreibleitung, mittels welcher der Pufferspeicher mit einer ersten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist;

eine zweite Schreibleitung, welche von der ersten Schreibleitung verschieden ist und mittels welcher der Pufferspeicher mit einer zweiten Speicherzelle der Mehrzahl von Speicherzellen verbindbar ist;

wobei der Pufferspeicher mittels der ersten Schreibleitung mit der ersten Speicherzelle und gleichzeitig mittels der zweiten Schreibleitung mit der zweiten Speicherzelle verbunden oder verbindbar ist zum gleichzeitigen Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definierten abhängigen zweiten Datenwerts in die zweite Speicherzelle.

2. Schreibschaltkreis gemäß Anspruch 1, wobei der zweite Datenwert zum Datenwert komplementär ist.

3. Schreibschaltkreis gemäß einem der Ansprüche 1 oder 2, ferner aufweisend:

einen Steuerschaltkreis, welcher eingerichtet ist, die gleichzeitige Verbindung des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle herzustellen bzw. zu lösen.

4. Schreibschaltkreis gemäß Anspruch 3, wobei der Steuerschaltkreis einen Inverter zwischen der zweiten Schreibleitung und der zweiten Speicherzelle aufweist.

5. Schreibschaltkreis gemäß Anspruch 1, wobei der zweite Datenwert zum Datenwert identisch ist.

6. Schreibschaltkreis gemäß einem der Ansprüche 1 bis 5, wobei das gleichzeitige Schreiben in die erste Speicherzelle und in die zweite Speicherzelle eine Test-Betriebsart zur Nutzung während eines Testens des Datenspeichers bildet.

7. Schreibschaltkreis gemäß Anspruch 6, wobei der Steuerschaltkreis ferner eingerichtet ist, den Schreibschaltkreis in eine Nutz-Betriebsart umzuschalten und während der Nutz-Betriebsart den Pufferspeicher mittels der ersten Schreibleitung mit der ersten Speicherzelle zu verbinden zum Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle oder mittels der zweiten Schreibleitung mit der zweiten Speicherzelle zu ver-



binden zum Schreiben des im Pufferspeicher gespeicherten Datenwerts in die zweite Speicherzelle.

8. Nichtflüchtiger Datenspeicher, aufweisend:  
eine Mehrzahl von Speicherzellen;  
mindestens einen Schreibschaltkreis gemäß einem der Ansprüche 1 bis 4;  
mindestens einen Leseverstärker, welcher mit der ersten Speicherzelle und mit der zweiten Speicherzelle verbunden ist und eingerichtet ist, basierend auf dem in die erste Speicherzelle geschriebenen Datenwert und dem in die zweite Speicherzelle geschriebenen Datenwert einen Ausgabewert zu ermitteln.

9. Nichtflüchtiger Datenspeicher, aufweisend:  
eine Mehrzahl von Speicherzellen;  
mindestens einen Schreibschaltkreis gemäß einem der Ansprüche 1 oder 5 bis 7;  
mindestens einen Leseverstärker, welcher mit der ersten Speicherzelle und mit der zweiten Speicherzelle verbunden ist und eingerichtet ist, wahlweise basierend auf dem in die erste Speicherzelle geschriebenen Datenwert oder auf dem in die zweite Speicherzelle geschriebenen Datenwert einen Ausgabewert zu ermitteln.

10. Verfahren zum Schreiben in eine Mehrzahl von Speicherzellen eines nichtflüchtigen Datenspeichers, aufweisend:  
Zwischenspeichern eines Datenwerts in einem Pufferspeicher vor einem Speichern in der Mehrzahl nichtflüchtiger Speicherzellen;  
Verbinden des Pufferspeichers mit der ersten Speicherzelle und mit der zweiten Speicherzelle; und  
gleichzeitiges Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle und eines vom Datenwert definiert abhängigen zweiten Datenwerts in die zweite Speicherzelle.

11. Verfahren gemäß Anspruch 10, wobei der zweite Datenwert zum Datenwert komplementär ist.

12. Verfahren gemäß Anspruch 10 oder 11, ferner aufweisend:  
Invertieren des gespeicherten Datenwerts zum Bilden des zweiten Datenwerts.

13. Verfahren gemäß Anspruch 10, wobei der zweite Datenwert zum Datenwert identisch ist.

14. Verfahren gemäß Anspruch 13, wobei das gleichzeitige Schreiben in die erste Speicherzelle und in die zweite Speicherzelle eine Test-Betriebsart zur Nutzung während eines Testens des Datenspeichers bildet.

15. Verfahren gemäß Anspruch 14, ferner aufweisend:  
Umschalten des Schreibschaltkreises in eine Nutz-Betriebsart; und

während der Nutz-Betriebsart:

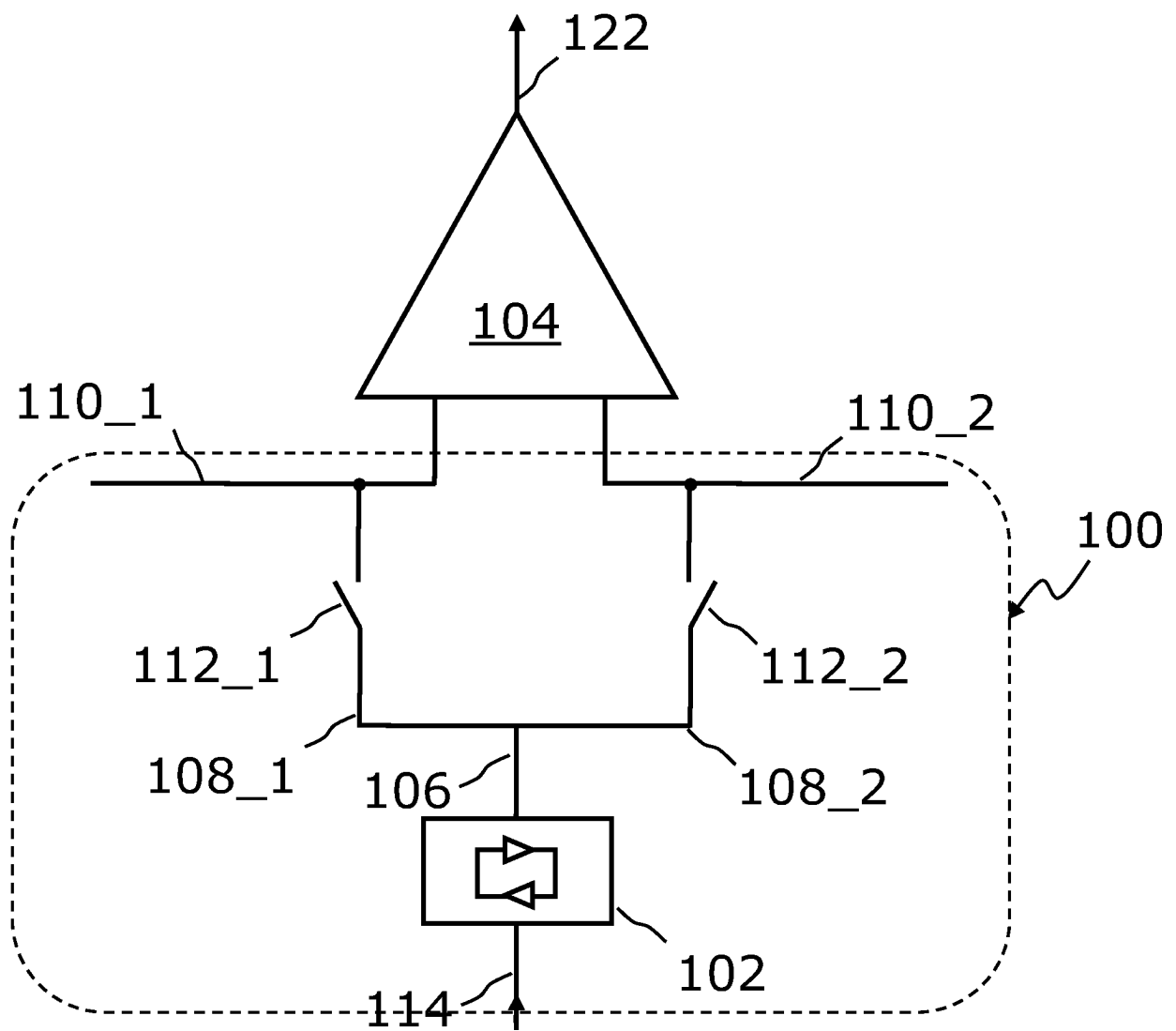
- Verbinden des Pufferspeichers mit der ersten Speicherzelle und Schreiben des im Pufferspeicher gespeicherten Datenwerts in die erste Speicherzelle; oder
- Verbinden des Pufferspeichers mit der zweiten Speicherzelle und Schreiben des im Pufferspeicher gespeicherten Datenwerts in die zweite Speicherzelle.

16. Verfahren zum Betreiben eines nichtflüchtigen Datenspeichers, der eine Mehrzahl von Speicherzellen aufweist, das Verfahren aufweisend:  
Schreiben in eine Mehrzahl der Speicherzellen des nichtflüchtigen Datenspeichers mittels eines Verfahrens gemäß einem der Ansprüche 10 bis 12;  
Ermitteln eines Ausgabewerts basierend auf dem in die erste Speicherzelle geschriebenen Datenwert und dem in die zweite Speicherzelle geschriebenen Datenwert.

17. Verfahren zum Betreiben eines nichtflüchtigen Datenspeichers, der eine Mehrzahl von Speicherzellen aufweist, das Verfahren aufweisend:  
Schreiben in eine Mehrzahl der Speicherzellen des nichtflüchtigen Datenspeichers mittels eines Verfahrens gemäß einem der Ansprüche 10 oder 13 bis 15;  
Ermitteln eines Ausgabewerts wahlweise basierend auf dem in die erste Speicherzelle geschriebenen Datenwert oder auf dem in die zweite Speicherzelle geschriebenen Datenwert.

Es folgen 10 Seiten Zeichnungen

**FIG. 1A**



**FIG. 1B**

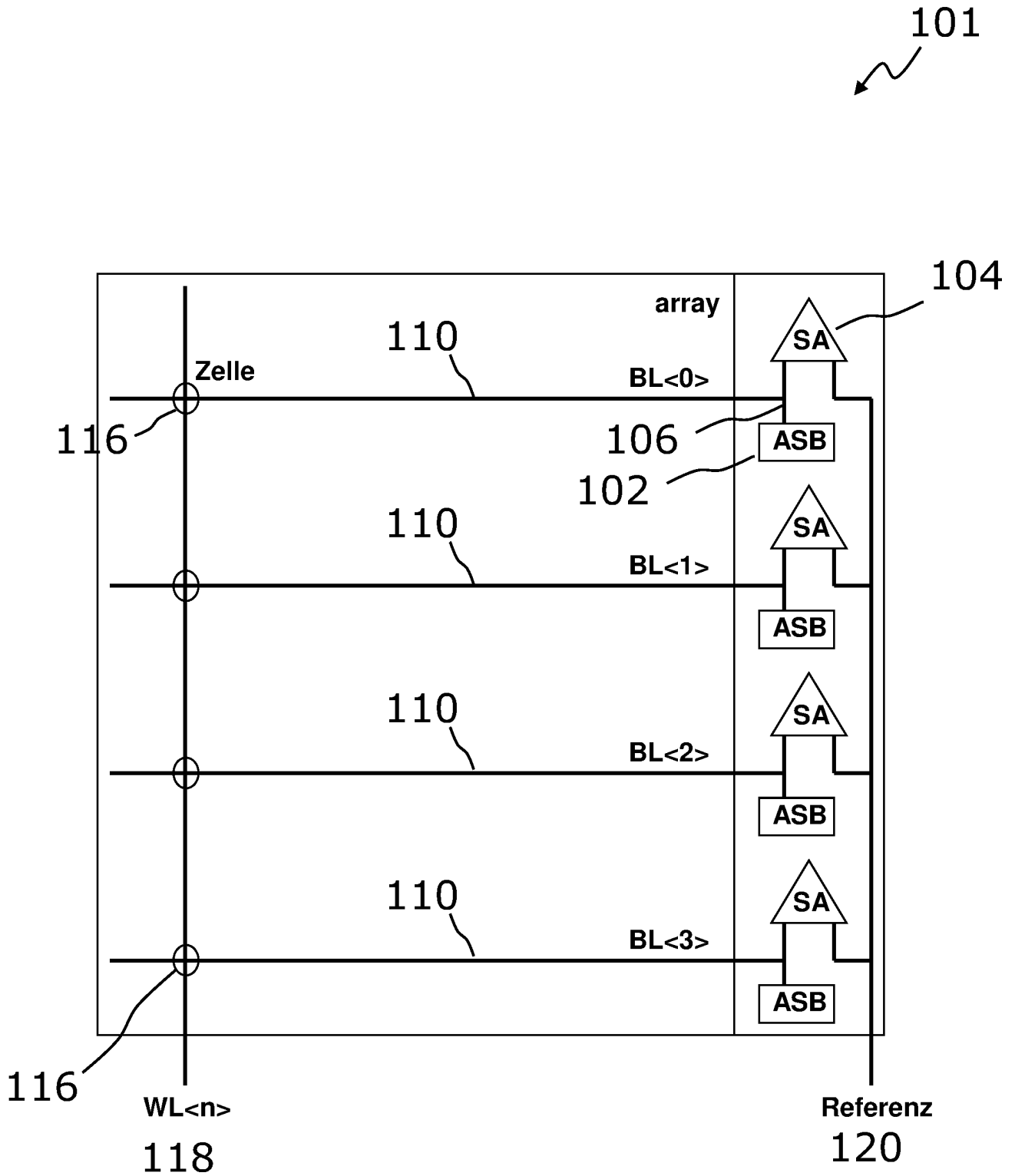
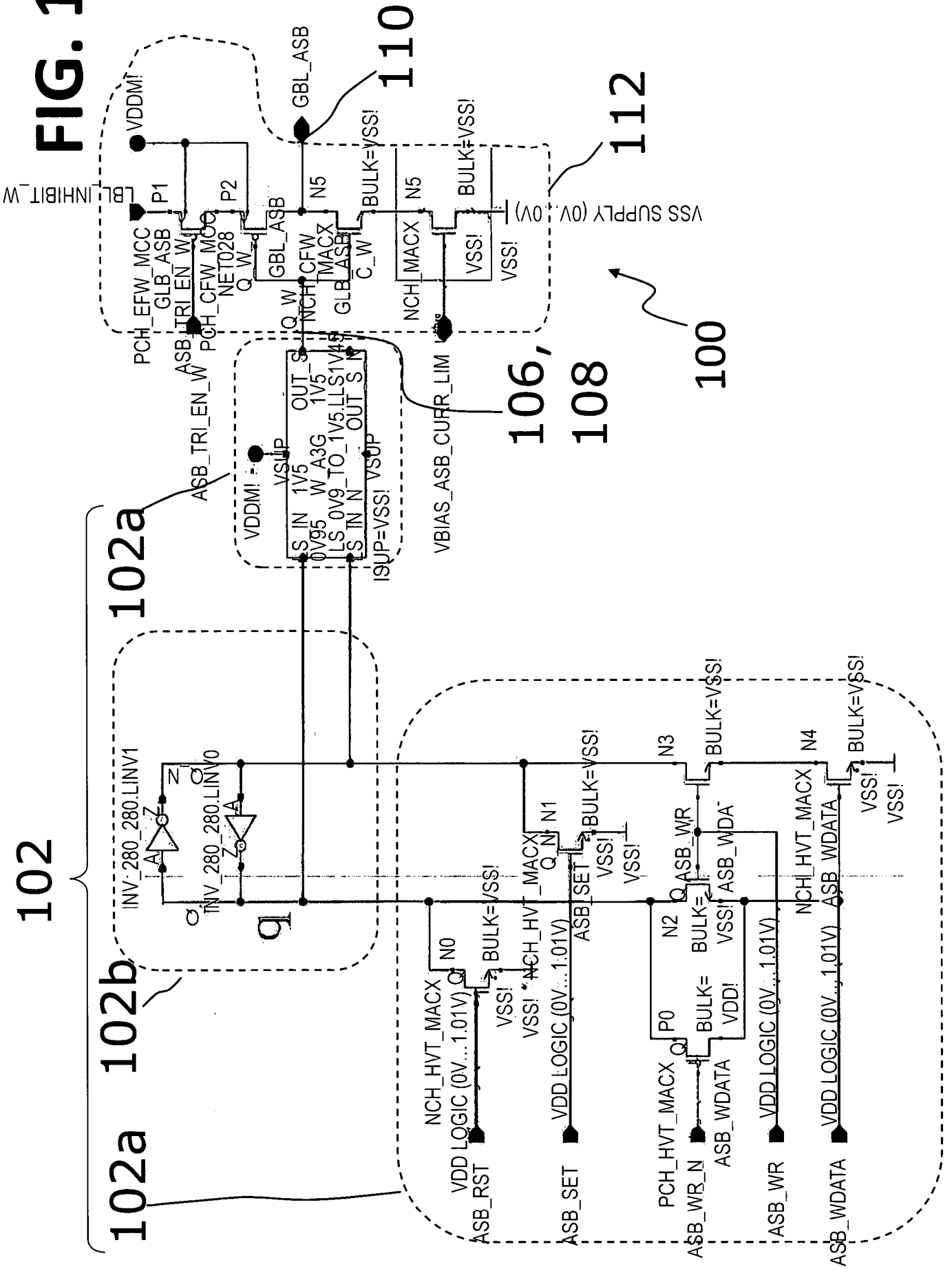


FIG. 1C



**FIG. 2A**

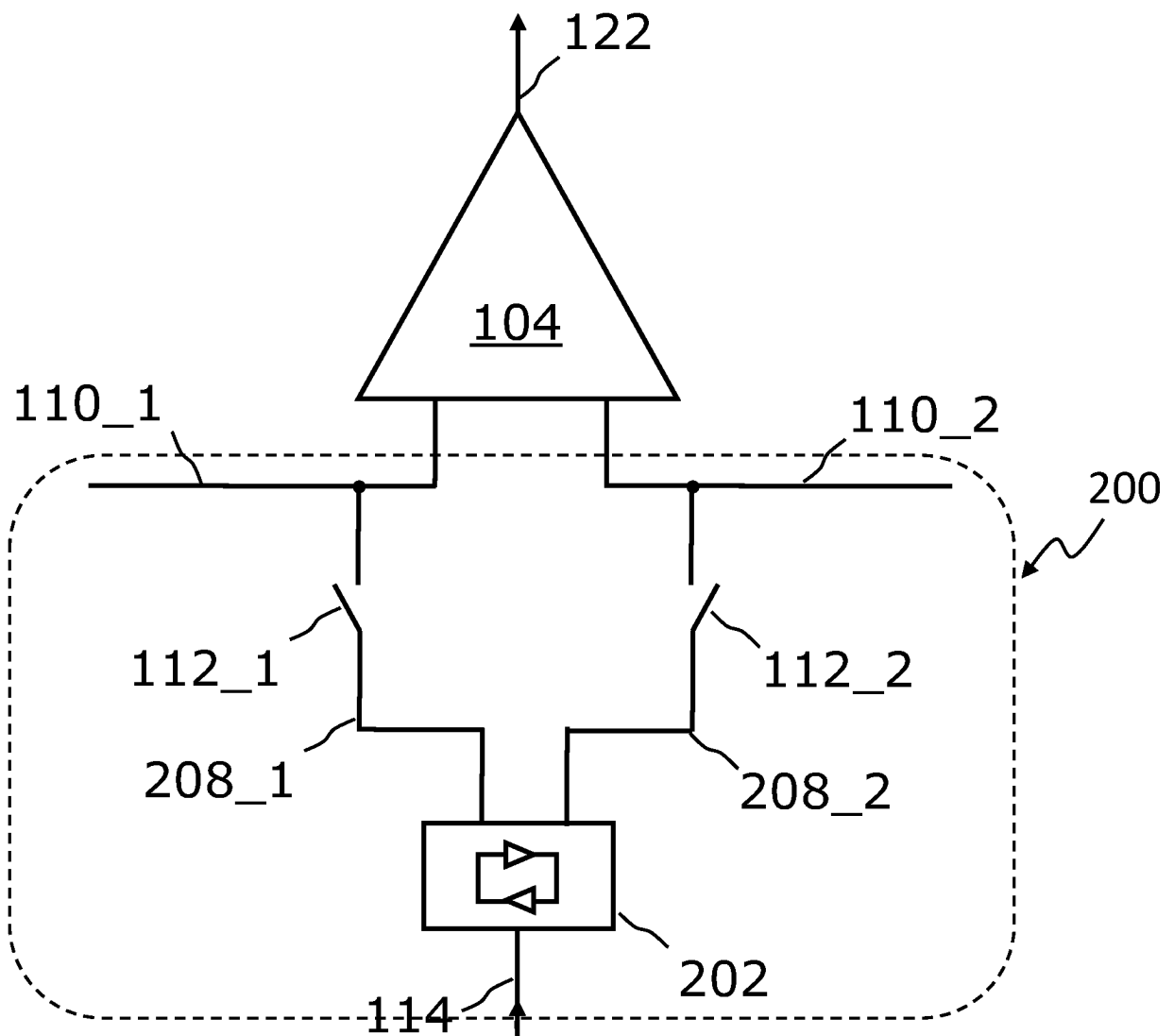


FIG. 2B

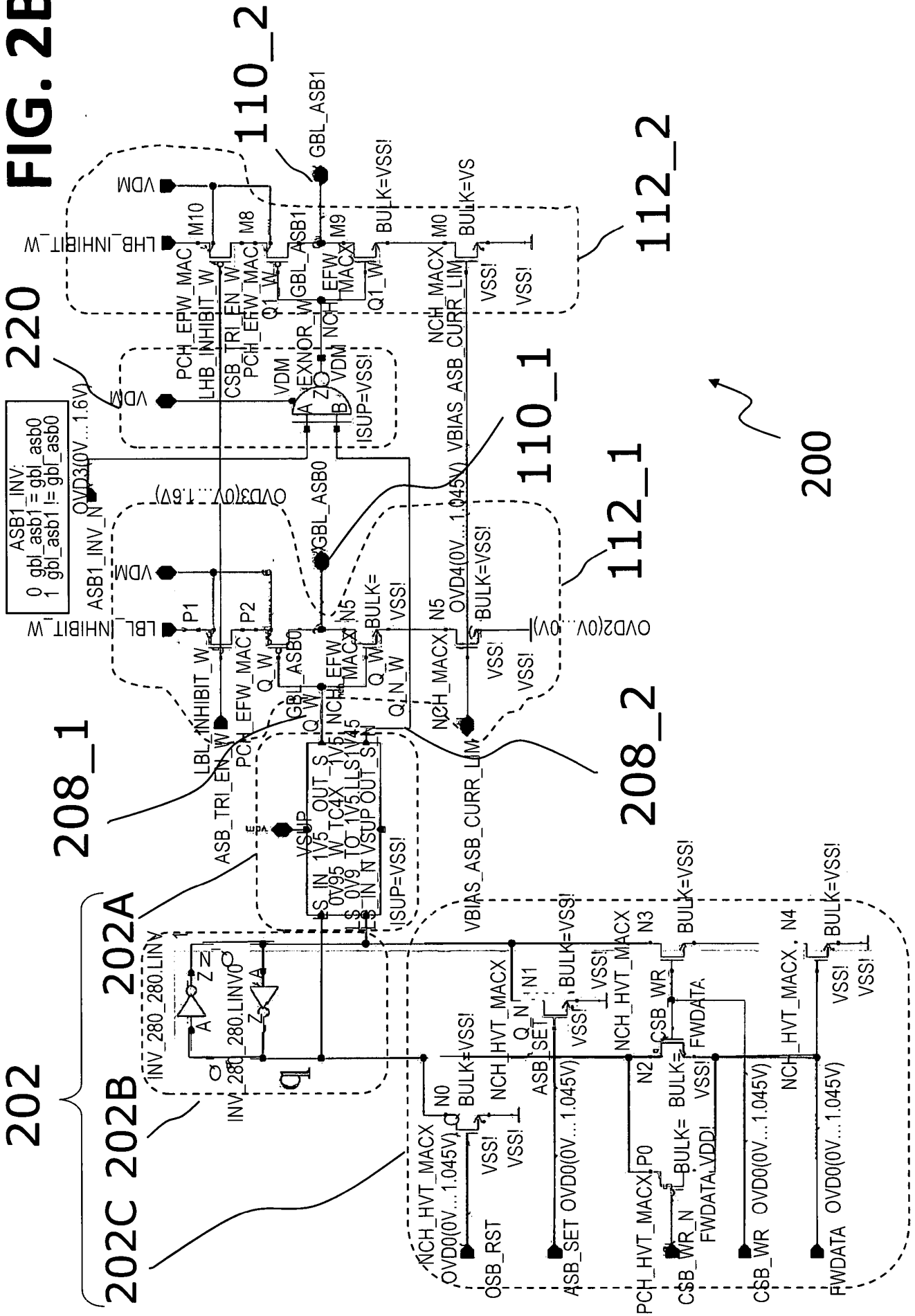
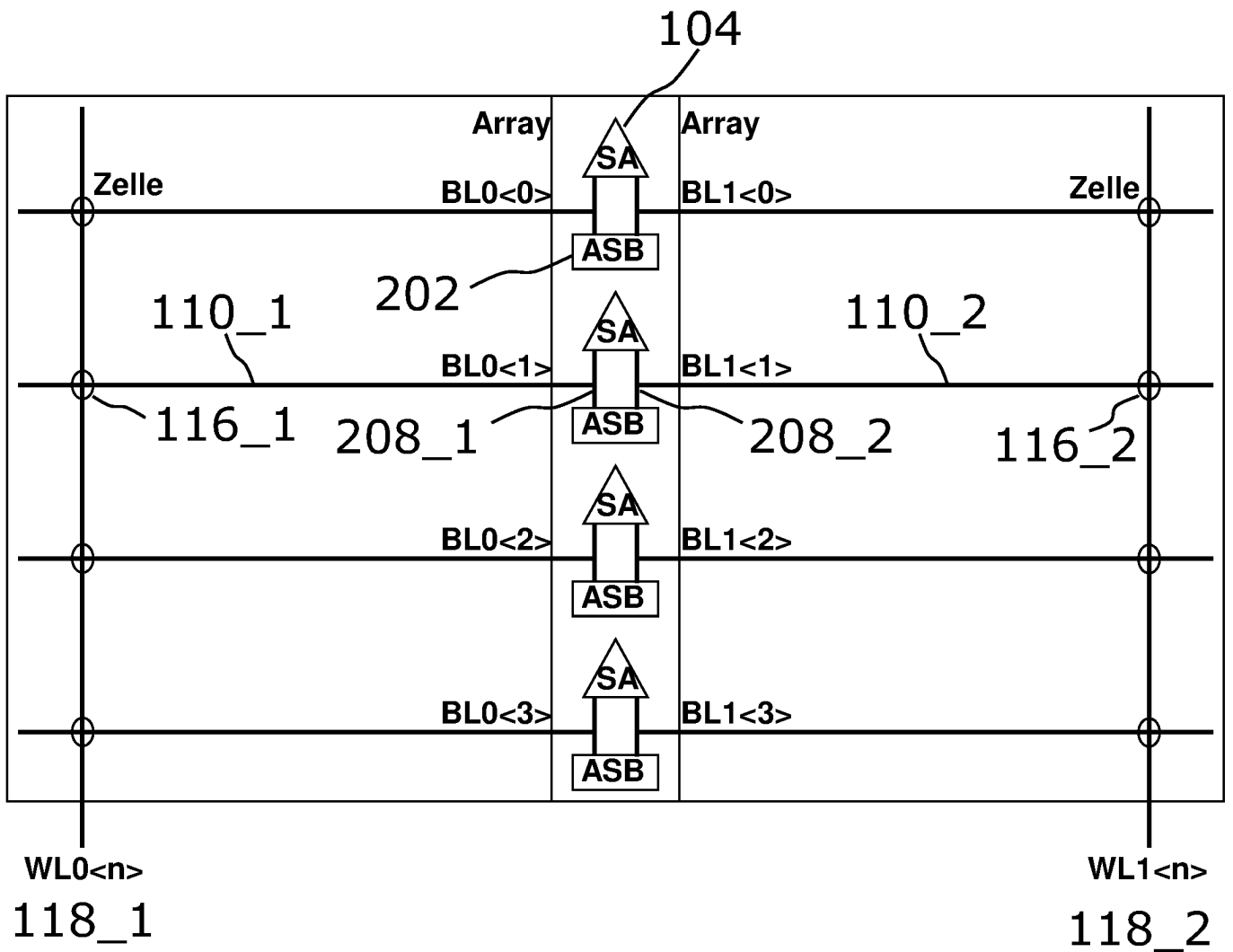


FIG. 2C

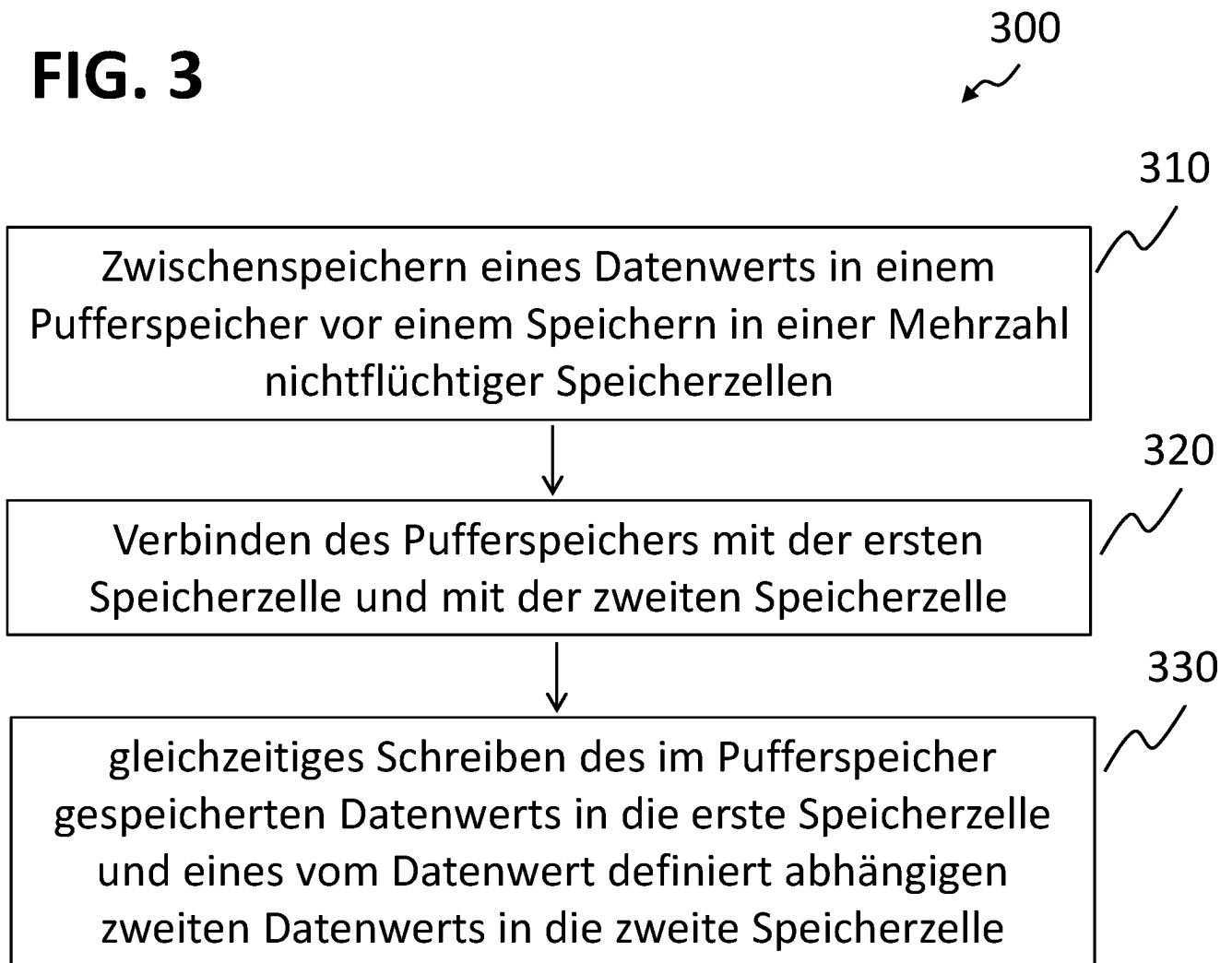
201



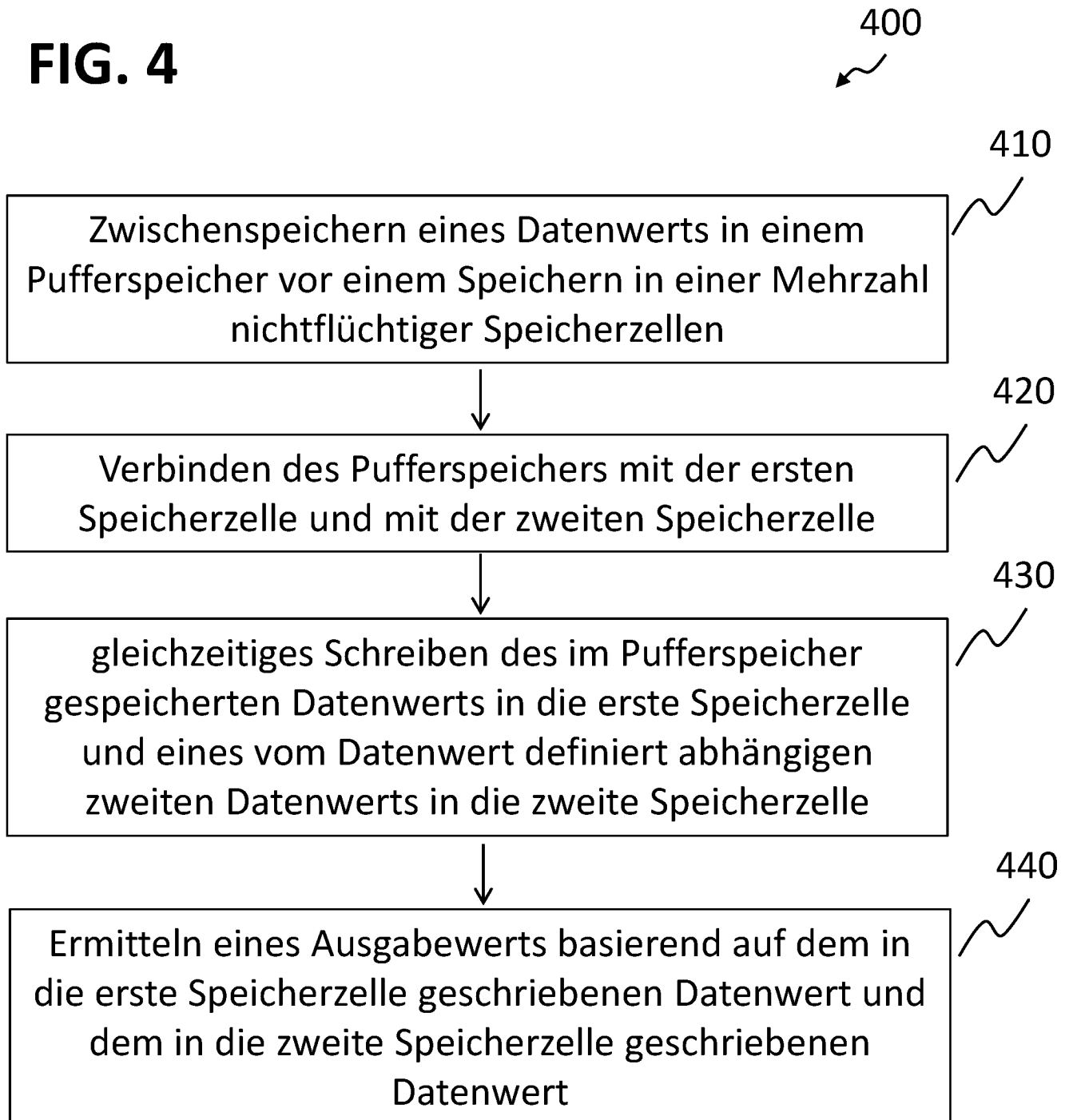




**FIG. 3**



**FIG. 4**



**FIG. 5**