(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. 7
H01S 3/10

(11) 공개번호 특2002 - 0018630
(43) 공개일자 2002년03월08일

(21) 출원번호 10 - 2001 - 0053713
(22) 출원일자 2001년09월01일

(30) 우선권주장 JP - P - 2000 - 00265451 2000년09월01일 일본(JP)

(71) 출원인
가부시키가이샤 한도오따이 에네루기 켄큐쇼
야마자끼 순페이
일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자
타나카코이치로
일본국가나가와켄아쓰기시하세398가부시키가이샤한도오따이에네루기켄큐쇼내

(74) 대리인
이병호

심사청구 : 없음

(54) 빔 처리 방법, 레이저 조사 장치, 및 반도체 디바이스제조 방법

요약

비단결정 반도체 막에 어닐링(annealing) 처리되도록 조사되는 레이저빔의 에너지는 균일하게 분포된다. 레이저빔은 단순히 레이저빔을 분할하여 합성하는 종래의 방법을 근거로 광학 시스템에서 쉽게 간섭을 일으킬 수 있지만, 익사이머(excimer) 레이저와 비교해 낮은 비용으로 쉽게 유지될 수 있는 YAG 레이저와 같은 고체 레이저로부터 구해진다. 고체 레이저는 편광 평면을 정렬함으로서 레이저빔을 형성하도록 발진될 수 있다. 서로 독립적인 편광 방향을 갖는 2개의 레이저빔은 $\lambda/2$ 플레이트(plate)를 사용하여 형성되고, 다른 광 경로 길이를 통해 이동되는 스텝화 석영 블록에 의해 복수의 레이저빔이 더 형성된다. 이들 레이저빔은 광학 시스템에 의해 조사면 상에서 또는 그 부근에서 1개로 합성되고, 그에 의해 간섭이 효과적으로 제한되고 에너지 분포의 균일성이 높은 균일한 레이저빔을 형성하게 된다.

대표도

도 1

색인어

비단결정 반도체 막, 어닐링 처리, 레이저빔, 익사이머 레이저, 고체 레이저, 편광 평면, 광학 시스템, 조사면

명세서

도면의 간단한 설명

도 1은 본 발명에서 설명되는 레이저 조사 장치의 일례를 도시하는 도면.

도 2는 종래 레이저 조사 장치의 일례를 도시하는 도면.

도 3은 높은 코히어런스(coherence)를 갖는 빔으로부터 형성된 두 빔 사이의 간섭 상태를 도시하는 도면.

도 4는 본 발명에서 설명되는 레이저 조사 장치의 일례를 도시하는 도면.

도 5는 대량 생산을 위한 레이저 조사 장치의 일례를 도시하는 도면.

도 6a 내지 도 6d는 원통형 렌즈의 구면 수차로 인한 편향과 같은 에너지 분포를 도시하는 도면.

도 7a 내지 도 7c는 픽셀(pixel) TFT 및 구동 회로 TFT를 제조하는 처리를 도시하는 단면도.

도 8a 내지 도 8c는 픽셀 TFT 및 구동 회로 TFT를 제조하는 처리를 도시하는 단면도.

도 9a 내지 도 9c는 픽셀 TFT 및 구동 회로 TFT를 제조하는 처리를 도시하는 단면도.

도 10a 및 도 10b는 픽셀 TFT 및 구동 회로 TFT를 제조하는 처리를 도시하는 상면도 및 단면도.

도 11은 픽셀 TFT를 포함하는 구조의 상면도.

도 12는 액정 패널(panel)의 구조의 단면도.

도 13은 EL 디스플레이 디바이스를 제조하는 처리를 도시하는 단면도.

도 14a 및 도 14b는 EL 디스플레이 디바이스를 제조하는 처리를 도시하는 단면도.

도 15a 내지 도 15f는 전자 디바이스의 예를 도시하는 도면.

도 16a 내지 도 16d는 전자 디바이스의 예를 도시하는 도면.

도 17a 내지 도 17c는 전자 디바이스의 예를 도시하는 도면.

* 도면의 주요 부분에 대한 부호의 설명 *

101: 레이저 발진기, 102: 원통형 렌즈 어레이

103: 원통형 렌즈 어레이 104,105,106: 원통형 렌즈

107: 미러 108: 조사면

109: 석영 블록 110: λ/2 플레이트

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명 분야

본 발명은 특정한 영역에서 레이저빔의 에너지 분포를 균일하게 만드는 방법에 관한 것이고, 레이저빔(이후 레이저 어닐링이라 언급됨)을 사용함으로써 반도체 막을 어닐링(annealing)하기 위한 (레이저 디바이스로부터 타겟까지 레이저빔 출력을 유도하기 위한 광학 시스템 및 레이저 디바이스를 포함하는) 레이저 조사 장치에 관한 것이다. 또한, 본 발명은 레이저 어닐링 처리를 포함하는 방법에 의해 제조되는 반도체 디바이스를 제조하는 방법에 관한 것이다. 본 명세서에서, " 반도체 디바이스" 는 액정 디스플레이 디바이스 및 EL(electroluminescent) 디스플레이 디바이스들과 같은 전기-광학 디바이스들, 및 이러한 전기-광학 디바이스를 구성 성분으로 포함하는 전자 디바이스들을 커버하는 반도체 특성들을 사용함으로써 동작할 수 있는 임의의 디바이스들의 카테고리를 나타낸다.

종래 기술

최근에는 막을 결정화하기 위해 또는 막의 결정학적 특징을 개선하기 위해 유리 기판과 같은 절연 기판에 형성된 비결정 반도체 막 또는 결정 반도체 막(결정질 특성을 갖지만 단일 결정체는 아닌 반도체 막, 즉 다결정 또는 미세결정 반도체 막), 즉 비-단결정 반도체 막에 레이저 어닐링(laser annealing)을 행하는 기술에 대해 널리 연구되고 있다. 상기 기재된 종류의 반도체 막으로는 통상적으로 실리콘 막이 사용된다.

유리 기판은 종래에 널리 사용되던 석영 기판과 비교하여 저가이고 높은 작업력을 갖는다. 이러한 특성 때문에, 유리는 넓은 면적의 기판 물질로 자주 사용된다. 이것이 상기 기재된 연구를 하는 이유이다. 레이저는 유리 기판의 녹는점이 낮기 때문에 결정화하는데 유리하게 사용된다. 레이저는 기판의 온도를 현저하게 증가시키지 않고 기판 위에서 비단결정 막에만 많은 양의 에너지를 공급할 수 있다.

종래에는 열에 의한 비결정 반도체 막의 결정화를 위해, 600℃ 이상의 온도에서 10시간 이상, 바람직하게 20시간 이상 가열할 것을 요구한다. 이 결정화 조건을 견딜 수 있는 기판의 예가 석영 기판이다. 그러나, 석영 기판은 고가이고 충분한 작업력이 없다. 특별히, 수정을 넓은 면적의 기판에 작업하는 것은 매우 어렵다. 기판 면적의 증가는 반도체 디바이스가 기판을 사용하는 효율성을 증가시키는데 기본적인 요소이다. 최근에는 생산 효율성을 개선할 목적으로 기판 면적을 증가시키는 구조가 두드러지게 진보되었다. 현재 새롭게 구성되는 공장 라인에 대해서는 600×720㎜의 기판 크기가 표준이 되고 있다.

현재 이용 가능한 기술이 사용되고 있는 한, 이와 같이 넓은 면적의 기판에 수정을 작업시키는 것은 어렵다. 넓은 면적의 석영 기판이 있다해도, 고가이므로 산업적으로 이용가능하지 않다. 한편, 유리는 넓은 면적의 기판이 쉽게 만들어질 수 있는 물질의 한 예이다. 유리 기판으로는 코닝 7059(코닝 7059)라 언급되는 기판이 기술될 수 있다. 코닝 7059는 두드러지게 저가이고 충분한 작업력이 있으므로, 넓은 면적의 기판에 쉽게 형성될 수 있다. 그러나, 코닝 7059는 593℃의 변형점(strain point) 온도를 가지므로, 아무런 문제없이 600℃ 이상의 온도로 가열될 수 없다.

667℃의 비교적 높은 변형점을 갖는 코닝 1737 기판이 현존하는 유리 기판 중 하나로 공지되어 있다. 코닝 1737에 비결정 반도체 막을 형성하고 비결정 반도체 막을 600℃의 온도로 20시간 동안 유지시킴으로서 이루어진 실험 결과로, 제조 처리에 영향을 주는 기판의 변형이 없었고 비결정 반도체 막이 결정화되었다. 그러나, 실질적인 제조 처리에서의 가열 시간으로 고려된다면, 20시간의 가열 시간은 너무 길고, 제조비용을 고려하여 가열 온도를 600℃ 이하로 줄이는 것이 바람직하다.

이러한 문제점을 해결하기 위해, 새로운 결정화 방법이 고안되었고, 그 상세한 내용은 일본 특허 출원 공개평 7-183540에서 설명된다. 이후에는 이 방법이 간략히 설명된다. 먼저, 적은 양의 원소, 예를 들면 니켈, 팔라듐, 또는 납이 비결정 반도체 막에 부가된다. 이에 대해, 플라즈마(plasma) 처리법 또는 침착(deposition) 방법, 이온 주입법, 스퍼터링(sputtering) 방법, 용액 적용 방법 등이 사용될 수 있다. 그 이후에, 비결정 반도체 막은 예를 들어 550℃의 질소 대기에서 4시간 동안 배치되어, 양호한 특성을 갖는 다결정 반도체 막을 얻는다. 결정화에 가장 적절한 가열 온도와 가열 시간, 및 다른 가열 조건은 비결정 반도체 막의 상태와 부가되는 원소량에 의존한다.

가열에 의한 비결정 반도체 막의 결정화 예가 설명되었다. 한편, 레이저 어닐링에 의한 반도체 막의 결정화는 레이저 어닐링으로 기판 온도를 현저하게 증가시키지 않고 반도체 막에만 많은 양의 에너지를 공급할 수 있기 때문에 낮은 변형점을 갖는 유기 기판뿐만 아니라 플라스틱 기판 등에도 사용될 수 있다.

레이저 어닐링에 사용되는 레이저의 예로는 익사이머 레이저(excimer laser) 및 Ar 레이저가 있다. 생산성을 개선하는 이점 및 대량 생산성을 갖는 레이저 어닐링 방법으로는 펄스 발진에 의해 구해진 고전력 레이저빔이 광학 시스템에 의해 처리되어, 수 ㎝의 사각 형상을 갖는 스폿(spot) 또는 예를 들어 조사면을 따라서 10cm 이상의 길이를 갖는 스트라이프(stripe)를 형성하고, 레이저 조사 위치가 레이저 어닐링을 실행하는 주사 방식으로 조사면에 대해 이동되는 방법이 유리하게 사용된다. 특히, 조사면에 선형을 형성하는 레이저빔(이후 " 선형 빔(linear beam)" 이라 언급됨)의 사용은 선형 빔에 의해 형성된 스트라이프의 길이방향에 수직인 방향을 따라서만 레이저빔이 주사되면 전체 타겟 표면의 조사를 만족시키지만, 스폿 레이저빔의 주사는 서로 수직인 두 방향으로 각각 실행되어야 하기 때문에, 스폿 레이저빔의 사용과 비교하여 생산성을 개선하는데 효과적이다. 선형 빔에 의해 형성된 스트라이프의 길이방향에 수직인 방향을 따라 주사하는 것은 최대 주사 효율성을 갖는다. 생산성에 대한 이점 때문에, 적절한 광학 시스템으로 고전력 레이저광을 처리하여 구해진 선형 빔의 사용은 현재 레이저 어닐링에서 주류가 되고 있다.

도 2는 조사되는 표면에서 빔이 스트라이프를 형성하도록 레이저빔을 처리하는 광학 시스템의 일례를 도시한다. 광학 시스템은 또한 조사면을 따라서 레이저빔 에너지의 분포를 균일하게 만들고, 레이저빔을 스트라이프 형태로 처리하는 기능을 갖는다. 일반적으로, 빔 에너지 분포를 균일하게 만드는 광학 시스템은 빔 호모지니저(beam homogenizer)라 언급된다.

광학 시스템은 도 2의 측면도를 참고로 먼저 설명된다. 레이저 발진기(201)로부터 조사되는 레이저빔은 레이저빔이 이동하는 방향에 수직인 방향에서 원통형 렌즈 어레이에 의해 분할된다. 레이저빔 진행 방향에 수직인 방향은 본 명세서에서 " 단척 방향(short-dimension direction)" 이라 칭하여진다. 도 2에 도시된 예에서, 레이저빔은 4개로 분할된다. 분할된 레이저빔은 원통형 렌즈(204)에 의해 수렴되어 일시적으로 하나로 합성된다. 빔은 이후에 미러(mirror)(206)에 의해 반사되고, 이어서 이중 원통형 렌즈(207)에 의해 조사면(208)에서 하나로 합성된다. 이중 원통형 렌즈는 2개의 원통형 렌즈로 형성된 렌즈이다. 그래서, 단척 방향으로 레이저빔의 에너지 분포는 균일해지고, 단척 방향의 빔의 차원이 결정된다.

다음에는 도 2의 상면도를 참고로 광학 시스템이 설명된다. 레이저 발진기(201)로부터 사출된 레이저빔은 레이저빔이 이동하는 방향에 수직이고 단척 방향에 수직인 방향으로 원통형 렌즈 어레이(203)에 의해 분할된다. 이 분할 방향은 본 명세서에서 " 장척 방향(long-dimension direction)" 이라 칭하여진다. 도 2에 도시된 예에서는 레이저빔이 7개로 분할된다. 분할된 레이저빔은 원통형 렌즈(205)에 의해 조사면(208)에서 하나로 합성된다. 그래서, 장척 방향으로 선형 빔의 에너지 분포는 균일해지고, 장척 길이에서 빔의 차원이 결정된다.

상기 기재된 각 렌즈는 익사이머 레이저와 사용되기에 적절한 합성 수정으로 구성되고, 익사이머 레이저광의 전송을 개선하도록 각 렌즈의 표면에 반사방지 코팅이 형성된다. 그 결과로, 익사이머 레이저광에 대한 각 렌즈의 투과율은 99% 이상이다.

비결정 반도체 막의 표면은 상기 기재된 광학 시스템에 의해 처리되는 레이저빔이 조사되고, 그 빔은 조사 면적이 중첩되도록 단척 방향으로 점차 쉬프트되어, 비결정 반도체 막의 전체 표면에 레이저 어닐링을 실행한다. 그에 의해, 비결정 반도체 막이 결정화되거나, 반도체 막의 결정학적 특징이 개선된다.

상기 기재된 레이저 어닐링에 의해 구해진 결정 반도체 막은 복수의 결정 입자로 형성되므로, 다결정 반도체 막이라 언급된다. 다결정 반도체 막은 비결정 반도체 막과 비교하여 두드러지게 높은 이동성을 갖는다. 그러므로, 다결정 반도체 막을 사용하면, 종래 비결정 반도체 막을 사용하여 이루어진 반도체 디바이스를 사용하여 실현될 수 없는 모놀리식(monolithic) 액정 전기-광학 디바이스(드라이브 픽셀(pixel)-형성 소자 및 드라이브 회로로 한 기판 상에 이루어진 박막 트랜지스터(thin-film transistor; TFT)를 갖는 반도체 디바이스)의 제조를 가능하게 한다. 그래서, 결정 반도체 막은 비결정 반도체 막과 비교해 매우 유리한 특성을 갖는다.

상기 기재된 방법뿐만 아니라, 가열을 실행하고 이어서 레이저 어닐링을 실행하여 비결정 반도체 막을 결정화하는 방법도 또한 사용될 수 있다. 일부 경우에서, 이 방법은 결정화를 위해 가열 및 레이저 어닐링 중 하나를 사용한 것 보다 반도체 막의 특징을 개선하는데 더 효과적이다. 개선된 특징을 얻기 위해서는 가열 조건 및 레이저 어닐링 조건을 최적화할 필요가 있다. 박막 트랜지스터(TFT)가 예를 들어 공지된 방법에 의해 상기 기재된 방법으로 구해진 다결정 반도체 막을 사용하여 제조되면, TFT는 현저하게 전기적인 특징을 개선시킨다.

발명이 이루고자 하는 기술적 과제

레이저 어닐링은 감소된 비용으로 전기적 특징을 개선시킨 반도체 막을 제조하는데 필수적인 것이 되고 있다. 그러나, 이용 가능한 레이저 발진기의 성능이 원하는 막을 대량 생산하기에 충분히 높지 못하므로, 레이저 어닐링을 실행하는데 사용되는 장치의 보수와 관련된 문제점을 포함하여, 해결되어야 하는 대량 생산의 문제점이 있다. 반도체 막의 레이저 어닐링을 실행하기 위해서는 적어도 레이저 발진기, 레이저빔의 에너지 분포를 균일하게 만들고 레이저빔을 원하는 바에 따라 처리하는 광학 시스템, 및 반도체 막을 운송하는 로봇이 요구된다.

익사이머 레이저가 때로 레이저 발진기로 사용된다. 익사이머 레이저는 전형적인 반도체 막인 실리콘 막에 매우 흡수가능하고, 고전력이기 때문에 생산성에 대해 유리한 자외선 광을 발한다. 그러나, 이는 매우 고가이고, 수명이 짧고, 구성성분이 자주 변화될 필요가 있다. 또한, 주기적으로 발진에 필요한 기체를 바꿀 필요가 있다. 익사이머 레이저의 보수는 시간이 소모되므로, 보수비용이 현저히 높다. 그러므로, 익사이머 레이저를 대신할 레이저 어닐링 디바이스의 개발이 시급하다.

1990년대 후반에는 다양한 레이저가 개발되고 진보되었다. 레이저에 대한 요구가 급격히 성장되었다. 새롭게 개발된 레이저 중에서, YAG 레이저는 반도체 막 레이저 어닐링에 적절한 레이저로 간주된다. 반도체 막 레이저 어닐링을 실제 사용하는 처리의 초기 단계에서는 반도체 막의 결정화를 위해 YAG 레이저의 사용 쪽으로 이동되었다. 그러나, 낮은 출력 안정성, 익사이머 레이저와 비교해 더 낮은 출력 레벨, 고조파(harmonic)로의 변환 필요성 등으로 인하여, YAG 레이저는 익사이머 레이저에 뒤졌다.

그러나, 최근에는 YAG 레이저의 출력 전력이 현저하게 증가되었고, 출력 안정성도 개선되었다. 그에 대응하여, YAG 레이저를 레이저 어닐링에 적용하려고 다시 시도하는 경향이 있다. 반도체 막의 결정화에 YAG 레이저를 사용하는 경우에는 반도체 막의 흡수력 계수에 관련되어 고조파로의 변환이 필요하다. 그러나, 변환 이후에도 충분히 높은 출력 레벨이 유지될 수 있다.

YAG 레이저는 기본적으로 보수가능성, 콤팩트성, 및 저비용의 이용가능성에 대한 이점을 갖는다. YAG 레이저는 고체 레이저라 익사이머 레이저와 다르게 기체를 사용하지 않으므로, 저하된 여기 소스 성분을 바꿀 필요가 없다. 고체 레이저의 여기 소스(로드(rod))는 20년 이상의 수명을 갖는 것으로 일컬어지고 있다. 또한, YAG 레이저에서는 레이저 발진에 필요한 구성성분의 수가 익사이머 레이저 보다 두드러지게 더 작다.

YAG 레이저는 비록 상기 기재된 이점을 갖지만, 해결되어야 하는 많은 문제점을 갖는다. 먼저, YAG 레이저의 발진 주파수는 익사이머 레이저보다 더 낮으므로 더 낮은 생산성을 제공하게 된다. 이는 플레쉬램프-펌프(flashlamp-pump) YAG 레이저의 로드 온도가 과도하게 높은 온도로 증가될 때, 열적 렌즈 효과가 높아져 레이저빔 형상을 현저하게 악화시키므로 더 높은 주파수를 얻기가 어렵기 때문이다. 그러나, 로드 온도의 상승을 제한시킬 수 있는 레이저 다이오드-펌프 YAG 레이저가 최근에 개발되었기 때문에, 이 문제점은 해결될 전망이 있다.

YAG 레이저의 또 다른 문제점은 YAG 레이저의 코히어런스(coherence)에 관련된다. 일반적으로 레이저는 높은 코히어런스를 갖는다. 그러므로, 레이저빔을 분할하고 분할된 빔을 합성함으로서 균일한 에너지 분포를 갖는 빔을 구하는 방법에 의해 선형 빔이 구해질 때, 선형 빔에서는 간섭이 일어나 정재파(standing wave)를 발생시킨다. 익사이머 레이저는 다른 레이저와 비교해 매우 작은 수십 미크론의 코히어런스 길이를 갖는다. 그러므로, 익사이머 레이저로부터 구해진 선형 빔에서는 간섭이 쉽게 일어나지 않으므로, 정재파가 두드러지지 않는다.

한편, YAG 레이저는 약 1cm의 코히어런스 길이를 가지므로, 상기 기재된 바와 같이 발생되는 정재파가 상당히 강하다. 도 3은 YAG 레이저빔을 2개의 빔으로 분할하고 이들 빔을 합성하여 구해진 빔에서 정재파를 도시한다. 에너지 분포가 CCD 카메라로 영상화된 도 3에서는 사인파에 대응하는 패턴이 명확하게 인식된다.

발명의 구성 및 작용

발명을 해결하기 위한 수단

상기 기재된 환경을 고려하여, 본 발명의 목적은 높은 코히어런스(coherence)를 갖는 레이저빔의 에너지 분포를 균일화하는 것이다. 본 발명은 특히 비교적 긴 코히어런스 길이를 갖는 레이저빔, 예를 들면 YAG 레이저, YVO_4 레이저, 또는 YLF 레이저에 의해 구해지는 레이저빔의 에너지 분포를 균일화하는데 효과적이다.

본 발명은 빔 호모지니저(beam homogenizer)에 의해 형성된 선형 빔에서 간섭 편향(interference fringe)을 감소시키기 위한 방법을 사용하여 반도체 디바이스를 제조하는 방법을 제공한다.

레이저는 편광을 균일하게 함으로서 선형적으로 편광된 빛의 빔을 만들 수 있다. 일반적으로, 서로 수직인 편광 방향을 갖는 레이저빔이 합성될 때, 간섭 편향이 일어나지 않는 것으로 공지되어 있다. 원형으로 편광된 레이저광의 빔이 또한 사용될 수 있다. 원형으로 편광된 레이저광의 빔은 이들이 원형으로 편광된 빛의 회전 방향에서 서로 다르면 서로 간섭되지 않는다. 그래서, 서로 독립적인 편광 방향을 갖는 빛의 광은 서로 간섭되지 않는다. 본 발명이 이루도록 시도하는 효과는 이 특징을 사용하여 구해질 수 있다.

그러므로, 서로 수직인 편광 방향을 갖는 레이저빔이 합성되어 균일한 빔을 형성하면, 간섭이 일어나지 않는다. YAG 레이저 등은 선형으로 편광된 레이저광을 발할 수 있다. 이 레이저빔이 2개로 분할되고, λ/2 플레이트(plate)가 분할된 두 레이저빔 중 하나에 대한 경로에 삽입되어, 다른 빔은 바로 이동되게 하면서 편광 방향을 90° 로 회전시키면, 서로 수직인 편광 방향을 갖는 레이저빔이 형성될 수 있다. 이 방법은 한 빔을 2개로만 분할하는 것을 가능하게 하여, 결과적인 빔을 균일하게 만드는데 충분히 효과적이지 못하다. 그러므로, 이 방법은 충분히 높은 균일성을 이루도록 분할 수를 증가시키는 일부 다른 방법과 합성된다.

높은 코히어런스를 갖는 레이저를 사용하여 균일한 에너지 분포를 갖는 선형 빔을 구하기 위해서는 선형 빔의 장척 방향 및 단척 방향 각각으로 개선된 균일성을 갖는 것이 바람직하다. 그에 따라서, 각 방향에서 적어도 2개로 분할된 빔, 즉 4개의 분할된 레이저빔을 하나로 합성하여 균일한 선형 빔을 형성하는 것이 바람직하다. 기본적으로, 균일한 선형 빔을 형성할 때는 장척 방향으로 에너지 분포를 균일하게 만드는 것이 중요하다. 이는 장척 방향의 균일성이 바로 장척 방향에서의 레이저 어닐링(laser annealing)의 균일성으로 반영되기 때문이다. 한편, 단척 방향에서의 균일성은 장척 방향에서만큼 중요하지 않다. 이는 레이저 어닐링의 균일성이 단척 방향으로 레이저빔이 조사된 면적을 섬세하게 오버랩시킴으로서 개선될 수 있기 때문이다. 결과적으로, 레이저빔의 단척 방향에서의 균일화는 서로 수직인 편광 방향을 갖는 2개의 레이저빔을 합성함으로서 이루어지고, 장척 방향에서의 균일화는 또 다른 방법에 의해 이루어진다.

한 광원으로부터 사출된 레이저빔도 이들이 코히어런스 길이와 같거나 더 큰 광 경로에 의해 합성되면 간섭없이 합성될 수 있다. 이 특징이 사용되면, 3개 이상의 분할 레이저빔은 간섭없이 합성되어 균일한 빔을 구하게 된다. 예를 들어, 광학적 경로 차이는 레이저빔에 대해 높은 투과율을 갖는 블록을 광 경로에 삽입함으로서 생성될 수 있다.

본 발명에 따라 사용되는 광 경로는 레이저빔의 높은 코히어런스가 구형 수차 등의 영향하에서 파형과 같은 에너지 분포를 제공하기 때문에 매우 작은 수차의 광학 소자를 가질 필요가 있다. 도 6a 내지 도 6d는 다양한 원통형 렌즈를 통해 전해지는 YAG 레이저로부터 레이저빔의 에너지 분포를 도시한다. 도 6a 내지 도 6d의 " F" 는 렌즈 구경(aperture)의 지름에 대한 렌즈의 초점 거리에 대한 비율을 나타낸다. F가 더 작으면, 구면 수차는 더 커진다.

도 6a는 YAG 레이저의 레이저빔에 대한 에너지 분포를 도시한다. 이는 비결정 실리콘 막에서 레이저빔의 직접적인 방사 자취에 대한 사진이다. 도 6a에 도시된 사진에서는 현저한 에너지 불균일성이 인식되지 않는다. 도 6b는 레이저빔이 F = 7의 원통형 렌즈를 통과하였을 때 YAG 레이저의 레이저빔으로 비결정 실리콘 막의 유사한 방사에서 에너지 분포에 대한 사진을 도시한다. 측면방향으로 확장되는 편향 패턴은 명확하게 인식 가능하다. 이는 F = 7인 원통형 렌즈의 구면 수차의 영향하에서 일어나는 에너지 분포이다. 도 6c는 빔이 F = 20의 원통형 렌즈를 통과할 때의 결과를 도시하고, 도 6d는 빔이 F = 100의 원통형 렌즈를 통과할 때의 결과를 도시한다. F = 7 원통형 렌즈를 통과한 레이저빔은 파형과 같은 에너지 분포를 발생하도록 구면 수차에 의해 강하게 영향을 받는다. 한편, F = 20 원통형 렌즈를 통과한 레이저빔은 구면 수차에 의해 많이 영향을 받지는 않으며, 에너지 분포의 결과적인 파형과 같은 조건이 두드러지지 않는다. F = 100 원통형 렌즈를 통과한 레이저빔의 경우, 파형과 같은 에너지 분포는 관찰되지 않는다.

본 명세서에서 칭하여지는 F-값은 레이저빔이 실제로 통과하는 면적을 렌즈 구경으로 사용하여 계산된다. 렌즈의 크기가 통과하는 빔의 크기 보다 더 큰 경우, 빔의 크기는 구경으로 사용된다.

이후에는 본 발명에 따른 구조가 연속하여 설명된다.

본 발명에 의해 설명되는 빔 처리 방법의 구조는 빔을 처리하는 방법에 관련되므로, 코히어런스를 갖는 레이저빔의 에너지 분포는 조사면을 따라서 또는 그 부근에서 균일해지고, 그 방법은,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 분할 단계와,

조사면상에서 또는 그 부근에서 상기 2개의 레이저빔을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

레이저빔을 상기 기재된 구조에서, 각각 독립적인 편광 방향들을 갖는 2개의 레이저빔들로 분할하는 단계는 λ/2를 사용하는 것을 포함할 수 있다.

또한, 본 발명의 또 다른 구조는 코히어런스를 갖는 선형 편광된 레이저광의 빔에 대한 에너지 분포가 조사면을 따라서 또는 그 부근에서 균일해지도록 레이저빔을 처리하는 방법에 관한 것이고, 그 방법은,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향을 갖는, 상기 분할 단계와,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

또한, 본 발명의 또 다른 구조는 코히어런스를 갖는 선형 편광된 레이저광의 빔에 대한 에너지 분포가 조사면을 따라서 또는 그 부근에서 균일해지도록 선형 빔을 처리하는 방법에 관한 것이고, 그 방법은,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향을 갖는 단계와,

상기 선형 레이저빔의 에너지 분포를 단척 방향(short-dimension direction)으로 균일하게 만들기 위해, 조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향(long-dimension direction)으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

상기 기재된 각각의 구조 에서, 서로 수직인 편광 방향을 갖는 레이저빔을 형성하는 단계는 λ/2 플레이트의 사용을 포함할 수 있다.

또한, 본 발명의 또 다른 구조는 코히어런스를 갖는 원형 편광된 레이저광의 빔에 대한 에너지 분포가 조사면을 따라서 또는 그 부근에서 균일해지도록 빔을 처리하는 방법에 관한 것이고, 그 방법은,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는, 상기 분할 단계와,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

또한, 본 발명의 또 다른 구조는 코히어런스를 갖는 원형 편광 레이저광의 빔의 에너지 분포가 조사면을 따라 또는 그 부근에서 균일해지도록 선형 빔을 처리하는 방법에 관한 것이고, 그 방법은,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는 단계와,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

상기 기재된 각 구조들에서, 서로 독립적인 원형 편광 방향을 갖는 2개의 레이저빔을 형성하는 단계는 λ/2 플레이트의 사용을 포함할 수 있다.

또한, 상기 기재된 각 구조들에서, 레이저빔은 YAG 레이저, YVO_4 레이저, 및 YLF 레이저로부터 사출된 레이저빔에서 선택된 한 종류 또는 복수 종류의 레이저 빔을 구비한다. 복수 종류의 레이저빔이 사용되면, 조사면을 따라서 또는 그 부근에서 레이저빔의 간섭은 더 감소될 수 있다.

또한, 상기 기재된 각 구조들에서, 복수의 레이저빔에 대응하여 다른 광 경로 길이를 설정하는 단계는 레이저빔에 대해 높은 투과율을 갖는 블록을 사용하는 것을 포함할 수 있다.

또한, 상기 기재된 각 구조들에서, 레이저빔을 복수의 레이저빔으로 분할하는 단계는 20 이상의 F-값을 갖는 원통형 렌즈의 사용을 포함한다.

또한, 상기 기재된 각 구조들에서, 복수의 레이저빔을 합성하는 단계는 20 이상의 F-값을 갖는 원통형 렌즈의 사용을 포함한다.

또한, 본 발명에 의해 설명되는 레이저 조사 장치의 구조는 조사면을 따라서 또는 그 부근에서 균일한 에너지 분포를 갖는 레이저빔을 형성하는 레이저 조사 장치에 관한 것이고, 그 장치는,

코히어런스를 갖는 레이저빔을 형성하는 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 분할된 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 수단을 포함한다.

상기 기재된 구조에서, 레이저빔을 서로 독립적인 편광 방향을 갖는 2개의 레이저빔으로 분할하는 수단은 λ/2 플레이트를 포함할 수 있다.

또한, 본 발명의 또 다른 구조는 조사면을 따라서 또는 그 부근에서 균일한 에너지 분포를 갖는 레이저빔을 형성하는 레이저 조사 장치에 관한 것이고, 그 장치는,

코히어런스를 갖는 선형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함한다.

또한, 본 발명의 또 다른 구조는 조사면을 따라서 또는 그 부근에서 분포된 선형 레이저빔을 형성하는 레이저 조사 장치에 관한 것이고, 그 장치는,

코히어런스를 갖는 선형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향들을 갖는, 상기 수단과,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함한다.

상기 기재된 각 구조들에서, 서로 독립적인 편광 방향을 갖는 2개의 레이저빔을 형성하는 수단은 λ/2 플레이트를 포함할 수 있다.

또한, 본 발명의 또 다른 구조는 조사면을 따라서 또는 그 부근에서 균일한 에너지 분포를 갖는 레이저빔을 형성하는 레이저 조사 장치에 관한 것이고, 그 장치는,

코히어런스를 갖는 원형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 사익 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함한다.

또한, 본 발명의 또 다른 구조는 조사면을 따라서 또는 그 부근에서 분포된 선형 레이저빔을 형성하는 레이저 조사 장치에 관한 것이고, 그 장치는,

코히어런스를 갖는 원형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는 수단과,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 2개의 레이저빔을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함한다.

상기 기재된 각 구조들에서, 레이저 발진기는 YAG 레이저, YVO_4 레이저, 및 YLF 레이저로 구성된 그룹에서 선택된 한 종류 또는 복수 종류이다.

또한, 상기 기재된 각 구조들에서, 레이저빔을 복수의 레이저빔으로 분할하는 수단은 20 이상의 F - 값을 갖는 원통형 렌즈를 구비한다.

또한, 상기 기재된 각 구조들에서, 복수의 레이저빔을 합성하는 수단은 20 이상의 F - 값을 갖는 원통형 렌즈의 사용을 포함한다.

또한, 본 발명에 의해 설명된 반도체 디바이스의 제조 방법 구조는 기판상에 형성된 TFT를 갖는 반도체 디바이스를 제조하는 방법에 관한 것이고, 그 방법은,

기판 위에 반도체 막을 형성하는 단계, 및

상기 반도체 막에 선형 레이저빔을 조사하는 단계를 포함하고,

상기 선형 레이저빔을 형성하는 단계는,

코히어런스를 갖는 레이저빔을 발진하는 단계와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 분할된 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 분할 단계와,

상기 조사면 상에서 또는 그 부근에서 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계, 및

상기 제 2 방향에 평행한 장척 방향을 갖는 상기 선형 레이저빔을 형성하기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함한다.

상기 기재된 각 구조들에서, 레이저 발진기는 YAG 레이저, YVO_4 레이저, 및 YLF 레이저로 구성된 그룹에서 선택된 한 종류 또는 복수 종류이다.

또한, 상기 기재된 구조에서, 레이저빔을 형성하는 방법은 20 이상의 F - 값을 갖는 원통형 렌즈를 구비한다.

상기 기재된 바와 같이, 본 발명은 레이저빔의 코히어런스를 감소시킴으로서 코히어런스를 갖는 레이저빔의 에너지 분포에 대한 균일성을 효과적으로 개선하는 것을 가능하게 만든다. 본 발명과 고체 레이저의 합성이 반도체 막을 결정화하는 처리에서 사용되면, 제조비용의 현저한 감소가 기대될 수 있다. 또한, 이와 같이 구해진 반도체 막에 TFT들을 만들고, 그 TFT들을 사용하여 제조된 전기 - 광학 디바이스 및 반도체 디바이스에서 적절한 동작 특징 및 충분하게 높은 확실성이 이루어질 수 있고, 그 디바이스는 활성 매트릭스(active matrix) 액정 디스플레이 디바이스로 대표된다.

발명의 실시 형태

도 1은 코히어런스(coherence)를 줄이고 균일한 에너지 분포를 갖는 선형 빔(linear beam)을 구할 수 있는 광학 시스템을 도시한다.

먼저, 도 1의 상면도를 참고로 광학 시스템이 설명된다. 레이저 발진기(101)로부터 사출된 레이저빔은 레이저빔이 진행하는 방향에 수직인 방향을 따라 단차 방식(stepping manner)으로 광 경로 차이가 연속하여 형성되도록 단차형으로 작업되는 석영 블록(109)으로 들어간다. 단차형 석영 블록(109)은 각 인접한 쌍의 스텝들을 통과하는 레이저빔 부분 사이에 광 경로 차이를 생성하도록 의도된다. 그에 의해 생성된 광 경로 차이는 사용되는 레이저빔의 코히어런스 길이보다 더 크다는 것이 중요하다. 이는 코히어런스 길이보다 더 큰 광 경로 차이가 똑같은 영역에 부딪힐 때, 코히어런스가 매우 낮아지기 때문이다.

도 1에 도시된 구조에서 사용되는 석영 블록(109)은 6개의 스텝을 갖는다. 그에 의해, 7개의 다른 광 경로 길이를 갖는 7개의 레이저빔이 구해진다. 즉, 6개의 레이저빔은 석영 블록(109)을 통과하고, 또 다른 레이저빔은 석영 블록(109)을 통과하지 않고 이동된다. 7개의 레이저빔은 각각 원통형 렌즈 어레이(103)를 구성하는 7개의 원통형 렌즈에 들어간다. 서로로부터 상기 기재된 광 경로 차이를 갖는 7개의 레이저빔은 원통형 렌즈 어레이(103)에 의해 분리된다. 7개의 분리된 레이저빔은 원통형 렌즈(105)에 의해 조사면(irradiation plane)(108)에서 하나로 합성된다. 석영 블록(109)의 기능에 의해 분리된 레이저빔의 인접한 각 쌍 사이에서 충분히 큰 광 경로 차이가 생성되면, 조사면(108)을 따라 레이저빔에는 강한 간섭이 일어나지 않는다. 그래서, 장척 방향(long - dimension direction)에서의 선형 빔의 에너지 분포가 균일해지고, 장척 방향에서의 빔의 차원이 결정된다.

다음에는 도 1의 측면도를 참고로 광학 시스템이 설명된다. 여기서는 레이저 발진기(101)로부터 사출된 레이저빔이 선형으로 편광된 빛의 빔인 것으로 가정된다. 레이저빔은 λ/2 플레이트(plate)(110)에 들어가 서로 수직인 편광면을 갖는 2개의 레이저빔을 형성한다. 2개의 레이저빔은 각각 원통형 렌즈 어레이(102)를 구성하는 2개의 원통형 렌즈에 들어간다. 원통형 렌즈 어레이(102)에 의해 분리된 레이저빔은 원통형 렌즈들(104, 106)에 의해 조사면(108)에서 하나로 합성된다. 광 경로 내의 미러(mirror)(107)는 조사면이 수평면에 대응하여 설정될 수 있도록 제공된다. 레이저빔 광 경로가 광원측으로부터 수직 방향을 따라 형성되면, 미러(107)를 사용할 필요가 없다. 또한, 조사면이 수직방향으로 설정되면, 미러(107)가 필요없다. 이러한 경우, 지상에 수직인 면에 조사 타겟을 고정시키는 수단이 요구된다. 그래서, 단척 방향(short - dimension direction)에서의 선형 빔의 에너지 분포가 균일해지고, 단척 방향에서의 빔의 차원이 결정된다.

상기 기재된 구조에서는 레이저 발진기로부터 사출된 레이저빔이 선형 편광된 빛이지만, 원형 편광 레이저광의 빔이 다른 방법으로 사용될 수 있다. 원형 편광 레이저광의 빔이 원형 편광광의 다른 회전 방향을 가지면, 이들은 서로 간섭되

지 않는다. 이 특징이 사용되면, 본 발명이 이루도록 시도하는 효과가 얻어질 수 있다. 그래서, 코히어런스를 갖지만 서로 간섭되지 않는 다른 편광 상태를 갖는 2개의 레이저빔이 존재할 수 있다. 본 명세서에서, 이러한 빔은 편광 방향에서 서로 독립적인 빔으로 언급된다.

레이저 발진기(101)로는 편광면을 정렬할 수 있는 YAG 레이저, YVO_4 레이저, 또는 YLF 레이저가 사용된다. 제조 공장에서 사용되는 경우 처리량을 고려하여, 고반복 펄스 레이저(high-repetition pulse laser)를 사용하는 것이 바람직하다. 고반복 고체 레이저(high-repetition solid state laser)를 선택할 때는 로드(rod) 온도의 제한을 고려하는 것이 중요하다. 로드 온도의 상승을 제한할 수 있는 레이저의 예는 레이저 다이오드-펌프 고체 레이저이다. 대량 생산을 고려하여, 본 발명에 따라 레이저빔 에너지 분포를 균일화하는 방법과 레이저 다이오드-펌프 고체 레이저의 합성이 특히 유용한 것으로 생각된다. 또한, YAG 레이저, YVO_4 레이저, 또는 YLF 레이저로부터 선택된 복수 종류의 레이저가 사용되면, 조사면 상에서 또는 그 부근에서 레이저빔의 간섭은 더 감소될 수 있다.

상기 기재된 구조를 구성하는 본 발명은 실시예에 대해 보다 상세히 설명된다.

[실시예 1]

본 발명의 제 1 실시예는 유리 기판상에 비결정 실리콘 막이 형성되고 본 발명에 따른 레이저 조사 방법에 의해 결정화되는 반도체 디바이스 제조 처리에 대해 설명된다.

먼저, 비결정 실리콘 막을 형성하는 방법의 예가 설명된다. 5-인치-제곱 코닝 1737 기판(Corning 1737 substrate)은 먼저 기판 표면으로부터 외부 입자를 제거하도록 청소된다. 다음에, 기판 상에는 100㎚ 두께의 질산화실리콘 막이 형성되고, 이어서 플라즈마(plasma) CVD 장치에 의해 55㎚ 두께의 비결정 실리콘 막이 형성된다. 본 명세서에서 칭하여지는 질산화실리콘 막은 SiOxNy로 표시되는 절연물질의 막, 즉 소정의 비율로 실리콘, 산소, 및 질소를 포함하는 절연막이다. 비결정 실리콘 막은 상당한 양의 수소를 포함한다. 이러한 경우, 수소 함량은 비결정 실리콘 막의 레이저 저항을 개선하도록 예를 들어 열처리에 의해 감소된다. 이러한 경우, 비결정 실리콘 막은 예를 들어 질소 대기에서 500℃로 1시간 동안 가열된다.

다음에는 본 실시예에서 사용되는 광학 시스템이 도 4를 참고로 설명된다. 광학 시스템은 도 4의 상면도를 참고로 먼저 설명된다. 레이저 발진기(1401)는 플래쉬램프-펌프(flashlamp-pump) YAG 레이저이다. 본 실시예에서, 비결정 실리콘 막을 어닐링(annealing) 처리하기 위해, YAG 레이저로부터 사출된 레이저빔은 비선형 광학 소자를 사용하여 비결정 실리콘 막에 충분히 흡수 가능한 제 2 고조파(harmonic)로 변환된다. 제 2 고조파로의 변환 이후 레이저로부터의 출력은 펄스당 800mJ이다. 최대 주파수는 30Hz이다. 레이저 발진기(1401)로부터의 레이저빔은 ø10㎜ 크기이다. 이 빔은 너무 가늘어서 처리될 수 없다. 그러므로, 이는 빔 확장기(1402)에 의해 장척 방향으로 확장된다. 본 실시예에서, 레이저빔은 3.5배의 확장 비율로 한 방향으로 확장된다. 빔 확장기(1402)로는 수차(aberration)를 최소화하도록 설계된 것이 사용된다.

35㎜의 긴 직경과 10㎜의 짧은 직경을 갖는 타원형을 갖도록 빔 확장기에 의해 처리된 레이저빔은 서로로부터 광 경로 차이를 갖는 7개의 레이저빔을 형성하도록 단차 방식으로 작업되는 석영 블록(1403)을 통과한다. 석영 블록(1403)은 6개(7-1)의 단들을 갖는다. 각 단은 15㎜의 두께를 갖고, 석영 블록(1403) 중 가장 두꺼운 부분은 90㎜의 두께를 갖는다. 이 석영 블록에 의해 생성되는 7개 레이저빔 사이의 최소 광 경로 차이는 7㎜이다. 이 값은 이 YAG 레이저의 코히어런스 길이와 대략 똑같다.

석영 블록(1403)으로부터의 7개 빔은 각각 원통형 렌즈 어레이(1405)를 구성하는 원통형 렌즈에 들어간다. 원통형 렌즈 어레이(1405)에 의해 분리된 레이저빔은 원통형 렌즈(1406)에 의해 조사면(1410)(측면도를 참고)에서 하나로 합성된다. 그래서, 장척 방향에서의 선형 빔의 에너지 분포는 균일해진다. 또한, 장척 방향에서의 빔의 차원이 결정된다. 7개 레이저빔이 서로로부터 코히어런스 길이보다 더 큰 광 경로 차이를 가지므로, 조사면(1410)을 따라 그들 사이의 간섭은 매우 약하다. 미러(1408)는 도 4에서 상면도의 투사면에 수직인 방향을 따라 레이저빔이 이동하도록 레이저빔의 진행 방향을 바꾸는데 사용된다. 선형 빔은 미러(1408)에 의해 수평면에 형성되고, 조사 타겟은 수평면을 따라 배치될 수 있다.

다음에는 도 4의 측면도를 참고로 광학 시스템이 설명된다. 레이저 발진기(1401)는 선형으로 편광된 빛을 발하도록 설계되고, 편광 방향은 측면도의 투사면과 나란하고 레이저가 이동하는 방향에 수직인 것으로 가정된다. 레이저빔이 타원형을 갖도록 빔 확장기(1402)에 의해 처리된 이후에, 이는 λ/2 플레이트(1404)로 들어간다. λ/2 플레이트(1404)는 직사각형이고, 한 측면이 레이저빔의 타원형의 장축과 일치하도록 배치된다. 그러므로, 레이저빔의 절반만이 λ/2 플레이트에 들어간다. 레이저빔의 편광 방향은 λ/2 플레이트(1404)에 의해 90° 회전된다. 그에 의해, 레이저빔은 측면방향 편광광의 빔과 수직방향 편광광의 빔으로 나뉜다. 측면방향 편광 레이저광의 빔과 수직방향 편광 레이저광의 빔은 각각 원통형 렌즈 어레이(1407)를 구성하는 원통형 렌즈에 들어간다. 그에 의해 2개로 분리된 레이저빔은 원통형 렌즈(1409)에 의해 조사면(1410)에서 하나로 합성된다. 그래서, 단척 방향에서의 선형 빔의 에너지 분포는 균일해진다. 또한, 단척 방향에서의 빔의 차원이 결정된다. 미러(1408)는 조사면(1410)의 수평 설정을 가능하게 하는데 사용된다.

다음에는 각 렌즈의 특성이 설명된다. 원통형 렌즈 어레이(1405)는 각각 5㎜의 폭, 30㎜의 길이, 4㎜의 두께, 및 400㎜의 초점 거리를 갖는 7개의 원통형 렌즈를 합성하여 형성된다. 원통형 렌즈(1406)는 60㎜의 폭, 30㎜의 길이, 4㎜의 두께, 및 4800㎜의 초점 거리를 갖는다. 원통형 렌즈(1406)는 원통형 렌즈 어레이(1405)로부터 후방으로 400㎜의 거리에 위치한다. 원통형 렌즈 어레이(1407)는 각각 5㎜의 두께, 60㎜의 길이, 5㎜의 두께, 및 2000㎜의 초점 거리를 갖는 2개의 원통형 렌즈를 합성하여 형성된다. 원통형 렌즈 어레이(1407)는 원통형 렌즈(1406)로부터 후방으로 400㎜의 거리에 위치한다. 미러(1408)는 원통형 렌즈 어레이(1407)로부터 후방으로 3600㎜의 거리에 위치한다. 미러(1408)는 레이저빔 진행 방향을 90° 변화시키는데 사용된다. 미러(1408)의 크기는 분리된 각 레이저빔 전체를 반사하기에 충분한 크기를 갖는다. 본 실시예에서는 120×120㎜의 미러 표면 크기로 충분하다.

원통형 렌즈(1409)는 미러(1408)를 따라 위치한다. 원통형 렌즈(1409)는 50㎜의 폭, 130㎜의 길이, 15㎜의 두께, 및 400㎜의 초점 거리를 갖는다. 조사면(1410)은 원통형 렌즈(1409)로부터 후방으로 400㎜의 거리에 위치한다.

상기 기재된 광학 시스템에서, 선형 빔은 조사면(1410)을 따라 120㎜의 장척 차원을 갖고, 1㎜의 단척 차원을 갖는다. 광학 시스템의 상기 기재된 특성 및 배치는 단지 통상적인 예이다. 집행기(executer)가 실제로 선형 빔을 형성할 때는 특정한 에러를 고려하여 광학 시스템을 배열할 필요가 있다. 조사 타겟으로 제공되는 비결정 반도체 막이 배치될 수 있는 스테이지는 조사면(1410)을 따라 제공된다. 비결정 반도체 막의 전체 표면은 선형 빔의 장척 방향에 수직인 한 방향으로 스테이지를 이동시킴으로서 레이저빔으로 조사될 수 있다.

조사 타겟으로 제공되는 비결정 반도체 막이 결정화되도록 레이저빔으로 조사되는 조사 조건은 이후 설명된 바와 같다.

레이저빔의 에너지 밀도는 조사면(1410)에서 450mJ/㎠이다. 스테이지 이동 속도는 3㎜/sec의 일정한 속도이다. 타겟은 대기에서 레이저빔으로 조사된다. 레이저빔 발진 주파수는 30Hz이다. 따라서, 비결정 반도체 막의 한 영역은 레이저빔으로 10회 조사된다. 비결정 반도체 막은 상기 기재된 동작 순차에 의해 결정화된다.

반도체 디바이스는 상기 기재된 단계로 이루어진 다결정 실리콘 막에 제조된다. 반도체 디바이스는 박막 트랜지스터(thin - film transistor; TFT), 다이오드, 광센서 등을 구비하고, 이들은 각각 다결정 실리콘 막에 제조될 수 있다. 다결정 실리콘 막 이외의 화학적 구성성분 반도체 막, 예를 들면 다결정 규소게르마늄 막이 또한 사용될 수 있다.

[실시예 2]

본 발명의 제 2 실시예는 다결정 반도체 막이 어닐링되기 위해 선형 빔으로 조사되는 처리에 대해 설명된다.

먼저, 다결정 반도체를 형성하는 방법이 설명된다. 5 - 인치 - 제곱 코닝 1737 기판은 기판 표면으로부터 외부 입자를 제거하도록 청소된다. 다음에, 기판 상에는 10㎚ 두께의 질산화실리콘 막과 55㎚ 두께의 비결정 실리콘 막이 플라즈마 CVD 장치에 의해 형성된다. 본 명세서에서 언급되는 질산화실리콘 막은 SiOxNy로 표시되는 절연 물질의 막, 즉 소정의 비율로 실리콘, 산소, 및 질소를 포함하는 절연막이다. 다음에는 일본 특허 출원 공개 No. Hei 7 - 183540 호에서 설명된 바와 같은 방법에 의해 비결정 실리콘 막이 처리된다. 즉, 니켈 아세테이트 수용액(무게: 5ppm, 부피: 5ml에 대한 밀도)이 스핀 코팅(spin coating)에 의해 비결정 실리콘 막의 표면에 적용되고, 이어서 질소 대기에서 500℃로 1시간 동안 가열되고, 또한 질소 대기에서 550℃로 4시간 동안 더 가열된다. 비결정 실리콘 막은 그에 의해 다결정 실리콘 막으로 변한다.

레이저 어닐링(laser annealing)은 얻어진 다결정 실리콘 막에 실행된다. 제 1 실시예에 대해 상기 기재된 바와 똑같은 레이저 어닐링 방법이 사용된다. 비결정 실리콘 막을 선형 빔으로 조사하는 경우의 조사 조건과 다결정 실리콘 막을 선형 빔으로 조사하는 경우의 조사 조건 사이에는 약간 차이가 있다. 그러나, 그 차이는 크지 않다. 집행자가 실험적으로 최적의 조사 조건을 찾을 필요가 있다.

반도체 디바이스는 상기 기재된 단계로 만들어진 다결정 실리콘 막에 제조된다. 반도체 디바이스는 박막 트랜지스터(TFT), 다이오드, 광센서 등을 구비하고, 이들 각각은 다결정 실리콘 막 상에 제조될 수 있다. 다결정 실리콘 막 이외의 화학적 구성성분 반도체 막, 예를 들면 다결정 규소게르마늄 막이 또한 사용될 수 있다.

[실시예 3]

도 5를 참조하여, 여기서는 대량 생산을 위한 레이저 조사 장치의 예가 실시예 3에 도시된다. 도 5는 레이저 조사 장치의 상면도를 도시한다.

전달 챔버(transfer chamber)(1502)에 설치된 운반용 로봇암(1503)을 사용하여, 기판은 장착/비장착 챔버(1501)로부터 운송된다. 먼저, 기판은 정렬 챔버(alignment chamber)(1504)에서 위치 지정이 이루어진 이후에 예비 가열 챔버(preheat chamber)(1505)로 운송된다. 이어서, 예를 들어 적외선 램프 히터를 사용하여, 기판의 온도는 원하는 온도, 예를 들면 대략 300℃로 미리 가열된다. 이어서, 기판은 게이트 벨브(1506)를 통과하여 레이저 조사 챔버(1507)에 고정되어 위치한다. 게이트 벨브(1506)는 닫히고, 기판의 온도는 레이저빔의 에너지 부족을 보충하도록 상승된다. 특히, 넓은 면적의 기판이 처리될 때 선형 빔의 길이를 연장시킬 필요가 있는 경우, 레이저 에너지는 기판의 온도를 상승시키는 레이저 어닐링을 실행함으로서 보통 필요한 값보다 더 낮게 억제될 수 있다.

레이저 발진기(1500)로부터 비추어진 이후에, 레이저빔은 90 ° 이하로 수정 윈도우(1510)에 제공된, 도면에 도시되지 않은 미러를 갖는 광학 시스템(1509)에 의해 구부러진다. 레이저빔은 레이저 조사 챔버(1507)의 레이저 표면에서 수정 윈도우(1510)를 통해 선형 빔으로 처리된다. 레이저빔은 조사 표면에 제공되는 기판으로 조사된다. 광학 시스템(1509)은 상기 기재된 것으로 사용될 수 있다. 또한, 똑같은 구성을 갖는 것이 또한 사용될 수 있다.

레이저 조사 챔버(1507)의 분위기는 레이저 조사 이전에 진공 펌프(1511)를 사용하여 높은 진공 레벨(10 - 3Pa)로 떨어진다(상승된다). 또는 진공 펌프(1511) 및 기체 실린더(1512)를 사용하여 원하는 대기를 생성한다. 앞서 기술된 바와 같이, 대기는 Ar 및 H_2 또는 그들의 기체 혼합이 될 수 있다.

이후에, 레이저를 조사할 때, 기판은 이동 메카니즘(1513)으로 인하여 주사되고, 그에 의해 기판에 레이저를 조사한다. 이때, 도면에 도시되지 않은 적외선 램프가 레이저 조사 부분에 적용될 수 있다.

레이저 조사 이후에, 기판은 냉각 챔버(1508)로 운송되고, 여기서 이는 천천히 냉각되어 정렬 챔버(1504)를 통해 장착/비장착 챔버(1501)로 복귀된다. 많은 기판이 이 과정들(chain of precedures)을 반복하여 레이저 어닐링 처리될 수 있다.

본 실시예는 실시예 모드 또는 다른 실시예와 합성되어 실행될 수 있다.

[실시예4]

본 실시예에서는 활성 매트릭스 기판(active matrix substrate)의 제조 방법이 도 7 내지 도 8을 사용하여 설명된다. 구동 회로 및 픽셀 TFT와 보유 캐패시터를 갖는 픽셀(pixel) 부분이 형성된 기판은 본 명세서에서 편의상 활성 매트릭스 기판이라 언급된다.

먼저, 본 실시예에서는, 코닝 #7059 유리 및 #1737 유리로 대표되는 바륨 붕규산 유리(barium silicate glass) 또는 알루미늄 붕규산 유리와 같은 유리로 구성된 기판(300)이 사용된다. 기판(300)으로는 석영 기판, 실리콘 기판, 금속 기판, 또는 스테인레스 기판이 사용됨을 주목한다. 본 실시예의 처리 온도에 대해 열저항(heat resistance)을 갖는 플라스틱 기판도 또한 사용될 수 있다.

이어서, 기판(300) 상에는 산화실리콘 막, 질화실리콘 막 또는 질산화실리콘 막과 같은 절연막으로 형성된 기저막(base film)(301)이 형성된다. 본 실시예에서는 2층 구조가 기저막(301)으로 사용된다. 그러나, 2개 이상 층의 절연막으로 구성된 적층 구조 또는 단일층막이 사용될 수 있다. 기저막(301)의 제 1 층으로는 질산화실리콘 막(301a)이 SiH_4, NH_3, 및 N_2O를 반응 기체로 사용하여 플라즈마 CVD 방법에 의해 10 내지 200㎚(바람직하게 50 내지 100㎚)의 두께로 형성된다. 본 실시예에서는 50㎚의 막두께로 질산화실리콘 막(301a)(구성 비율 Si=32%, O=27%, N=24%, H=17%)이 형성된다. 기저막(301)의 제 2 층으로는 질산화실리콘 막(301b)이 SiH_4 및 N_2O를 반응 기체로 사용하여 플라즈마 CVD 방법에 의해 50 내지 200㎚(바람직하게 100 내지 150㎚)의 두께로 형성되어 적층된다. 본 실시예에서는 100㎚의 막두께로 질산화실리콘 막(301b)(구성 비율 Si=32%, O=59%, N=7%, H=2%)이 형성된다.

이어서, 기저막에는 반도체 층(304)이 형성된다. 반도체 층(304)은 공지된 방법(스퍼터링(sputtering) 방법, LPCVD 방법 또는 플라즈마 CVD 방법과 같은)에 의해 형성된 비결정질 구조를 갖는 반도체 막으로부터 형성되고, 공지된 결정화 처리(레이저 결정화 방법, 열적 결정화 방법, 또는 니켈을 촉매로 사용하는 열적 결정화 방법)가 가해진다. 이와 같이 구해진 결정 반도체 막은 반도체 층을 구하도록 원하는 형태로 패턴화된다. 반도체 층(304)은 25 내지 80㎚(바람직하게 30 내지 60㎚)의 두께로 형성된다. 결정 반도체 막의 물질은 특별히 제한되지 않지만, 실리콘, 실리콘 게르마늄 합금(SiGe) 등으로 형성되는 것이 바람직하다. 본 실시예에서는 55㎚ 두께의 비결정 실리콘 막이 플라즈마 CVD 방법에 의해 형성되고, 이어서 니켈을 포함하는 용액이 비결정 실리콘 막에 유지된다. 비결정 실리콘 막의 수소 제거 처리가 실행되고(질소 대기에서 500 ° 로 1시간 동안), 이어서 열적 결정화 처리가 실행된다(질소 대기에서 550 ° 로 4시간 동안). 또한, 결정성을 개선하기 위해, 결정질 실리콘 막을 형성하도록 레이저 어닐링 처리가 실행된다. 이 결정질 실리콘 막에는 반도체 층들(402 내지 406)을 구하도록 사진석판술(photolithography) 방법을 사용하여 패턴 처리가 가해진다.

또한, 반도체 층들(402 내지 406)의 형성 이후에, TFT의 임계값을 제어하도록 소량의 불순물 원소(붕소 또는 인)가 도핑된다. 상기 기재된 도핑은 패턴화되지 않은 반도체 막(304)에 실행될 수 있다.

게이트 절연막(407)은 반도체 층들(402 내지 406)을 커버하도록 형성된다. 게이트 절연막(407)은 40 내지 150㎚의 막두께로 플라즈마 CVD 방법 또는 스퍼터링 방법에 의해 실리콘을 포함하는 절연막으로 형성된다. 본 실시예에서는 게이트 절연막(407)이 플라즈마 CVD 방법에 의해 110㎚의 두께로 질산화실리콘 막으로 형성된다(구성 비율 Si=32%, O=59%, N=7%, H=2%). 물론, 게이트 절연막은 질산화실리콘 막에 제한되지 않고, 실리콘을 포함하는 다른 절연막이 단일층 또는 적층 구조로 사용될 수 있다. 그 외에, 산화실리콘 막이 사용될 때, TEOS(tetraethyl orthosilicate) 및 O_2가 혼합되고 40Pa의 반응 전압 및 300 내지 400℃의 기판 온도에서 0.5 내지 0.8W/㎠의 고주파수(13.56MHz) 전력 밀도로 방전되는 플라즈마 CVD 방법에 의해 형성되는 것이 가능할 수 있다. 게이트 절연막과 같은 양호한 특성은 400 내지 500℃의 연속적인 열 어닐링에 의해 제조된 산화실리콘 막에서 구해질 수 있다.

도 7c에 도시된 바와 같이, 게이트 절연막(407) 상에는 20 내지 100㎚ 두께의 제 1 전도막(408) 및 100 내지 400㎚ 두께의 제 2 전도막(409)이 형성되어 적층된다. 본 실시예에서는 30㎚ 막두께의 TaN막인 제 1 전도막(408)과 370㎚ 막두께의 W막인 제 2 전도막(409)이 적층으로 형성된다. 그 외에, W 타겟의 스퍼터링 방법에 의해 W막이 형성된다. W막은 WF6(tungsten hexafluoride)를 사용하여 열적 CVD 방법에 의해 형성될 수 있다. 어떠한 방법이 사용되든, 전극으로 사용되는 물질이 낮은 저항을 가질 필요가 있고, W막의 저항은 20μΩ㎝ 보다 작거나 같게 설정되는 것이 바람직하다. 결정 입자를 크게 만듦으로서, W막이 더 낮은 저항을 갖게 하는 것이 가능하다. 그러나, 산소와 같은 많은 불순물 소자가 W막에 포함되는 경우, 결정화는 금지되고 저항은 더 높아진다. 그러므로, 본 실시예에서는 순도 99.9999%의 타겟을 사용한 스퍼터링 방법에 의해 W막을 형성하고, 부가하여 막 형성 동안 기체형 내의 불순물이 혼합되는 것을 방지하도록 충분히 고려함으로서, 9 내지 20μΩ㎝의 저항이 실현될 수 있다.

본 실시예에서는 제 1 전도막(408)이 TaN으로 구성되고 제 2 전도막(409)이 W로 구성되지만, 그 물질은 특별하게 그에 제한되지 않고, Ta, W, Ti, Mo, Al, Cu, Cr, Nd로 구성된 그룹에서 선택된 원소 또는 상기 원소를 주성분으로 포함하는 화합물이나 합금 물질로 형성될 수 있음을 주목해야 한다. 그 외에, 인과 같은 불순물 원소로 도핑된 다결정 실리콘 막에 의해 예시화되는 반도체 막이 사용될 수 있다. 또한, AgPdCu 합금이 사용될 수 있다. 그 외에, 제 1 전도막이 탄탈륨(Ta)으로 형성되고 제 2 전도막이 W로 형성된 합성, 제 1 전도막이 질화티타늄(TiN)으로 형성되고 제 2 전도막이 W로 형성된 합성, 제 1 전도막이 질화탄탈륨(TaN)으로 형성되고 제 2 전도막이 Al로 형성된 합성, 또는 제 1 전도막이 질화탄탈륨(TaN)으로 형성되고 제 2 전도막이 Cu로 형성된 합성과 같은 합성이 사용될 수 있다.

다음에는 레지스트(resist)로 이루어진 마스크들(410 내지 415)이 사진석판술 방법을 사용하여 형성되고, 제 1 에칭 처리는 전극 및 배선(wiring)을 형성하기 위해 실행된다. 제 1 에칭 처리는 제 1 및 제 2 에칭 조건으로 실행된다. 본 실시예에서는 제 1 에칭 조건으로, ICP(inductively coupled plasma) 에칭 방법이 사용되고, CF_4, Cl_2, O_2의 기체 혼합이 에칭 기체로 사용되고, 기체 흐름 비율이 25/25/10sccm으로 설정되고, 또한 플라즈마가 1Pa 하에서 코일 형상의 전극에 500 W RF(13.56MHz)를 적용함으로서 발생된다. 여기서는 Matsushita Electric Industrial Co. Ltd.에 의해 제조된 ICP(Model E645- ICP)의 건식 에칭 디바이스가 사용된다. 150 W RF(13.56MHz)의 전력은 또한 음수 자체-바이어스 전압을 효과적으로 인가하도록 기판 측(테스트 스테이지)에 적용된다. W막은 제 1 에칭 조건으로 에칭되고, 제 2 전도층의 끝부분은 테이퍼(taper) 형태로 형성된다.

이어서, 제 1 에칭 조건은 레지스트로 이루어진 마스크들(410 내지 415)을 제거하지 않고 제 2 에칭 조건으로 변화되어, CF4 및 Cl2의 혼합 기체가 에칭 기체로 사용되고, 기체 흐름 비율이 30/30sccm으로 설정되고, 또한 1Pa 하에서 코일형상의 전극에 500 W RF(13.56MHz) 전력을 인가함으로서 플라즈마가 발생되고, 그에 의해 약 30초 동안 에칭을 실행한다. 20 W RF(13.56MHz) 전력은 또한 음수 자체-바이어스 전압을 효과적으로 인가하도록 기판 측(테스트 스테이지)에 적용된다. W막 및 TaN막은 모두 CF4 및 Cl2가 혼합되는 제 2 에칭 조건과 똑같은 정도로 에칭된다. 에칭 시간은 게이트 절연막에 잔류물을 남기지 않고 에칭을 실행하기 위해 대략 10 내지 20% 만큼 증가될 수 있음을 주목한다.

제 1 에칭 처리에서, 제 1 및 제 2 전도층의 끝부분은 적절한 형태의 레지스트 마스크를 채택함으로서 기판 측에 인가된 바이어스 전압의 효과로 인해 테이퍼 형상을 갖도록 형성된다. 테이퍼 부분의 각도는 15 ° 내지 45 ° 로 설정될 수 있다. 그래서, 제 1 전도층 및 제 2 전도층으로 구성된 제 1 형상의 전도층들(417 내지 422)(제 1 전도층들(417a 내지 422a) 및 제 2 전도층들(417b 내지 422b))이 제 1 에칭 처리에 의해 형성된다. 참조번호(416)는 게이트 절연막을 나타내고, 제 1 형상의 전도층들(417 내지 422)에 의해 커버되지 않은 게이트 절연막 부분은 에칭에 의해 대략 20 내지 50㎚만큼 더 얇게 만들어진다.

이어서, 제 1 도핑 처리는 레지스트로 구성된 마스크를 제거하지 않고 반도체 층에 n - 형 전도성을 부여하기 위해 불순물 원소를 부가하도록 실행된다. 도핑은 이온 도핑 방법 또는 이온 주입 방법에 의해 실행될 수 있다. 이온 도핑 방법의 조건은 도스량(dosage)이 1×10^{13} 내지 5×10^{15} atoms/㎠이고 가속 전압이 60 내지 100keV인 것이다. 본 실시예에서는 도스량이 1.5×10^{15} atoms/㎠이고 가속 전압이 80keV이다. n형 전도성을 부여하는 불순물 원소로는 주기율표의 그룹 15에 속하는 원소, 통상적으로 인(P) 또는 비소(As)가 사용되고, 여기서는 인이 사용된다. 이 경우, 전도층들(417 내지 422)은 n형 전도성을 부여하는 불순물 원소에 대한 마스크가 되고, 고농도 불순물 영역들(306 내지 310)이 자체 정렬 방식으로 형성된다. n형 전도성을 부여하는 불순물 원소는 고농도 불순물 영역들(306 내지 310)에 1×10^{20} 내지 1×10^{21} atoms/㎠의 농도 범위로 부가된다.

이후에, 제 2 에칭 처리는 레지스트로 이루어진 마스크들을 제거하지 않고 실행된다. CF_4, Cl_2, O_2의 혼합 기체가 에칭 기체로 사용되고, W막이 선택적으로 에칭된다. 제 2 전도층들(428b 내지 433b)은 제 2 에칭 처리에 의해 형성된다. 한편, 제 1 전도층들(417a 내지 422a)은 거의 에칭되지 않고, 제 2 전도층들(428 내지 433)이 형성된다.

다음에는 레지스트로부터 마스크를 제거하지 않고 도 8c에 도시된 바와 같이 제 2 도핑 처리가 실행된다. n형 전도성을 부여하는 불순물 원소는 도스량이 가속 전압 70 내지 120keV로 제 1 도핑 처리 보다 낮은 조건하에서 도핑된다. 본 실시예에서는 도스량이 1.5×10^{14} atoms/㎠이고, 가속 전압이 90keV이다. 새로운 불순물 영역은 제 1 고농도 불순물 영역(306 내지 310) 내부에서 반도체 층에 형성된다. 제 2 도핑 처리는 제 2 형상의 전도층(428 내지 433)을 마스크로 사용하고, 불순물 원소는 제 2 전도층(428 내지 433) 아래에서 반도체 층으로 도핑된다. 고농도 불순물 영역(423a 내지 427a) 및 저농도 불순물 영역(423b 내지 427b)이 새롭게 형성된다.

다음에는 마스크가 제거된 이후, 마스크(434a, 434b)형 레지스트가 새롭게 형성되고, 도 9a에 도시된 바와 같이, 제 3 에칭 처리가 실행된다. SF6 및 Cl2의 혼합 기체는 에칭 기체로 사용되고, 기체 흐름 비율이 50/10sccm으로 설정되고, 플라즈마는 1Pa 하에서 코일 형상의 전극에 500 W RF(13.56MHz) 전력을 인가하여 발생되고, 그에 의해 약 30초 동안 에칭을 실행한다. 10W RF(13.56MHz) 전력은 또한 음수 자체 바이어스 전력에 효과적으로 인가되도록 기판 측(테스트 스테이지)에 적용된다. 그래서, 제 3 형상의 전도층(435 내지 438)은 상기 기재된 제 3 에칭 처리에 의해 p - 채널형 TFT의 TaN막 및 픽셀 부분의 TFT(픽셀 TFT)를 에칭한다.

다음에는 레지스트로부터 마스크를 제거한 이후에, 절연층들(439 내지 444)이 형성되고, 제 1 형상의 전도층(428, 430) 및 제 2 형상의 전도층(435 내지 438)을 마스크로 사용하여 게이트 절연막(416)을 선택적으로 제거한다(도 9b).

이어서, 레지스트를 구비하는 마스크들(445a 내지 445c)을 새롭게 형성하여 제 3 도핑 처리가 실행된다. 제 3 도핑 처리에 의해, p-채널형 TFT의 활성층을 구성하는 반도체 층에서 상기 기재된 한 전도성 종류와 반대인 전도성 종류를 제공하도록 불순물 원소가 부가된 불순물 영역들(446, 447)이 형성된다. 불순물 영역은 불순물 원소에 대한 마스크로 제 2 전도층들(435a, 438a)을 사용하여 p형을 제공하는 불순물 원소를 부가함으로서 자체 조정되어 형성된다. 본 실시예에서는 불순물 영역들(446, 447)이 B_2H_6 (diborane)을 사용하여 이온 도핑 처리에 의해 형성된다(도 9c). 제 3 도핑 처리에서, n-채널형 TFT들을 형성하는 반도체 층은 레지스트를 구비하는 마스크들(445a 내지 445c)에 의해 커버된다. 비록 불순물 영역들(446, 447)에는 제 1 도핑 처리 및 제 2 도핑 처리에 의해 서로 다른 농도로 인이 부가되지만, 임의의 영역에서 p-형을 제공하는 불순물 원소의 농도가 2×10^{20} 내지 2×10^{21} atoms/㎤의 범위 내에 드는 도핑 처리를 실행함으로서, 불순물 영역이 p-채널형 TFT의 소스 영역 및 드레인 영역으로 동작하여, 그에 따라 아무런 문제점이 제시되지 않는다. 본 실시예에서는 p-채널형 TFT의 활성층을 구성하는 반도체 층의 일부가 노출되고, 그에 따라 불순물 원소(붕소)가 그에 쉽게 부가되는 이점이 이루어진다.

불순물 영역은 상기 기재된 단계에 의해 각 반도체 층에 형성된다.

다음에는 제 1 층간 절연막(461)이 레지스트를 구비하는 마스크들(445a 내지 445c)를 제거함으로서 형성된다. 제 1 층간 절연막(461)은 플라즈마 CVD 처리 또는 스퍼터링 처리를 사용함으로서 100 내지 200㎚의 두께를 갖고 실리콘을 포함하는 절연막으로 형성된다. 본 실시예에서, 150㎚의 막두께를 갖는 질산화실리콘 막은 플라즈마 CVD 처리에 의해 형성된다. 물론, 제 1 층간 절연막(461)은 질산화실리콘 막에 제한되지 않고, 실리콘을 포함하는 다른 절연막이 단일층 또는 적층 구조로 사용될 수 있다.

다음에는 도 10a에 도시된 바와 같이, 각 반도체 층에 부가된 불순물 원소를 활성화시키는 단계가 실행된다. 활성화 단계는 퍼니스 어닐링(furnace annealing)을 사용하여 열 어닐링 처리로 실행된다. 열 어닐링 처리는 1ppm보다 작거나 같은, 바람직하게 0.1ppm 보다 작거나 같은 산소 농도를 갖는 질소 대기에서 400 내지 700℃로, 본 실시예에서는 대표적으로 500 내지 550℃로 실행될 수 있고, 활성화 처리는 550℃에서 4시간 동안 열처리에 의해 실행된다. 또한, 열 어닐링 처리 이외에, 레이저 어닐링 처리 또는 급속 열 어닐링(rapid thermal annealing) 처리(RTA 처리)가 적용될 수 있다.

또한, 본 실시예에서는 활성화 처리와 동시에, 결정화 단계에서 촉매로 사용되는 니켈이 고농도 인을 포함하는 불순물 영역들(423a, 425a, 426a, 446a, 447a)에 의해 게터링(gettering) 되고, 채널-형성 영역을 주로 구성하는 반도체 층의 니켈 농도가 감소된다. 이 방법으로 제조된 채널 형성 영역을 갖는 TFT에 따라, 오프 전류값이 감소되고, 결정화 성능이 뛰어나므로, 높은 전계 효과 이동성이 제공되어 뛰어난 전기적 특징이 이루어질 수 있다.

또한, 활성화 처리는 제 1 층간 절연막을 형성하기 이전에 실행될 수 있다. 그러나, 사용되는 배선 물질이 열에 약할 때는 본 실시예에서와 같이 배선을 보호하도록 층간 절연막(주성분이 실리콘인 절연막, 예를 들면 질화실리콘 막)을 형성한 이후에 활성화 처리를 실행하는 것이 바람직하다.

또한, 반도체 층을 수소화하는 단계는 3 내지 100%의 수소를 포함하는 대기에서 300 내지 550℃로 1 내지 12시간 동안 열처리를 실행함으로서 실행된다. 본 실시예에서는 약 3%의 수소를 포함하는 질소 대기에서 410℃로 1시간 동안 열처리가 실행된다. 그 단계는 층간 절연막에 포함된 수소에 의해 반도체 층의 댕글링 결합(dangling bond)를 종료하는 단계이다. 수소화의 또 다른 수단으로, 플라즈마 수소화(플라즈마에 의해 여기된 수소를 사용하는)를 실행할 수 있다.

또한, 레이저 어닐링 처리가 활성화 처리로 사용될 때, 수소화를 실행한 이후에 익사이머 레이저 또는 YAG 레이저의 레이저빔을 조사하는 것이 바람직하다.

다음에는 제 1 층간 절연막(461) 위에 비유기체 절연 물질 또는 유기체 절연 물질을 구비하는 제 2 층간 절연막(462)이 형성된다. 본 실시예에서는 1.6㎛의 막 두께를 갖는 아크릴 수지막이 형성되고, 10 내지 1000cp, 바람직하게 40 내지 200cp의 점성률을 갖고 표면에 돌출부 및 오목부로 형성된 막이 형성된다.

본 실시예에서는 미러 반사를 방지하기 위해, 표면에 돌출부 및 오목부를 갖는 제 2 층간 절연막을 형성함으로서 돌출부 및 오목부가 픽셀 전극들의 표면들 상에 형성된다. 또한, 픽셀 전극들의 표면들 상에 돌출부 및 오목부를 형성함으로서 빛 산란 특징을 구하기 위해, 돌출부는 픽셀 전극 아래의 영역에 형성될 수 있다. 이 경우, TFT들의 형성에서 똑같은 포토마스크가 사용되므로, 돌출부는 처리 단계의 수를 증가시키지 않고 형성될 수 있다. 돌출부는 기판에서 배선들 및 TFT 부분을 제외하고 픽셀 부분 영역에 적절하게 제공될 수 있음을 주목한다. 그래서, 돌출부 및 오목부는 돌출부를 커버하는 절연막의 표면상에 형성된 돌출부 및 오목부를 따라 픽셀 전극의 표면상에 형성된다.

또한, 제 2 층간 절연막(462)으로는 레벨화된 표면을 갖는 막이 사용될 수 있다. 이 경우에는 다음이 바람직하다. 즉, 픽셀 전극들을 형성한 이후에, 돌출부 및 오목부는 분사 방법 또는 에칭 방법과 같은 공지된 방법을 사용하는 처리로 표면상에 형성된다. 그래서, 미러 반사가 방지되고 반사광이 산란되므로, 백색 부분이 바람직하게 증가된다.

이어서, 구동기 회로(506)에서는 각 불순물 영역과 전기적으로 연결된 배선들(463 내지 467)이 형성된다. 이들 배선은 50㎚의 막두께를 갖는 Ti 막과 500㎚의 막두께를 갖는 합금막(Al과 Ti의 합금막)의 적층막을 패턴화함으로서 형성됨을 주목한다.

또한, 픽셀 부분(507)에서는 픽셀 전극(470), 게이터 배선(469), 및 연결 전극(468)이 형성된다(도 10b). 이 연결 전극(468)에 의해, 소스 배선(불순물 영역(443b)과 제 1 전도층(449)의 적층)과 픽셀 TFT 사이의 전기적 연결이 형성된다. 또한, 픽셀 TFT의 게이트 전극과 게이트 배선(469) 사이의 전기적 연결이 형성된다. 픽셀 전극(470)에 대해, 픽셀 TFT의 드레인 영역(442)과의 전기적 연결 및 저장 캐패시터를 형성하기 위한 전극 중 하나로 동작하는 반도체 층(458)과의 전기적 연결이 형성된다. 주성분으로 Al 또는 Ag를 포함하는 막 또는 그 적층막과 같이 높은 반사력을 갖는 물질이 픽셀 전극(470)에 사용되는 것이 바람직하다.

그래서, n-채널 TFT(501) 및 p-채널 TFT(502) 및 n-채널 TFT(503)로 형성된 CMOS 회로를 갖는 구동기 회로(506)와 픽셀 TFT(504) 및 보유 캐패시터(505)를 갖는 픽셀 부분(507)이 똑같은 기판 상에 형성될 수 있다. 그 결과로, 활성 매트릭스 기판이 완료된다.

구동기 회로(506)의 n-채널형 TFT(501)는 채널 형성 영역(423c), 게이트 전극 일부를 구성하는 제 1 전도층(428b)과 오버랩되는 저농도 불순물 영역(GOLD 영역)(423b), 및 소스 영역 또는 드레인 영역으로 동작하는 고농도 불순물 영역(423a)을 갖는다. 전극(466)을 통해 n-채널형 TFT(501)와 연결됨으로서 CMOS 회로를 형성하는 p-채널형 TFT(502)는 채널 형성 영역(446d), 게이트 전극 외부에 형성된 불순물 영역(446b, 446c), 및 소스 영역 또는 드레인 영역으로 동작하는 고농도 불순물 영역(446a)을 갖는다. n-채널형 TFT(503)는 채널 형성 영역(425c), 게이트 전극 일부를 구비하는 제 1 전도층(430a)과 오버랩되는 저농도 불순물 영역(425)(GOLD 영역), 및 소스 영역 또는 드레인 영역으로 동작하는 고농도 불순물 영역(425a)을 갖는다.

픽셀 전극의 픽셀 TFT(504)는 채널 형성 영역(426c), 게이트 전극 외부에 형성된 저농도 불순물 영역(426b)(LDD 영역), 및 소스 영역 또는 드레인 영역으로 동작하는 고농도 불순물 영역(426a)을 포함한다. 그 외에, p형 전도성을 부여하는 불순물 원소는 저장 캐패시터(505)의 전극 중 하나로 동작하는 각 반도체 층(447a, 447b)에 부가된다. 저장 캐패시터(505)는 유전체 멤버로 절연막(444)을 사용하는 반도체 층들(447a 내지 447c) 및 전극(438과 438b의 적층)으로부터 형성된다.

또한, 본 발명의 픽셀 구조에서는 픽셀 전극의 끝부분이 픽셀 전극 사이의 갭(gap)이 블랙 매트릭스(black matrix)를 사용하지 않고 빛으로부터 차폐되도록 소스 배선과 오버랩되어 이를 배열하여 형성된다.

본 실시예에서 제조된 활성 매트릭스 기판의 픽셀 전극에 대한 상면도는 도 11에 도시된다. 똑같은 참조 번호는 도 7 내지 도 10에서 대응하는 부분을 나타내는데 사용됨을 주목한다. 도 10에서의 점선 A-A'은 도 11에서 선 A-A'을 따라 취해진 단면도에 대응한다. 또한, 도 10에서의 점선 B-B'은 도 11에서 선 B-B'을 따라 취해진 단면도에 대응한다.

본 실시예는 실시예 1 내지 3과 자유롭게 합성하여 실행될 수 있다.

[실시예5]

본 실시예에서는 발광 디바이스의 예 중 하나로 EL(electro luminescence) 디스플레이 디바이스가 본 발명을 사용하는 제조예가 설명된다.

본 명세서에서, 발광 디바이스는 기판과 커버 물질 사이의 발광 소자를 둘러싼 디스플레이 패널(panel)과 디스플레이 패널에 IC를 설치하는 디스플레이 모듈의 일반적인 명칭이다. 발광 소자는 전기장을 양극층 및 음극층에 부가함으로서 발생된 전계 발광을 구할 수 있는 유기체 화합 물질을 포함하는 발광층을 갖는다. 또한, 유기체 화합물의 발광으로, 단일 여기 상태로부터 기본 상태로 복귀될 때의 발광(형광) 및 삼중 여기 상태로부터 기본 상태로 복귀할 때의 발광(인광)이 있다. 이들 중 하나 또는 둘 모두의 발광이 포함된다.

도 13에서, 기판(700) 상에 제공된 스위칭 TFT(603)는 도 13의 n-채널형 TFT(503)를 사용하여 형성된다. 그래서, 이 구조는 n-채널형 TFT(503)의 설명을 언급할 수 있다.

본 실시예에서는 2개의 채널 형성 영역이 형성된 이중 게이트 구조가 사용됨을 주목한다. 그러나, 하나의 채널 형성 영역이 형성된 단일 게이트 구조 또는 3개의 채널 형성 영역이 형성된 삼중 게이트 구조가 사용될 수 있다.

기판(700)상에 제공된 구동기 회로는 도 13의 CMOS 회로를 사용하여 형성된다. 그래서, 이 구조는 n-채널형 TFT(501) 및 p-채널형 TFT(502)의 설명을 언급할 수 있다. 본 실시예에서는 단일 게이트 구조가 사용됨을 주목한다. 그러나, 이중 게이트 구조 또는 삼중 게이트 구조가 또한 사용될 수 있다.

또한, 배선들(701, 703)은 CMOS 회로의 소스 배선으로 동작하고, 배선(702)은 드레인 배선으로 동작한다. 배선(704)은 소스 배선(708)을 스위칭 TFT의 소스 영역에 전기적으로 연결시키기 위한 배선으로 동작한다. 배선(705)은 드레인 배선(709)을 스위칭 TFT의 드레인 영역에 전기적으로 연결시키기 위한 배선으로 동작한다.

전류-제어 TFT(604)는 도 13의 p-채널형 TFT(502)를 사용하여 형성됨을 주목한다. 그래서, 이 구조는 p-채널형 TFT(502)의 설명에 대해 언급될 수 있다. 본 실시예에서는 단일 게이트 구조가 사용됨을 주목한다. 그러나, 이중 게이트 구조 또는 삼중 게이트 구조가 사용될 수 있다.

또한, 배선(706)은 전류 제어 TFT의 소스 배선(전류 공급선에 대응하는)이다. 참조 번호(707)는 전류 제어 TFT의 픽셀 전극(710)과 오버랩됨으로서 픽셀 전극(710)과 전기적으로 연결되는 전극을 나타낸다.

참조 번호(710)는 투명한 전도막으로부터 이루어진 픽셀 전극(EL 소자의 양극)을 나타낸다. 투명 전도막으로는 산화인듐 및 산화주석의 화합물, 산화인듐 및 산화아연의 화합물, 산화아연, 산화주석, 또는 산화인듐이 사용될 수 있다. 또한, 갈륨이 부가된 투명 전도막이 사용될 수 있다. 픽셀 전극(710)은 상기 배선의 형성 이전에 레벨 층간 절연막(711)에 형성된다. 본 실시예에서는 수지로 구성된 레벨화 막(711)을 사용하여 TFT에서 스텝을 레벨화하는 것이 매우 중요

하다. 추후 형성되는 EL 층이 매우 얇으므로, 스텝으로 인하여 불충분한 발광이 일어나는 경우가 있다. 그래서, 가능한 한 레벨화되게 EL 층을 형성하기 위해, 픽셀 전극(710)의 형성 이전에 스텝이 레벨화되는 것이 바람직하다.

배선들(701 내지 707)이 형성된 이후에, 도 13에 도시된 바와 같이 뱅크(bank)(712)가 형성된다. 뱅크(712)는 실리콘 또는 유기체 수지막을 포함하는 100 내지 400㎚의 두께로 절연막을 패턴화함으로서 형성될 수 있다.

뱅크(712)가 절연막이므로, 막 형성시 소자의 절연 파괴(dielectric breakdown)에 주위를 기울일 필요가 있음을 주목한다. 본 실시예에서는 탄소 입자 또는 금속 입자가 저항을 감소시키도록 뱅크(712) 물질인 절연막에 부가된다. 그래서, 정전 발생이 억제된다. 여기서, 추가량의 탄소 입자 또는 금속 입자는 저항이 1×10^{16} 내지 1×10^{12} Ωm(바람직하게, 1×10^{8} 내지 1×10^{10} Ωm)이 되도록 제어될 수 있다. EL 층(713)은 픽셀 전극(710)에 형성된다. 도 13에서는 단 하나의 픽셀만이 도시됨을 주목한다. 그러나, 본 실시예에서는 EL 층이 R(red), G(green), 및 B(blue)의 각 칼라에 대응하여 형성된다. 또한, 본 실시예에서는 저분자 유기체 EL 물질이 증발 방법에 의해 형성된다. 구체적으로, 20㎚ 두께의 CuPc(copper phthalocyanine)이 홀(hole) 주입층으로 제공되고, 70㎚의 Alq_3 (tris-8-quinolinolate aluminum complex)막이 그 위에 발광층으로 제공된다. 그래서, 이들 막의 적층 구조가 형성된다. 발광 칼라는 Alq_3에 퀴나크리돈(quinacridon), 페릴린(perylene), 또는 DCM1과 같은 형광 색소를 부가함으로서 제어될 수 있다.

상기의 예는 EL 층으로 사용될 수 있는 유기체 EL 물질의 한 예이고, 본 예에 제한될 필요는 없음을 주목한다. EL 층(빛이 사출되고 캐리어(carrier)가 빛의 사출을 위해 이동되도록 하는 층)은 발광층 및 전하 운송층 또는 전하 주입층을 자유롭게 합성함으로서 형성될 수 있다. 예를 들면, 본 실시예에서는 비록 저분자 유기체 EL 물질이 EL 층으로 사용되는 예가 도시되지만, 폴리머(polymer) 유기체 EL 물질도 사용될 수 있다. 또한, 탄화실리콘과 같은 비유기체 물질이 전하 운송층 또는 전하 주입층으로 사용될 수 있다. 공지된 물질은 유기체 EL 물질 및 비유기체 물질로 사용될 수 있다.

다음에는 전도막으로 구성된 캐소드(714)가 EL 층(713) 상에 제공된다. 본 실시예의 경우에는 알루미늄과 리튬의 합금막이 전도막으로 사용된다. 물론, 공지된 MgAg막(마그네슘과 은의 합금막)이 사용될 수 있다. 캐소드 물질로는 주기율표의 그룹 1 또는 그룹 2에 속하는 원소로 구성된 전도막 또는 이들 원소가 부가된 전도막이 사용될 수 있다.

이 캐소드(714)가 형성되면, EL 소자(715)는 완성된다. 완성된 EL 소자(715)는 여기서 픽셀 전극(양극)(710), EL 층(713), 및 캐소드(714)로 형성된 캐패시터로 나타내짐을 주목한다.

EL 소자(715)를 완전히 커버하도록 비활성화막(716)을 제공하는 것이 효과적이다. 비활성화막(716)으로는 탄소막, 질화실리콘 막, 또는 질산화실리콘 막을 포함하는 절연막의 단일층 또는 절연막과 합성된 적층이 사용된다.

여기서는 양호한 커버리지(coverage)를 갖는 막이 비활성화막으로 사용되는 것이 바람직하고, 탄소막, 특히 DLC(diamond like carbon)막을 사용하는 것이 효과적이다. DLC 막은 실온 내지 100℃의 범위에서 형성될 수 있으므로, 낮은 열저항을 갖는 EL 층(713) 위에 쉽게 형성될 수 있다. 또한, DLC 막은 산소에 대해 높은 저지 효과를 가지므로, EL 층(713)의 산화를 억제할 수 있다. 그래서, 이어지는 봉합 처리 동안 EL 층(713)의 산화가 방지될 수 있다.

또한, 비활성화막(716)에는 봉합 멤버(717)가 제공되고, 커버 멤버(718)가 봉합 멤버(717)에 부착된다. 봉합 멤버(717)로는 자외선 경화 수지가 사용될 수 있고, 내부에는 흡습성 효과를 갖는 물질 또는 산화 방지 효과를 갖는 물질을 제공하는 것이 효과적이다. 또한, 본 실시예에서는 유리 기판, 석영 기판, 또는 플라스틱 기판(플라스틱 막을 포함하는)의 양 표면에 탄소막(바람직하게 다이아몬드 탄소형막)이 형성된 멤버가 커버 멤버(718)로 사용된다.

그래서, 도 13에 도시된 바와 같은 구조의 EL 디스플레이 디바이스가 완료된다. 뱅크(712)를 형성한 이후에는 공기에 노출되지 않고 다중 챔버 시스템(또는 인라인(inline) 시스템)의 막 형성 장치를 사용하여 비활성화막(716)이 형성될 때까지 처리를 연속적으로 실행하는 것이 효과적임을 주목한다. 또한, 커버 물질(718)의 부착까지의 처리는 공기에 노출되지 않고 연속적으로 실행될 수 있다.

그래서, n-채널 TFT들(601, 602), 스위칭 TFT(n-채널 TFT)(603), 및 전류 제어 TFT(n-채널 TFT)(604)는 플라스틱 기판이 베이스로 형성된 절연체(501) 상에 형성된다. 지금까지 제조 처리에서 요구되는 마스크의 수는 일반적인 활성 매트릭스 EL 디스플레이 디바이스에서 요구되는 것 보다 작다.

즉, TFT의 제조 처리가 많이 간략화되므로, 산출량의 개선 및 제조 비용의 감소가 실현될 수 있다.

또한, 도 13을 사용하여 설명된 바와 같이, 절연막을 통해 게이트 전극과 오버랩되는 불순물 영역이 제공될 때, 핫 캐리어(hot carrier) 효과로 인하여 변형에 대해 높은 저항성을 갖는 n-채널형 TFT가 형성될 수 있다. 그래서, 높은 확실성을 갖는 EL 디스플레이 디바이스가 실현될 수 있다.

본 실시예에서는 픽셀 부분 및 구동기 회로의 구조만이 도시된다. 그러나, 본 실시예의 제조 처리에 따라, 신호 분할 회로, D/A 변환기, 연산 증폭기, 및 γ 정정 회로와 같은 논리 회로가 똑같은 절연체상에 더 형성될 수 있다. 메모리 및 마이크로프로세서도 또한 형성될 수 있다.

EL 소자를 보호하기 위한 봉합(충전) 처리 이후 본 실시예의 EL 발광 디바이스는 도 14a 및 도 14b를 사용하여 설명된다. 필요한 경우, 도 13에서 사용된 참조 번호가 언급됨을 주목한다.

도 14a는 EL 소자의 봉합 이후 상태를 나타내는 상면도이고, 도 14b는 도 14a의 선 A-A'을 따라 취해진 단면도이다. 점선으로 도시된 참조 번호(801)는 소스 측 구동기 회로를 나타내고, 참조 번호(806)는 픽셀 부분을 나타내고, 참조 번호(807)는 게이트 측 구동기 회로를 나타낸다. 또한, 참조 번호(901)는 커버 멤버를 나타내고, 참조 번호(902)는 제 1 봉합 멤버를 나타내고, 참조 번호(903)는 제 2 봉합 멤버를 나타낸다. 봉합 멤버(907)는 제 1 봉합 멤버(902)로 둘러싸인 내부에 제공된다.

참조 번호(904)는 소스 측 구동기 회로(801) 및 게이트 측 구동기 회로(807)에 입력된 신호를 전송하는 배선을 나타낸다. 배선(904)은 외부 입력 단자인 FPC(flexible printed circuit)(905)로부터 클럭 신호 및 비디오 신호를 수신한다. 도 14a에서는 비록 FPC만이 도시되지만, PWB(printed wiring board)가 FPC에 부착될 수 있다. 본 명세서의 EL 디스플레이 디바이스는 EL 디스플레이 디바이스의 메인 본체뿐만 아니라, FPC 또는 PWB가 부착된 EL 디스플레이 디바이스를 포함한다.

다음에는 도 14b를 사용하여 단면 구조가 설명된다. 픽셀 부분(806) 및 게이트 측 구동기 회로(807)가 기판(700) 상에 형성된다. 픽셀 부분(806)은 각각이 전류 제어 TFT(604) 및 드레인 영역과 전기적으로 연결되는 픽셀 전극(710)을 갖는 복수의 픽셀로 형성된다. 또한, 게이트 측 구동기 회로(807)는 n-채널형 TFT(601) 및 p-채널형 TFT(602)가 서로 합성되는 CMOS 회로를 사용하여 형성된다(도 15를 참고).

픽셀 전극(710)은 EL 소자의 양극으로 동작한다. 또한, 뱅크(712)는 픽셀 전극(710)의 양 끝부분에 형성된다. EL 층(713) 및 EL 소자의 캐소드(714)는 픽셀 전극(710)에 형성된다.

캐소드(714)는 모든 픽셀에 공통된 배선으로 동작하고, 연결 배선(904)을 통해 FPC(905)와 전기적으로 연결된다. 또한, 픽셀 부분(806) 및 게이트 측 구동기 회로(807)에 포함된 모든 소자는 캐소드(714) 및 비활성화 막(567)으로 커버된다.

또한, 커버 멤버(901)는 제 1 봉합 멤버(902)에 의해 결과적인 기판(700)에 부착된다. 커버 멤버(901)와 EL 소자 사이의 간격을 유지하기 위해, 수지막으로 형성된 스페이서(spacer)가 제공될 수 있다. 이어서, 제 1 봉합 멤버(902)의 내부는 봉합 멤버(907)로 채워진다. 제 1 봉합 멤버(902)와 봉합 멤버(907)로는 에폭시(epoxy) 수지가 사용되는 것이 바람직함을 주목한다. 또한, 제 1 봉합 멤버(902)는 가능한 한 습기와 산소가 침투되지 않는 물질인 것이 바람직

하다. 또한, 흡습성 효과를 갖는 물질 또는 산화 방지 효과를 갖는 물질이 봉합 물질(907)에 포함될 수 있다.

EL 소자를 커버하도록 제공된 봉합 멤버(907)는 또한 커버 멤버(901)를 결과적인 기판(700)에 부착하기 위한 부착물로 동작한다. 또한, 본 실시예에서는 FRP(fiberglass-reinforced plastics), PVF(polyvinylfluoride), Mylar, 폴리에스테르(polyester), 또는 아크릴(acrylic)이 커버 멤버(901)를 구성하는 플라스틱 기판(901)의 물질로 사용될 수 있다.

또한, 봉합 멤버(907)를 사용하여 커버 멤버(901)를 부착한 이후에, 제 2 봉합 멤버(903)는 봉합 멤버(907)의 측면 표면(노출 표면)을 커버하도록 제공된다. 제 2 봉합 멤버(903)로는 제 1 봉합 멤버(902)와 똑같은 물질이 사용될 수 있다.

EL 소자를 상기 기재된 구조를 갖는 봉합 멤버(907)로 봉합함으로서, EL 소자는 외부로부터 완전히 차폐될 수 있고, 외부로부터 EL 층의 산화로 인한 변형을 촉진시키는 물질(습기나 산소와 같은)의 침투가 방지될 수 있다. 그래서, 높은 확실성을 갖는 EL 디스플레이 디바이스가 구해진다.

상기 기재된 단계에 의해 제조된 발광 디바이스의 반도체 막에서는 간섭이 조사표면 또는 그 부근에서 감소되어, 에너지 분포의 균일성을 개선한 레이저빔에 의해 충분한 동작 특성 및 확실성이 실현될 수 있다. 이 방식으로 제조된 액정 디스플레이 디바이스는 다양한 전자 장치의 디스플레이 부분으로 사용될 수 있다.

본 실시예는 실시예 1 내지 4와 자유롭게 합성되어 실행될 수 있다.

[실시예 6]

본 실시예에서는 실시예 4에서 제조된 활성 매트릭스 기판으로부터 반사형 액정 디스플레이 디바이스를 제조하는 단계에 따라 설명이 주어진다. 설명에서는 도 12가 사용된다.

먼저, 실시예 4에 따라, 도 10b 상태의 활성 매트릭스 기판이 제공되고, 이어서 도 10b의 활성 매트릭스 기판 위에, 적어도 픽셀 전극(470) 위에 정렬막(471)이 형성되고, 러빙(rubbing) 처리가 실행된다. 또한, 본 실시예에서는 정렬막(471)을 형성하기 이전에, 아크릴 수지막과 같은 유기체 수지막을 패턴화함으로서, 기판 사이의 간격을 유지하기 위해 기둥 형상(480)의 스페이서가 원하는 위치에 형성된다. 또한, 기둥형의 스페이서 대신에, 구형 스페이서가 기판의 전면에 걸쳐 분포될 수 있다.

다음에는 반대 기판(472)이 준비된다. 연속하여, 칼라층들(473, 474) 및 평면화막(475)이 형성된다. 광차폐 부분은 적색의 칼라층(473)과 청색의 칼라층(474)을 오버랩함으로서 형성된다. 또한, 광차폐 부분은 적색의 칼라층과 녹색의 칼라층 일부를 오버랩함으로서 형성될 수 있다.

본 실시예에서는 실시예 4에 도시된 기판이 사용된다. 그러므로, 실시예 4의 픽셀 부분 상면도를 도시하는 도 11에서, 적어도 게이트 배선(469)과 픽셀 전극(470) 사이의 클리어런스(clearance), 게이트 배선(469)과 연결 전극(468) 사이의 클리어런스, 및 연결 전극(468)과 픽셀 전극(470) 사이의 클리어런스를 차폐할 필요가 있다. 본 실시예에서는 차폐되도록 칼라층 오버랩 부분을 적층하여 구성된 광차폐 부분과 반대 기판이 그에 부착되게 각 칼라층이 배열된다.

이 방법으로 블랙 마스크와 같은 광차폐층을 형성하지 않고 칼라층을 적층하여 구성된 광차폐 부분에 의해 각 픽셀 중에서 클리어런스를 차폐함으로서, 단계의 수가 감소될 수 있다.

다음에는 투명 전도막으로 구성된 반대 기판(476)이 적어도 픽셀 부분에서 평면화막(475)상에 형성되고, 정렬막(477)이 반대 기판의 전체 표면 위에 형성되고, 또한 러빙 처리가 실행된다.

또한, 픽셀 부분과 구동기 회로로 형성된 활성 매트릭스 기판과 그 반대 기판은 봉합 멤버(478)에 의해 함께 부착된다. 봉합 멤버(478)는 필터와 혼합되고, 2장의 기판은 필러(filler) 및 기둥형의 스페이서에 의해 균일한 간격으로 함께 부착된다. 이어서, 두 기판 사이의 간격에는 액정 물질(479)이 주입되고, 봉합제(설명되지 않은)에 의해 완전히 봉합된다. 일반적으로 공지된 액정 물질이 액정 물질(479)로 사용될 수 있다. 이 방법으로, 도 12에 도시된 반사형 액정 디스플레이 장치가 종료된다. 또한, 필요에 따라, 활성 매트릭스 기판 또는 반대 기판이 원하는 형상으로 분할될 수 있다. 또한, 편광제(설명되지 않은)는 반대 기판에만 부착된다. 또한, FPC는 공지된 기술을 사용하여 그에 부착된다.

상기 기재된 단계에 의해 제조된 액정 디스플레이 디바이스의 반도체 막에서는 조사 표면 또는 그 부근에 간섭이 감소되고, 에너지 분포의 균일성이 개선된 레이저빔에 의해 충분한 동작 특성 및 확실성이 실현될 수 있다. 이 방법으로 제조된 액정 디스플레이 디바이스는 다양한 전자 장치의 디스플레이 부분으로 사용될 수 있다.

본 실시예는 실시예 1 내지 4와 자유롭게 합성되어 실행될 수 있다.

[실시예 7]

본 발명을 실시하여 형성된 CMOS 회로 및 픽셀 부분은 다양한 전기 - 광학 디바이스(활성 매트릭스형 액정 디스플레이 디바이스, 활성 매트릭스 EC 디스플레이 디바이스, 및 활성 매트릭스 EL 디스플레이)에서 사용될 수 있다. 즉, 본 발명은 이들 전기 - 광학 디바이스를 디스플레이 부분으로 포함한 모든 전자 장비에서 실시될 수 있다.

이와 같은 전자 장비로 다음이 주어질 수 있다: 비디오 카메라, 디지털 카메라, 프로젝터(후면형 또는 전면형), 헤드 설치 디스플레이(고글형 디스플레이), 자동차 항해 시스템, 자동차 스테레오, 개인용 컴퓨터, 휴대용 정보 단자(이동 컴퓨터, 휴대폰, 및 전자 서적) 등. 이들 중 일부 예가 도 15a 내지 도 15f, 도 16a 내지 도 16d, 및 도 17a 내지 도 17c 에 도시된다.

도 15a는 메인 본체(3001), 영상 입력부(3002), 디스플레이 부(3003), 및 키보드(3004)로 구성된 개인용 컴퓨터를 도시한다. 본 발명은 영상 입력부(3002), 디스플레이 부(3003), 및 다른 신호 제어 회로에 적용될 수 있다.

도 15b는 메인 본체(3101), 디스플레이 부(3102), 오디오 입력부(3103), 동작 스위치(3104), 배터리(3105), 및 영상 수신부(3106)로 구성된 비디오 카메라를 도시한다. 본 발명은 디스플레이 부(3102) 및 다른 신호 제어 회로에 적용될 수 있다.

도 15c는 메인 본체(3201), 카메라 부(3202), 영상 수신부(3203), 동작 스위치(3204), 및 디스플레이 부(3205)로 구성된 이동 컴퓨터를 도시한다. 본 발명은 디스플레이 부(3205) 및 다른 신호 제어 회로에 적용될 수 있다.

도 15d는 메인 본체(3301), 디스플레이 부(3302), 및 암(arm)부(3303)로 구성된 고글형 디스플레이를 도시한다. 본 발명은 디스플레이 부(3302) 및 다른 신호 제어 회로에 적용될 수 있다.

도 15e는 프로그램이 저장된 기록 매체(이후 기록 매체라 언급됨)를 사용하고, 메인 본체(3401), 디스플레이 부(3402), 스피커 부(3403), 기록 매체(3404), 및 동작 스위치(3405)로 구성된 플레이어(player)를 도시한다. DVD(Digital Versatile Disc) 등은 플레이어가 음악 및 영화를 감상하고 게임이나 인터넷을 즐길 수 있게 하는 기록 매체로 사용된다. 본 발명은 디스플레이 부(3402) 및 다른 신호 제어 회로에 적용될 수 있다.

도 15f는 메인 본체(3501), 디스플레이 부(3502), 접안부(3503), 동작 스위치(3504), 및 영상 수신부(도면에 도시되지 않음)로 구성된다. 본 발명은 디스플레이 부(3502) 및 다른 신호 제어 회로에 적용될 수 있다.

도 16a는 투사 유닛(3601), 스크린(3602) 등으로 구성된 전면형 프로젝터를 도시한다. 본 발명은 투사 유닛(3601)을 구성하는 일부인 액정 디스플레이 디바이스(3808) 및 다른 신호 제어 회로에 적용될 수 있다.

도 16b는 메인 본체(3701), 투사 유닛(3702), 미러(3703), 스크린(3704) 등으로 구성된 후면형 프로젝터를 도시한다. 본 발명은 투사 유닛(3702)을 구성하는 일부인 액정 디스플레이 디바이스(3808) 및 다른 신호 제어 회로에 적용될 수 있다.

도 16c에서는 도 16a 및 도 16b에 각각 도시된 투사 유닛들(3601, 3702)에 대한 구조예가 설명된다. 각 투사 유닛들(3601, 3702)은 광원 광학 시스템(3801), 미러들(3802, 3804, 3806), 2색성 미러(dichroic mirror)(3803), 프리즘(3807), 액정 디스플레이 디바이스(3808), 위상 차 플레이트(3809), 및 투사 광학 시스템(3810)으로 구성된다. 투사 광학 시스템(3810)은 투사 렌즈를 포함하는 광학 시스템으로 구성된다. 본 실시예에서는 3개 플레이트 시스템의 예가 도시되지만, 특별한 제한은 없다. 예를 들면, 단일 플레이트 시스템의 광학 시스템도 수용 가능하다. 또한, 작동자는 도 16c에서 화살표로 도시된 광 경로 내에 광학 렌즈, 편광막, 위상차를 조절하는 막, IR 막과 같은 광학 시스템을 적절하게 설정할 수 있다.

부가하여, 도 16d는 도 16c의 광원 광학 시스템(3801)에 대한 구조예를 도시한다. 본 실시예에서, 광원 광학 시스템(2801)은 반사기(3811), 광원(3812), 렌즈 어레이들(3813, 3814), 편광 변환 소자(3815), 및 콘덴서 렌즈(3816)로 구성된다. 도 16d에 도시된 광원 광학 시스템은 한 예이므로, 도시된 구조에 제한되지 않음을 주목한다. 예를 들면, 작동자는 광학 렌즈, 편광막, 위상차를 조절하는 막, 및 IR막과 같은 광학 시스템을 적절하게 설정할 수 있다.

도 16a 내지 도 16d에 도시된 프로젝터는 반사형의 전기광학 디바이스의 례를 제외한 투명형의 전기광학 디바이스를 도시한다.

도 17a는 메인 본체(3901), 오디오 출력부(3902), 오디오 입력부(3903), 디스플레이 부(3904), 동작 스위치(3905), 및 안테나(3906) 등으로 구성된 휴대폰을 도시한다. 본 발명은 오디오 출력부(3902), 오디오 입력부(3903), 디스플레이 부(3904), 및 다른 신호 제어 회로에 적용될 수 있다.

도 17b는 메인 본체(4001), 디스플레이 부(4002, 4003), 기록 매체(4004), 동작 스위치(4005), 및 안테나(4006) 등으로 구성된 이동 서적(전자 서적)을 도시한다. 본 발명은 디스플레이 부(4002, 4003) 및 다른 신호 회로에 적용될 수 있다.

도 17c는 메인 본체(4101), 지지대(4102), 및 디스플레이 부(4103) 등으로 구성된 디스플레이를 도시한다. 본 발명은 디스플레이 부(4103)에 적용될 수 있다. 이들은 특별히 화면이 큰 경우에 유리하여, 10인치 보다 크거나 같은 대각선을 갖는 디스플레이(특히, 30인치 보다 크거나 같은 것)에 좋다.

이와 같이, 본 발명의 응용 범위는 매우 넓고, 모든 분야의 전자 장비에 적용될 수 있다. 또한, 본 실시예의 전자 장비는 실시예 1 내지 6의 합성을 사용하는 구성으로 실현될 수 있다.

발명의 효과

본 발명이 종래에 사용되던 광학 시스템에 적용되면, 레이저빔의 코히어런스(coherence)를 감소시킴으로서 코히어런스를 갖는 레이저빔의 에너지 분포에 대한 균일성이 현저하게 개선될 수 있다. 본 명세서에서 설명된 본 발명과 높은 코히어런스를 갖는 YAG 레이저로 전형되는 고체 레이저의 합성이 반도체 막을 결정화하는 처리를 실행하는데 사용되면, 제조비용에서의 현저한 감소를 기대할 수 있다. 또한, 이와 같이 얻어진 반도체 막에 TFT들을 만들고 그 TFT들을 사용함으로써 제조된 전기-광학 디바이스 및 반도체 디바이스에서는 적절한 동작 특성 및 충분히 높은 확실성이 달성될 수 있고, 이 디바이스들은 활성 매트릭스(active matrix) 액정 디스플레이 디바이스로 표본이 된다.

(57) 청구의 범위

청구항 1.

레이저빔을 처리하는 방법에 있어서,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 분할 단계와,

조사면상에서 또는 그 부근에서 상기 2개의 레이저빔을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 방법.

청구항 2.

레이저빔을 처리하는 방법에 있어서,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향을 갖는, 상기 분할 단계와,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 방법.

청구항 3.

선형 레이저빔을 처리하는 방법에 있어서,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향을 갖는 단계와,

상기 선형 레이저빔의 에너지 분포를 단척 방향(short-dimension direction)으로 균일하게 만들기 위해, 조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향(long-dimension direction)으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 방법.

청구항 4.

선형 레이저빔을 처리하는 방법에 있어서,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는, 상기 분할 단계와,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 방법.

청구항 5.

선형 레이저빔을 처리하는 방법에 있어서,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는 단계와,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 단계, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 방법.

청구항 6.

제 1 항에 있어서,

상기 레이저빔들을 서로 독립적인 상기 편광 방향들을 갖는 2개의 레이저빔들로 분할하는 단계는 적어도 λ/2 플레이트를 사용하여 실행되는, 방법.

청구항 7.

제 2 항 또는 제 3 항에 있어서,

상기 레이저빔을 서로 수직인 상기 편광 방향들을 갖는 2개의 레이저빔들로 분할하는 단계는 적어도 λ/2 플레이트를 사용하여 실행되는, 방법

청구항 8.

제 4 항 또는 제 5 항에 있어서,

상기 레이저빔을 서로 독립적인 상기 원형 편광 방향들을 갖는 2개의 레이저빔들로 분할하는 단계는 적어도 λ/2 플레이트를 사용하여 실행되는, 방법.

청구항 9.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

서로로부터 다른 광 경로 길이들을 갖는 상기 복수의 레이저빔들은 적어도 상기 레이저빔에 대해 높은 투과율(transmittance)을 갖는 블록을 사용하여 형성되는, 방법.

청구항 10.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 레이저빔을 상기 복수의 레이저빔들로 분할하는 단계는 적어도 20 이상의 F-값을 갖는 원통형 렌즈를 사용하여 실행되는, 방법.

청구항 11.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 복수의 레이저빔들을 합성하는 단계는 20 이상의 F-값을 갖는 원통형 렌즈를 사용하여 실행되는, 방법.

청구항 12.

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,

레이저빔은 YAG 레이저, YVO_4 레이저, 및 YLF 레이저로부터 사출된 레이저빔들로부터 선택된 한 종류 또는 복수 종류의 레이저빔들을 포함하는, 방법.

청구항 13.

레이저 조사 장치에 있어서,

코히어런스(coherence)를 갖는 레이저빔을 형성하는 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 분할된 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 수단을 포함하는, 레이저 조사 장치.

청구항 14.

레이저 조사 장치에 있어서,

코히어런스를 갖는 선형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 분할 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함하는, 레이저 조사 장치.

청구항 15.

조사면을 따라서 또는 그 부근에 분포된 선형 레이저빔을 형성하기 위한 레이저 조사 장치에 있어서,

코히어런스를 갖는 선형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 수직인 편광 방향들을 갖는, 상기 수단과,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 제 1 방향으로 분할된 상기 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함하는, 레이저 조사 장치.

청구항 16.

레이저 조사 장치에 있어서,

코히어런스를 갖는 원형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는, 상기 수단과,

조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 사익 2개의 레이저빔들을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함하는, 레이저 조사 장치.

청구항 17.

조사면을 따라서 또는 그 부근에 분포된 선형 레이저빔을 형성하기 위한 레이저 조사 장치에 있어서,

코히어런스를 갖는 원형 편광 레이저광의 레이저빔을 형성하기 위한 레이저 발진기와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하기 위한 수단으로서, 상기 2개의 레이저빔들은 서로 독립적인 원형 편광 방향들을 갖는 수단과,

상기 선형 레이저빔의 에너지 분포를 단척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 제 1 방향으로 분할된 2개의 레이저빔을 1개로 합성하기 위한 수단과,

상기 레이저빔의 진행 방향에 수직이고 또한 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하기 위한 수단으로서, 상기 복수의 레이저빔들은 서로로부터 다른 광 경로 길이들을 갖는, 상기 수단, 및

상기 선형 레이저빔의 에너지 분포를 장척 방향으로 균일하게 만들기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하기 위한 수단을 포함하는, 레이저 조사 장치.

청구항 18.

제 13 항에 있어서,

상기 레이저빔을 서로 독립적인 편광 방향들을 갖는 2개의 레이저빔들로 분할하기 위한 수단은 적어도 λ/2 플레이트를 포함하는, 레이저 조사 장치.

청구항 19.

제 14 항 또는 제 15 항 중 어느 한 항에 있어서,

상기 레이저빔을 서로 수직인 편광 방향들을 갖는 2개의 레이저빔들로 분할하기 위한 수단은 λ/2 플레이트를 포함하는, 레이저 조사 장치.

청구항 20.

제 16 항 또는 제 17 항 중 어느 한 항에 있어서,

상기 레이저빔을 서로 독립적인 원형 편광 방향들을 갖는 2개의 레이저빔들로 분할하기 위한 수단은 λ/2 플레이트를 포함하는, 레이저 조사 장치.

청구항 21.

제 13 항 내지 제 17 항 중 어느 한 항에 있어서,

상기 복수의 레이저빔들에 대응하여 다른 광 경로 길이들을 형성하기 위한 상기 수단은 상기 레이저빔에 대해 높은 투과율을 갖는 블록을 포함하는, 레이저 조사 장치.

청구항 22.

제 13 항 내지 제 17 항 중 어느 한 항에 있어서,

상기 레이저 발진기는 YAG 레이저, YVO_4 레이저, 및 YLF 레이저로 구성된 상기 그룹으로부터 선택된 한 종류 또는 복수 종류를 포함하는, 레이저 조사 장치.

청구항 23.

제 13 항 내지 제 17 항 중 어느 한 항에 있어서,

상기 레이저빔을 상기 복수의 레이저빔들로 분할하기 위한 상기 수단은 20 이상의 F-값을 갖는 원통형 렌즈를 포함하는, 레이저 조사 장치.

청구항 24.

제 13 항 내지 제 17 항 중 어느 한 항에 있어서,

상기 복수의 레이저빔들을 합성하기 위한 상기 수단은 20 이상의 F-값을 갖는 원통형 렌즈를 포함하는, 레이저 조사 장치.

청구항 25.

반도체 디바이스를 제조하는 방법에 있어서,

기판 위에 반도체 막을 형성하는 단계, 및

상기 반도체 막에 선형 레이저빔을 조사하는 단계를 포함하고,

상기 선형 레이저빔을 형성하는 단계는,

코히어런스를 갖는 레이저빔을 발진하는 단계와,

상기 레이저빔의 진행 방향에 수직인 제 1 방향으로 상기 레이저빔을 2개의 레이저빔들로 분할하는 단계로서, 상기 분할된 2개의 레이저빔들은 서로 독립적인 편광 방향들을 갖는, 상기 분할 단계와,

상기 조사면 상에서 또는 그 부근에서 상기 2개의 레이저빔들을 1개로 합성하는 단계와,

상기 레이저빔의 진행 방향에 수직이고 또한 상기 제 1 방향에 수직인 제 2 방향으로 상기 레이저빔을 복수의 레이저빔들로 분할하는 단계, 및

상기 제 2 방향에 평행한 장척 방향을 갖는 상기 선형 레이저빔을 형성하기 위해, 상기 조사면 상에서 또는 그 부근에서 상기 복수의 레이저빔들을 1개로 합성하는 단계를 포함하는, 반도체 디바이스 제조 방법.

청구항 26.

제 25 항에 있어서,

YAG 레이저, YVO_4 레이저, 및 YLF 레이저로 구성된 그룹으로부터 선택된 한 종류 또는 복수 종류의 레이저빔들이 상기 레이저빔으로 사용되는, 반도체 디바이스 제조 방법.

청구항 27.

제 25 항에 있어서,

상기 선형 레이저빔은 20 이상의 F-값을 갖는 원통형 렌즈를 사용함으로써 형성되는, 반도체 디바이스 제조 방법.

청구항 28.

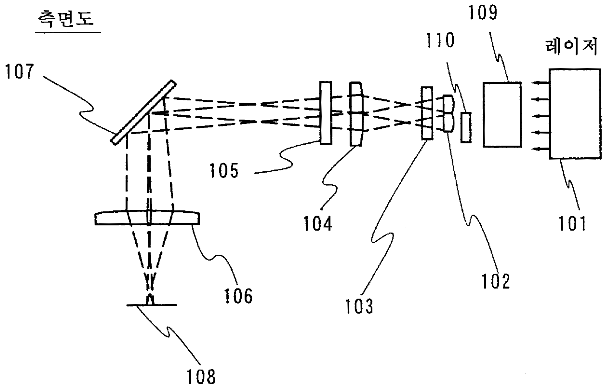
제 25 항에 있어서,

상기 반도체 디바이스는 개인용 컴퓨터, 비디오 카메라, 이동 컴퓨터, 고글형 디스플레이, 플레이어, 디지털 카메라, 전면형 프로젝터, 후면형 프로젝터, 휴대폰, 이동 서적, 및 디스플레이로 구성된 그룹으로부터 선택된 전기 장비로 통합되는, 반도체 디바이스 제조 방법.

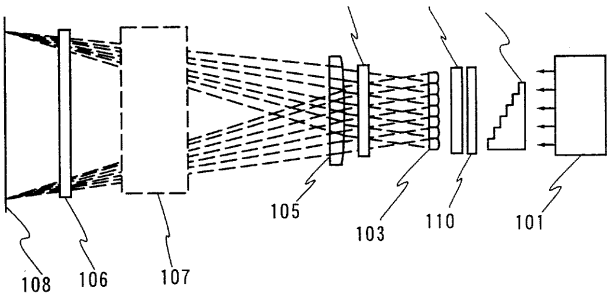
도면

도면 1

측면도

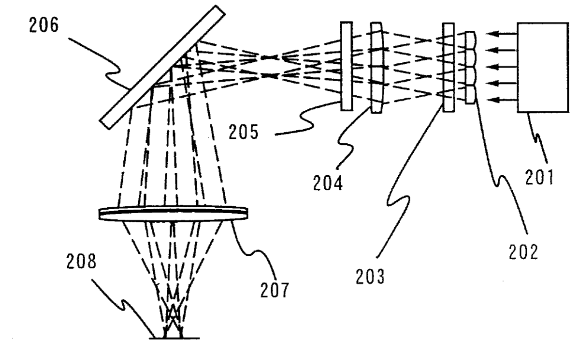


상면도

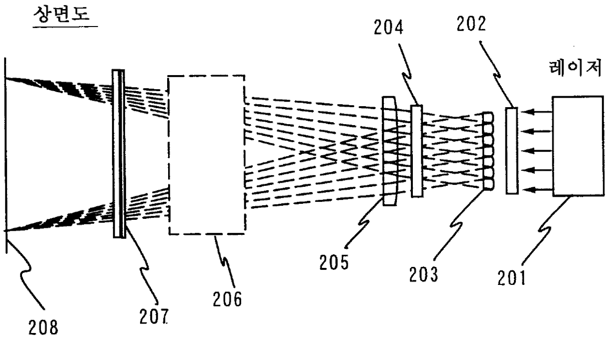


도면 2

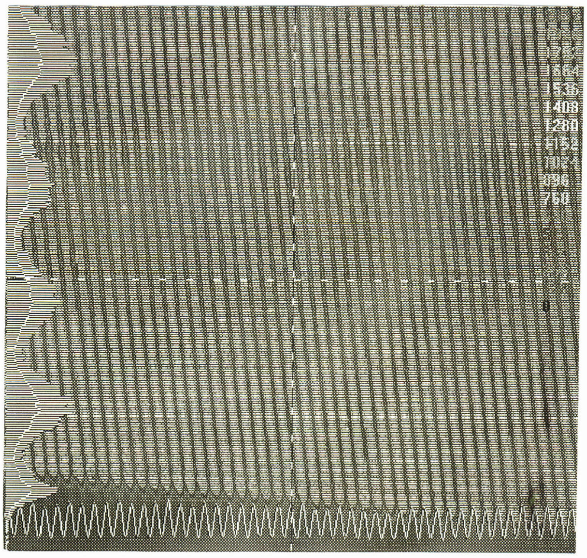
측면도



상면도

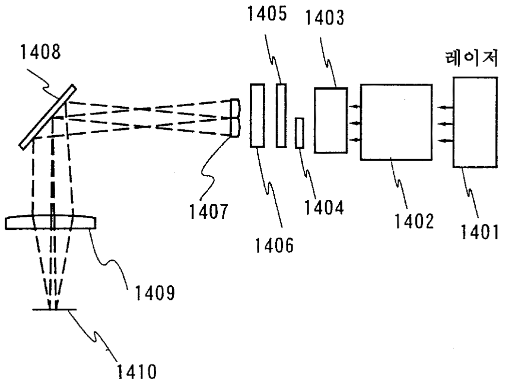


도면 3

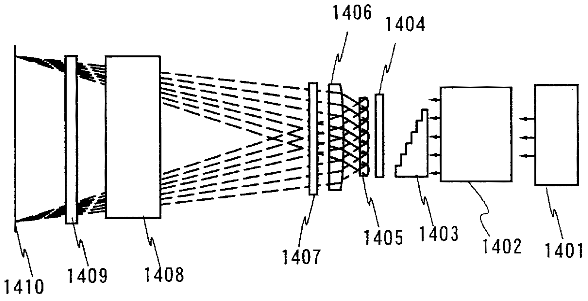


도면 4

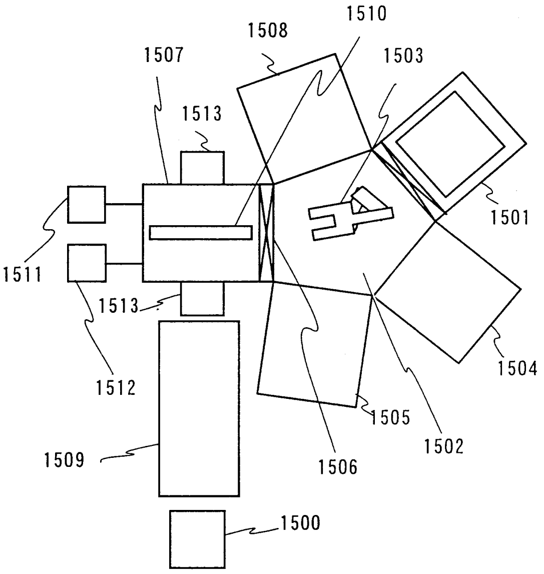
측면도



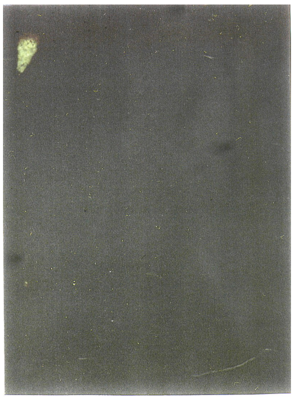
상면도



도면 5

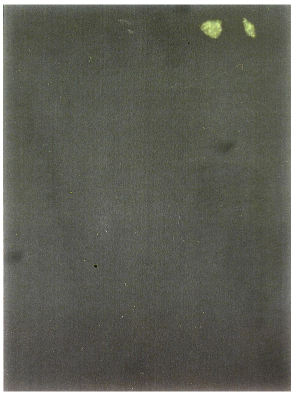


도면 6a



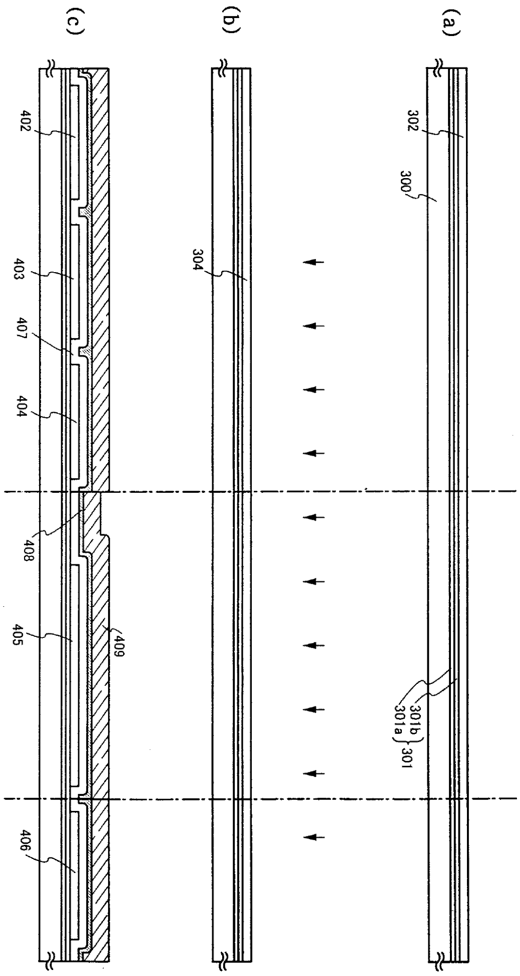
도면 6b

도면 6c

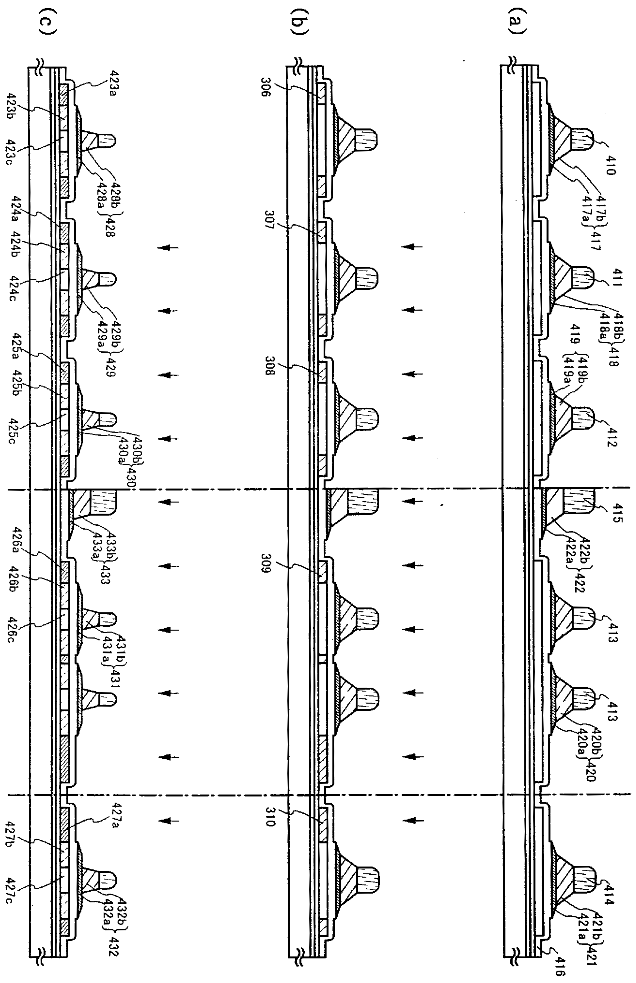


도면 6d

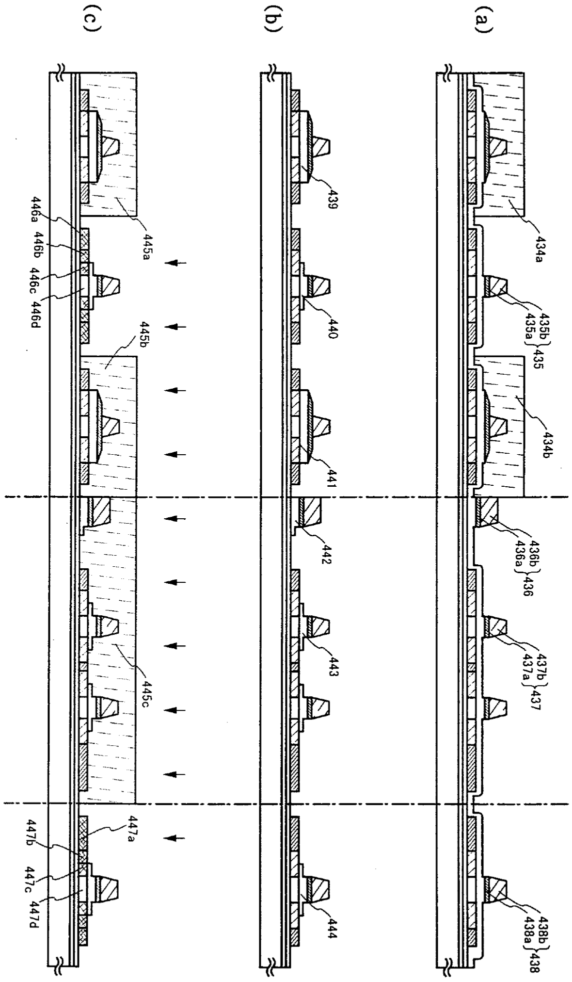
도면 7



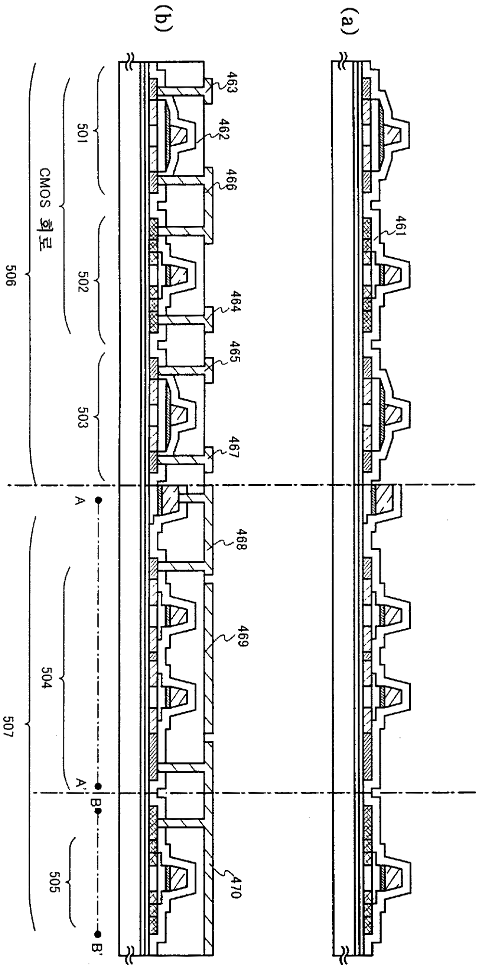
도면 8


(a)
410
417b
417a
417
411
418b
418a
418
419
419b
419a
412
415
422b
422a
422
413
413
420b
420a
420
414
421b
421a
421
416
(b)
306
307
308
309
310
(c)
423a
423b
423c
428b
428a
428
424a
424b
424c
429b
429a
429
425a
425b
425c
430b
430a
430
433b
433a
433
426a
426b
426c
431b
431a
431
427a
427b
427c
432b
432a
432

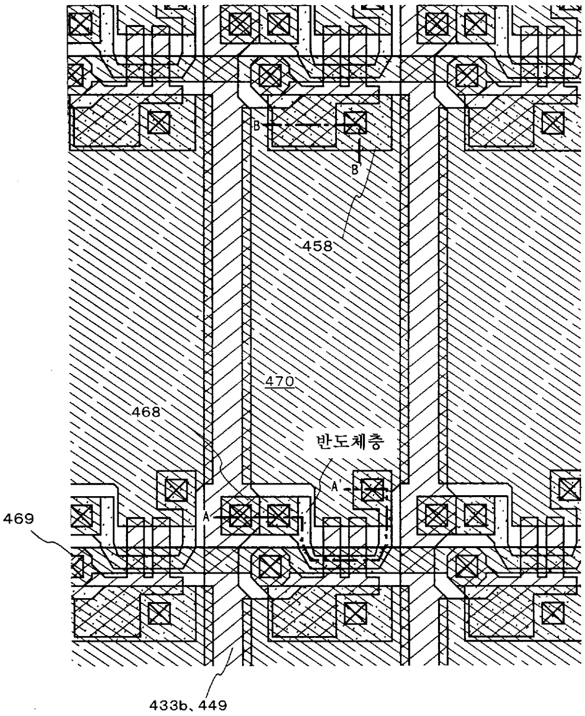
도면 9


(a)
434a
435b
435a
435
434b
436b
436a
436
437b
437a
437
438b
438a
438
(b)
439
440
441
442
443
444
(c)
445a
446a
446b
446c
446d
445b
445c
447a
447b
447c
447d

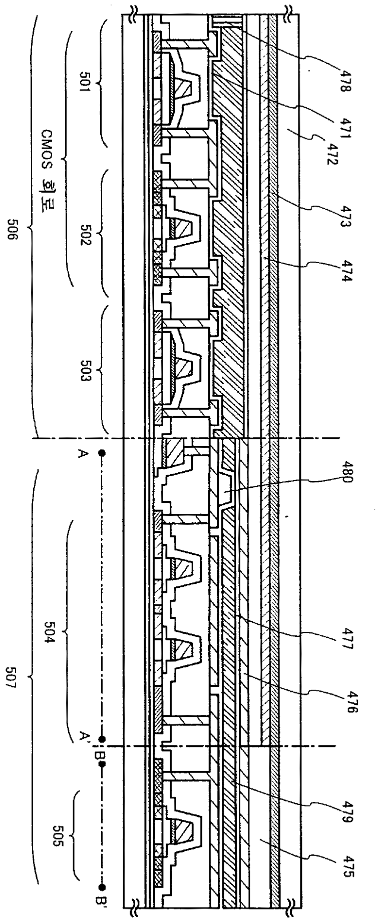
도면 10


(b)
(a)
463
462
466
461
464
465
467
468
469
470
501
502
503
CMOS 회로
504
505
506
507
A
A'
B
B'

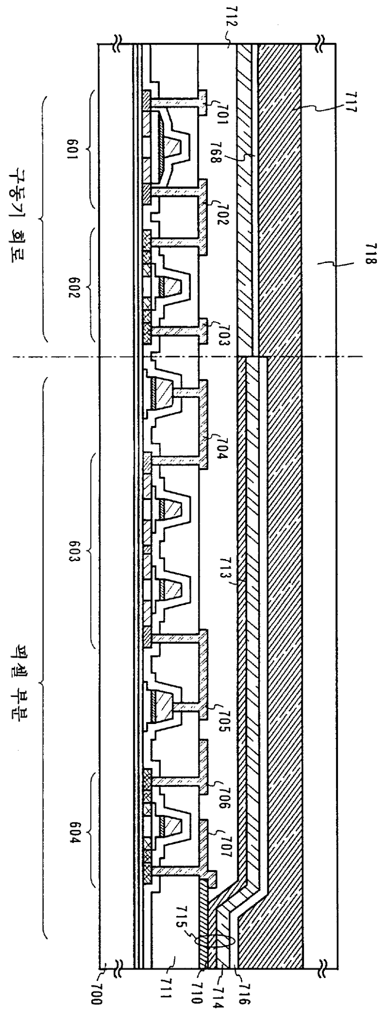
도면 11



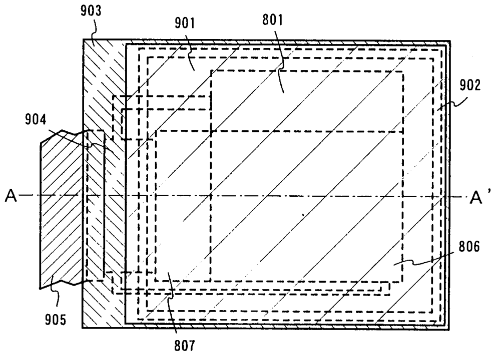
도면 12


478
471
472
473
474
480
477
476
479
475
501
502
503
CMOS 회로
506
A
504
A'
B
505
B'
507

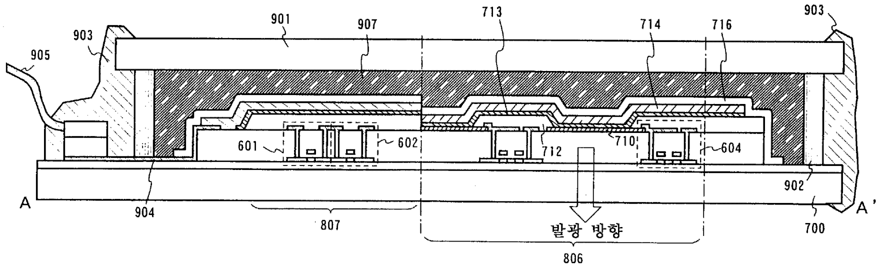
도면 13


구동기 회로
픽셀 부분
601
602
603
604
700
701
702
703
704
705
706
707
710
711
712
713
714
715
716
717
718
768

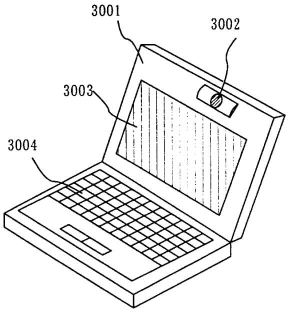
도면 14a


903
901
801
902
904
A
A'
806
905
807

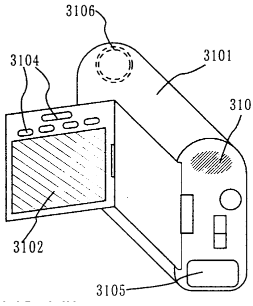
도면 14b



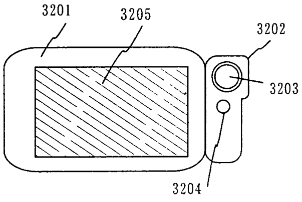
도면 15a



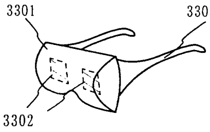
도면 15b



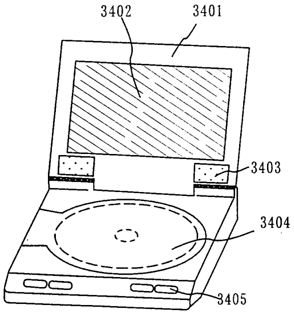
도면 15c



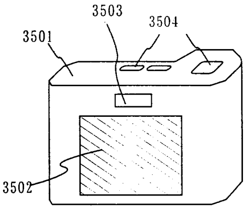
도면 15d



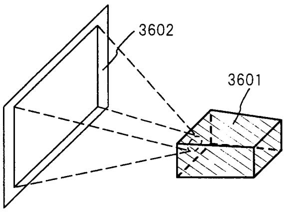
도면 15e



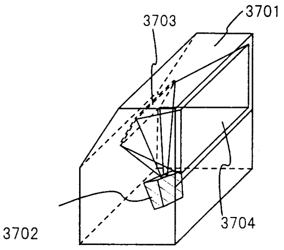
도면 15f



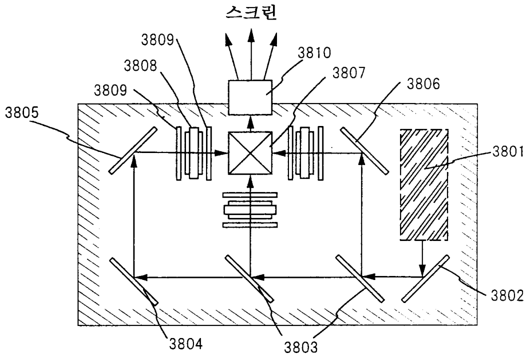
도면 16a



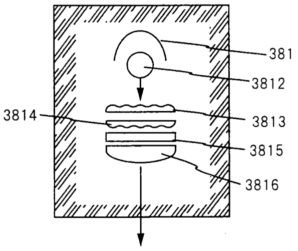
도면 16b



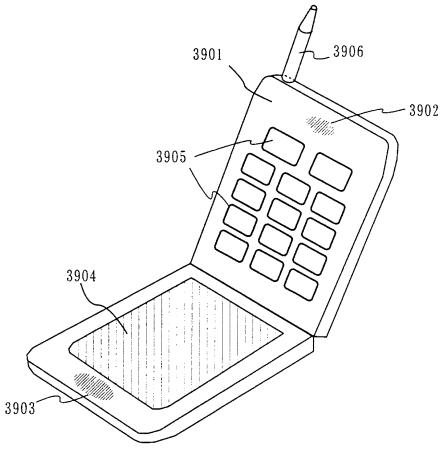
도면 16c



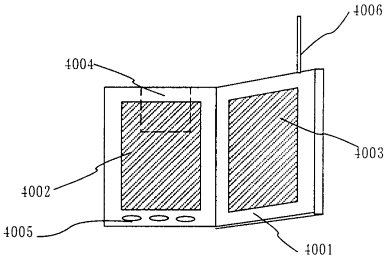
도면 16d



도면 17a



도면 17b



도면 17c