



(12) 发明专利

(10) 授权公告号 CN 111512447 B

(45) 授权公告日 2023. 09. 29

(21) 申请号 201880082415.4

(22) 申请日 2018.10.25

(65) 同一申请的已公布的文献号
申请公布号 CN 111512447 A

(43) 申请公布日 2020.08.07

(30) 优先权数据
10-2017-0178672 2017.12.22 KR

(85) PCT国际申请进入国家阶段日
2020.06.19

(86) PCT国际申请的申请数据
PCT/KR2018/012699 2018.10.25

(87) PCT国际申请的公布数据
W02019/124715 KO 2019.06.27

(73) 专利权人 LG伊诺特有限公司
地址 韩国首尔

(72) 发明人 林成焕 闵正明

(74) 专利代理机构 北京鸿元知识产权代理有限公司 11327
专利代理师 李琳 陈英俊

(51) Int.Cl.
G06V 40/12 (2022.01)
G02F 1/1333 (2006.01)
H10K 59/40 (2023.01)
H01L 23/48 (2006.01)
H01L 23/28 (2006.01)

(56) 对比文件
JP 2000262494 A, 2000.09.26
JP 2003086724 A, 2003.03.20
JP 2002319750 A, 2002.10.31
KR 20170040944 A, 2017.04.14
JP 2001308491 A, 2001.11.02
WO 2017062506 A1, 2017.04.13
JP 2004356144 A, 2004.12.16

审查员 徐晓雷

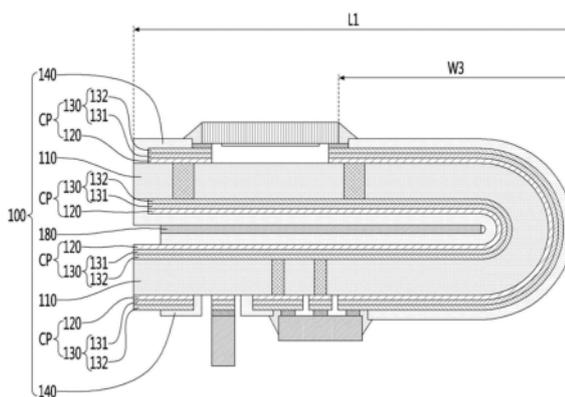
权利要求书3页 说明书22页 附图14页

(54) 发明名称

指纹识别模块和包括该指纹识别模块的电子装置

(57) 摘要

根据实施例的指纹识别模块包括：基板；导电图案部，其设置在基板上；保护层，其部分地设置在导电图案部上的一个区域中；第一芯片，其设置在通过保护层的第一开口区域暴露的导电图案部上；以及第二芯片，其设置在通过保护层的第二开口区域暴露的导电图案部上，其中，第一芯片是指纹识别传感器，第二芯片是专用集成电路，并且基板包括位于其一端的第一非弯曲区域、位于与该一端相对的另一端的第二非弯曲区域以及位于第一非弯曲区域和第二非弯曲区域之间的弯曲区域，第一开口区域位于第一非弯曲区域上，第二开口区域位于第二非弯曲区域上。



1. 一种指纹识别模块,包括:
 - 基板;
 - 导电图案部,所述导电图案部设置在所述基板上;
 - 保护层,所述保护层部分地设置在所述导电图案部上;
 - 第一芯片,所述第一芯片设置在通过所述保护层的第一开口区域暴露的导电图案部上;
 - 第二芯片,所述第二芯片设置在通过所述保护层的第二开口区域暴露的导电图案部上;以及
 - 第三芯片,所述第三芯片设置在通过所述保护层的第三开口区域暴露的导电图案部上,其中,所述第一芯片是指纹识别传感器,
 - 所述第二芯片是专用集成电路,
 - 所述第三芯片包括二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的至少一个,并且所述基板包括:
 - 位于所述基板的一端并且包括所述第一开口区域的第一非弯曲区域;
 - 位于所述基板的与所述一端相对的另一端并且包括所述第二开口区域和所述第三开口区域的第二非弯曲区域;以及
 - 位于所述第一非弯曲区域与所述第二非弯曲区域之间的弯曲区域,其中,所述第三芯片比所述第二芯片更靠近所述基板的所述另一端;
 - 其中,在所述基板弯曲之前所述第一芯片与所述第二芯片之间的距离在 $3.2\mu\text{m}$ 至 10mm 的范围内,
 - 其中,在所述基板弯曲之前和之后所述第二芯片与所述第三芯片之间的距离在 1.0mm 至 5.0mm 的范围内,
 - 其中,所述基板基于所述弯曲区域的弯曲线弯曲,
 - 其中,所述基板包括在所述基板弯曲的状态下与所述一端和所述另一端之间的所述弯曲线相对应的弯曲端,
 - 其中,所述第一芯片包括与所述基板的所述一端相邻的第一侧表面和与所述第一侧表面相对的第二侧表面,
 - 其中,所述第二芯片包括与所述基板的所述一端相邻的第三侧表面和与所述第三侧表面相对的第四侧表面,
 - 其中,在所述基板弯曲的状态下所述第一芯片的所述第二侧表面与所述弯曲端间隔 $1.6\mu\text{m}$ 以上,并且
 - 其中,在所述基板弯曲的状态下所述第二芯片的所述第三侧表面与所述弯曲端间隔 $1.6\mu\text{m}$ 以上。
2. 根据权利要求1所述的指纹识别模块,其中,所述导电图案部包括:
 - 上导电图案部,所述上导电图案部设置在所述基板上表面上;
 - 下导电图案部,所述下导电图案部设置在所述基板的下表面上;以及
 - 通孔,所述通孔穿过所述基板并连接在所述上导电图案部与所述下导电图案部之间,其中,所述上导电图案部和所述下导电图案部中的每一者包括:

设置在所述基板上的布线图案层；

设置在所述布线图案层上并包含锡的第一镀层；以及

设置在所述第一镀层上并包含锡的第二镀层。

3. 根据权利要求1所述的指纹识别模块,还包括:

第一连接部,所述第一连接部设置在通过所述保护层的所述第一开口区域暴露的所述导电图案部上;以及

第二连接部,所述第二连接部设置在通过所述保护层的所述第二开口区域暴露的所述导电图案部上,并且

其中,所述第一连接部的横截面形状不同于所述第二连接部的横截面形状。

4. 根据权利要求1所述的指纹识别模块,其中,通过所述第一开口区域暴露的所述导电图案部具有 $7\mu\text{m}$ 至 $10\mu\text{m}$ 的范围内的厚度。

5. 根据权利要求3所述的指纹识别模块,其中,所述第一连接部的所述横截面形状包括矩形,并且

其中,所述第二连接部的所述横截面形状包括弯曲表面。

6. 根据权利要求3所述的指纹识别模块,还包括:

第三连接部,所述第三连接部设置在通过所述保护层的所述第三开口区域暴露的所述导电图案部上,并且具有与所述第一连接部的所述横截面形状不同的横截面形状,并且

其中,所述第一连接部的所述横截面形状包括矩形,并且

其中,所述第三连接部的所述横截面形状包括弯曲表面。

7. 根据权利要求1所述的指纹识别模块,其中,所述第一非弯曲区域被设置为面对所述第二非弯曲区域,并且所述指纹识别模块还包括设置在所述第一非弯曲区域与所述第二非弯曲区域之间的粘合层。

8. 根据权利要求7所述的指纹识别模块,还包括:

外部引线图案部,所述外部引线图案部位于所述第二非弯曲区域上,并通过所述保护层的第四开口区域暴露,且连接至主板。

9. 根据权利要求1所述的指纹识别模块,还包括:

侧面成型部,所述侧面成型部被设置成包围所述第一芯片的外围,

其中,所述侧面成型部包围所述第一芯片与所述基板之间存在的空间的外围。

10. 一种电子装置,包括:

指纹识别模块,所述指纹识别模块包括:

基板;

导电图案部,所述导电图案部设置在所述基板上;

保护层,所述保护层部分地设置在所述导电图案部上;

第一连接部,所述第一连接部设置在通过所述保护层的第一开口区域暴露的导电图案部上;

第二连接部,所述第二连接部设置在通过所述保护层的第二开口区域暴露的导电图案部上;

第三连接部,所述第三连接部设置在通过所述保护层的第三开口区域暴露的导电图案部上;

第一芯片,所述第一芯片设置在所述第一连接部上;
第二芯片,所述第二芯片设置在所述第二连接部上;以及
第三芯片,所述第三芯片设置在所述第三连接部上,
其中,所述第一芯片是指纹识别传感器,
所述第二芯片是专用集成电路,并且
所述第三芯片包括二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的至少一个,
所述基板包括:
位于所述基板的一端并且包括所述第一开口区域的第一非弯曲区域;
位于所述基板的与所述一端相对的另一端并且包括所述第二开口区域和所述第三开口区域的第二非弯曲区域;以及
位于所述第一非弯曲区域与所述第二非弯曲区域之间的弯曲区域,
其中,所述第三芯片比所述第二芯片更靠近所述基板的所述另一端;
其中,在所述基板弯曲之前所述第一芯片与所述第二芯片之间的距离在 $3.2\mu\text{m}$ 至 10mm 的范围内,
其中,在所述基板弯曲之前和之后所述第二芯片与所述第三芯片之间的距离在 1.0mm 至 5.0mm 的范围内,
其中,所述基板基于所述弯曲区域的弯曲线弯曲,
其中,所述基板包括在所述基板弯曲的状态下与所述一端和所述另一端之间的所述弯曲线相对应的弯曲端,
其中,所述第一芯片包括与所述基板的所述一端相邻的第一侧表面和与所述第一侧表面相对的第二侧表面,
其中,所述第二芯片包括与所述基板的所述一端相邻的第三侧表面和与所述第三侧表面相对的第四侧表面,
其中,在所述基板弯曲的状态下所述第一芯片的所述第二侧表面与所述弯曲端间隔 $1.6\mu\text{m}$ 以上,
其中,在所述基板弯曲的状态下所述第二芯片的所述第三侧表面与所述弯曲端间隔 $1.6\mu\text{m}$ 以上,
其中,所述第一连接部的横截面形状包括矩形,并且
其中,所述第二连接部和所述第三连接部中的至少一者的横截面形状包括与所述第一连接部的所述横截面形状不同的弯曲表面,
其中,所述电子装置还包括:
显示单元,附接在所述第一芯片上;以及
主板,与位于所述指纹识别模块的所述第二非弯曲区域上的所述导电图案部连接。

11. 根据权利要求10所述的电子装置,其中,所述显示单元包括:
显示面板;以及
覆盖窗,所述覆盖窗位于所述显示面板上,
其中,所述第一芯片附接到所述显示面板的下表面或所述覆盖窗的下表面。

指纹识别模块和包括该指纹识别模块的电子装置

技术领域

[0001] 本发明涉及一种指纹识别模块,尤其涉及一种具有弯曲结构的指纹识别模块,以及包括该指纹识别模块的电子装置。

背景技术

[0002] 指纹识别传感器是用于检测人的手指的指纹的传感器,并且近来被广泛用作加强诸如智能电话和平板电脑的便携式电子装置的安全性的手段。也就是说,通过由指纹识别传感器执行用户注册或安全认证程序,可以保护便携式电子装置中存储的数据,并且可以预先防止安全事件。通常,智能电话在底部前面具有主按键。主按键以一触式的方式实现智能电话的各种功能,从而提高使用的便利性。同时,与上述智能电话类似,平板电脑在主体的底部前面具有主按键。这样,在智能电话和平板电脑上,主按键允许便携式装置执行设置操作。例如,当使用便携式电子装置时,按下或触摸主按键提供诸如返回初始屏幕的便利功能。

[0003] 同时,指纹识别模块具有指纹识别传感器和专用集成电路(ASIC)安装在基板上的结构。然而,这样的指纹识别模块可以不直接连接到主板。也就是说,在指纹识别模块和主板之间需要印刷电路板。

[0004] 具有显示单元的电子装置需要多个印刷电路板,因此存在厚度增加的问题。另外,多个印刷电路板的尺寸可能限制电子装置的小型化。此外,多个印刷电路板的不良接合可能会降低电子装置的可靠性。

[0005] 因此,需要可以解决这种问题的新结构的指纹识别模块。

发明内容

[0006] 技术问题

[0007] 实施例提供了一种指纹识别模块以及包括该指纹识别模块的电子装置,该指纹识别模块包括:膜上芯片用柔性电路板,其可以在指纹识别传感器和ASIC安装在单个板上的同时直接连接至电子装置的主板。

[0008] 应理解,实施例所要实现的技术目标不限于上述技术问题,并且未提及的其他技术主题对于根据以下描述提出的实施例所属领域的技术人员来说是显而易见的。

[0009] 技术方案

[0010] 根据实施例的指纹识别模块包括:基板;导电图案部,其设置在基板上;保护层,其部分地设置在导电图案部上的一个区域中;第一芯片,其设置在通过保护层的第一开口区域暴露的导电图案部上;以及第二芯片,其设置在通过保护层的第二开口区域暴露的导电图案部上,其中,第一芯片是指纹识别传感器,第二芯片是专用集成电路,并且基板包括位于基板的一端的第一非弯曲区域、位于基板的与该一端相对的另一端的第二非弯曲区域以及位于第一非弯曲区域和第二非弯曲区域之间的弯曲区域,其中,第一开口区域位于第一非弯曲区域上,第二开口区域位于第二非弯曲区域上。

[0011] 导电图案部包括：上导电图案部，其设置在基板的上表面上；下导电图案部，其设置在基板的下表面上；以及通孔，其穿过基板并连接在上导电图案部和下导电图案部之间，其中，上导电图案部和下导电图案部中的每一者包括设置在基板上的布线图案层、设置在布线图案层上并包含锡的第一镀层以及设置在第一镀层上并包含锡的第二镀层。

[0012] 指纹识别模块还包括：至少一个第三芯片，其设置在通过保护层的第三开口区域暴露的导电图案部上，其中，该至少一个第三芯片包括二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的至少一者。

[0013] 另外，通过第一开口区域暴露的导电图案部具有 $7\mu\text{m}$ 至 $10\mu\text{m}$ 的范围内的厚度。

[0014] 另外，弯曲区域是第一开口区域与第二开口区域之间的区域。

[0015] 此外，第一开口区域和第二开口区域之间的区域具有 $3.2\mu\text{m}$ 至 10mm 的范围内的距离。

[0016] 此外，第二开口区域和第三开口区域之间的区域具有 1.0mm 至 2mm 的范围内的距离。

[0017] 另外，第一非弯曲区域面对第二非弯曲区域设置，并且指纹识别模块还包括设置在第一非弯曲区域和第二非弯曲区域之间的粘合层。

[0018] 指纹识别模块还包括外部引线图案部，外部引线图案部位于第二非弯曲区域上，并通过保护层的第四开口区域暴露，且连接至主板。

[0019] 另外，在位于第一非弯曲区域上的导电图案部中，除了第一开口区域以外的其余区域被保护层全部覆盖。

[0020] 另外，指纹识别模块还包括设置成包围第一芯片的外围的侧面成型部，其中，侧面成型部包围第一芯片和基板之间存在的空间的外围。

[0021] 同时，根据实施例的电子装置包括指纹识别模块，该指纹识别模块包括：基板；导电图案部，其设置在基板上；保护层，其部分地设置在导电图案部上的一个区域中；第一芯片，其设置在通过保护层的第一开口区域暴露的导电图案部上；以及第二芯片，其设置在通过保护层的第二开口区域暴露的导电图案部上，其中，第一芯片是指纹识别传感器，第二芯片是专用集成电路，并且基板包括位于基板的一端的第一非弯曲区域、位于基板的与该一端相对的另一端的第二非弯曲区域以及位于第一非弯曲区域和第二非弯曲区域之间的弯曲区域，其中，第一开口区域位于第一非弯曲区域上，第二开口区域位于第二非弯曲区域上，所述电子装置还包括：显示单元，其附接在第一芯片上；以及主板，其与位于指纹识别模块的第二非弯曲区域上的导电图案部连接。

[0022] 显示单元包括：显示面板；以及覆盖窗，其位于显示面板上，其中，第一芯片附接到显示面板的下表面或覆盖窗的下表面。

[0023] 有益效果

[0024] 根据本发明的实施例，具有两层结构的膜上芯片用柔性电路板被应用于指纹识别模块的基板，并且因此，基板面积可以响应于精细间距而大大减小。此外，可以通过使用聚酰亚胺基板来实现精细间距（线/间隔= $10\mu\text{m}$ 以下/ $15\mu\text{m}$ 以下），从而减小指纹识别模块的尺寸。

[0025] 另外，根据本发明的实施例，可以将不同类型的第二芯片、第三芯片和第四芯片安装在一个基板上，从而提供具有改善的可靠性的指纹识别模块。

[0026] 另外,根据本发明的实施例,可以通过将安装有指纹传感器的内部引线图案部形成成为具有 $7\mu\text{m}$ 以上的高度来确保指纹传感器的振动空间,并且因此,可以提高指纹传感器的操作可靠性。

[0027] 另外,根据本发明的实施例,指纹识别模块和主板可以直接连接。因此,可以减小用于将指纹识别模块感测到的信号传输到主板的柔性电路板的尺寸和厚度。此外,可以减小由指纹识别芯片形成的信号被传输到主板的信号距离,从而快速执行指纹识别。

[0028] 因此,根据实施例的膜上多合一芯片用柔性电路板、包括该柔性电路板的芯片封装以及包括该芯片封装的电子装置可以增加其他部件的空间和/或电池空间。

[0029] 另外,由于不需要多个印刷电路板的连接,因此可以提高处理的便利性和电连接的可靠性。

[0030] 因此,根据实施例的指纹识别模块和包括该指纹识别模块的电子装置可以适用于具有高分辨率显示单元的电子装置。

[0031] 另外,根据本发明的实施例,可以通过将侧面成型部添加到第一芯片和第二芯片的外围来保护第一芯片和第二芯片免受侵害或冲击,并且因此,可以提高操作可靠性。

[0032] 另外,根据本发明的实施例,围绕弯曲线,与第一芯片和第二芯片的距离各自被设置为至少 $1.6\mu\text{m}$ 。因此,当将指纹识别模块弯曲时,可以防止由于弯曲外力而使接合部开裂。

[0033] 此外,根据本发明的实施例,第二芯片和第三芯片之间的距离被设置为至少 1.0mm 以上,同时尽可能地接近。因此,可以使随着第二芯片与第三芯片之间的距离增加而发生的信号损失最小化。另外,可以防止随着第二芯片与第三芯片之间的距离变得比 1.0mm 更近而发生的第三芯片的位移现象。

[0034] 另外,根据本发明的实施例,构成指纹识别模块的柔性电路板具有弯曲结构。因此,可以减小指纹识别模块的整个长度。

附图说明

[0035] 图1a是包括传统基板的具有显示单元的电子装置的剖视图。

[0036] 图1b是根据图1a的印刷电路板的平面图。

[0037] 图2a是根据实施例的包括指纹识别模块的具有显示单元的电子装置的剖视图。

[0038] 图2b是根据图2a的指纹识别模块的膜上芯片用柔性电路板弯曲的形式的剖视图。

[0039] 图2c是根据图2a的指纹识别模块的膜上芯片用柔性电路板弯曲的形式的平面图。

[0040] 图3a是示出根据本发明实施例的指纹识别模块的柔性电路板的剖视图。

[0041] 图3b是示出包括图3a的柔性电路板的指纹识别模块的剖视图。

[0042] 图4是示出图3b的指纹识别模块的弯曲形状的视图。

[0043] 图5是根据实施例的膜上芯片用柔性电路板的另一剖视图。

[0044] 图6是根据实施例的包括膜上芯片用柔性电路板的指纹识别模块的又一剖视图。

[0045] 图7是根据实施例的膜上芯片用柔性电路板的一个区域的放大剖视图。

[0046] 图8a是根据实施例的包括指纹识别模块的电子装置的剖视图。

[0047] 图8b是根据实施例的包括指纹识别模块的电子装置的另一剖视图。

[0048] 图8c是根据实施例的包括指纹识别模块的电子装置的又一剖视图。

[0049] 图9至图13是包括指纹识别模块的各种电子装置的视图。

具体实施方式

[0050] 在实施例的描述中,当描述为每个层(膜)、区域、图案或结构形成在基板、每个层(膜)、区域、焊盘或图案“上/上方”或“下/下方”时,该描述包括“直接”或“间接(通过插入另一层)”形成在“上/上方”或“下/下方”。将参照附图描述每个层的上/上方或下/下方的参考。

[0051] 另外,当某个部分被称为“连接”到另一部分时,其不仅包括“直接连接”,而且包括其间存在另一构件的“间接连接”。此外,当某个部分“包括”某个部件时,除非相反地描述,否则这意味着可以不排除其他部件,而是可以进一步设置其他部件。

[0052] 在下文中,将参照附图详细描述本公开的实施例。

[0053] 将参考图1a至图1b描述根据比较例的印刷电路板。

[0054] 具有显示单元的电子装置除了主板40之外还需要至少两个基板以实现指纹识别功能。

[0055] 根据比较例的包括显示单元的电子装置中可以包括至少两个基板。

[0056] 根据比较例的包括显示单元的电子装置可以包括第一基板10和第二基板20。

[0057] 第一基板10由柔性印刷电路板(FPCB)或硅晶片制成。

[0058] 第二基板20由柔性印刷电路板(FPCB)制成。

[0059] 在根据比较例的包括显示单元的电子装置中,在显示面板和主板之间需要第一基板和第二基板,因此电子装置的整体厚度可能增加。具体地,根据比较例的包括显示单元的电子装置需要垂直堆叠的第一基板和第二基板,因此,电子装置的整体厚度可能增加。

[0060] 第一基板10和第二基板20可以通过不同的工艺形成。例如,通过常规堆叠工艺来制造第一基板10。可以通过使用片材方法来制造第二基板20。

[0061] 由于根据比较例的第一基板和第二基板以不同的工艺形成,因此工艺效率会降低。

[0062] 另外,由于包括根据比较例的基板的芯片封装在将不同类型的芯片设置在一个基板上的过程中具有难度,因此需要分开的第一基板和第二基板。

[0063] 此外,包括根据比较例的基板的芯片封装具有难以在一个基板上将不同类型的芯片连接的问题。

[0064] 为了识别并处理或传输来自接近显示面板30的上部的物体的指纹,第一基板10连接到第二基板20,第二基板20连接到主板40。

[0065] 在根据比较例的包括显示单元的电子装置中,在覆盖窗70与第一基板10、第一基板10与第二基板20以及第二基板20与主板40之间可能分别需要单独的粘合层50。即,在根据比较例的包括显示单元的电子装置中,需要多个粘合层,因此存在由于粘合层的不良连接而导致电子装置的可靠性降低的问题。另外,设置在垂直连接的第一印刷电路板10和第二印刷电路板20之间的粘合层可能增加电子装置的厚度。

[0066] 参考图1b,由于比较例需要多个基板,因此一个方向上的长度L1分别是第一基板10和第二基板20的长度的总和。通常,长度L1约为300mm。在根据比较例的电子装置中,由于需要多个基板,所以用于安装其他部件的空间或用于设置电池60的空间会减小。另外,由于指纹识别部件被安装在显示单元的外部,因此存在整个装置的尺寸会增大的问题。

[0067] 近来,具有各种功能的部件已经被添加到诸如智能电话的电子装置中,以增强用

户的便利性和安全性。例如,诸如智能电话和智能手表的电子装置配备有多个相机模块(双相机模块,dual camera module),并且添加了具有诸如虹膜识别和虚拟现实(VR)的各种功能的部件。因此,重要的是确保用于安装附加部件的空间。

[0068] 另外,需要诸如可穿戴装置的各种电子装置来增加电池空间以提高用户便利性。

[0069] 因此,在常规电子装置中使用的多个基板被单个基板替代,因此,凸显出确保用于安装新部件的空间或确保用于增大电池尺寸的空间的重要性。

[0070] 在根据比较例的电子装置中,可以将不同类型的第二芯片、第三芯片和第四芯片分别设置在第一基板10和第二基板30上。因此,存在第一基板10与第二基板30之间的粘合层50的厚度和第二基板30的厚度使电子装置的厚度增大的问题。

[0071] 另外,存在与第二基板30的尺寸相对应的电池空间或用于安装其他部件的空间减小的问题。

[0072] 此外,存在第一基板和第二基板之间的不良接合降低电子装置的可靠性的问题。

[0073] 为了解决这样的问题,实施例可以提供一种指纹识别模块,以及包括该指纹识别模块的电子装置,该指纹识别模块包括可以在一个基板上安装多个芯片的新结构的膜上芯片用柔性电路板。

[0074] 在实施例和比较例中,相同的附图标记表示相同的部件,并且省略与上述比较例的重复描述。

[0075] 将参考图2a至图2c描述根据实施例的安装有包括膜上芯片用柔性电路板的指纹识别模块的电子装置。

[0076] 根据实施例的电子装置可以使用一个印刷电路板,以将从接近显示面板的一侧的物体获得的指纹识别信号传输到主板。

[0077] 根据实施例的包括显示单元的电子装置中包括的印刷电路板可以是一个柔性印刷电路板。因此,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以在彼此面对的显示单元和主板之间弯曲以将显示单元和主板连接。

[0078] 具体地,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以是用于设置多个不同类型的芯片的一个基板。

[0079] 根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以是用于设置不同类型的第二芯片C2和第三芯片C3的基板。

[0080] 根据实施例的指纹识别模块100的膜上芯片用柔性电路板的厚度 t_2 在弯曲之前可以是 $20\mu\text{m}$ 至 $100\mu\text{m}$ 。例如,根据实施例的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以是 $30\mu\text{m}$ 至 $80\mu\text{m}$ 。例如,根据实施例的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以是 $70\mu\text{m}$ 至 $75\mu\text{m}$ 。

[0081] 根据实施例的指纹识别模块100的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以具有根据比较例的多个基板的总厚度 t_1 的 $1/5$ 至 $1/2$ 的水平的厚度。也就是说,根据实施例的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以具有根据比较例的多个基板的厚度 t_1 的 20% 至 50% 的水平的厚度。例如,根据实施例的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以具有根据比较例的多个基板的厚度 t_1 的 25% 至 40% 的水平的厚度。例如,根据实施例的膜上芯片用柔性电路板在弯曲之前的厚度 t_2 可以具有根据比较例的多个基板的厚度 t_1 的 25% 至 35% 的水平的厚度。

[0082] 由于根据实施例的包括显示单元的电子装置在显示面板和主板之间仅需要一个膜上芯片用柔性电路板,因此可以减小电子装置的整体厚度。

[0083] 另外,实施例可以省略比较例中包括的第一基板和第二基板之间的粘合层50,因此可以减小包括膜上芯片用柔性电路板的芯片封装和包括该芯片封装的电子装置的整体厚度。

[0084] 此外,由于实施例可以省略第一基板和第二基板之间的粘合层50,所以可以解决由于粘合失效而引起的问题,从而提高了电子装置的可靠性。

[0085] 此外,由于可以省略多个基板的接合工艺,因此可以提高工艺效率并且可以降低工艺成本。

[0086] 此外,在单独的工艺中的基板管理被在一个工艺中的管理代替,从而提高了工艺效率和产品产量。

[0087] 根据实施例的指纹识别模块100的膜上芯片用柔性电路板可以包括弯曲区域和非弯曲区域。根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100包括弯曲区域,因此可以将包括膜上芯片用柔性电路板的指纹识别模块100设置在彼此面对设置的显示面板30和主板40之间。

[0088] 根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100的非弯曲区域可以被设置成面对显示面板30。第一芯片C1可以被设置在根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100的非弯曲区域上。因此,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以稳定地安装第一芯片C1。另外,第二芯片C2和第三芯片C3可以设置在根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100的非弯曲区域上。因此,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以稳定地安装第二芯片C2和第三芯片C3。

[0089] 图2c是图2b的下表面的平面图。

[0090] 参考图2c,由于实施例需要一个基板,所以一个方向上的长度L2可以是一个基板的长度。根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100在一个方向上的长度L2可以是根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100的长度。作为示例,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100在一个方向上的长度L2可以是10mm至50mm。例如,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100在一个方向上的长度L2可以是10mm至30mm。例如,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100在一个方向上的长度L2可以是15mm至25mm。然而,实施例不限于此,并且不用说,可以根据要设置的芯片的类型和/或数量以及电子装置的类型来设计各种尺寸。

[0091] 另外,由于不需要用于指纹识别的单独空间,并且可以形成为与显示单元重叠,因此可以广泛使用整个装置的显示区域,从而增强了用户便利性。

[0092] 根据实施例的包括膜上多合一芯片用柔性电路板的指纹识别模块100在一个方向上的长度L2可以具有根据比较例的基板在一个方向上的长度L1的10%至70%的水平长度。

[0093] 因此,在实施例中,电子装置中的包括膜上芯片用柔性电路板的指纹识别模块100的尺寸可以减小。通过消除对比较例的单独的指纹识别空间的需要,不仅可以扩大整个显示区域,而且可以扩大用于设置电池60的空间。另外,根据实施例的包括膜上芯片用柔性电

路板的指纹识别模块100可以减小平面面积,从而可以确保用于安装其他部件的空间。

[0094] 图3a是示出根据本发明实施例的指纹识别模块的柔性电路板的剖视图,图3B是示出包括图3a的柔性电路板的指纹识别模块的剖视图。

[0095] 根据实施例的膜上芯片用柔性电路板可以包括基板110、设置在基板110上的布线图案层120、镀层130和保护层140。

[0096] 这里,膜上芯片用柔性电路板是安装构成指纹识别模块100的第一芯片C1、第二芯片C2和第三芯片C3之前的基板。

[0097] 基板110可以是用于支撑布线图案层120、镀层130和保护层140的支撑基板。

[0098] 基板110可以包括弯曲区域和除弯曲区域以外的区域。即,基板110可以包括进行弯曲的弯曲区域和除弯曲区域以外的非弯曲区域。弯曲区域可以是基板110的上表面的第一芯片C1和第二芯片C2之间的区域。弯曲区域可以是除了设置有第一芯片C1、第二芯片C2和第三芯片C3的芯片设置区域之外的区域。另外,非弯曲区域可以是除了弯曲区域之外的其余区域。非弯曲区域可以包括设置有第一芯片C1的第一芯片设置区域、设置有第二芯片C2的第二芯片设置区域以及设置有第三芯片C3的第三芯片设置区域。

[0099] 基板110可以是柔性基板。因此,基板110可以被部分地弯曲。也就是说,基板110可以包括柔性塑料。例如,基板110可以是聚酰亚胺(PI)基板。然而,实施例不限于此,并且可以由诸如聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)等的聚合物材料制成的基板。因此,包括基板110的柔性电路板可以用于具有弯曲显示装置的各种电子装置中。例如,包括基板110的柔性电路板的柔性特性优异,从而具有将半导体芯片安装在可穿戴电子装置上的适合性。特别地,实施例可以适用于包括弯曲显示器的电子装置。

[0100] 基板110可以是绝缘基板。即,基板110可以是支撑各种布线图案的绝缘基板。

[0101] 基板110可以具有20 μm 至100 μm 的厚度。例如,基板110可以具有25 μm 至50 μm 的厚度。例如,基板100可以具有30 μm 至40 μm 的厚度。当基板100的厚度超过100 μm 时,整个柔性电路板的厚度可能增加。当基板100的厚度小于20 μm 时,可能难以同时设置第一芯片C1、第二芯片C2和第三芯片C3。当基板110的厚度小于20 μm 时,基板110在安装多个芯片的过程中可能易受热/压力的影响,因此难以同时设置多个芯片。

[0102] 布线可以设置在基板110上。布线可以是多个图案化布线。例如,基板110上的多个布线可以被设置为彼此间隔开。也就是说,布线图案层120可以设置在基板110的一个表面上。

[0103] 优选地,布线可以分别设置在基板110的两侧。也就是说,上布线图案层可以设置在基板110的上表面上,下布线图案层可以设置在下表面上。另外,可以在上布线图案层上设置上镀层。此外,可以在上布线图案层上设置上保护层。另外,可以在下布线图案层下方设置下镀层。此外,可以在下布线图案层下方设置下保护层。

[0104] 布线图案层120可以包括导电材料。

[0105] 例如,布线图案层200可以包括具有优异的导电性的金属材料。更具体地,布线图案层200可以包括铜(Cu)。然而,实施例不限于此,并且可以包括铜(Cu)、铝(Al)、铬(Cr)、镍(Ni)、银(Ag)、钼(Mo)、金(Au)、钛(Ti)及其合金中的至少一种金属。

[0106] 布线图案层120可以被设置为具有1 μm 至15 μm 的厚度。例如,布线图案层120可以被设置为具有4 μm 至10 μm 的厚度。例如,布线图案层120可以被设置为具有6 μm 至9 μm 的厚度。

[0107] 当布线图案层120的厚度小于 $1\mu\text{m}$ 时,布线图案层120的电阻可能增加。当布线图案层120的厚度超过 $10\mu\text{m}$ 时,在使用光刻法(lithography method)时难以进行侧蚀,在使用印刷法时难以使用掩模,并且在溅射法的情况下应进行长时间沉积,因此难以实现精细图案。

[0108] 镀层130可以设置在布线图案层120上。镀层130可以包括第一镀层131和第二镀层132。

[0109] 第一镀层131可以设置在布线图案层120上,第二镀层132可以设置在第一镀层131上。第一镀层131和第二镀层132可以在布线图案层120上形成为两层,以防止晶须的形成。因此,可以防止布线图案层120的图案之间的短路。另外,由于两个镀层设置在布线图案层120上,所以可以改善与芯片的接合特性。当布线图案层包括铜(Cu)时,布线图案层可不直接接合到第一芯片C1,并且可能需要单独的接合工艺。另一方面,当设置在布线图案层上的镀层形成为单层时,布线图案层的铜(Cu)在镀覆工艺中扩散到镀层,从而在与芯片接合时引起缺陷。由于在一层的镀层上进一步形成两层的镀层,所以与芯片接合的表面的铜(Cu)的量不存在或减少,从而促进了芯片接合。当镀层包括锡(Sn)时,镀层的表面可以是纯锡层,因此可以促进与第一芯片C1的接合。

[0110] 设置有第一镀层131的区域可以对应于设置有第二镀层132的区域。也就是说,设置有第一镀层131的面积可以对应于设置有第二镀层132的面积。

[0111] 此外,设置有第一镀层131的区域可以大于设置有第二镀层132的区域。即使在形成第一镀层131之后形成保护层140,并且在未形成有保护层的第一镀层上形成第二镀层132,也可以防止晶须现象和Cu扩散。

[0112] 镀层130可以包括锡(Sn)。例如,第一镀层131和第二镀层132可以包括锡(Sn)。

[0113] 作为示例,布线图案层120可以由铜(Cu)形成,并且第一镀层131和第二镀层132可以由锡(Sn)形成。当镀层130包括锡时,锡(Sn)的耐腐蚀性优异,因此可以防止布线图案层120被氧化。

[0114] 同时,镀层130的材料可以具有比布线电极层120的电导率低的电导率。镀层130可以电连接到布线电极层120。

[0115] 第一镀层131和第二镀层132可以由相同的锡(Sn)形成,但是可以以分开的工艺形成。

[0116] 当根据实施例的柔性电路板的制造工艺包括诸如热固化的热处理工艺时,布线图案层120的铜(Cu)或镀层130的锡(Sn)的扩散作用可能发生。具体地,布线图案层120的铜(Cu)或镀层130的锡(Sn)的扩散作用可能通过保护层140的固化而发生。

[0117] 因此,随着铜(Cu)的扩散浓度从第一镀层131到第二镀层132的表面减小,铜(Cu)的含量会连续减少。同时,锡(Sn)的含量可以从第一镀层131到第二镀层132的表面连续增加。因此,镀层130的最上部可以包括纯锡。

[0118] 也就是说,由于在层叠界面处的化学作用,布线图案层120和镀层130可以是锡和铜的合金。在镀层130上固化保护层140之后的锡和铜的合金的厚度可以比在布线图案层120上形成镀层130之后的锡和铜的合金的厚度增加。

[0119] 包括在镀层130的至少一部分中的锡和铜的合金可以具有化学式 Cu_xSn_y ,并且可以是 $0 < x+y < 12$ 。例如,在化学式中, x 和 y 之和可以是 $4 \leq x+y \leq 11$ 。例如,包括在镀层130中的锡和铜的合金可以包括 Cu_3Sn 和 Cu_6Sn_5 中的至少一种。具体地,第一镀层131可以是锡和铜的合

金层。

[0120] 另外,第一镀层131和第二镀层132可以具有不同含量的锡和铜。与铜布线图案层直接接触的第一镀层131可以具有大于第二镀层132的铜含量的铜含量。

[0121] 第二镀层132可以具有比第一镀层131高的锡含量。第二镀层132可包括纯锡层。这里,纯锡可以指锡(Sn)的含量为50原子%以上、70原子%以上、或者90原子%以上。此时,除锡以外的元素可以是铜。例如,第二镀层132可以具有50原子%以上的锡(Sn)含量。例如,第二镀层132可以具有70原子%以上的锡(Sn)含量。例如,第二镀层132可以具有90原子%以上的锡(Sn)含量。例如,第二镀层132可以具有95原子%以上的锡(Sn)含量。例如,第二镀层132可以具有98原子%以上的锡(Sn)含量。

[0122] 根据实施例的镀层可以防止由于Cu/Sn的扩散现象而引起的电化学迁移电阻,并且可以防止由于金属生长而引起的短路缺陷。

[0123] 然而,实施例不限于此,镀层130可以包括Ni/Au合金、金(Au)、化学镀镍浸金(electroless nickel immersion gold,ENIG)、Ni/Pd合金和有机可焊性保护剂(OSP)中的任何一种。

[0124] 第一镀层131和第二镀层132可以彼此对应,或者具有不同的厚度。第一镀层131和第二镀层132的总厚度可以为0.07 μm 至1 μm 。第一镀层131和第二镀层132的总厚度可以为0.15 μm 至0.7 μm 。第一镀层131和第二镀层132的总厚度可以为0.3 μm 至0.5 μm 。第一镀层131和第二镀层132中的任何一个镀层可以具有0.05 μm 至0.15 μm 的厚度。例如,第一镀层131和第二镀层132中的任何一个镀层可以具有0.07 μm 至0.13 μm 的厚度。

[0125] 保护层140可以部分地设置在布线图案层120上。例如,保护层140可以设置在布线图案层120上的镀层130上。由于保护层140可以覆盖镀层130,所以可以防止由于布线图案层120和镀层130的氧化而引起的膜的损坏或分层。

[0126] 保护层140可以部分地设置在除了其中布线图案层120和/或镀层130与显示面板30、主板40、第一芯片C1、第二芯片C2或第三芯片C3电连接的区域之外的区域中。

[0127] 因此,保护层140可以与布线图案层120和/或镀层130部分地重叠。

[0128] 保护层140的面积可以小于基板110的面积。保护层140可以设置在除基板的端部之外的区域中,并且可以包括多个开口区域。

[0129] 保护层140可以包括具有类似孔的形状的第一开口区域0A1。第一开口区域0A1可以是保护层140的非设置区域,用于将布线图案层120和/或镀层130电连接到第一芯片C1。

[0130] 保护层140可以包括具有类似孔的形状的第二开口区域0A2。第二开口区域0A2可以是保护层140的非设置区域,用于将布线图案层120和/或镀层130电连接到第二芯片C2。因此,镀层130可以在第二开口区域0A2中暴露于外部。

[0131] 在第二开口区域0A2中,镀层130的铜含量可以为50原子%以上。例如,镀层130中的铜含量可以为60原子%以上。例如,镀层130中的铜含量可以为60原子%至80原子%。具体地,在第二开口区域0A2中测得的第一镀层131的铜含量可以为60原子%至80原子%。

[0132] 保护层140可以包括形状类似于孔的第三开口区域0A3。第三开口区域0A3可以是保护层140的非设置区域,用于将布线图案层120和/或镀层130电连接到第三芯片C3。因此,在第三开口区域0A3中,镀层130可以暴露于外部。

[0133] 保护层140可以不设置在用于电连接到主板40的导电图案部上。实施例可以包括

第四开口区域0A4,该第四开口区域0A4是保护层140在导电图案部上的非设置区域,以电连接到主板40。因此,镀层130可以在第四开口区域0A4中暴露于外部。

[0134] 在第四开口区域0A4中,镀层130的铜含量可以为50原子%以上。或者,在第四开口区域0A4中,镀层130的铜含量可以小于50原子%。与第一开口区域0A1相比,第四开口区域0A3可以位于基板的外侧。另外,与第二开口区域0A2相比,第四开口区域0A4可以位于基板的外侧。此外,与第三开口区域0A3相比,第四开口区域0A4可以位于基板的外侧。

[0135] 与第四开口区域0A4相比,第一开口区域0A1、第二开口区域0A2和第三开口区域0A3可以位于基板的中心区域。

[0136] 此时,在基板的纵向上的两个最外部区域中的至少一个可以被保护层140覆盖。换句话说,基板110可以包括第一外部区域和第二外部区域。第一外部区域可以是基板110的左端区域。第二外部区域可以是基板110的右端区域。另外,如上所述用于与主板连接的第四开口区域0A4位于第二外部区域中。相反,第一外部区域不具有开口区域。换句话说,第一外部区域可以包括上面形成有保护层140的保护部PP。

[0137] 保护层140可以设置在弯曲区域(弯曲部分)BP中。因此,保护层140可以分散在弯曲期间可能出现的应力。因此,可以提高根据实施例的膜上多合一芯片用柔性电路板的可靠性。

[0138] 另外,由于在第一外部区域中形成保护层,因此可以防止包括膜上芯片用柔性电路板的指纹识别模块100的第一外部区域的磨损。在安装常规驱动IC的膜上芯片用柔性电路板的情况下,在与第一外部区域相对应的部分中形成连接至显示器的端子,因此,第一外部区域与显示面板接触,并且第一外部区域的暴露部分被诸如ACF的粘合材料保护,以防止第一外部区域的磨损。然而,在本发明的情况下,由于不存在连接至第一外部区域的部分,因此第一外部区域可以形成单独的保护部PP以防止磨损。

[0139] 保护层140可以包括绝缘材料。保护层140可以包括在被施加之后可以被加热和固化的各种材料,以保护导电图案部的表面。保护层140可以是抗蚀剂层。例如,保护层140可以是包括有机聚合物材料的阻焊层。例如,保护层140可以包括环氧丙烯酸酯树脂。详细地,保护层140可以包括树脂、固化剂、光引发剂、颜料、溶剂、填料、添加剂、丙烯酸单体等。然而,实施例不限于此,并且不用说,保护层140可以是光阻焊层、覆盖层和聚合物材料中的任何一种。

[0140] 保护层140可以具有1 μ m至20 μ m的厚度。保护层140可以具有5 μ m至15 μ m的厚度。例如,保护层140可以具有7 μ m至12 μ m的厚度。当保护层140的厚度超过20 μ m时,膜上多合一芯片用柔性电路板的厚度会增加。当保护层140的厚度小于1 μ m时,包括在膜上多合一芯片用柔性电路板中的导电图案部的可靠性可能降低。

[0141] 根据实施例,在布线图案层120、镀层130和保护层140被设置在基板110的一个表面上之后,布线图案层120、镀层130和保护层140设置在基板110的与该一个表面相对的另一表面上。

[0142] 也就是说,根据实施例,上布线图案层、上镀层和上保护层可以设置在基板110的一个表面上,并且下布线图案层、下镀层和下保护层设置在基板110的与该一个表面相对的另一表面上。

[0143] 上布线图案层可以包括与下布线图案层相对应的金属材料。因此,可以提高工艺

效率。然而,不用说,实施例不限于此,并且可以包括其他导电材料。

[0144] 上布线图案层的厚度可以对应于下布线图案层的厚度。因此,可以提高工艺效率。

[0145] 上镀层可以包括与下镀层相对应的金属材料。因此,可以提高工艺效率。然而,不用说,实施例不限于此,并且可以包括其他导电材料。

[0146] 上镀层的厚度可以对应于下镀层的厚度。因此,可以提高工艺效率。

[0147] 基板110可以包括通孔。基板110可以包括多个通孔。基板110的多个通孔可以通过机械工艺或化学工艺单独地或同时地形成。例如,基板110的多个通孔可以通过钻孔工艺或蚀刻工艺形成。作为示例,基板的通孔可以通过激光打孔和去污工艺形成。去污工艺可以是去除附着于通孔的内表面的聚酰亚胺污迹的工艺。通过去污工艺,聚酰亚胺基板的内表面可以具有类似于直线的倾斜表面。

[0148] 布线图案层120、镀层130和保护层140可以设置在基板110上。详细地,布线图案层120、镀层130和保护层140可以依次设置在基板110的两个表面上。

[0149] 布线图案层120可以通过蒸发、电镀和溅射中的至少一种方法形成。

[0150] 作为示例,用于形成电路的布线层可以在溅射之后通过电解镀形成。例如,用于形成电路的布线层可以通过无电镀形成的铜镀层。或者,布线层可以通过无电镀和电解镀形成的铜镀层。

[0151] 接下来,在将干膜层压在布线层上之后,通过曝光、显影和蚀刻的工艺,可以在柔性电路板的两个表面上,即在上表面和下表面上,形成图案化的布线层。因此,可以形成布线图案层120。

[0152] 可以将导电材料填充在穿过基板110的通孔V1、V2、V3和V4中。填充在通孔中的导电材料可以对应于布线图案层120,或者可以是不同的导电材料。例如,填充在通孔中的导电材料可以包括铜(Cu)、铝(Al)、铬(Cr)、镍(Ni)、银(Ag)、钼(Mo)、金(Au)、钛(Ti)及其合金中的至少一种金属。基板110的上表面上的导电图案部CP的电信号可以通过填充在通孔中的导电材料被传输到基板110的下表面的导电图案部CP。

[0153] 此外,通过在基板上形成通孔和布线,可以以相同的工艺在通孔中形成与布线相同的材料。由此,可以去除用导电材料单独填充通孔的工序,并且可以减少由于通孔和布线之间的材料差异引起的信号传输/失真现象。

[0154] 接下来,可以在布线图案层120上形成镀层130。

[0155] 之后,可以在导电图案部CP上丝网印刷保护部PP。

[0156] 导电图案部CP可以包括布线图案层120和镀层130。布线图案层120的面积可以与镀层130的面积对应或不同。第一镀层的面积131可以与第二镀层132的面积对应或不同。

[0157] 参考图3a,布线图案层120的面积可以对应于镀层130。第一镀层131的面积可以对应于第二镀层132的面积。

[0158] 参考图5,布线图案层120的面积可以与镀层130的面积不同。布线图案层120的面积可以对应于第一镀层131的面积。第一镀层131的面积可以不同于第二镀层132的面积。例如,第一镀层131的面积可以大于第二镀层132的面积。

[0159] 参考图6,布线图案层120的面积可以与镀层130的面积不同。

[0160] 参考图7,在基板110的一个表面上的布线图案层120的面积不同于镀层130的面积,并且在基板110的另一表面上的布线图案层120的面积可以对应于镀层130的面积。

[0161] 保护层140可以以直接接触的方式设置在基板110上,以直接接触的方式设置在布线图案层120上,或者以直接接触的方式设置在第一镀层131上,或以直接接触的方式设置在第二镀层132上。

[0162] 参考图3a至图3b,第一镀层131可以设置在布线图案层120上,第二镀层132可以形成在第一镀层131上,并且保护层140可以部分地设置在第二镀层132上。

[0163] 参考图5,第一镀层131可以设置在布线图案层120上,并且保护层140可以部分地设置在第一镀层131上。第二镀层132可以设置在除保护层140设置在镀层131上的区域以外的区域中。

[0164] 与保护层140的下表面接触的第一镀层131可以是铜和锡的合金层。接触保护层140的侧表面的第二镀层132可以包括纯锡。因此,可以通过在保护层140和第一镀层131之间形成中空部分来防止保护层的分层和晶须的形成,从而增加保护层的粘合性。因此,实施例可以包括两层镀层,并且因此可以提供具有高可靠性的电子装置。

[0165] 另外,当仅单层的锡镀层131设置在布线图案层120上时,并且当保护层140设置在一个锡镀层131上时,在保护层140被热固化时锡镀层131被加热,因此铜可以扩散到锡镀层131中。因此,由于锡镀层131可以是锡和铜的合金层,所以存在具有金凸块的第一芯片可能没有被牢固安装的问题。因此,根据实施例的镀层130需要随着距基板的距离增加而可以连续增加锡浓度的第一镀层131和第二镀层132。

[0166] 参考图5,第一镀层131可以设置在布线图案层120上,并且保护层140可以部分地设置在第一镀层131上。第二镀层132可以设置在除保护层140设置在镀层131上的区域以外的区域中。

[0167] 此时,布线图案层120可以包括第一布线图案层121和第二布线图案层122。也就是说,可以在基板上设置多个布线图案层。

[0168] 另外,尽管未在附图中示出,但用于提高基板110和第一布线图案层121之间的粘合性的金属籽晶层可以进一步包括在基板110和第一布线图案层121之间。此时,金属籽晶层可以通过溅射形成。金属籽晶层可以包括铜。

[0169] 第一布线图案层121和第二布线图案层122可以彼此对应,或者可以以不同的工艺形成。

[0170] 可以通过溅射厚度为 $1\mu\text{m}$ 至 $15\mu\text{m}$ 的铜来形成第一布线图案层121。第一布线图案层121可以设置在基板的上部和下部以及通孔的内侧面。此时,由于第一布线图案层121较薄,所以通孔的内侧表面可以彼此间隔开。

[0171] 接下来,第二布线图案层122可以设置在第一布线图案层121上。另外,第二布线图案层122可以通过电镀完全填充在通孔中。

[0172] 由于第一布线图案层121通过溅射形成,因此第一布线图案层121具有与基板110或金属籽晶层的粘合性优异的优点,但是制造成本高,并因此可以通过电镀在第一布线图案层121上再次形成第二布线图案层122来降低制造成本。另外,第二布线图案层122可以设置在第一布线图案层121上,并且同时,通孔可以用铜填充而无需用导电材料单独填充基板的通孔,从而提高了工艺效率。此外,由于可以防止在通孔中形成空隙,所以可以提供高度可靠的膜上多合一芯片用柔性电路板以及包括该柔性电路板的电子装置。

[0173] 参考图7,可以在基板的一个表面上设置多个保护层140。保护层可以包括第一保

护层141和第二保护层142。

[0174] 例如,第一保护层141可以部分地设置在基板的一个表面上,并且布线图案层120可以设置在除设置有保护层141的区域以外的区域上。

[0175] 第二保护层142可以设置在保护层141上。第二保护层142可以覆盖第一保护层141和布线图案层120,并且可以设置在比第一保护层141大的区域中。

[0176] 保护层142可以在围绕第一保护层141的上表面的同时设置在与保护层141相对应的区域上。第二保护层142的宽度可以大于保护层141的宽度。因此,第二保护层142的下表面可以与布线图案层120和第一保护层141接触。因此,第二保护层142可以减轻在第一保护层141和布线图案层120之间的界面处的应力集中。因此,当将根据实施例的膜上多合一芯片用柔性电路板弯曲时,可以减少膜的分层或裂纹的发生。

[0177] 第一保护层和第二保护层可以使用相同的材料。由此,保护层可以形成为在镀层上具有台阶。由于台阶的形成,可以通过在保护层140和第一镀层131之间形成中空部分来防止保护层的分层和晶须的形成,从而增加保护层的粘合性。

[0178] 镀层130可以设置在除设置有第二保护层142的区域以外的区域中。具体地,第一镀层131可以在除设置有第二保护层142的区域之外的区域中设置在布线图案层120上,并且第二镀层132可以按顺序设置在第一镀层131上。

[0179] 布线图案层120可以设置在基板的与一个表面相对的另一表面上。镀层130可以设置在布线图案层120上。保护层140可以部分地设置在镀层130上。

[0180] 设置在基板的一个表面上的保护层的宽度和设置在基板的另一表面上的保护层的宽度可以彼此对应或者可以彼此不同。

[0181] 在附图中,示出了多个保护层仅设置在基板的一个表面上,但是实施例不限于此,并且不用说,可以在基板的两个表面上包括多个保护层。另外,不用说,可以仅在基板的一个表面上设置多个或一个保护层。

[0182] 同时,如上所述的根据实施例的膜上芯片用柔性电路板可以包括基板110、设置在基板的一个表面上的导电图案部CP以及通过在导电图案部CP上的一个区域中部分地设置保护层140而形成的保护部PP。

[0183] 导电图案部CP可以包括布线图案层120和镀层130。

[0184] 保护部PP可以不设置在导电图案部CP上的一个区域和另一区域上。因此,导电图案部CP和在分离的导电图案部CP之间的基板110可以在导电图案部CP上的一个区域和另一区域上暴露。第一连接部150、第二连接部160和第三连接部170可以分别设置在导电图案部CP上的一个区域和另一区域上。具体地,第一连接部150、第二连接部160和第三连接部170可以分别设置在未设置有保护部PP的导电图案部CP的上表面上。

[0185] 第一连接部150、第二连接部160和第三连接部170中的每一者可以具有不同的形状。例如,第一连接部150可以是六面体形状。具体地,第一连接部150的截面可以包括四边形形状。更详细地,第一连接部150的截面可以包括矩形或正方形形状。例如,第二连接部160可以包括球形形状。第二连接部160的截面可以包括圆形形状。或者,第二连接部160可以包括部分或全部地圆形的形状。作为示例,第二连接部160的截面形状可以包括在一个侧表面上的平坦表面和在与该一个侧表面相对的另一侧表面上的弯曲表面。

[0186] 第三连接部170可以包括球形形状。第三连接部170的截面可以包括圆形形状。或

者,第三连接部170可以包括部分或全部地圆形的形状。作为示例,第三连接部170的截面形状可以包括在一个侧表面上的平坦表面和在与该一个侧表面相对的另一侧表面上的弯曲表面。

[0187] 第一连接部150、第二连接部160和第三连接部170可以具有不同的尺寸。第一连接部150、第二连接部160和第三连接部170的宽度可以彼此不同。第一芯片C1可以设置在第一连接部150上。第一连接部150可以包括导电材料。因此,第一连接部150可以将设置在第一连接部150的上表面上的第一芯片C1和设置在第一连接部150的下表面上的导电图案部CP电连接。

[0188] 第二芯片C2可以设置在第二连接部160上。第二连接部160可以包括导电材料。因此,第二连接部160可以将设置在第二连接部160的上表面上的第二芯片C2和设置在第二连接部160的下表面上的导电图案部CP电连接。

[0189] 第三芯片C3可以设置在第三连接部170上。第三连接部170可以包括导电材料。因此,第三连接部170可以将设置在第三连接部170的上表面上的第三芯片C3和设置在第三连接部170的下表面上的导电图案部CP电连接。

[0190] 不同类型的第一芯片C1、第二芯片C2和第三芯片C3可以设置在根据实施例的膜上芯片用柔性电路板的同一表面上。具体地,一个第一芯片C1、一个第二芯片C2和多个第三芯片C3可以设置在根据实施例的膜上芯片用柔性电路板的同一表面上。因此,可以提高芯片封装工艺的效率。

[0191] 第一芯片C1可以包括指纹识别传感器。优选地,第一芯片C1可以包括超声指纹识别传感器。优选地,第一芯片C1可以包括换能器(transducer)。该换能器构成作为一种指纹识别传感器的超声波指纹传感器,并且其原理是通过将超声波投射到放置在接触表面上的手指上并将反射的声波转换成电信号来获取指纹图像。因此,第一芯片C1可以包括将由手指反射的声波转换成电信号的换能器。

[0192] 第二芯片C2可以包括专用集成电路(ASIC)。ASIC可以接收经由主板40传输的控制信号以将其传输至第一芯片C1,或者可以对经由第一芯片C1获取的信号进行模拟处理以将该信号传输至主板40。

[0193] 第三芯片C3可以包括二极管芯片、多层陶瓷电容器(MLCC)芯片、球栅阵列(BGA)芯片和芯片电容器中的至少一者。

[0194] 设置在膜上芯片用柔性电路板上的多个第三芯片C3可以指二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的至少一者设置为多个。作为示例,可以将多个MLCC芯片设置在膜上芯片用柔性电路板上。

[0195] 另外,第三芯片C3可以包括二极管芯片、电源IC芯片、触摸传感器IC芯片、MLCC芯片、BGA芯片和芯片电容器中的至少两者。也就是说,可以将多个不同类型的第三芯片C3a和C3b设置在膜上芯片用柔性电路板上。例如,二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的任何一者的第三芯片C3a和不同于二极管芯片、MLCC芯片、BGA芯片和芯片电容器中的所述任何一者的一个第三芯片C3b可以被包括在膜上芯片用柔性电路板上。

[0196] 在实施例中,第三芯片的类型不限于此,并且用于第一芯片C1和第二芯片C2的操作可靠性的所有各种子芯片都可以包括在第三芯片中。

[0197] 同时,第一芯片C1可以安装在第一连接部150上。在这种情况下,第一连接部150可

以包括金(Au)。第一连接部150可以是金凸块。为了将一个第一芯片C1设置在根据实施例的膜上芯片用柔性电路板上,可以在第一芯片C1和第二镀层132之间设置多个第一连接部150。

[0198] 在第一开口区域0A1中,第二镀层132的锡(Sn)含量为50原子%以上,因此与包括金(Au)的第一连接部150的粘合特性可以是优异的。在根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100中,通过第一连接部150,第一芯片C1和导电图案之间的电连接可以是优异的,因此可以提高其可靠性。

[0199] 相反,第一连接部150可以包括各向异性导电胶(ACP),因此,第一连接部150可以将第一芯片C1的端子和经由第一开口区域0A1暴露的导电图案部电连接。

[0200] 同时,第一侧面成型部155可以设置成包围第一芯片C1。第一侧面成型部155允许在指纹识别模块的使用环境中确保第一芯片C1的操作可靠性不受各种污染因素的影响。此时,第一侧面成型部155不设置在第一芯片C1的下部区域中。优选地,第一侧面成型部155设置成包围第一芯片C1的端子的外部区域,并因此密封第一芯片C1的下部区域的外围。因此,在第一芯片C1的下部区域中,在基板110和第一芯片C1之间形成空间。形成用于在第一芯片C1的操作期间产生的振动的空间。也就是说,第一芯片C1是超声波指纹传感器,因此,在操作期间产生振动。因此,该空间确保了稳定地产生第一芯片C1的振动的空间。

[0201] 此时,当空间过宽时,存在指纹识别模块的整体体积增大的问题,并且当空间过窄时,由于在指纹识别传感器的操作期间第一芯片C1和基板110之间的接触,导致第一芯片C1的操作可靠性方面可能出现的问题。

[0202] 因此,空间的高度应设置在 $7\mu\text{m}$ 和 $12\mu\text{m}$ 之间。此外,空间的高度应设置在 $8\mu\text{m}$ 和 $10\mu\text{m}$ 之间。优选地,空间的高度应设置为至少 $7\mu\text{m}$ 。也就是说,当空间的高度小于 $7\mu\text{m}$ 时,可能出现第一芯片C1的振动空间不能被充分确保的问题。因此,在本发明中,调整上述布线图案层120、第一镀层131和第二镀层132的厚度范围,使得导电图案部的高度为至少 $7\mu\text{m}$ 以上。

[0203] 同时,芯片保护层设置在第一芯片C1的下表面上。芯片保护层形成在第一芯片C1与基板之间,以保护第一芯片C1免于第一芯片C1与基板之间的接触。

[0204] 同时,第二连接部160设置在膜上芯片用柔性电路板的第二开口区域0A2中。

[0205] 为了将第二芯片C2设置在根据实施例的膜上芯片用柔性电路板上,可以将热选择性地仅施加到与经由掩模(未示出)设置有第二连接部160的区域相对应的部分。具体地,在实施例中,可以通过选择性回流工艺将热选择性地提供到设置有用连接第二芯片C2的第二连接部160的区域。具体地,在根据实施例的膜上芯片用柔性电路板中,即使在安装第一芯片C1之后设置第二芯片C2时,也可以通过选择性回流工艺部分地提供热。

[0206] 也就是说,根据实施例的制造工艺可以通过掩模防止第一开口区域0A暴露于热。因此,可以防止设置在第一开口区域0A1处的第二镀层通过供热而从纯锡层变为锡和铜的合金层。因此,即使当彼此不同的第一芯片C1和第二芯片C2安装在用于膜上多合一芯片的一个柔性电路板100上时,在第一开口区域中第二镀层132a的锡(Sn)含量也可以为50原子%以上,因此驱动IC芯片的组装可以是优异的。

[0207] 第二连接部160可以包括金(Au),但是优选地,第二连接部160可以包括除了金(Au)之外的金属。因此,即使当位于第二连接部160下方的第二镀层132不是纯锡层时,第二连接部160在与第二芯片C2的组装性能上也可以是优异的。另外,第二连接部160可以包括

除了金(Au)之外的金属,因此可以降低制造成本。

[0208] 例如,第二连接部160可以包括铜(Cu)、锡(Sn)、铝(Al)、锌(Zn)、铟(In)、铅(Pb)、锑(Sb)、铋(bi)、银(Ag)和镍(Ni)中的至少一种。

[0209] 第二连接部160可以是焊接凸块。第二连接部160可以是焊料球。焊料球可以在回流工艺的温度下熔化。

[0210] 为了将一个第二芯片C2设置在根据实施例的膜上芯片用柔性电路板上,可以在第二芯片C2和第二镀层132之间设置多个第二连接部80。

[0211] 在回流工艺的温度下,第二芯片C2可以经由第二连接部160与第二开口区域0A2上的第二镀层132很好地接合。

[0212] 在根据实施例的膜上芯片用柔性电路板中,第一芯片C1的连接经由第一开口区域中的第一连接部70可以是优异的,并且第二芯片C2的连接经由第二开口区域中的第二连接部160可以是优异的。

[0213] 同时,第二侧面成型部164可以设置成包围第二芯片C2。第二侧面成型部164允许第二芯片C2的操作可靠性不受各种污染因素的影响。在这种情况下,第二侧面成型部164可以不设置在第二芯片C2的下部区域中。另外,第二侧面成型部164可以在填充第二芯片C2的整个下部区域的同时设置。因此,第二侧面成型部164可以提高第二芯片C2的安装坚固性。

[0214] 同时,第三连接部170设置在膜上芯片用柔性电路板的第三开口区域0A3中。

[0215] 为了将第三芯片C3设置在根据实施例的膜上芯片用柔性电路板上,可以将热选择性地仅施加到与经由掩模(未示出)设置有第三连接部170的区域相对应的部分。具体地,在实施例中,可以通过选择性回流工艺将热选择性地提供到设置有益于连接第三芯片C3的第三连接部170的区域。

[0216] 第三连接部170可以包括除金(Au)以外的金属。因此,即使当位于第三连接部170下方的第二镀层132不是纯锡层时,第三连接部170在与第三芯片C3的组装性能上也可以是优异的。另外,第三连接部170可以包括除了金(Au)之外的金属,因此可以降低制造成本。

[0217] 例如,第三连接部170可以包括铜(Cu)、锡(Sn)、铝(Al)、锌(Zn)、铟(In)、铅(Pb)、锑(Sb)、铋(bi)、银(Ag)和镍(Ni)中的至少一种。

[0218] 同时,第一芯片C1和第二芯片C2之间的距离被隔开第一距离W1,第二芯片C2和第三芯片C3之间的距离被隔开第二距离W2。也就是说,第一芯片C1和第二芯片C2之间的距离被隔开第一距离W1,从而使在弯曲期间产生裂纹的可能性最小。

[0219] 也就是说,在第一芯片C1和第二芯片C2之间包括弯曲区域。更具体地,在第一芯片C1和第二芯片C2之间包括与第一芯片C1相邻的第一非弯曲区域、与第二芯片C2相邻的第二非弯曲区域以及在第一非弯曲区域与第二非弯曲区域之间的弯曲区域。

[0220] 在这种情况下,弯曲区域的宽度可以由基板110的厚度或导电图案部CP的厚度确定。此时,当第一芯片C1和第二芯片C2之间的距离太窄时,第一非弯曲区域和第二非弯曲区域的宽度可能变窄。在这种情况下,当基板弯曲时,可能会损坏所安装的第一芯片C1或第二芯片C2,因此可能会出现接合部的破裂。因此,第一芯片C1和第二芯片C2之间的距离应该具有最小距离,从而不会出现裂纹。此时,在弯曲之后,第一芯片C1与弯曲端之间的距离W3应至少为 $1.6\mu\text{m}$,以防止出现裂纹。另外,在弯曲之后,第二芯片C2与弯曲端之间的距离应至少为 $1.6\mu\text{m}$,以防止出现裂纹。因此,第一芯片C1和第二芯片C2之间的距离W1被设置为至少 3.2

μm 。这里,弯曲端与第一芯片C1之间的距离可以指在基板弯曲之后从基板的位于最右的端部到第一芯片C1的右端的距离。这里,第二芯片C2与弯曲端之间的距离可以指在基板弯曲之后从基板的位于最右的端部到第二芯片C2的左端的距离。另外,当第一芯片C1和第二芯片C2之间的距离 $W1$ 超过10mm时,在从第二芯片C2接收的第一芯片C1的输出信号中可能发生损耗。第一芯片C1和第二芯片C2之间的距离 $W1$ 被设置为具有在 $3.2\mu\text{m}$ 和10mm之间的范围。例如,距离 $W1$ 可以在 $3.2\mu\text{m}$ 和5mm之间。例如,距离 $W1$ 可以在 $3.2\mu\text{m}$ 和3.6mm之间。

[0221] 另外,第二芯片C2和第三芯片C3之间的距离越近,在信号处理中越有利。也就是说,当第二芯片C2和第三芯片C3之间的距离增加时,信号布线长度相应地增加,并且由于布线电阻的增加而发生信号传输的损失。然而,当第二芯片与第三芯片C3之间的距离太近时,在第二芯片C2与第三芯片C3之间的安装工序中可能出现可靠性问题。即,通常,在安装第二芯片C2之后,执行第三芯片C3的安装工序。此时,当第二芯片C2与第三芯片C3之间的距离太近时,在接合第三芯片C3期间,发生已接合的第二连接部160熔化的现象,因此,产生第二芯片C2的位置移位的问题。因此,第二芯片C2和第三芯片C3之间的距离 $W2$ 被设置为至少1.0mm,从而可以解决可能发生的问题。另外,当第二芯片C2与第三芯片C3之间的距离 $W2$ 超过5mm时,第二芯片C2与第三芯片C3之间的信号可能发生损失。第二芯片C2和第三芯片C3之间的距离 $W2$ 被设置为具有在1.0mm和5mm之间的范围。

[0222] 例如,距离 $W2$ 可以在1.0mm和3mm之间。例如,距离 $W2$ 可以在1.0mm和1.5mm之间。

[0223] 也就是说,距离 $W2$ 可以小于第一芯片C1和第二芯片C2之间的距离 $W1$ 。由此,可以形成能够弯曲同时使信号损失最小化的柔性电路板。

[0224] 同时,如上所述,柔性电路板包括弯曲区域。因此,柔性电路板包括柔性电路板的位于弯曲区域的一侧的第一非弯曲区域和柔性电路板的位于弯曲区域的另一侧的第二非弯曲区域。此时,可以在第一非弯曲区域和第二非弯曲区域之间设置粘合层180。粘合层180允许维持柔性电路板的弯曲形状。另外,用于屏蔽电磁波的屏蔽膜(未示出)可以设置在粘合层180的表面上。屏蔽膜可以屏蔽电磁波,同时抑制设置在第一非弯曲区域中的第一芯片C1与设置在第二非弯曲区域中的第二芯片C2和第三芯片C3之间的信号干扰。

[0225] 参考图8A,安装在膜上芯片用柔性电路板上的第一芯片C1可以接触显示面板30。优选地,粘合层50可以设置在第一芯片C1的上表面上。另外,第一芯片C1可以通过粘合层50附接到显示面板30的下表面。由此,可以制造能够尽可能地确保显示器的有效区域的装置。

[0226] 另外,参考图8b,安装在膜上芯片用柔性电路板上的第一芯片C1可以接触位于显示面板30上的覆盖窗70。优选地,覆盖窗70的至少一个区域可以不与显示面板30垂直地重叠。优选地,覆盖窗70的至少一个区域可以包括不显示图像的无效区域,因此,第一芯片C1可以被附接在覆盖窗70的无效区域下方。

[0227] 因此,显示面板30或覆盖窗70以及膜上芯片用柔性电路板(明确地,第一芯片)可以在粘合层50插设在它们之间的状态下垂直地接合。由此,可以使经由显示器传输的指纹信号的失真最小化。

[0228] 同时,覆盖窗70可以是玻璃膜。

[0229] 膜上芯片用柔性电路板100的一端可以包括保护部PP。换句话说,由于不需要膜上芯片用柔性电路板100的一端连接到外部基板或芯片,所以该一端可以被保护层完全覆盖,因此,导电图案部不被暴露于外部。由于在该一端不需要暴露导电图案部的端子,因此可以

使膜上芯片用柔性电路板100的长度最小化,并确保用于安装诸如电池的其他部件的空间。

[0230] 膜上芯片用柔性电路板100的与该一端相对的另一端可以连接到主板40。膜上芯片用柔性电路板100的与该一端相对的另一端可以通过粘合层50连接到主板40。具体地,主板40可以设置在粘合层50的上表面上,并且膜上芯片用柔性电路板可以设置在粘合层50的下表面上。因此,主板40和膜上芯片用柔性电路板可以在粘合层50插设在它们之间的状态下垂直地接合。位于主板40和膜上芯片用柔性电路板之间的粘合层50可以包括导电材料。可以通过将导电颗粒分散在粘合材料中来形成粘合层50。例如,粘合层50可以是各向异性导电膜(ACF)。因此,粘合层50可以在膜上芯片用柔性电路板和主板40之间传输电信号,并且可以将其他部件稳定地连接。

[0231] 同时,另外,设置在第一芯片C1上的粘合层50可以包括PET基透明粘合层作为光学透明胶(OCA)。

[0232] 同时,如图8c所示,第二基板20可以另外设置在膜上芯片用柔性电路板和主板40之间。第二基板20可以设置在主板和膜上芯片用柔性电路板之间,以便提供附加的信号处理,即根据触控笔或手在显示器上的移动来识别触摸信号的功能,或者除指纹识别功能以外的附加功能(例如驱动IC处理显示器的信号)。第二基板20可以具有包括绝缘基板21、导电图案部22、保护层23和用于确保强度的加强部24的配置。由此,可以在一个基板上执行处理而无需单独配置用于处理指纹识别信号、触摸信号或显示信号的基板。

[0233] 同时,参考图3至图8,将描述与主板40的连接关系。

[0234] 根据实施例的膜上多合一芯片用双面柔性电路板100可以包括:基板100,其包括通孔;布线图案层120,其设置在包括通孔的基板的两侧上;第一镀层131,其设置在布线图案层120上;第二镀层132,其设置在第一镀层131上;以及保护层140,其部分地设置在布线图案层上。

[0235] 通过在基板的两侧上形成布线图案层120,可以形成具有与指纹识别芯片基本相似的尺寸的基板。

[0236] 保护层400的形成有保护层140的设置区域可以是保护部PP。导电图案部CP可以在除了没有形成保护层140的保护部PP之外的区域中暴露到外部。也就是说,在保护层的开口区域或导电图案部上没有设置保护部的区域中,导电图案部CP可以电连接到第一芯片C1、第二芯片C2、第三芯片C3和主板40。

[0237] 根据实施例的膜上多合一芯片用柔性电路板的引线图案部和测试图案部可以不与保护部重叠。也就是说,引线图案部和测试图案部可以指位于未被保护层覆盖的开口区域中的导电图案部,并且可以根据功能而区分为引线图案部和测试图案部。

[0238] 引线图案部可以指要连接到第一芯片、第二芯片、第三芯片C3和主板的导电图案部。

[0239] 测试图案部TP可以指用于检查根据实施例的膜上芯片用柔性电路板和包括该柔性电路板的指纹识别模块是否有缺陷的导电图案部。

[0240] 引线图案部可以根据位置而分为内部引线图案部和外部引线图案部。导电图案部的相对靠近第一芯片C1并且不与保护层重叠的一个区域可以表示为内部引线图案部。导电图案部的位于距第一芯片C1相对远的位置并且不与保护层重叠的一个区域可以表示为外部引线图案部。

[0241] 膜上芯片用柔性电路板可以包括第一内部引线图案部I1、第二内部引线图案部I2、第三内部引线图案部I3、第四内部引线图案部I4、第五内部引线图案部I5和第六内部引线图案部I6。

[0242] 根据实施例的膜上芯片用柔性电路板可以包括外部引线图案部OP。

[0243] 根据实施例的膜上芯片用柔性电路板可以包括测试图案部TP。

[0244] 第一内部引线图案部I1、第二内部引线图案部I2、第三内部引线图案部I3、第四内部引线图案部I4、第五内部引线图案部I5、第六内部引线图案部I6和外部引线图案部OP可以设置在根据实施例的膜上芯片用柔性电路板100的一个表面上。

[0245] 测试图案部TP可以设置在与根据实施例的膜上芯片用柔性电路板的与该一个表面相对的另一表面上。

[0246] 同时,外部引线部OP的位置和测试图案部TP的位置可以彼此改变。也就是说,在图中,测试图案部TP可以位于外部引线部OP的位置,并且外部引线部OP可以位于测试图案部TP的位置处。

[0247] 在图中,测试图案部TP和外部引线图案部OP被示出为形成在基板的下表面和上表面上,但是多个图案的一部分或全部可以根据设计效率形成在上表面和下表面上的任何地方。

[0248] 优选地,当膜上芯片用柔性电路板被弯曲并附接到主板时,上表面由外部引线部OP形成,下表面由测试图案部TP形成,因此可以解决由于多个图案部引起的空间限制。

[0249] 设置在根据实施例的膜上芯片用柔性电路板的一个表面上的第一芯片C1可以经由第一连接部150连接到第一内部引线图案部I1和第二内部引线图案部I2。

[0250] 根据位置和/或功能,第一连接部150可以包括第一子第二连接部151和第二子第一连接部152。

[0251] 设置在根据实施例的膜上芯片用柔性电路板的一个表面上的第一芯片C1可以经由第一子第一连接部151电连接到第一内部引线图案部I1。

[0252] 第一内部引线图案部I1可以将电信号沿着基板110的上表面传输到第一通孔V1。第一通孔V1和第一内部引线图案部I1可以彼此电连接。

[0253] 另外,第一内部引线图案部I1可以沿着基板110的上表面电连接到第一通孔V1,并且电信号可以通过填充在第一通孔V1中的导电材料沿着基板110的下表面传输到第三通孔V3。在这种情况下,通过第一通孔V1和第三通孔V3传输的信号可以是在第二芯片C2和第一芯片C1之间传输的信号。优选地,通过第一通孔V1和第三通孔V3传输的信号可以通过主板40传输的第一芯片C1的控制信号。

[0254] 换句话说,来自第一芯片C1的信号传输线可以通过如上所述的通孔设置在基板110的下表面上。

[0255] 由此,用于指纹识别的传输信号Tx形成在膜上芯片用柔性电路板100的下表面上,并且具有相对长的信号传输线。在识别指纹之后返回的接收信号Rx信号可以形成在上表面上,并且可以短于传输信号传输线以识别更清晰的指纹。优选地,可以使得在膜上芯片用柔性电路板100的下表面上传输信号Tx信号传输线的数量大于接收信号Rx信号传输线的数量。

[0256] 设置在根据实施例的膜上芯片用柔性电路板100的一个表面上的第一芯片C1可以

通过第二子第一连接部152电连接到第二内部引线图案部I2。

[0257] 设置在基板110的上表面上的第二内部引线图案部I2可以通过填充在位于第二内部引线图案部I2下方的第二通孔V2中的导电材料沿着基板110的下表面连接到第四通孔V4和测试图案部TP。

[0258] 测试图案部TP可以确认可通过第一通孔V1、V2、V3和V4传输的电信号的故障。例如,可以经由测试图案部TP确认传输到第一内部引线图案部I1的信号的准确性。详细地,通过测量测试图案部TP中的电压或电流,可以确认是否发生短路或短接或者在位于第一芯片和第二芯片之间的导电图案部中产生短路或短接的位置,从而提高产品的可靠性。

[0259] 另外,第二芯片C2分别经由第一子第二连接部161、第二子第二连接部162和第三子第二连接部163电连接到第三内部引线图案部I3、第四内部引线图案部I4和第五内部引线图案部I5。在这种情况下,第三内部引线图案部I3可以经由位于基板的上表面上的布线直接连接到第二内部引线图案部I2而无需穿过通孔。在这种情况下,在第三内部引线图案部I3和第二内部引线图案部I2中,在第一芯片C1处获取的感测信号可以是传输到第二芯片C2的信号传输线。

[0260] 也就是说,第二芯片C2执行模拟信号处理,因此,根据所接收的信号的准确度来确定输出信号的准确度。此时,所接收的信号的传输线越长,信号的损失程度越大,因此,由第二芯片C2接收的信号的准确度降低。因此,在本发明中,在第一芯片C1和第二芯片C2之间,第二芯片C2的信号接收线可以位于基板的上表面上,以使信号传输线的长度最小化并且使信号损失最小化。

[0261] 显示面板30可以包括下基板和上基板。

[0262] 当显示面板是液晶显示面板时,显示面板30可以形成为具有包括薄膜晶体管(TFT)和像素电极的下基板和包括滤色器层的上基板隔着插设在其间的液晶层进行接合的结构。

[0263] 另外,显示面板30可以是在下基板上形成有薄膜晶体管、滤色器和黑矩阵的晶体管上滤色器(COT)结构的液晶显示面板,并且上基板隔着插设在其间的液晶层接合至下基板。

[0264] 另外,当显示面板30是液晶显示面板时,可以进一步包括在显示面板30下方提供光的背光单元。

[0265] 当显示面板30是有机电致发光显示面板时,显示面板30可以包括不需要单独的光源的自发光元件。在显示面板30中,薄膜晶体管可以形成在下基板上,并且可以形成与该薄膜晶体管接触的有机发光元件。有机发光元件可以包括阳极、阴极以及形成在阳极和阴极之间的有机发光层。另外,可以进一步包括被配置为用作封装在有机发光元件上的封装基板/阻挡基板的上基板。上基板可以是刚性的或柔性的。

[0266] 另外,偏光板(polarizing plate)可以进一步包括在覆盖窗70下方。偏光板可以是线性偏光板或防止外部光反射的偏光板。例如,当显示面板30是液晶显示面板时,偏光板可以是线性偏光板。此外,当显示面板30是有机电致发光显示面板时,偏光板可以是防止外部光反射的偏光板。

[0267] 由于在指纹识别模块和提供指纹的人的手之间存在如此多的层,所以接收到的信号可能很弱。因此,指纹识别模块的信号接收线可以位于基板的上表面上,以使信号传输线

的长度最小化并且使所接收的信号损失最小化。

[0268] 同时,第三芯片C3经由第三连接部170电连接到第六内部引线图案部I6。另外,第六内部引线图案部I6可以电连接到第四内部引线图案部I4或第四内部引线图案部I5。

[0269] 根据本发明的实施例,具有两层结构的膜上芯片用柔性电路板被应用于指纹识别模块的基板,并且相应地,基板的面积可以响应于精细间距而大大减小。

[0270] 另外,根据本发明的实施例,可以将不同类型的第一芯片、第二芯片和第三芯片安装在一个基板上,从而提供具有改善的可靠性的指纹识别模块。

[0271] 另外,根据本发明的实施例,可以通过将安装有指纹传感器的内部引线图案部形成成为具有7 μm 以上的高度来确保用于指纹传感器的振动空间,并且因此,可以提高指纹传感器的操作可靠性。

[0272] 另外,根据本发明的实施例,指纹识别模块和主板可以直接连接。因此,可以减小用于将指纹识别模块感测到的信号传输到主板的柔性电路板的尺寸和厚度。

[0273] 因此,根据实施例的膜上多合一芯片用柔性电路板、包括该柔性电路板的芯片封装以及包括该芯片封装的电子装置可以增加其他部件的空间和/或电池空间。

[0274] 另外,由于不需要多个印刷电路板的连接,因此可以提高处理的便利性和电连接的可靠性。

[0275] 因此,根据实施例的指纹识别模块和包括该指纹识别模块的电子装置可以适用于具有高分辨率显示单元的电子装置。

[0276] 另外,根据本发明的实施例,可以通过将侧面成型部添加到第一芯片和第二芯片的外围来保护第一芯片和第二芯片免受侵害或冲击,并且因此,可以提高操作可靠性。

[0277] 另外,根据本发明的实施例,围绕弯曲线,与第一芯片和第二芯片的距离各自被设置为至少1.6 μm 。因此,当将指纹识别模块弯曲时,可以防止由于弯曲外力而使接合部开裂。

[0278] 此外,根据本发明的实施例,第二芯片和第三芯片之间的距离被设置为至少1.0mm以上,同时尽可能地接近。因此,可以使随着第二芯片与第三芯片之间的距离增加而发生的信号损失最小化。另外,可以防止随着第二芯片与第三芯片之间的距离变得比1.0mm更近而发生的第三芯片的位移现象。

[0279] 另外,根据本发明的实施例,构成指纹识别模块的柔性电路板具有弯曲结构。因此,可以减小指纹识别模块的整个长度。

[0280] 根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以在其两个表面上实现具有精细间距的导电图案部,因此其可以适用于具有高分辨率显示单元的电子装置。

[0281] 另外,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100是柔性的,尺寸小并且厚度薄,因此可以用于各种电子装置。

[0282] 例如,参考图9,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以减小边框,因此可以用于边缘显示。

[0283] 例如,参考图10,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以被包括在折叠式柔性电子装置中。因此,包括该指纹识别模块100的触摸装置可以是柔性触摸装置。因此,用户可以用手折叠或弯曲。这样的柔性触摸窗可以应用于可穿戴的触摸装置等。

[0284] 例如,参考图11,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以被应用于应用了折叠式显示装置的各种电子装置。还参考图11a至图11c,折叠式显示装置可以使折叠式覆盖窗折叠。折叠式显示装置可以被包括在各种便携式电子产品中。具体地,折叠式显示装置可以被包括在移动终端(移动电话)、笔记本(便携式计算机)等中。因此,在增加便携式电子产品的显示区域的同时,可以在存储和运输期间减小装置的尺寸,因此可以提高便携性。因此,可以提高便携式电子产品的用户的便利性。然而,实施例不限于此,并且当然,折叠式显示装置可以用于各种电子产品。

[0285] 参考图11A,折叠式显示装置可以在屏幕区域中包括一个折叠区域。例如,折叠式显示装置可以具有C形状的折叠形式。也就是说,在折叠式显示装置中,一端和与该一端相对的另一端可以彼此重叠。此时,一端和另一端可以彼此靠近设置。例如,一端和另一端可以设置为彼此面对。

[0286] 参考图11b,折叠式显示装置可以在屏幕区域中包括两个折叠区域。例如,折叠式显示装置可以具有G形状的折叠形式。也就是说,折叠式显示装置可以通过在对应于彼此的方向上折叠一端和与该一端相对的另一端而彼此重叠。此时,一端和另一端可以彼此间离开。例如,一端和另一端可以设置为彼此平行。

[0287] 参考图11c,折叠式显示装置可以在屏幕区域中包括两个折叠区域。例如,折叠式显示装置可以具有S形状的折叠形式。也就是说,在折叠式显示装置中,一端和与该一端相对的另一端可以沿不同方向折叠。此时,一端和另一端可以彼此间离开。例如,一端和另一端可以设置为彼此平行。

[0288] 尽管未在附图中示出,但是当然,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以应用于可卷曲显示器。

[0289] 参考图12,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以被包括在包括弯曲显示器的各种可穿戴的触摸装置中。因此,可以减小根据实施例的包括具有膜上芯片用柔性电路板的指纹识别模块100的电子装置的厚度、尺寸和重量。

[0290] 参考图13,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以用于诸如TV、监视器和膝上型计算机的具有显示部的各种电子装置。

[0291] 然而,实施例不限于此,并且当然,根据实施例的包括膜上芯片用柔性电路板的指纹识别模块100可以用于具有平板或弯曲形状的显示部的各种电子装置。

[0292] 在上述实施例中描述的特征、结构和效果被包括在本发明的至少一个实施例中,但不仅限于一个实施例。此外,本领域技术人员可以针对其他实施例将在每个实施例中示出的特征、结构和效果进行组合或修改。因此,应理解,与这种组合和修改有关的内容被包括在本发明的范围内。

[0293] 另外,以上描述已经集中在实施例上,但是其仅是示例性的并且不限制本发明。本发明所属领域的技术人员可以理解的是,在不背离实施例的基本特征的情况下,可以进行以上未示出的各种修改和应用。例如,可以修改和实现在实施例中特别表示的每个部件。另外,应该解释为,与这种改变和应用有关的差异被包括在本发明的所附权利要求书中限定的范围内。

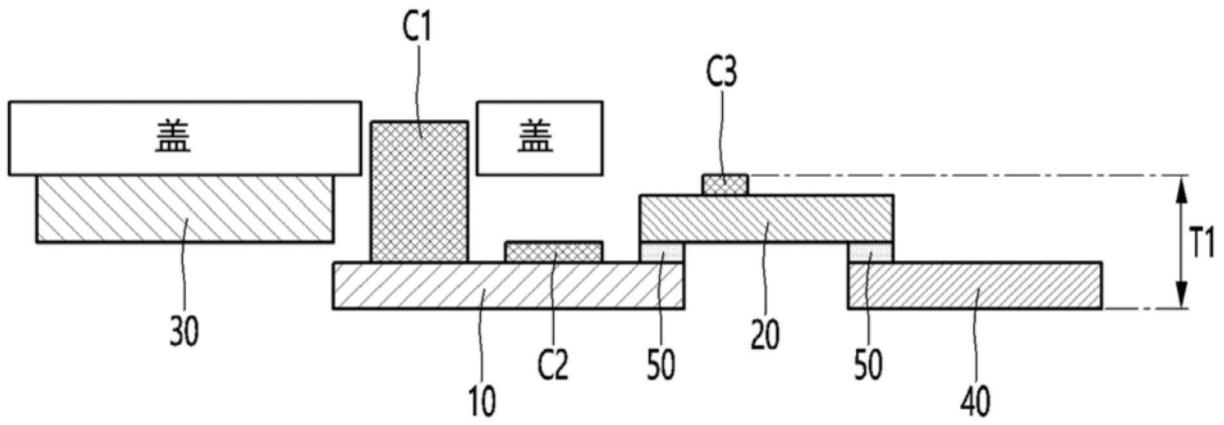


图1a

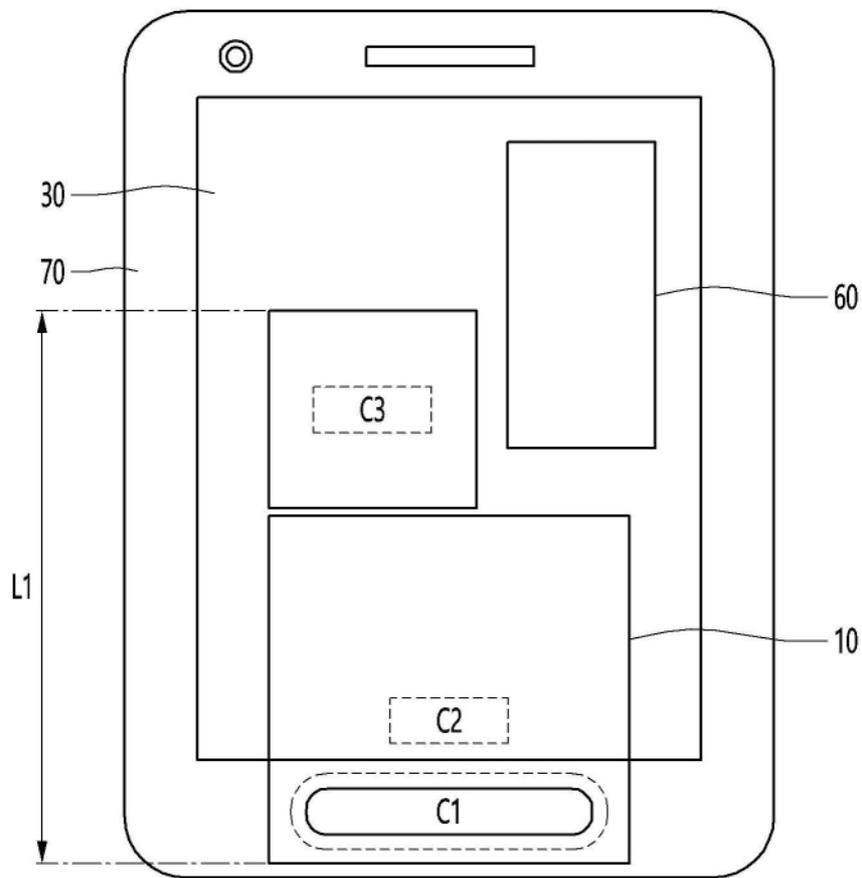


图1b

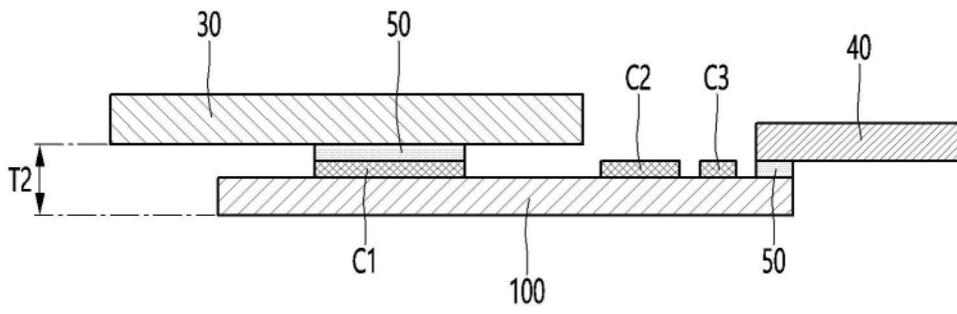


图2a

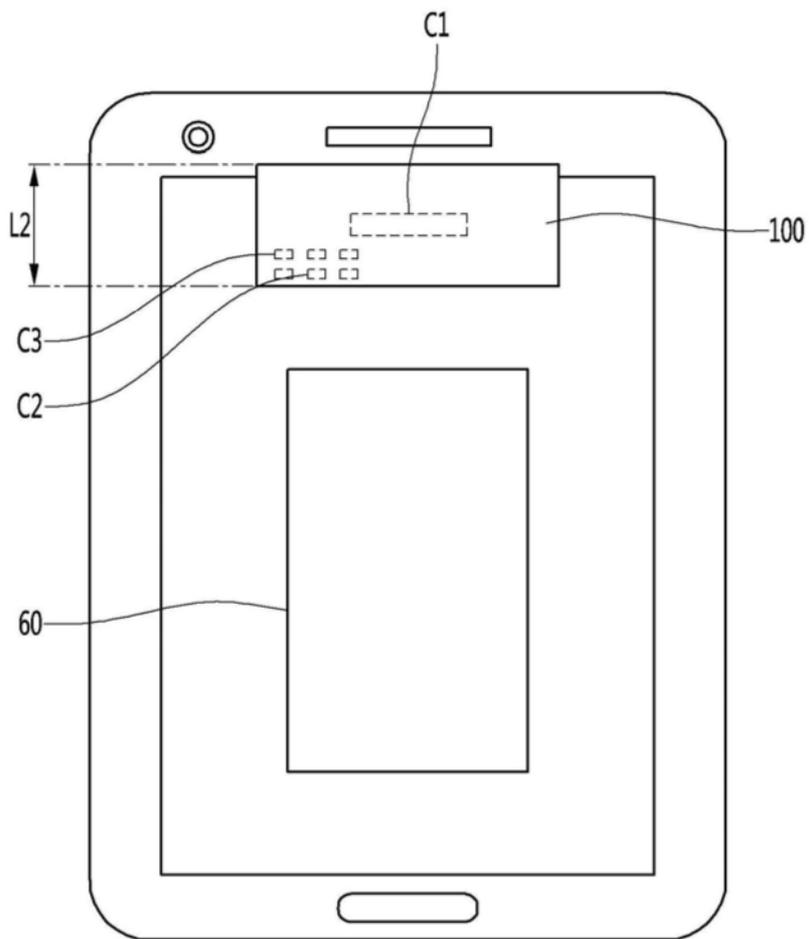


图2b

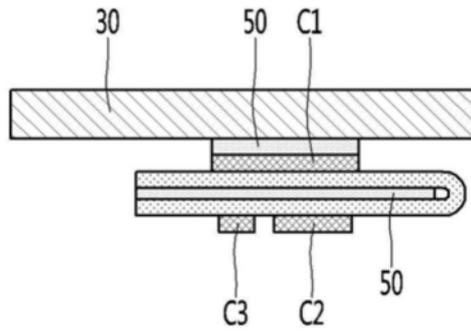


图2c

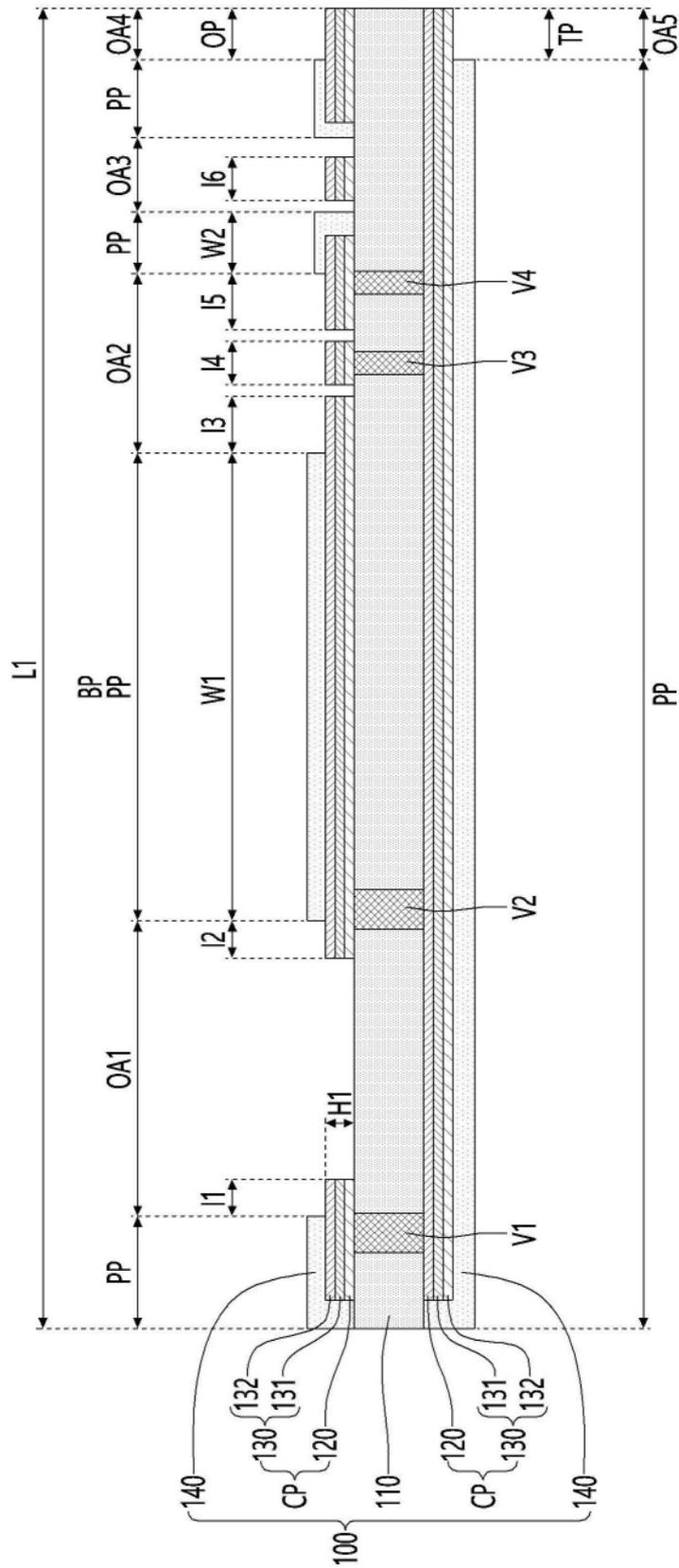


图3a

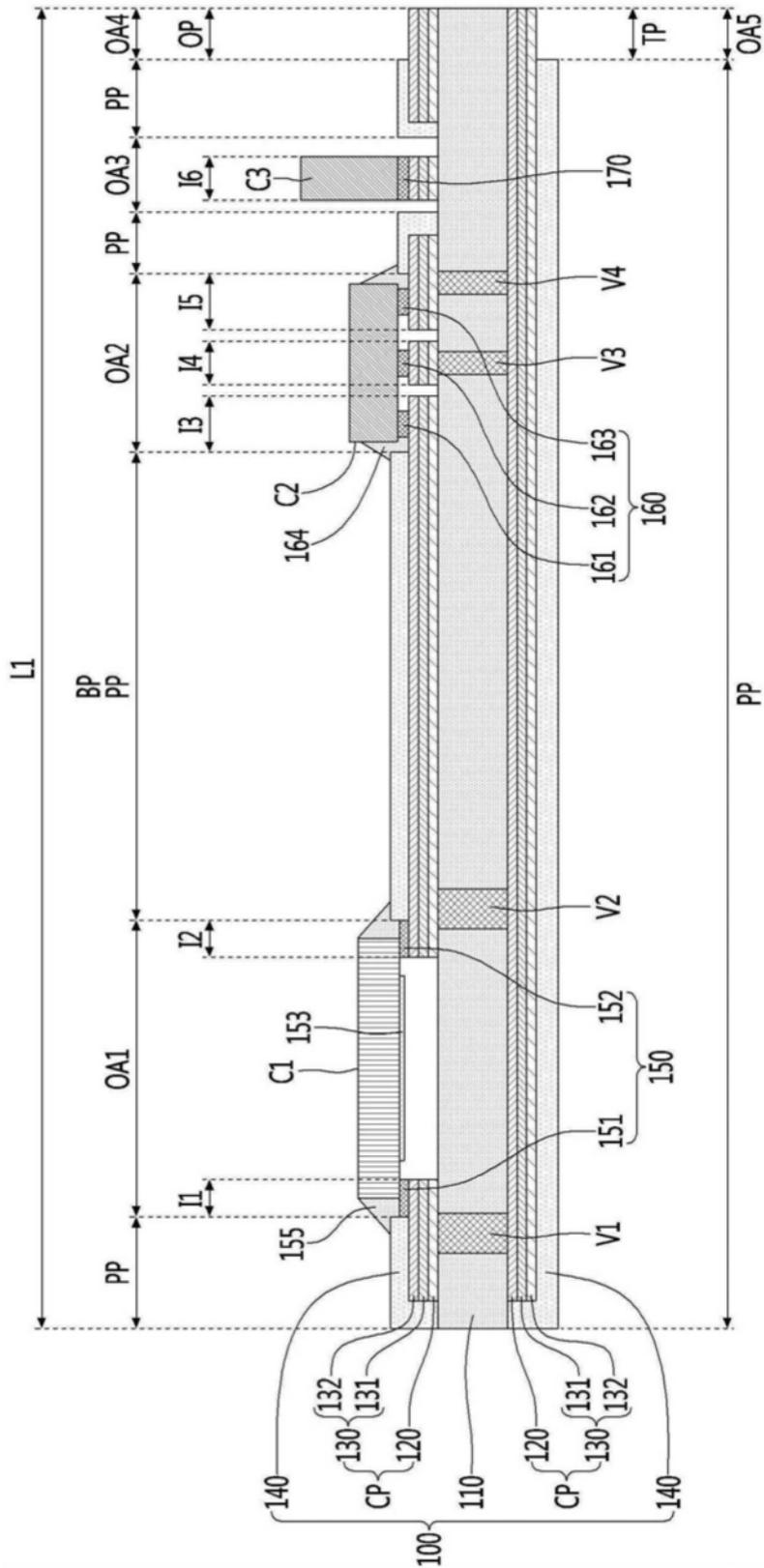


图3b

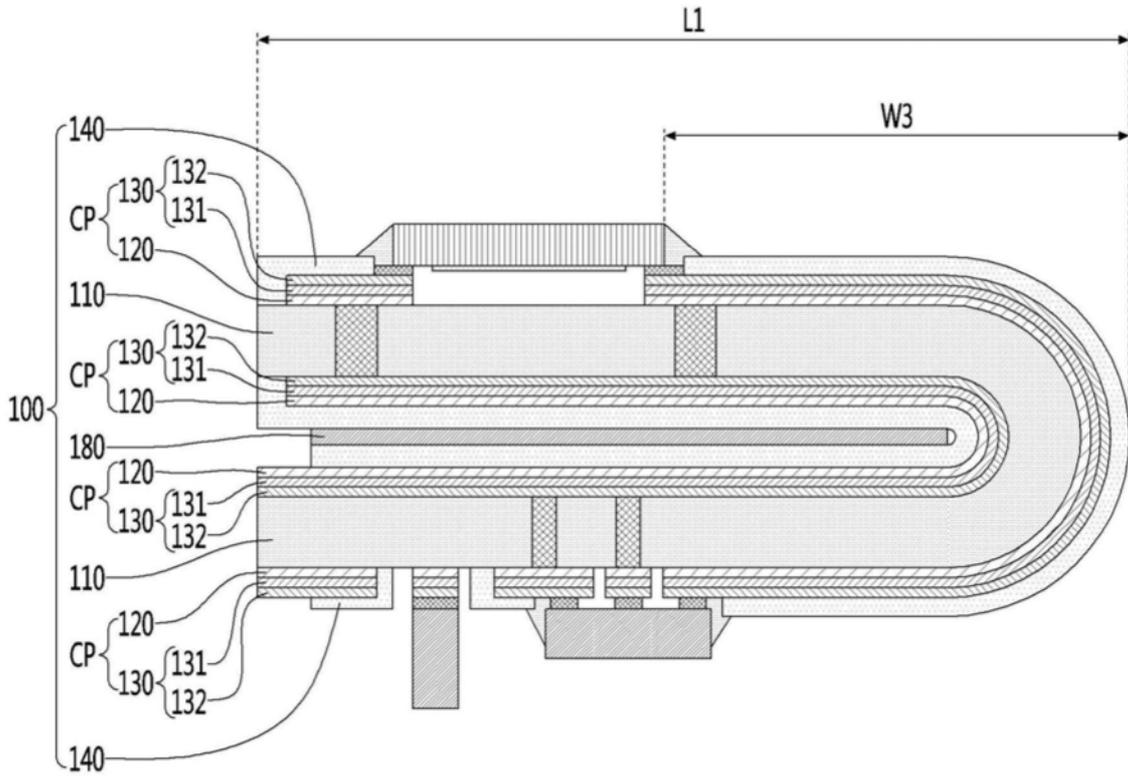


图4

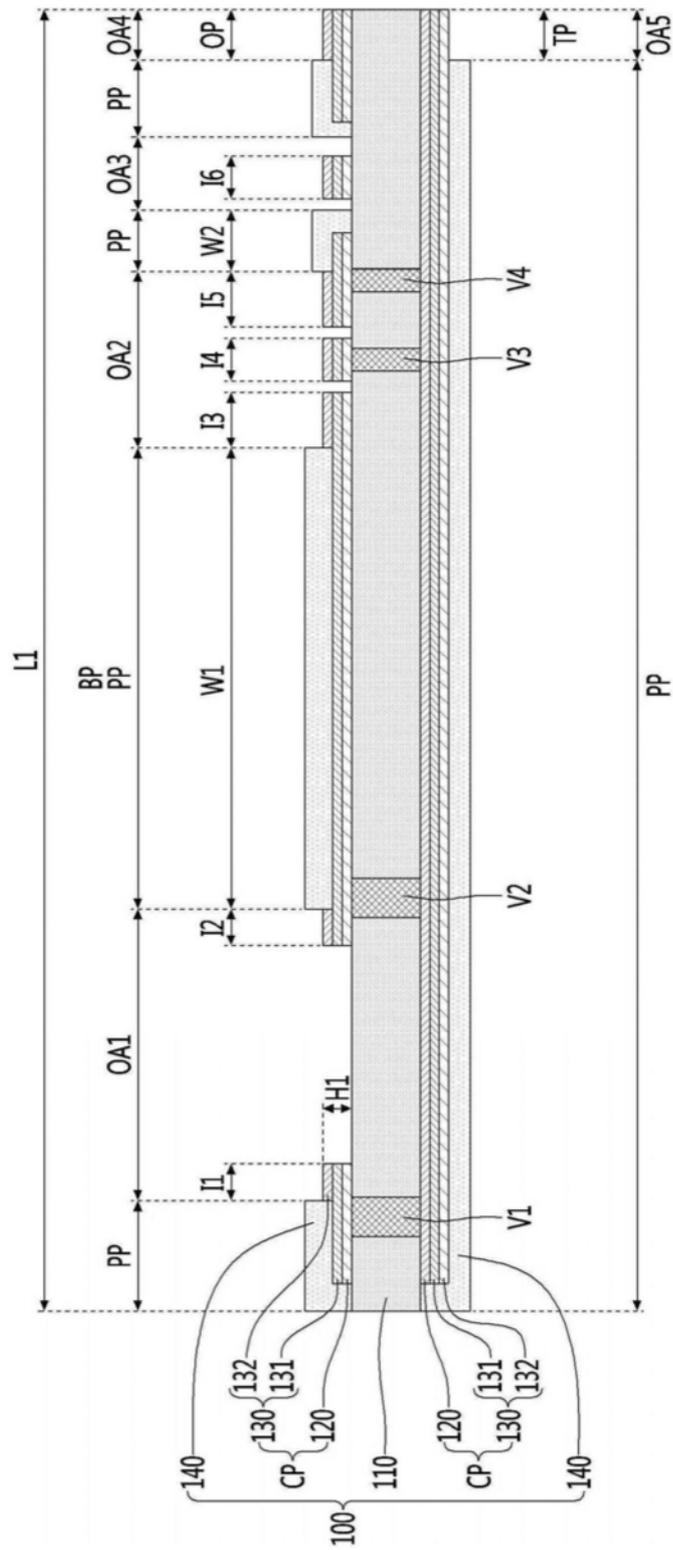


图5

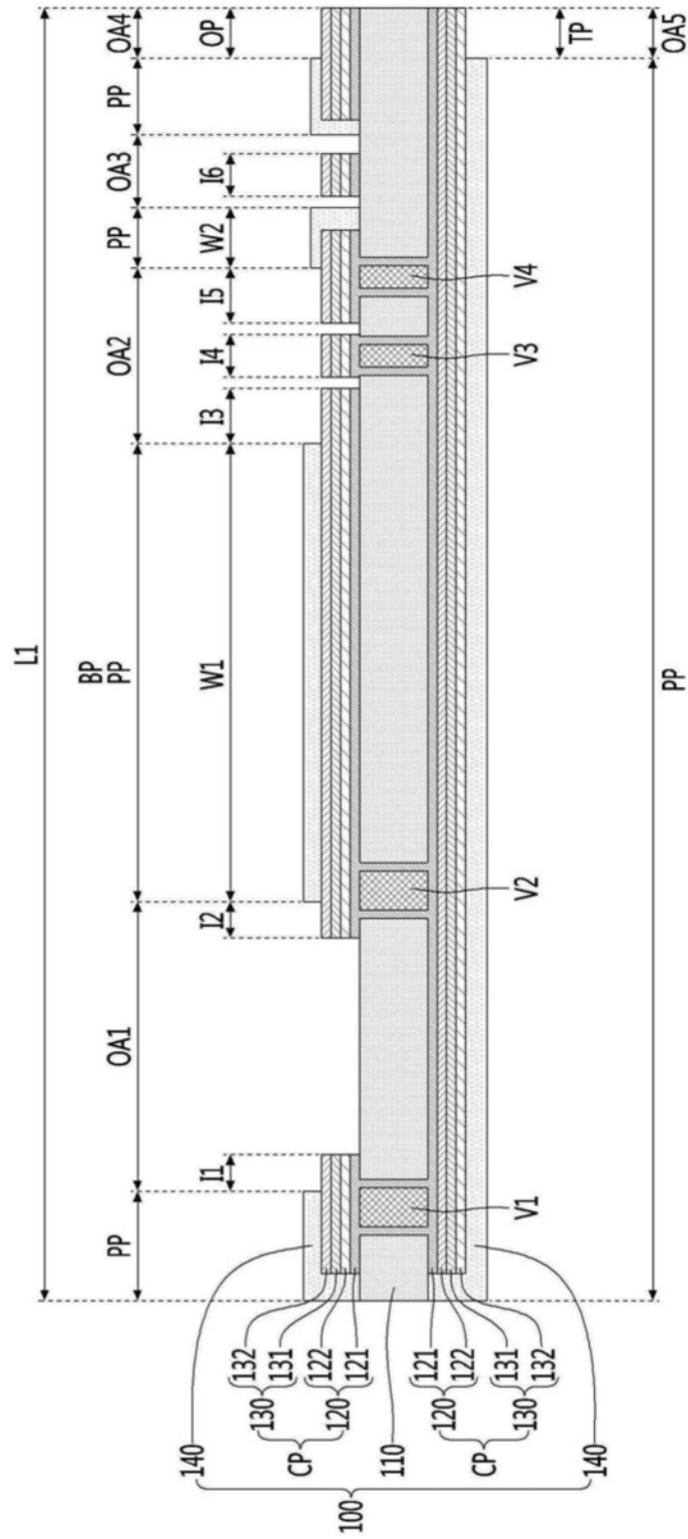


图6

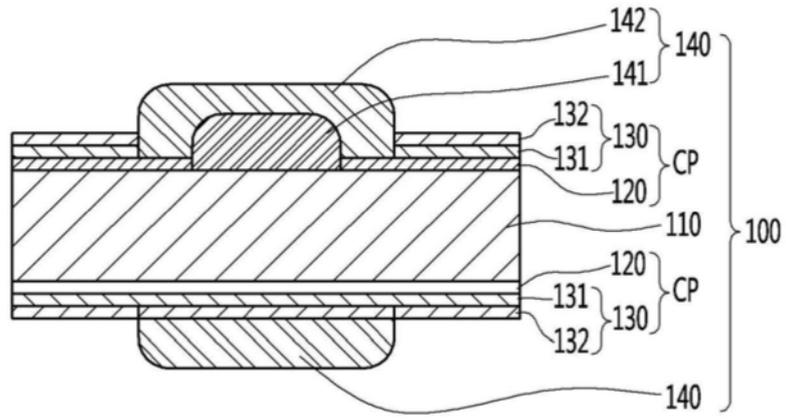


图7

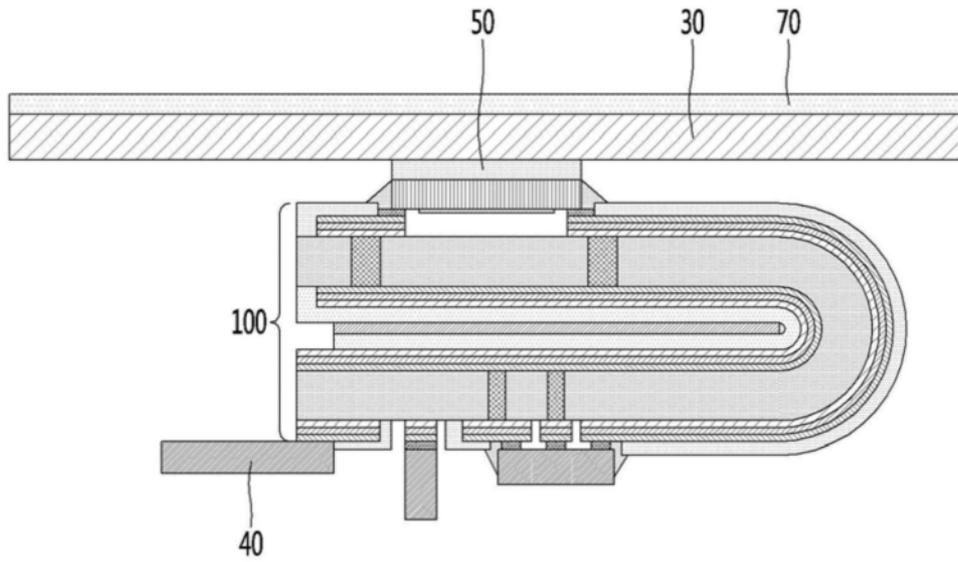


图8a

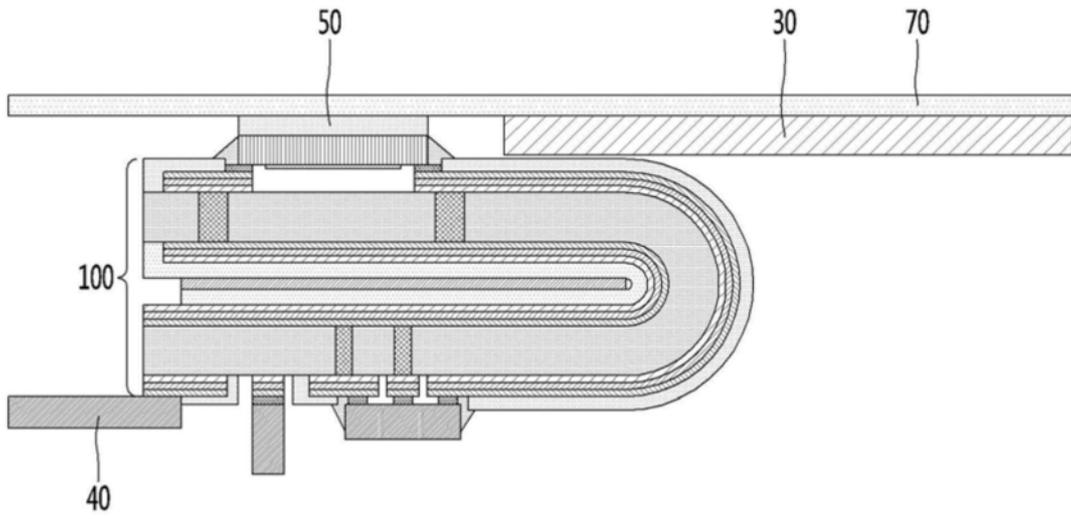


图8b

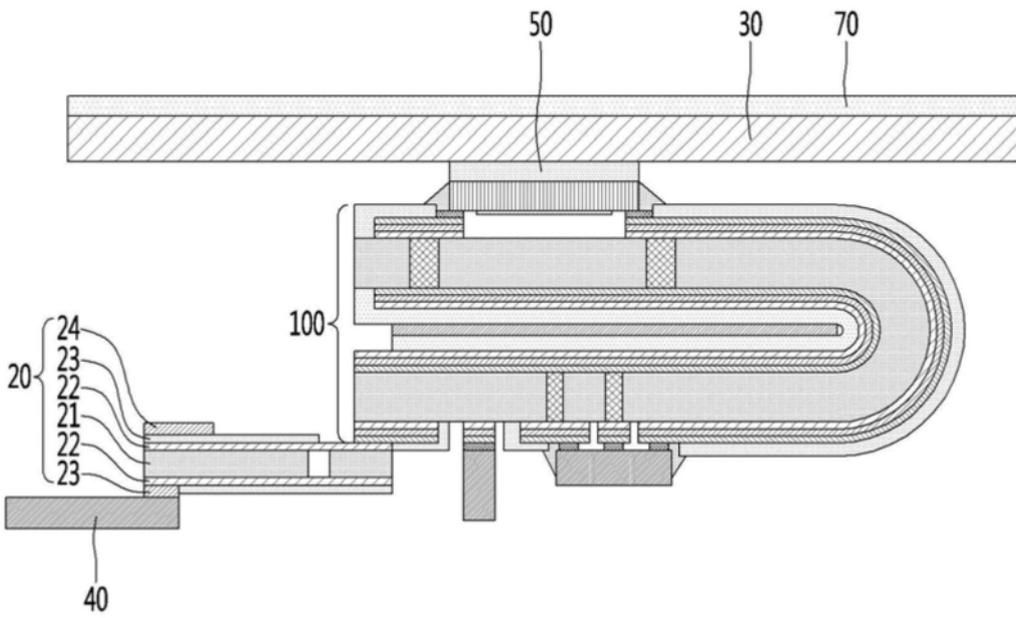


图8c

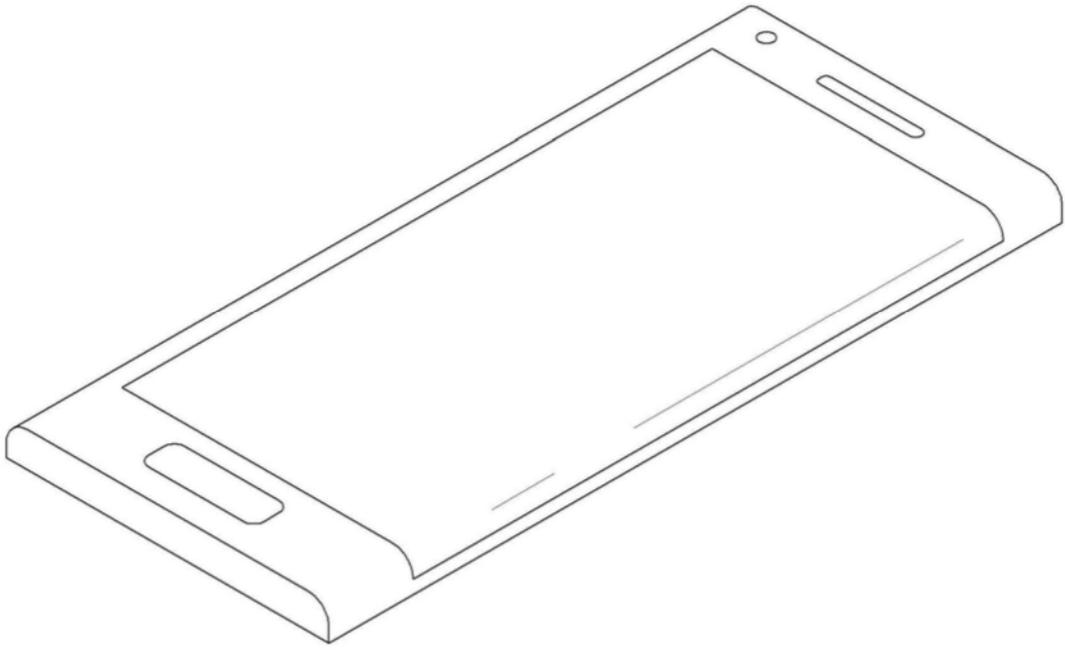


图9

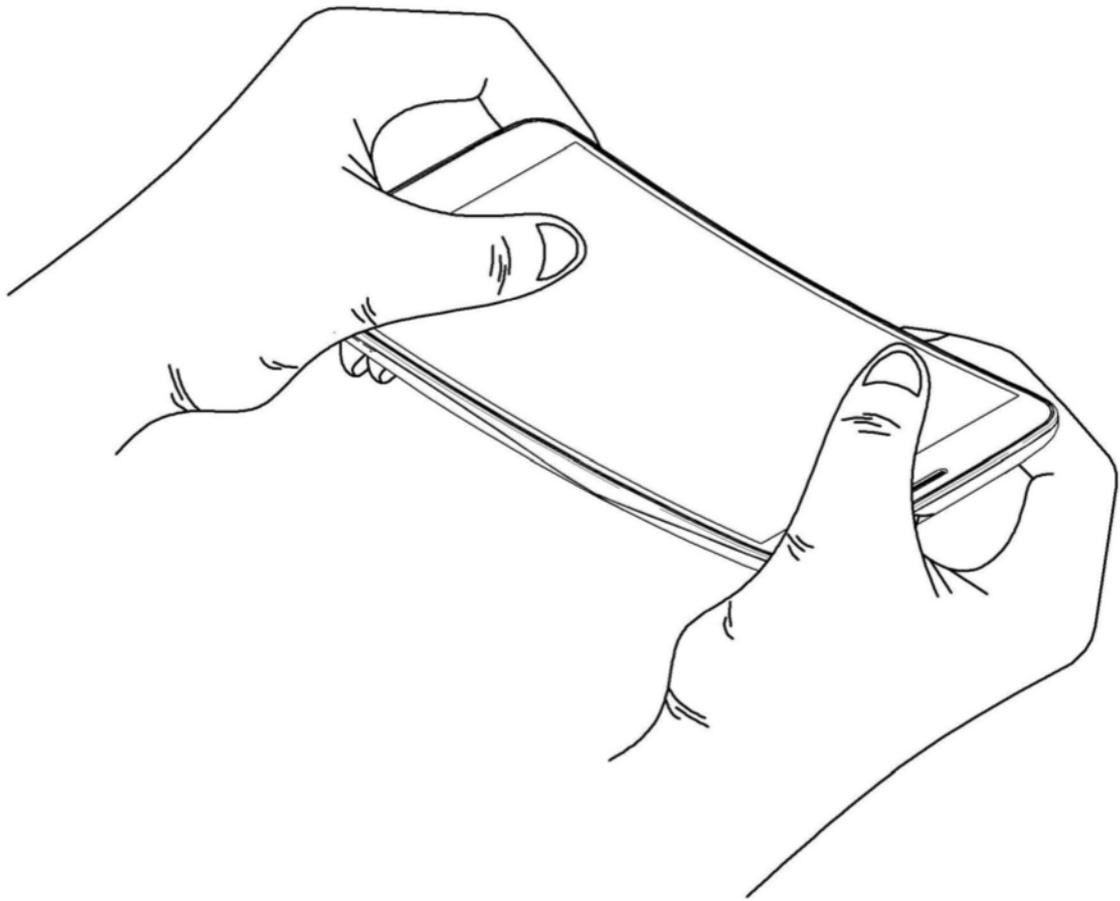


图10

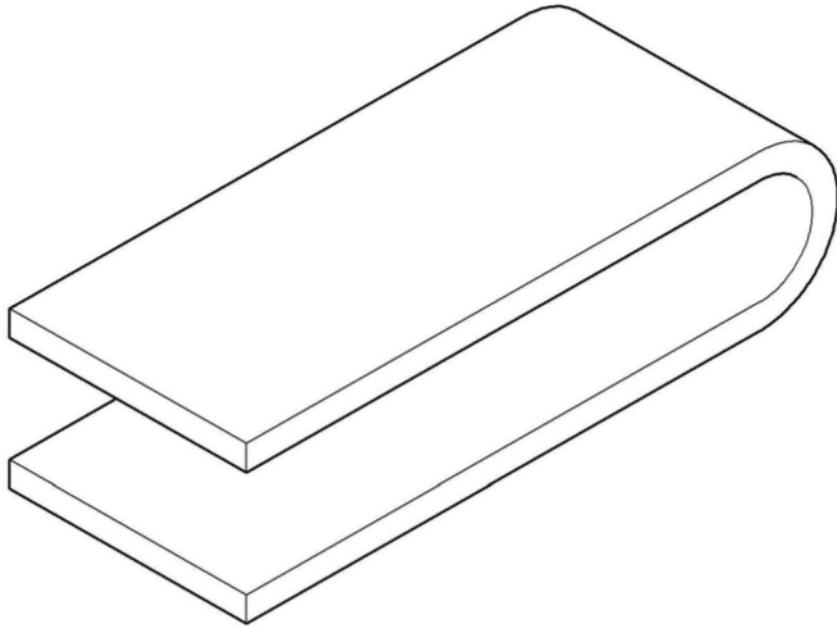


图11a

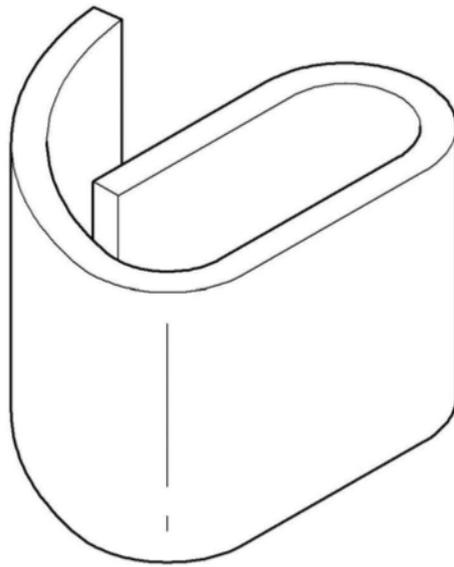


图11b

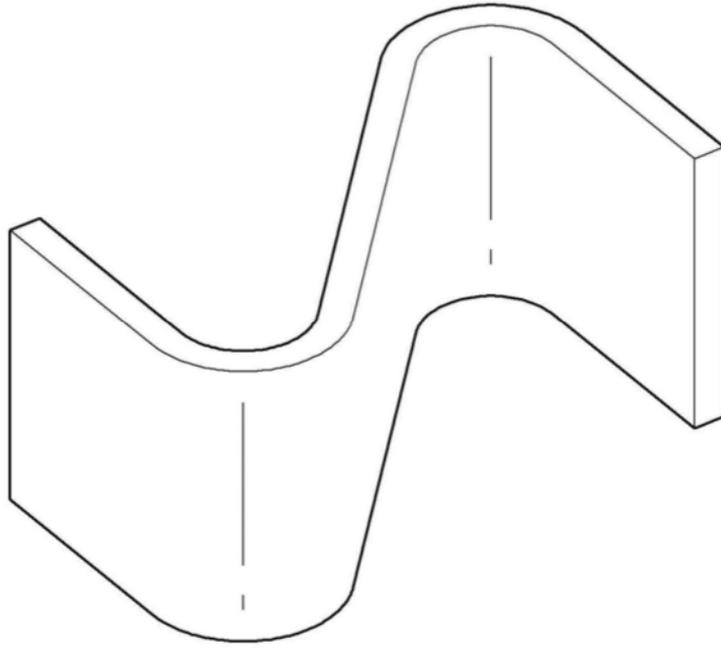


图11c

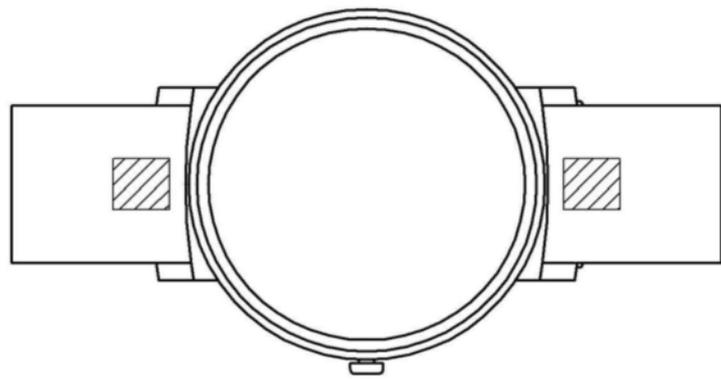


图12

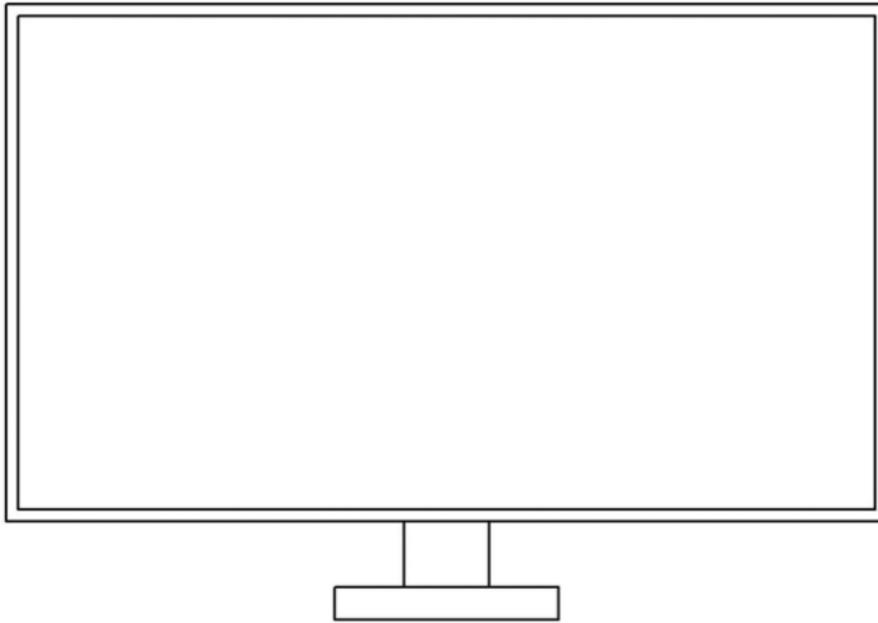


图13