

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6871241号
(P6871241)

(45) 発行日 令和3年5月12日(2021.5.12)

(24) 登録日 令和3年4月19日(2021.4.19)

(51) Int. Cl.	F I				
G09G	3/34	(2006.01)	G09G	3/34	C
G02F	1/167	(2019.01)	G02F	1/167	
G02F	1/133	(2006.01)	G02F	1/133	550
G09G	3/20	(2006.01)	G09G	3/20	622C
			G09G	3/20	622G

請求項の数 9 (全 29 頁)

(21) 出願番号	特願2018-513624 (P2018-513624)	(73) 特許権者	500080214
(86) (22) 出願日	平成28年9月16日 (2016.9.16)		イー インク コーポレーション
(65) 公表番号	特表2018-529126 (P2018-529126A)		アメリカ合衆国 マサチューセッツ 01
(43) 公表日	平成30年10月4日 (2018.10.4)		821, ビレリカ, テクノロジー パ
(86) 国際出願番号	PCT/US2016/052032		ーク ドライブ 1000
(87) 国際公開番号	W02017/049020	(74) 代理人	100078282
(87) 国際公開日	平成29年3月23日 (2017.3.23)		弁理士 山本 秀策
審査請求日	平成30年4月24日 (2018.4.24)	(74) 代理人	100113413
(31) 優先権主張番号	62/219,606		弁理士 森下 夏樹
(32) 優先日	平成27年9月16日 (2015.9.16)	(72) 発明者	クラウンス, ケネス アール.
(33) 優先権主張国・地域又は機関	米国 (US)		アメリカ合衆国 マサチューセッツ 02
(31) 優先権主張番号	62/261,104		143, サマービル, マウンテン ア
(32) 優先日	平成27年11月30日 (2015.11.30)		ベニュー 3
(33) 優先権主張国・地域又は機関	米国 (US)		

最終頁に続く

(54) 【発明の名称】 ディスプレイを駆動するための装置および方法

(57) 【特許請求の範囲】

【請求項 1】

電気光学ディスプレイを駆動するための装置であって、

第 1 の駆動相中に電圧を前記電気光学ディスプレイに供給するように構成される第 1 のスイッチと、

第 2 の駆動相中に前記電圧を放電するために前記電気光学ディスプレイに結合される抵抗器と、

第 2 のスイッチに結合されたコンデンサとを備え、

前記第 2 のスイッチは、第 1 の位置と第 2 の位置との間で切り替えられるように構成されており、前記第 1 の位置において、前記第 2 のスイッチは、前記電気光学ディスプレイから前記コンデンサを隔離し、前記第 2 の位置において、前記第 2 のスイッチは、前記第 2 の駆動相中の前記電圧の前記放電を制御するために前記コンデンサを前記抵抗器に結合する、装置。

【請求項 2】

前記第 1 および第 2 のスイッチのうちの 1 つのみが、前記第 1 または第 2 の駆動相中に係合される、請求項 1 に記載の装置。

【請求項 3】

前記第 2 の駆動相中に前記電圧の前記放電を制御するために前記コンデンサと直列に配置される第 2 の抵抗器をさらに備える、請求項 1 に記載の装置。

【請求項 4】

前記第 1 および第 2 のスイッチは、第 3 の駆動相中に係脱される、請求項 1 に記載の装置。

【請求項 5】

電気光学ディスプレイを駆動するための装置であって、
コンデンサと、
抵抗器と、

第 1 の駆動相中に電圧を前記電気光学ディスプレイに供給するように構成される第 1 のスイッチと、

第 2 の駆動相中に前記電圧を放電するために前記コンデンサおよび前記抵抗器に結合される第 2 のスイッチと

を備え、

前記第 2 のスイッチは、第 1 の位置と第 2 の位置との間で切り替えられるように構成されており、前記第 1 の位置において、前記第 2 のスイッチは、前記電気光学ディスプレイから前記コンデンサおよび前記抵抗器を隔離し、前記第 2 の位置において、前記第 2 のスイッチは、前記第 2 の駆動相中の前記電圧の前記放電を制御するために前記コンデンサおよび前記抵抗器を前記電気光学ディスプレイに結合する、装置。

【請求項 6】

前記コンデンサおよび前記抵抗器は、並列に接続されている、請求項 5 に記載の装置。

【請求項 7】

前記コンデンサと直列に接続された第 2 の抵抗器をさらに備える、請求項 5 に記載の装置。

【請求項 8】

電気光学ディスプレイを駆動するための装置であって、

第 1 のコンデンサに接続された第 1 の抵抗器であって、前記第 1 の抵抗器および前記第 1 のコンデンサは、前記電気光学ディスプレイに結合されている、第 1 の抵抗器と、
前記第 1 の抵抗器に結合された第 2 のコンデンサと、

第 1 の駆動相中に電圧を前記電気光学ディスプレイに供給するように構成される第 1 のスイッチと、

前記第 2 のコンデンサに結合された第 2 のスイッチと

を備え、

前記第 2 のスイッチは、第 1 の位置と第 2 の位置との間で切り替えられるように構成されており、前記第 1 の位置において、前記第 1 のコンデンサおよび前記第 1 の抵抗器は、前記第 2 のコンデンサを通して接地に接続され、前記第 2 の位置において、前記第 2 のスイッチは、第 2 の駆動相中の前記電圧の放電を制御するために前記第 2 のコンデンサと前記第 1 の抵抗器との間の接地接続を生成する、装置。

【請求項 9】

電気光学ディスプレイを駆動するための装置であって、

並列構成でコンデンサに接続された抵抗器であって、前記抵抗器および前記コンデンサは、前記電気光学ディスプレイに結合されている、抵抗器と、

第 1 の電圧源に接続された第 1 のスイッチであって、前記第 1 のスイッチは、第 1 の駆動相中に第 1 の電圧レベルで前記電気光学ディスプレイを駆動するように構成される、第 1 のスイッチと、

第 2 の電圧源に接続された第 2 のスイッチであって、前記第 2 のスイッチは、第 2 の駆動相中に第 2 の電圧レベルで前記電気光学ディスプレイを駆動するように構成される、第 2 のスイッチと

を備え、

前記第 1 および第 2 のスイッチは、前記抵抗器および前記コンデンサを通して前記第 2 の電圧を放電するために第 3 の駆動相中にそれぞれの第 1 および第 2 の電圧源から分離されるように構成される、装置。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

(関連出願の参照)

本願は、2015年9月16日に出願された米国仮出願第62/219,606号の利益を主張するものである。

【0002】

本願はまた、2016年8月3日に出願された米国仮出願第62/370,703号に関連しており、これ自体は、2015年11月30日に出願された米国仮出願第62/261,104号、および2015年2月4日に出願された米国仮出願第62/111,927号に関連している。

10

【0003】

本願はさらに、2015年2月4日に出願された同時係属中の出願第15/014,236号に関連している。上記出願ならびに以下で参照される全ての米国特許および公開された出願および同時係属中の出願の全体の開示もまた、参照により本明細書中に援用される。

【背景技術】

【0004】

本発明は、双安定電気光学ディスプレイを駆動するための方法と、そのような方法で使用するための装置とに関する。より具体的には、本発明は、駆動方法と、残留電圧放電によって引き起こされ得る、電圧ストレスと関連付けられるトランジスタ劣化を低減させるように、アクティブ更新後にゲートオン電圧値を調節するための装置とに関する。

20

【発明の概要】

【課題を解決するための手段】

【0005】

本明細書に開示される主題の一側面によると、電気光学ディスプレイを駆動するための装置は、第1の駆動相中に電圧を電気光学ディスプレイに供給するように設計される第1のスイッチと、第2の駆動相中に電圧を制御するように設計される第2のスイッチと、第2の駆動相中に電圧の減衰速度を制御するために第1および第2のスイッチに結合される抵抗器とを備え得る。いくつかの実施形態では、第1または第2の駆動相中に、第1および第2のスイッチのうちの1つのみが係合される。さらにいくつかの他の実施形態では、第1および第2のスイッチは両方とも、第3の駆動相中に係脱される。

30

本明細書は、例えば、以下を提供する。

(項目1)

電気光学ディスプレイを駆動するための装置であって、

第1の駆動相中に電圧を上記電気光学ディスプレイに供給するように設計される第1のスイッチと、

第2の駆動相中に上記電圧を制御するように設計される第2のスイッチと、

上記第2の駆動相中に上記電圧の減衰速度を制御するために上記第1および第2のスイッチに結合される抵抗器と、

40

を備える、装置。

(項目2)

上記第1および第2のスイッチのうちの1つのみが、上記第1または第2の駆動相中に係合される、項目1に記載の装置。

(項目3)

上記第2の駆動相中に上記電圧の上記減衰を制御するために上記抵抗器に結合されるコンデンサをさらに備える、項目1に記載の装置。

(項目4)

上記第2の駆動相中に上記電圧の上記減衰を制御するために上記コンデンサと直列に配置される抵抗器をさらに備える、項目4に記載の装置。

50

(項目5)

上記第2の駆動相中に上記電圧の上記減衰を制御するために直列に上記コンデンサに結合される抵抗器をさらに備える、項目2に記載の装置。

(項目6)

上記第1および第2のスイッチは、第3の駆動相中に係脱される、項目1に記載の装置。

(項目7)

上記第2および第3の駆動相中に上記電圧の上記減衰を制御するために上記抵抗器に結合されるコンデンサをさらに備える、項目10に記載の装置。

(項目8)

上記第2および第3の駆動相中に上記電圧の上記減衰を制御するために上記コンデンサと直列に配置される抵抗器をさらに備える、項目10に記載の装置。

(項目9)

電気光学ディスプレイを駆動するための方法であって、
管理回路の第1のスイッチを係合させ、第1の駆動相中に電圧を上記電気光学ディスプレイに供給するステップと、

上記管理回路の第2のスイッチを係合させ、第2の駆動相中に上記電圧を制御するステップと、

上記第2の駆動相中に上記第1のスイッチを係脱させ、上記管理回路に結合される抵抗器が上記電圧の減衰を制御することを可能にするステップと、

を含む、方法。

(項目10)

上記管理回路に結合されるコンデンサを通して上記電圧の上記減衰を制御するステップをさらに含む、項目13に記載の方法。

(項目11)

上記コンデンサは、上記抵抗器と並列である、項目13に記載の方法。

(項目12)

抵抗器を上記コンデンサに直列に結合し、上記第2の電圧の上記減衰を制御するステップをさらに含む、項目13に記載の方法。

(項目13)

上記第2の電圧の上記減衰を制御するためにダイオードを上記抵抗器に結合するステップをさらに含む、項目13に記載の方法。

(項目14)

第3の駆動相中に上記第1および第2のスイッチを係脱させ、上記電圧の上記減衰を制御するステップをさらに含む、項目13に記載の方法。

(項目15)

上記電気光学ディスプレイは、電気泳動ディスプレイである、項目13に記載の方法。

【図面の簡単な説明】**【0006】**

本願の種々の側面および実施形態が、以下の図を参照して説明される。図は、必ずしも一定の縮尺で描かれていないことを理解されたい。複数の図に現れる物品は、それらが現れる全ての図において同一の参照番号によって示される。

【0007】

【図1A】図1Aは、いくつかの実施形態による、電気光学ディスプレイの単純なゲートオン電圧電気回路の概略図である。

【図1B】図1Bは、いくつかの実施形態による、ゲートオン電圧が指数関数的に接地まで減衰する、アクティブ更新および駆動後放電相を含む電圧減衰相中の時間と対比したゲートオン電圧を示す、グラフである。

【図1C】図1Cは、いくつかの実施形態による、アクティブ更新および好ましい電圧プロファイルを有する電圧減衰相中の時間と対比したゲートオン電圧を示す、グラフである

10

20

30

40

50

。【図2】図2Aは、いくつかの実施形態による、抵抗器を含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。図2Bは、いくつかの実施形態による、図2Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。

【図3】図3Aは、いくつかの実施形態による、抵抗器と、コンデンサとを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。図3Bは、いくつかの実施形態による、図3Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。

。【図4】図4Aは、いくつかの実施形態による、抵抗器と、コンデンサとを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。図4Bは、いくつかの実施形態による、図4Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。

10

。【図5】図5Aは、いくつかの実施形態による、抵抗器と、コンデンサとを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。図5Bは、いくつかの実施形態による、抵抗器と、コンデンサとを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。

【図6】図6Aは、いくつかの実施形態による、複数のコンデンサおよび抵抗器を含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。図6Bは、いくつかの実施形態による、図6Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。

20

【図7】図7は、いくつかの実施形態による、ツェナーダイオードを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。

【図8A】図8Aは、いくつかの実施形態による、抵抗器と、コンデンサとを含む、電気光学ディスプレイのゲートオン電圧電気回路の概略図である。

【図8B】図8Bは、いくつかの実施形態による、図8Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。

【図9】図9は、従来のデバイスとの図8Aに図示されるデバイスの性能の比較の図式例証である。

【図10】図10Aは、いくつかの実施形態による、残留電圧放電を伴う、および伴わない、いくつかの更新に対する最大グレートン偏移を示す、グラフである。図10Bは、いくつかの実施形態による、残留放電を伴う、および伴わない、いくつかの更新に対する最大残影偏移を示す、グラフである。

30

【図11】図11Aは、いくつかの実施形態による、残留放電を伴う、残留放電を伴わない、および残留放電ならびに負のバイアスを伴う、いくつかの更新に対する最大グレートン偏移を示す、グラフである。図11Bは、いくつかの実施形態による、残留放電を伴う、残留放電を伴わない、および残留電圧放電ならびに低減した負のバイアスを伴う、いくつかの更新に対する最大残影偏移を示す、グラフである。

【図12】図12Aは、いくつかの実施形態による、時間に対するゲート電圧を示す、信号タイミング図の概略図である。図12Bは、いくつかの実施形態による、時間に対する電圧を示す、信号タイミング図の概略図である。

40

【発明を実施するための形態】

【0008】

用語

電気光学ディスプレイは、電気光学材料の層を含み、その用語は、イメージング技術におけるその従来の意味で、少なくとも1つの光学性質が異なる第1および第2のディスプレイ状態を有する材料であって、材料への電場の印加によってその第1のディスプレイ状態からその第2のディスプレイ状態に変化する材料を指すために、本明細書で使用される。本開示のディスプレイでは、電気光学媒体は、電気光学媒体が固体外面を有するという意味で、固体であり得る（そのようなディスプレイは、便宜上、以降では「固体電気光学ディスプレイ」と称され得る）が、媒体は、内部液体または気体充填空間を有し得、多く

50

の場合、それを有する。したがって、用語「固体電気光学ディスプレイ」は、カプセル化電気泳動ディスプレイ、カプセル化液晶ディスプレイ、および以下で議論される他のタイプのディスプレイを含む。

【0009】

光学性質は、人間の眼に知覚可能な色であってもよいが、これは、光透過、反射率、発光、または機械読取のために意図されるディスプレイの場合、可視範囲外の電磁波長の反射率の変化という意味で疑似色等の別の光学性質であってもよい。用語「Lスター」が、本明細書で使用されてもよく、「 L^* 」によって表されてもよい。 L^* は、通常のCIE定義を有し、 $L^* = 116 (R/R_0)^{1/3} - 16$ であり、式中、Rは、反射率であり、 R_0 は、標準反射率値である。

10

【0010】

用語「グレー状態」は、イメージング技術におけるその従来の意味で、ピクセルの2つの極限光学状態の中間の状態を指すために本明細書で使用され、必ずしもこれら2つの極限状態の間の黒 - 白遷移を含意するわけではない。例えば、以下で参照される特許および公開出願のうちのいくつかは、中間の「グレー状態」が実際には淡い青色であろうように、極限状態が白色および濃青色である、電気泳動ディスプレイを説明する。実際、すでに言及されているように、2つの極限状態間の遷移は、全く変色ではない場合がある。

【0011】

用語「双安定」および「双安定性」は、当分野におけるそれらの従来の意味では、少なくとも1つの光学性質が異なる第1および第2のディスプレイ状態を有するディスプレイ要素を備え、その第1または第2のディスプレイ状態のいずれかを呈するように、有限持続時間のアドレス指定パルスを用いて、任意の所与の要素が駆動された後、アドレス指定パルスが終了した後に、ディスプレイ要素の状態を変化させるために使用されるアドレス指定パルスの最小持続時間の少なくとも数倍、例えば、少なくとも4倍、その状態が持続するであろう、ディスプレイを指すために本明細書で使用される。グレースケール対応のいくつかの粒子ベースの電気泳動ディスプレイが、それらの極限黒色および白色状態だけでなく、それらの中間グレー状態でも安定しており、同じことがいくつかの他のタイプの電気光学ディスプレイに当てはまるのが、公開済米国特許出願第2002/0180687号に示されている。本タイプのディスプレイは、双安定ではなく、適切には「多安定」と呼ばれるが、便宜上、用語「双安定」が、双安定性および多安定性ディスプレイの両方を網羅するために本明細書で使用され得る。

20

30

【0012】

用語「残留電圧」は、アドレス指定パルス（電気光学媒体の光学状態を変化させるために使用される電圧パルス）が終了された後に電気光学ディスプレイの中に残留し得る、持続または減衰電場を指すために本明細書で使用される。電気光学ディスプレイの残留電圧の減衰速度は、残留電圧が閾値に接近するにつれて低くなり得る。低い残留電圧（例えば、約200mVまたはそれ未満の残留電圧）でさえも、限定ではないが、アドレス指定パルスと関連付けられる光学状態の偏移、経時的なディスプレイの光学状態のドリフト、および/または残影を含む、電気光学ディスプレイにおけるアーチファクトを生じ得る。

【0013】

有意な時間期間にわたる残留電圧の持続は、「残留インパルス」を電気光学媒体に印加し、厳密に言えば、残留電圧ではなく、本残留インパルスが、通常、残留電圧によって引き起こされると見なされる、電気光学ディスプレイの光学状態への影響に参与し得る。そのような残留電圧は、限定ではないが、ディスプレイが書き換えられた後に、前の画像の痕跡が依然として可視である、いわゆる「残影」現象を含む、電気光学ディスプレイ上に表示される画像への望ましくない影響につながり得る。

40

【0014】

アドレス指定パルスと関連付けられる光学状態の「偏移」は、電気光学ディスプレイへの特定のアドレス指定パルスの第1の印加が、第1の光学状態（例えば、第1のグレートーン）をもたらし、電気光学ディスプレイへの同一のアドレス指定パルスの後続印加が、

50

第2の光学状態（例えば、第2のグレートーン）をもたらす状況を指す。アドレス指定パルスの印加中に電気光学ディスプレイのピクセルに印加される電圧が、残留電圧およびアドレス指定パルスの電圧の合計を含むため、残留電圧は、光学状態の偏移を生じ得る。

【0015】

経時的なディスプレイの光学状態の「ドリフト」は、ディスプレイが静止している間（例えば、アドレス指定パルスがディスプレイに印加されていない期間中）に、電気光学ディスプレイの光学状態が変化する状況を指す。ピクセルの光学状態が、ピクセルの残留電圧に依存し得、ピクセルの残留電圧が、経時的に減衰し得るため、残留電圧は、光学状態のドリフトを生じ得る。

【0016】

上記で議論されるように、「残影」は、電気光学ディスプレイが書き換えられた後に、前の画像の痕跡が依然として可視である状況を指す。残留電圧は、前の画像の一部の輪郭（エッジ）が可視のままであるタイプの残影である、「エッジ残影」を生じ得る。

【0017】

用語「インパルス」は、時間に対する電圧の積分のイメージング技術におけるその従来の意味において、本明細書で使用される。しかしながら、いくつかの双安定性電気光学媒体は、電荷トランスデューサとして作用し、そのような媒体では、インパルスの代替的定義、すなわち、経時的な電流の積分（印加される全電荷に等しい）が使用され得る。媒体が電圧-時間インパルストランスデューサまたは電荷インパルストランスデューサとして作用するかどうかに応じて、インパルスの適切な定義が、使用されるべきである。

【0018】

いくつかのタイプの電気光学ディスプレイが、公知である。1つのタイプの電気光学ディスプレイは、例えば、米国特許第5,808,783号、第5,777,782号、第5,760,761号、第6,054,071号、第6,055,091号、第6,097,531号、第6,128,124号、第6,137,467号、および第6,147,791号に説明されるような回転2色部材タイプである（本タイプのディスプレイは、多くの場合、「回転2色球」ディスプレイと称されるが、上記に言及される特許のうちのいくつかでは、回転部材が球形ではないため、用語「回転2色部材」が、より正確なものとして好ましい）。そのようなディスプレイは、異なる光学特性を伴う2つまたはそれを上回る区分と、内部双極子とを有する、多数の小型本体（限定ではないが、球形または円筒形であり得る）を使用する。これらの本体は、マトリクス内の液体充填液胞内に懸濁され、液胞は、本体が回転自在であるように、液体で充填される。ディスプレイの外観は、それに電場を印加することによって変更され、したがって、種々の位置まで本体を回転させ、本体の区分のうちのいずれかが視認表面を通して見られるかを変動させる。本タイプの電気光学媒体は、双安定性であり得る。

【0019】

別のタイプの電気光学ディスプレイは、エレクトロクロミック媒体、例えば、少なくとも部分的に半導電性金属酸化物から形成される電極と、電極に取り付けられる、可逆変色が可能な複数の色素分子とを備える、ナノクロミックフィルムの形態のエレクトロクロミック媒体を使用する。例えば、O'Regan, B., et al.による「Nature」(1991年、353、737)およびWood, D.による「Information Display」(18(3)、24(2002年3月))を参照されたい。また、Bach, U., et al.による「Adv. Mater」(2002年、14(11)、845)も参照されたい。本タイプのナノクロミックフィルムはまた、例えば、米国特許第6,301,038号、国際出願公開第WO 01/27690号、および米国特許出願第2003/0214695第でも説明されている。本タイプの媒体は、双安定性であり得る。

【0020】

別のタイプの電気光学ディスプレイは、複数の荷電粒子が、電場の影響下で懸濁流体を通過して移動する、粒子ベースの電気泳動ディスプレイである。電気泳動ディスプレイのい

10

20

30

40

50

くつかの属性が、その全体として本明細書に組み込まれる、「Methods for Addressing Electrophoretic Displays」と題され、2003年3月11日に発行された、米国特許第6,531,997号で説明されている。

【0021】

電気泳動ディスプレイは、液晶ディスプレイと比較すると、良好な輝度およびコントラスト、広視野角、状態の双安定性、ならびに低電力消費の属性を有することができる。それにもかかわらず、いくつかの粒子ベースの電気泳動ディスプレイの長期間の画像品質に伴う問題が、存在し得る。例えば、いくつかの電気泳動ディスプレイを構成する粒子は、沈降し、そのようなディスプレイにとって不十分な耐用年数をもたらし得る。

10

【0022】

上記のように、電気泳動媒体は、懸濁流体を含み得る。本懸濁流体は、液体であり得るが、電気泳動媒体は、ガス状懸濁流体を使用して生産されることができ得る。例えば、Kitamura, T., et al.による「Electrical toner movement for electronic paper-like display」(IDW Japan、2001年、Paper HCS1-1)およびYamaguchi, Y., et al.による「Toner display using insulative particles charged triboelectrically」(IDW Japan、2001年、Paper AMD4-4)を参照されたい。また、欧州特許出願第1,429,178号、第1,462,847号、および第1,482,354号、ならびに国際出願第WO 2004/090626号、第WO 2004/079442号、第WO 2004/077140号、第WO 2004/059379号、第WO 2004/055586号、第WO 2004/008239号、第WO 2004/006006号、第WO 2004/001498号、第WO 03/091799号、および第WO 03/088495号も参照されたい。いくつかの気体ベースの電気泳動媒体は、例えば、媒体が垂直面に配置される標識において、媒体がそのような沈降を可能にする配向で使用されるときに、粒子沈降に起因して、いくつかの液体ベースの電気泳動媒体と同一のタイプの問題を起こしやすくあり得る。実際、粒子沈降は、液体のものと比較するとガス状懸濁流体のより低い粘度が、電気泳動粒子のより急速な沈降を可能にするため、いくつかの液体ベースのものよりも、いくつかの気体ベースの電気泳動媒体においてより深刻な問題になると考えられる。

20

30

【0023】

Massachusetts Institute of Technology (MIT)、E Ink Corporation、E Ink California, LLC.、および関連企業に譲渡された、またはそれらの名義である、多数の特許ならびに出願は、カプセル化およびマイクロセル電気泳動ならびに他の電気光学媒体で使用される、種々の技術を説明する。カプセル化電気泳動媒体は、それ自体がそれぞれ、流体媒体中に電気泳動的可動粒子を含有する内相と、内相を囲繞するカプセル壁とを備える、多数の小型カプセルを備える。典型的には、カプセルは、それら自体が、2つの電極間に位置付けられるコヒーレント層を形成するように、ポリマー結合剤内で保持される。マイクロセル電気泳動ディスプレイでは、荷電粒子および流体は、マイクロカプセル内にカプセル化されないが、代わりに、伝搬媒体、典型的には、ポリマーフィルム内に形成される複数の空洞内で保定される。[[以降では、用語「マイクロキャピティ電気泳動ディスプレイ」は、カプセル化およびマイクロセル電気泳動ディスプレイの両方を網羅するために使用され得る。]]これらの特許および出願で説明される技術は、以下を含む。

40

【0024】

(a) 電気泳動粒子、流体、および流体添加物(例えば、米国特許第7,002,728号および第7,679,814号参照)

【0025】

(b) カプセル、結合剤、およびカプセル化プロセス(例えば、米国特許第6,922

50

, 276***号、第7,411,719***号参照)

【0026】

(c) マイクロセル構造、壁材料、およびマイクロセルを形成する方法(例えば、米国特許第7,072,095号および米国特許出願公開第2014/0065369号参照)

【0027】

(d) マイクロセルを充填して密閉するための方法(例えば、米国特許第7,144,942号および米国特許出願公開第2008/0007815号参照)

【0028】

(e) 電気光学材料を含有するフィルムおよびサブアセンブリ(例えば、米国特許第6,982,178号、第7,839,564号参照)

10

【0029】

(f) バックプレーン、接着剤層、および他の補助層、ならびにディスプレイで使用される方法(例えば、米国特許第7,116,318号および第7,535,624号参照)

【0030】

(g) 色形成および色調節(例えば、米国特許第7,075,502号および第7,839,564号参照)

【0031】

(h) ディ스플레이を駆動するための方法

20

【表1】

(例えば、米国特許第

5,930,026; 6,445,489; 6,504,524; 6,512,354; 6,531,997; 6,753,999; 6,825,970; 6,900,851; 6,995,550; 7,012,600; 7,023,420; 7,034,783; 7,061,166; 7,061,662; 7,116,466; 7,119,772; 7,177,066; 7,193,625; 7,202,847; 7,242,514; 7,259,744; 7,304,787; 7,312,794; 7,327,511; 7,408,699; 7,453,445; 7,492,339; 7,528,822; 7,545,358; 7,583,251; 7,602,374; 7,612,760; 7,679,599; 7,679,813; 7,683,606; 7,688,297; 7,729,039; 7,733,311; 7,733,335; 7,787,169; 7,859,742; 7,952,557; 7,956,841; 7,982,479; 7,999,787; 8,077,141; 8,125,501; 8,139,050; 8,174,490; 8,243,013; 8,274,472; 8,289,250; 8,300,006; 8,305,341; 8,314,784; 8,373,649; 8,384,658; 8,456,414; 8,462,102; 8,537,105; 8,558,783; 8,558,785; 8,558,786; 8,558,855; 8,576,164; 8,576,259; 8,593,396; 8,605,032; 8,643,595; 8,665,206; 8,681,191; 8,730,153; 8,810,525; 8,928,562; 8,928,641; 8,976,444; 9,013,394; 9,019,197; 9,019,198; 9,019,318; 9,082,352; 9,171,508; 9,218,773; 9,224,338; 9,224,342; 9,224,344; 9,230,492; 9,251,736; 9,262,973; 9,269,311; 9,299,294; 9,373,289; 9,390,066; 9,390,661; および 9,412,314; ならびに

30

米国特許出願公開第 2003/0102858; 2004/0246562; 2005/0253777;

2007/0070032; 2007/0076289; 2007/0091418; 2007/0103427; 2007/0176912; 2007/0296452; 2008/0024429; 2008/0024482; 2008/0136774; 2008/0169821; 2008/0218471; 2008/0291129; 2008/0303780; 2009/0174651; 2009/0195568; 2009/0322721; 2010/0194733; 2010/0194789; 2010/0220121; 2010/0265561; 2010/0283804; 2011/0063314; 2011/0175875; 2011/0193840; 2011/0193841; 2011/0199671; 2011/0221740; 2012/0001957; 2012/0098740; 2013/0063333; 2013/0194250; 2013/0249782; 2013/0321278; 2014/0009817; 2014/0085355; 2014/0204012; 2014/0218277; 2014/0240210; 2014/0240373; 2014/0253425; 2014/0292830; 2014/0293398; 2014/0333685; 2014/0340734; 2015/0070744; 2015/0097877; 2015/0109283; 2015/0213749; 2015/0213765; 2015/0221257; 2015/0262255; 2016/0071465; 2016/0078820; 2016/0093253; 2016/0140910; および 2016/0180777を参照)

40

50

【0032】

(i) ディスプレイの用途(例えば、米国特許第7,312,784号、および第8,009,348号、ならびに第9,197,704号参照)

【0033】

(j) 非電気泳動ディスプレイ(例えば、米国特許第6,241,921号および米国特許出願公開第2015/0277160号、ならびに米国特許出願公開第2015/0005720号および第2016/0012710号参照)

【0034】

前述の特許および出願の多くは、カプセル化電気泳動媒体内の離散マイクロカプセルを囲繞する壁が、連続相によって置換され、したがって、電気泳動媒体が、電気泳動流体の複数の離散液滴と、ポリマー材料の連続相とを備える、いわゆるポリマー分散型電気泳動ディスプレイを生産し得、そのようなポリマー分散型電気泳動ディスプレイ内の電気泳動流体の離散液滴は、いかなる離散カプセル膜も各個々の液滴と関連付けられないにもかかわらず、カプセルまたはマイクロカプセルと見なされ得ることを認識する。例えば、前述の第2002/0131147号を参照されたい。故に、本願の目的のために、そのようなポリマー分散型電気泳動媒体は、カプセル化電気泳動媒体の亜種と見なされる。

【0035】

関連するタイプの電気泳動ディスプレイは、いわゆる「マイクロセル電気泳動ディスプレイ」である。マイクロセル電気泳動ディスプレイでは、荷電粒子および懸濁流体は、マイクロカプセル内にカプセル化されないが、代わりに、伝搬媒体、例えば、ポリマーフィルム内に形成される複数の空洞内で保定される。例えば、両方とも Sipix Imaging, Inc. に譲渡された、国際出願公開第WO 02/01281号および公開済米国出願第2002/0075556号を参照されたい。

【0036】

前述の E Ink ならびに MIT 特許および出願の多くはまた、マイクロセル電気泳動ディスプレイおよびポリマー分散型電気泳動ディスプレイも考慮する。用語「カプセル化電気泳動ディスプレイ」は、壁の形態にわたって一般化するように「マイクロキャピティ電気泳動ディスプレイ」としても集合的に説明され得る、全てのそのようなディスプレイタイプを指すことができる。

【0037】

別のタイプの電気光学ディスプレイは、Philips によって開発され、Hayes, R. A., et al による「Video-Speed Electronic Paper Based on Electrowetting」(Nature, 425, 383-385(2003年))に説明されている、エレクトロウエットングディスプレイである。2004年10月6日に出願された係属中の出願第10/711,802号において、そのようなエレクトロウエットングディスプレイが、双安定性に作製され得ることが示されている。

【0038】

他のタイプの電気光学材料もまた、使用されてもよい。特に着目されることとして、双安定性強誘電体液晶ディスプレイ(FLC)が、当分野において公知であり、残留電圧挙動を呈している。

【0039】

電気泳動媒体は、(例えば、多くの電気泳動媒体では、粒子がディスプレイを通した可視光の透過を実質的に遮断するため)不透明であり、反射モードで動作し得るが、いくつかの電気泳動ディスプレイは、1つのディスプレイ状態が実質的に不透明であり、1つが光透過性である、いわゆる「シャッタモード」で動作するように作製されることができる。例えば、特許米国特許第6,130,774号および第6,172,798号、ならびに米国特許第5,872,552号、第6,144,361号、第6,271,823号、第6,225,971号、および第6,184,856号を参照されたい。電気泳動ディスプレイに類似するが、電場強度の変動に依拠する電気泳動ディスプレイは、類似モー

10

20

30

40

50

ドで動作することができる。米国特許第4,418,346号を参照されたい。他のタイプの電気光学ディスプレイもまた、シャッターモードで動作することが可能であり得る。

【0040】

カプセル化またはマイクロセル電気泳動ディスプレイは、伝統的電気泳動デバイスの集塊化および沈降失敗モードに悩まされない場合があり、多種多様な可撓性および剛性基板上にディスプレイを印刷またはコーティングする能力等のさらなる利点を提供し得る。(単語「印刷」の使用は、限定ではないが、パッチダイコーティング、スロットまたは押出コーティング、スライドまたはカスケードコーティング、カーテンコーティング等の事前計量コーティング、ナイフオーバーロールコーティング、フォワード・リバースロールコーティング等のロールコーティング、グラビアコーティング、浸漬コーティング、スプレーコーティング、メニスカスコーティング、スピコーティング、ブラシコーティング、エアナイフコーティング、シルクスクリーン印刷プロセス、静電印刷プロセス、感熱印刷プロセス、インクジェット印刷プロセス、電気泳動堆積、および他の類似技法を含む、あらゆる形態の印刷ならびにコーティングを含むことを意図している。)したがって、結果として生じるディスプレイは、可撓性であり得る。さらに、ディスプレイ媒体は(種々の方法を使用して)印刷されることができ、ディスプレイ自体は、安価に作製されることができ。

10

【0041】

粒子ベースの電気泳動ディスプレイおよび類似挙動を表示する他の電気光学ディスプレイ(そのようなディスプレイは、便宜上、以降では、「インパルス駆動ディスプレイ」と称され得る)の双安定性または多安定性挙動は、液晶ディスプレイ(「LCD」)のものと好対照である。ねじれネマチック液晶は、双安定性または多安定性ではないが、そのようなディスプレイのピクセルに所与の電場を印加することが、ピクセルに前に存在していたグレーレベルにかかわらず、ピクセルにおいて具体的グレーレベルを生成するように、電圧トランスデューサとして作用する。さらに、LCディスプレイは、1つの方向(非透過性または「暗」から透過性または「明」)にしか駆動されず、電場を低減または排除することによって、より明るい状態からより暗い状態への逆遷移がもたらされる。また、LCディスプレイのピクセルのグレーレベルは、電場の極性ではなく、その規模のみに対して感受性があり、実際に技術的理由から、商業的LCディスプレイは、通常、頻繁な間隔で駆動場の極性を逆転させる。対照的に、双安定性電気光学ディスプレイは、ピクセルの最終状態が、印加される電場および本電場が印加される時間だけではなく、電場の印加に先立つピクセルの状態にも依存するように、第1の近似に対して、インパルストランスデューサとして作用する。

20

30

【0042】

高分解能ディスプレイは、隣接するピクセルからの干渉を伴わずにアドレス指定可能である、個々のピクセルを含み得る。そのようなピクセルを取得するための一方法は、少なくとも1つの非線形要素が各ピクセルと関連付けられる、トランジスタまたはダイオード等の非線形要素のアレイを提供し、「アクティブマトリクス」ディスプレイを生産することである。1つのピクセルをアドレス指定する、アドレス指定またはピクセル電極が、関連付けられる非線形要素を通して適切な電圧源に接続される。非線形要素がトランジスタであるとき、ピクセル電極は、トランジスタのドレインに接続されてもよく、本配列は、以下の説明で仮定されるであろうが、本質的に恣意的であり、ピクセル電極は、トランジスタのソースに接続され得る。高分解能アレイでは、任意の具体的ピクセルが、1つの規定された行および1つの規定された列の交差点によって一意に画定されるように、ピクセルは、行および列の2次元アレイに配列されてもよい。各列の中の全てのトランジスタのソースが、単一の列電極に接続されてもよい一方で、各行の中の全てのトランジスタのゲートは、単一の行電極に接続されてもよく、再度、行へのソースおよび列へのゲートの割当は、所望される場合、逆転されてもよい。

40

【0043】

ディスプレイは、行毎の様式で書き込まれてもよい。行電極は、選択された行の中の全

50

てのトランジスタが導電性であることを確実にする等のために、選択された行電極に電圧を印加する一方で、これらの選択されていない行の中の全てのトランジスタが非導電性のままであることを確実にする等のために、全ての他の行に電圧を印加し得る、行ドライバに接続される。列電極は、選択された行の中のピクセルをそれらの所望される光学状態に駆動するように選択される電圧を種々の列電極に印加する、列ドライバに接続される。(前述の電圧は、非線形アレイから電気光学媒体の反対側に提供され得、ディスプレイ全体を横断して延在する、一般的な前面電極に対するものである。)「ラインアドレス時間」として既知である事前選択された間隔後、選択された行が選択解除され、別の行が選択され、列ドライバ上の電圧は、ディスプレイの次のラインが書き込まれるように変更される。

10

(残留電圧放電)

【 0 0 4 4 】

内容全体が参照することによって本明細書に組み込まれる、2015年2月4日出願された米国仮出願第62/111,927号で説明されるように、残留電圧を放散するための好ましい実施形態は、全てのピクセルトランジスタを長時間にわたって導通させる。例えば、全てのピクセルトランジスタは、ソースライン電圧に対するゲートライン(本明細書では「選択ライン」と称される)電圧を、通常のアクティブマトリクス駆動の一部としてソースラインからピクセルを隔離するために使用される非導電性状態と比較して、ピクセルトランジスタを比較的導電性である状態にさせる値にすることによって導通させられ得る。

20

【 0 0 4 5 】

いくつかの実施形態では、特別に設計された回路が、同時に全てのピクセルをアドレス指定するために提供されてもよい。標準アクティブマトリクス動作では、選択ライン制御回路は、典型的には、全てのゲートラインを、全てのピクセルトランジスタのための上記の導通状態を達成する値にしない。本条件を達成するための便宜的方法は、外部信号が、全ての選択ライン出力がピクセルトランジスタを導通させるように選定される選択ドライバに供給される電圧を受電する条件を付与することを可能にする、入力制御ラインを有する選択ラインドライバチップによってもたらされる。適切な電圧値を本特殊入力制御ラインに印加することによって、全てのトランジスタが導通させられてもよい。一例として、n型ピクセルトランジスタを有するディスプレイに関して、いくつかの選択ドライバは、「Xon」制御ライン入力を有する。選択ドライバへのXonピン入力に入力する電圧値を選定することによって、ゲートオン電圧が、全ての選択ラインに配索される。簡単にするために、本発明の説明は、n型ピクセルトランジスタを採用するバックプレーンについて書かれている。この場合、ゲートオン電圧は、正である。しかしながら、p型ピクセルトランジスタを用いて作製されたバックプレーンに関して、ここで説明される全ての方法は、本発明で説明されて示される全ての電圧を逆転させることによって採用されることができる。この場合、ゲートオン電圧は、負であろう。

30

【 0 0 4 6 】

ゲートオン電圧は、電気光学アクティブマトリクスディスプレイの残留電圧を放散する目的のために、重要な電圧である。ディスプレイ全体を横断するゲートオン電圧の印加は、典型的には、「アクティブ駆動相」(本明細書では「画像更新」または「アクティブ更新期間」とも称される)の終わりに印加される、「駆動後放電」に不可欠である。「駆動後放電相」(本明細書では「残留電圧放電相」または「残留電圧放電」とも称される)は、「電圧減衰相」の一部であり、駆動後放電相が電圧減衰相に等しい場合、これらの用語は、同義的に使用されてもよい(本明細書では同義的に使用される)。

40

【 0 0 4 7 】

しかしながら、内容全体が参照することによって本明細書に組み込まれる、2015年9月16日出願された米国仮出願第62/219,606号で説明されるように、残留電圧放電のために必要とされる長期持続時間にわたって導通状態でピクセルトランジスタを保持することは、ピクセルトランジスタ劣化および/またはディスプレイの光学性能の

50

偏移を引き起こし得る。長期持続時間にわたってピクセルトランジスタを保持することの影響を低減および/または防止するように、駆動後放電相中にゲートオン電圧値を調節できることが有利である。駆動後放電は、全アクティブ更新後、規定数のアクティブ更新後、規定時間期間後、またはユーザによって要求されるときに、行われてもよい。さらに、駆動後放電は、ゲートオン電圧値がゼロ値に達し得ないように、アクティブ更新によって中断されてもよい。

【0048】

本発明は、アクティブ更新相後にゲートオン電圧値を調節するための装置および方法を説明する。

(E/O電子機器)

10

【0049】

上記で説明されるように、残留電圧放電中に受けられるもの等の高いゲート電圧値の長期期間は、ピクセルトランジスタ劣化を引き起こし得る。残留電圧放電中に高いゲート電圧値を低減させること、および/または残留電圧を放散するための減衰速度を加速することは、ピクセルトランジスタ劣化を軽減もしくは防止し得る。ディスプレイにおける残留電圧を放散するための最適な減衰速度は、放電有効性の許容レベルおよびピクセルトランジスタの相互コンダクタンスへの影響の平衡を保つことによって、経験的に判定され得る。本発明の1つの利点は、駆動後放電が、より低い電圧で達成され得、ピクセルトランジスタ劣化を低減させ、光学偏移を防止するであろうことである。

【0050】

20

上記で説明される種々の側面ならびにさらなる側面が、ここで、以下に詳細に説明される。これらの側面は、それらが相互排他的ではない程度に、単独で、全て一緒に、または2つもしくはそれを上回るものの任意の組み合わせで、使用され得ることを理解されたい。

【0051】

電気光学ディスプレイは、ディスプレイコントローラ等の外部電子機器から電力を受電し、「電力管理」回路から電圧を供給してもよい。電力管理回路は、選択されたライン上のトランジスタを導通させるように、ゲートライン(本明細書では「選択ライン」とも称される)に供給される「ゲートオン電圧を含む」、複数の電圧を供給してもよい。電力管理回路は、離散構成要素または集積回路(例えば、電力管理集積回路(「PMIC」))であつてもよい。付加的回路は、ブルダウン抵抗器および/またはブルダウンコンデンサを含んでもよい。

30

【0052】

図1Aは、PMIC102からアクティブマトリクスディスプレイのゲートドライバ106までのゲートオン電圧ライン104を示す、PMIC102を使用する電気光学ディスプレイの単純なゲートオン電圧電気回路の概略図である。図1の回路は、ブルダウン抵抗器R108の値を変更することによって、アクティブ駆動の終了時にゲートオン電圧104を制御することを可能にする。R108の高い値が、ゲートオン電圧減衰速度を減速するであろう一方で、R108の低い値は、ゲートオン電圧減衰速度を加速するであろう。PMICからゲートドライバまでのライン104上の容量性要素(「C」)(図示せず)のあるレベルを仮定すると、ブルダウン抵抗器(「R」)108は、ライン静電容量(「C」)を掛けた抵抗器値(「R」)によって求められる時間定数を伴って、ゼロボルトまで指数関数的にゲートオンライン104を減衰させるであろう。R抵抗器108を通じた電圧減衰は、以下のように計算され得る。

40

【0053】

【化1】

$$V(t) = V_0 e^{-t/RC}$$

【0054】

式中、 V_0 は、初期電圧であり、ライン静電容量Cは、電圧ラインの寄生静電容量と、

50

電圧を安定させるように P M I C の一部として設計される任意の静電容量とを含む。

【 0 0 5 5 】

上記で引用される米国仮出願第 6 2 / 1 1 1 , 9 2 7 号で説明される、駆動後放電方法は、ゲートオン電圧の遅い減衰を利用する。通常、アクティブ更新相後に起こる、駆動後放電相中に、ゲートオン電圧は、典型的には、接地に接続された抵抗器を通して減衰することを可能にされる。駆動後放電では、全てのアクティブマトリクス選択ラインは、アクティブディスプレイ駆動中にその値から接地まで減衰する、ゲートオン電圧にされる。

【 0 0 5 6 】

図 1 B は、ゲートオン電圧が指数関数的に接地まで減衰する、アクティブ更新および駆動後放電相を含む電圧減衰相中の時間と対比したゲートオン電圧を示す、グラフである。時間 $t = 0$ は、アクティブ更新の終了時である。図 1 B では、「駆動後放電」期間は、時間 t_1 において開始し、時間 t_2 において終了するものとして定義される。時間 t_1 は、ゼロと同じくらい小さくあり得、その場合、駆動後放電は、更新の直後に始まる、またはゲートオン電圧値が好ましい値まで減衰もしくは減少するまで遅延されてもよい。時間 t_2 は、駆動後放電がディスプレイにおける誘電分極を十分に低減させることに効果的であるために、または時間が許容する場合、ゲートオン電圧がゼロボルトまで減衰するまで、十分に大きくなるように選定される。

【 0 0 5 7 】

上記で説明されるように、トランジスタ劣化を低減させるよう、ピクセル残留電圧のドレインを可能にするために十分な規模であるが、それより高くない、「ゲートオン」電圧を印加することが有利である。必要よりも高い電圧規模は、T F T バイアスストレスを増加させ、残留電圧ドレインを向上させる可能性が低い。図 1 B に示されるように、駆動後放電の最も単純な実装は、「ゲートオン」電圧が駆動後放電中に指数関数的に減衰することを可能にするものである。たとえより低い以降の電圧値が小さすぎて残留電圧の適時なドレインを可能にできない場合があっても、より高い初期電圧値が、残留電圧の適時なドレインのために十分である。さらに、全ての選択ラインが十分な残留電圧放電を可能にするようにオンにされるが、それより長くならないように、時間を最小限にすることが有利である。本発明は、駆動後放電相中に「ゲートオン」電圧の時間プロファイルを成形することによって、これらの利点を達成するように「ゲートオン」電圧を制御する。本発明は、駆動後放電相中に「ゲートオン」電圧プロファイルの有利な性質を査定するために有用である、メトリック K を利用する。

【 0 0 5 8 】

【化 2】

$$K = \frac{T_m}{T_h}$$

【 0 0 5 9 】

式中、 T_m は、「ゲートオン」電圧が、ディスプレイ更新の終了から始まり、更新の終了後の時間 t_2 までの時間ドメイン内の低い電圧規模 (V_L) と高い電圧規模 (V_H) との間に位置する、合計時間であり、 T_h は、「ゲートオン」電圧が V_H を上回る、合計時間である。 t_2 は、次の画像更新等の他のディスプレイプロセスによって中断されないときの駆動後放電の終了の時間である。値 V_L および V_H は、ディスプレイ性能ならびに使用に基づいて、以降で定義または境界されてもよい。 V_L および V_H の値を割り当てることは、以下でさらに詳細に説明される。電圧は、別の電圧に対して定義され、全て、駆動電子機器 (ソースおよび/または選択ドライバならびにディスプレイコントローラ) のための「ゼロ電圧」もしくは「接地」に対する。

【 0 0 6 0 】

自然 K (「 $K_{n a t u r a l}$ 」) は、以下のように定義されてもよい。

【 0 0 6 1 】

10

20

30

40

50

【化3】

$$K_{natural} = \frac{\ln\left(\frac{V_H}{V_L}\right)}{\ln\left(\frac{V_0}{V_H}\right)}$$

【0062】

式中、 V_0 は、画像更新またはアクティブ更新中に印加される「ゲートオン」電圧である（上記で説明されるように、全ての電圧は、考慮中のディスプレイのための「ゲートオフ」電圧に対して定義される）。便宜上、ここで参照される正規化 K を以下のように定義する。

10

【0063】

【化4】

$$\alpha = \frac{K}{K_{natural}}$$

【0064】

式中、 K 、 $K_{natural}$ 、およびアルファ（「 α 」）は全て、時間 t_2 ならびに電圧パラメータ V_L および V_H の関数である。好ましい電圧プロファイルは、2 を上回るアルファ、5 を上回るアルファ、または好ましくは、20 を上回るアルファを有し、 V_L および V_H の値は、以下の制約、すなわち、1) V_L が V_0 の少なくとも5%である、2) V_H が V_0 の80%未満である、3) V_H が V_L を上回る、ならびに4) $(V_H - V_L) / [(V_H + V_L) / 2] > 0.1$ であるという制約のうちの少なくとも2つを満たす。第4の制約は、 V_H と V_L との間の分離が V_H および V_L の平均と比較して有意であることを確実にするように満たされ得る。

20

【0065】

図1Cは、アクティブ更新および好ましい電圧プロファイルを有する電圧減衰相中の時間と対比したゲートオン電圧を示す、グラフである。上記の図1Bに描写および説明された鎖線は、アクティブ更新後の典型的な指数関数減衰を示す。実線は、ゲートオン電圧値が急速に減衰し、またはより低い値まで低減され、次いで、駆動後放電の時間にわたって本低減値から減衰する、駆動後放電相のより有利な電圧プロファイルの実施例を示す。図1Cに示されるように、アクティブ更新後のゲートオン値の最初の急速な低減は、全ての選択ラインを「オンにする」ことに先立って完了する。代替として、全ての選択ラインは、 $t = 0$ においてオンにされてもよい。別の代替として、全ての選択ラインは、ゲートオン電圧値が最初に低減され、所望の値まで減衰した後に、または所定の時間後に、オンにされてもよい。全ての選択ラインは、駆動後放電がディスプレイにおける誘電分極を十分に低減させることに有効であった後に、または代替として、ゲートオン電圧がゼロ電圧まで減衰した後に、オフにされてもよい（ t_2 ）。

30

【0066】

図2Aは、PMIC 202とゲートドライバ206との間に「単極単投」スイッチ（「SW1」）210（示されるように、「開放」している）をさらに備える、図1Aの単純な電気回路レイアウトの概略図である。SW1スイッチ210が閉鎖されるとき、回路は、ゲートドライバ206をアクティブに駆動する。SW1スイッチ210が（アクティブ駆動の終了時に）開放されるとき、PMIC 202は、ゲート高電圧206を駆動することを止め、ゲートオン電圧減衰速度は、プルダウン抵抗器R208およびゲートオンライン204によって受けられる種々の静電容量によって判定されるであろう。

40

【0067】

図2Bは、SW1スイッチが閉鎖されるときにアクティブ駆動相220およびSW1スイッチが開放しているときの電圧減衰相222中の図2Aの回路の経時的なゲートオン電圧を描写する、図式概略図である。

50

【0068】

図3Aは、本発明のある実施形態による、ゲートオン電圧電気回路の概略図である。図3Aは、PMIC302からアクティブマトリクスディスプレイのゲートドライバ306までの第1の「単極単投」スイッチ(「SW1」)310を伴うゲートオン電圧ライン304を示す。回路はさらに、抵抗器R308と、第2の「単極双投」スイッチ(「SW2」)312(示されるように、位置「a」にある)と、プルダウンコンデンサ(「C₁」)314とを備える。

【0069】

スイッチSW1およびSW2は、1つだけのスイッチが一度に係合されるように、ほぼ同時に開閉するようにプログラムされる。動作時に、アクティブディスプレイ駆動中に、SW1が閉鎖し、SW2が開放する一方で、電圧減衰相および駆動後放電中に、SW1は開放し、SW2は閉鎖する。SW1は、それが閉鎖位置にあるときのみ接続される、単極単投スイッチの実施例である。SW2は、それが常に位置「a」または位置「b」のいずれかに接続されるように、2つの点の間で切り替えられる、単極双投スイッチの実施例である。

10

【0070】

プルダウンコンデンサC₁314および第2のスイッチSW2312を組み込むことによって、ゲートオン電圧値は、より低い値まで低減されてもよく、次いで、本低減電圧値から減衰してもよい。アクティブ駆動の終了時に、SW1は、開放し、SW2は、位置「b」にあり、駆動電圧(「V」)減衰は、以下の方程式に従って計算されてもよい。

20

【化5】

$$V = V_0 \left(\frac{C}{C + C_1} \right) e^{-\frac{t}{\tau(C + C_1)}}$$

【0071】

式中、Cは、ゲートオンライン304のライン静電容量であり、V₀は、初期電圧である。

【0072】

図3Bは、SW1スイッチが閉鎖され、SW2スイッチが位置「a」にあるときのアクティブ駆動相320、およびSW1スイッチが開放し、SW2スイッチが位置「b」に接続されるとき電圧減衰相322中の図3Aの回路のための経時的なゲートオン電圧を描写する、図式概略図である。図3Bに示されるように、(SW1が閉鎖され、SW2が位置「a」にあるときの)アクティブ駆動相320中に、PMICは、ゲートドライバ306を駆動する。(SW1スイッチが開放し、SW2スイッチが位置「b」に接続されるとき)電圧減衰相中に、電圧値は、より小さい電圧値まで迅速に引き下げられ(すなわち、V₀C/(C + C₁))、プルダウン抵抗器R308ならびにCおよびC₁の静電容量によって判定される速度で、このより小さい値322から減衰する。

30

【0073】

図4Aは、本発明の別の実施形態による、ゲートオン電圧電気回路の概略図である。図4Aは、PMIC402からアクティブマトリクスディスプレイのゲートドライバ406までの第1のスイッチ(「SW1」)410を伴うゲートオン電圧ライン404を示す。回路はさらに、抵抗器R408と、第2のスイッチ(「SW2」)412(示されるように、位置「a」にある)と、プルダウンコンデンサ(「C₁」)414と、第2のプルダウン抵抗器(「R₁」)416とを備える。プルダウンコンデンサC₁414およびプルダウン抵抗器R₁416は、SW2412と直列である。しかしながら、SW2に関するそれらの位置は、交換されてもよい。

40

【0074】

図4Bに示されるように、(SW1が閉鎖され、SW2が位置「a」にあるときの)アクティブ駆動相420中に、PMICは、アクティブ駆動ゲートオン電圧値においてゲートドライバ406を駆動し、コンデンサC₁414を充電する。(SW1スイッチが開放

50

し、SW2スイッチが位置「b」にあるときの) 電圧減衰相422中に、ゲートオン電圧値は、コンデンサC₁414の値まで低減され、抵抗器R408およびR₁416によって判定される速度で減衰する。コンデンサC₁ならびに抵抗器RおよびR₁の追加は、ゲートオン電圧値の初期低減および減衰速度に対するさらなる程度の制御を可能にする。

【0075】

図5Aは、図3Aと同等である、本発明の別の実施形態による、ゲートオン電圧電気回路の概略図である。図5Aは、PMIC502からアクティブマトリクスディスプレイのゲートドライバ506までの第1のスイッチ(「SW1」)510を伴うゲートオン電圧ライン504を示す。回路はさらに、ゲートオン電圧ライン504上に位置付けられる第2の単極双投スイッチ(「SW2」)512(示されるように、位置「a」にある)を備える。SW2512は、プルダウン抵抗器R508およびプルダウンコンデンサC₁514に係合する。(図3Bの320で描写されるような)アクティブ駆動相中に、SW1が閉鎖され、SW2が位置「a」にあるとき、コンデンサC₁514が充電されるであろう。(図3Bの322で描写されるような)電圧減衰相中に、SW1が開放し、SW2が位置「b」にあるとき、電圧値は、最初にコンデンサC₁514の値まで低下し、次いで、抵抗器R508によって判定される速度で減衰するであろう。

【0076】

例示的電気泳動ディスプレイとして図5Aを使用し、アクティブ更新相中に、PMICは、+22ボルトでゲートオン電圧を駆動してもよい。駆動後放電相(「残留電圧放電」)中に、+22ボルトのゲートオン電圧値は過剰であり、低減したゲート高電圧値が好ましい。いくつかのディスプレイでは、残留電圧放電は、約+8ボルトの電圧値を使用することによって達成されてもよい。図5Aの好ましい回路は、アクティブ駆動相後にゲートオン電圧を迅速に約10~12ボルトまで下げるために十分なコンデンサC₁を含む。好ましいコンデンサC₁値は、ディスプレイに取り付けられる(SW2が位置「b」にある)が、PMICが断絶される(SW1が位置「b」にある)ときに、ゲートオンラインの静電容量にほぼ等しい。異なるディスプレイおよび駆動電子機器が種々のゲートオン静電容量を有するため、単一の静電容量値C₁が、全てのディスプレイに適用されるわけではないであろうが、所望の初期電圧低下に基づいて選択されてもよい。抵抗器R508と同様に、単一の抵抗器値が、全てのディスプレイに適用されるわけではないであろうが、所望の電圧減衰速度に基づいて選択されてもよい。

【0077】

図5Bは、図4Aと同等である、本発明の別の実施形態による、ゲートオン電圧電気回路の概略図である。図5Bは、プルダウン抵抗器R₁516をさらに備える、図5Aの電気回路の概略図である。図5Bでは、SW2512は、プルダウン抵抗器R508、プルダウンコンデンサC₁514、およびプルダウン抵抗器R₁516に係合する。(図4Bの420で描写されるような)アクティブ駆動相中に、SW1が閉鎖され、SW2が位置「a」にあるとき、コンデンサC₁514は、0Vまで放電するであろう。(図4Bの422で描写されるような)電圧減衰相中に、SW1が開放し、SW2が位置「b」にあるとき、電圧値は、最初にコンデンサC₁514の値まで低下し、次いで、抵抗器R508およびR₁516によって判定される速度で減衰するであろう。

【0078】

図6Aは、本発明の別の実施形態による、ゲートオン電圧電気回路の概略図である。図6Aは、PMIC602からアクティブマトリクスディスプレイのゲートドライバ606までの第1のスイッチ(「SW1」)610を伴うゲートオン電圧ライン604を示す。回路はさらに、プルダウン抵抗器R608と、プルダウンコンデンサ(「C₁」)614と、第2のプルダウン抵抗器(「R₁」)618と、第2のプルダウンコンデンサ(「C₂」)616と、抵抗器R₁618とプルダウンコンデンサC₂616との間に位置付けられる第2のスイッチ(「SW2」)612(示されるように、「開放」している)とを備える。プルダウンコンデンサC₁614、プルダウン抵抗器R₁618、およびプルダウンコンデンサC₂616は、直列である。

【 0 0 7 9 】

P M I C が、S W 1 を閉鎖し、S W 2 を開放することによって、ゲートオンラインを V_o * C₂ / (C₁ + C₂) まで上昇する。コンデンサ C₁ および C₂ は、本電圧を駆動後放電期間中に所望される低いレベルに設定するように選定される。抵抗器 R₁ 6 1 8 は、P M I C によってサポートされることができない、電流スパイクを回避するように選定され、R₁ の値は、0 オームであり得、その場合、R₁ は、必須ではない。また、ここでは、R₁ 6 1 8 および C₁ 6 1 4 の位置が交換され得ることに留意されたい。次いで、駆動後放電期間中に、ゲートラインが、より低い電圧で保持され、電圧が、抵抗器 R 6 0 8 および R₁ 6 1 8 の複合抵抗を通した放電を通してゆっくり減衰するように、S W 1 は、開放され、S W 2 は、閉鎖される。前の実施形態と比較した本代替実施形態の利点としては、1) スイッチ S W 2 が、トランジスタを伴って容易に実装されることができ、「単極単投」であること、および 2) 所望の低い電圧が、ゲートライン 6 0 4 によって受けられる他の静電容量よりもはるかに大きい C₁ ならびに C₂ 値を選定することによって、ゲートライン静電容量からほぼ独立して、より容易に設定されることができ。

10

【 0 0 8 0 】

図 6 B に示されるように、(S W 1 が閉鎖され、S W 2 が開放しているときの) アクティブ駆動相 6 2 0 中に、P M I C は、アクティブ駆動のためのゲートオン電圧値においてゲートドライバ 6 0 6 を駆動し、「ゲートオン」電圧値に合計する電圧値まで、コンデンサ C₁ および C₂ を充電する。(S W 1 スイッチが開放し、S W 2 スイッチが閉鎖される) 電圧減衰相 6 2 2 中に、ゲートオン電圧値は、アクティブ駆動中に C₁ を横断した電圧のレベルまで降下し、次いで、このより低い値から減衰する。コンデンサ C₁ および C₂ ならびに抵抗器 R および R₁ の追加は、時間および低減の量の両方におけるゲートオン電圧値の初期低減、ならびに値の初期降下後の減衰速度に対する、より優れた程度の制御を可能にする。これらの値は、電圧減衰相中の電圧値の低減を最適化するように設定されてもよい、またはこれらの抵抗器の一方もしくは両方は、電気回路から除去され得る。

20

【 0 0 8 1 】

図 7 は、本発明の別の実施形態による、ゲートオン電圧電気回路の概略図である。図 7 は、P M I C 7 0 2 からアクティブマトリクスディスプレイのゲートドライバ 7 0 6 までの第 1 のスイッチ (「 S W 1 」) 7 1 0 を伴うゲートオン電圧ライン 7 0 4 を示す。回路はさらに、ゲートオン電圧ライン 7 0 4 上に位置付けられる第 2 のスイッチ (「 S W 2 」) 7 1 2 (示されるように、「開放」している) を備える。S W 2 7 1 2 は、プルダウン抵抗器 R 7 0 8 およびツェナーダイオード 7 1 4 に係合する。放電相中に、S W 1 が開放し、S W 2 が閉鎖されるとき、ツェナーダイオードは、ゲートオン電圧値を所定の値 (以下で説明される「破壊電圧」値) まで迅速に降下させ、電圧が本値まで降下する速度は、随意の抵抗器 R 7 0 8 による影響を受ける。

30

【 0 0 8 2 】

ツェナーダイオードは、理想的なダイオードと同様に、電流が順方向に流動することを可能にするが、また、電圧がある値 (「破壊電圧」) を上回るときに逆方向に流動することも可能にする、市販のダイオードである。ツェナーダイオードは、異なる破壊電圧とともに利用可能であり、特定のディスプレイのための所望の破壊電圧値に基づいて選択されてもよい。ツェナーダイオードは、電圧と電流との間で非線形であるが、それが電圧および電流にどのように反応するかが予測可能である。ツェナーダイオードは、電流が高いときに電圧を迅速に降下させるが、いったん破壊電圧に達すると、電流が遮断する。これは、電圧減衰相中にゲートオン電圧値を迅速に降下させるための別の方法である。図 7 に示されるものの代わりに、1 つを上回るツェナーダイオードを使用することが望ましくあり得る。それを上回ると一連のツェナーダイオードが電流を導通させるであろう、所望の電圧を達成するために、一連の 2 つまたはそれを上回るツェナーダイオードを使用することが、一般的な慣行である。一連のツェナーダイオードは、それを上回ると電圧がツェナー

40

50

ダイオードを通した導通を通して降下される、電圧を選定する融通性を獲得するために採用されてもよい。この場合、そのような一連のツェナーダイオードの有効「破壊電圧」は、構成ツェナーダイオードのそれぞれの「破壊電圧」の合計である。

【 0 0 8 3 】

本回路は、前のバージョンと比べて利点を有する。前のバージョンでは、S W 2 は、「単極双投」スイッチであり、駆動後放電セッションの開始時に所望の電圧を達成するように、コンデンサ値に依拠する。本バージョンでは、S W 2 は、はるかに単純である、「単極単投」スイッチである。これは、所望の電圧を制御するためにツェナーダイオードを使用し、放電相中に電圧を制御するためにコンデンサを採用する回路よりも放電相中の電圧の確実な制御を与える。図中の抵抗器は、随意である。おそらく、本実施例だけではなく、抵抗器がないものも示すべき、または抵抗器値がゼロであり得ることも解説するべきであろう。

10

【 0 0 8 4 】

本発明の別の実施形態によると、電力管理回路（電力管理集積回路、P M I C 等）は、ゲートオン電圧をアクティブに制御するように構成されてもよい。アクティブ更新中に、ゲートオン値は、ピクセルが成功したディスプレイ動作のための所望の電圧まで十分に充電されることを可能にするように設定されてもよい。アクティブ更新後、駆動後放電の時間中に、ゲートオン電圧は、より低い規模が駆動後放電を達成するために十分である、低減した値に設定されてもよい。P M I C は、ディスプレイをアクティブに駆動するための電圧値と駆動後放電のための異なる電圧値との間で、ディスプレイに出力されるゲートオン電圧を切り替えるスイッチを使用して、ゲートオン電圧制御を管理する。いくつかの実施形態では、スイッチは、P M I C の内部にある。他の実施形態では、スイッチおよび電気回路は、P M I C の外部にある。

20

【 0 0 8 5 】

図 8 A は、本明細書で提示される本主題による、さらに別の実施形態を図示する。図 8 A は、P M I C からアクティブマトリクスディスプレイのゲートドライバ 8 0 6 までの第 1 のスイッチ（「S W 1」）8 1 0 に結合されるゲートオン電圧ライン 8 0 4 を図示し、S W 1 は、第 1 の電圧をディスプレイに提供するように構成される、第 1 の電圧源 8 1 2 に結合される。加えて、第 2 の電圧源 8 1 6、通常、低電圧源もまた、第 2 のスイッチ（「S W 2」）8 1 4 を通してゲートオン電圧ライン 8 0 4 に結合され、第 2 の電圧をアクティブマトリクスディスプレイに提供するように構成されてもよい。さらに、コンデンサ C 8 1 8 および抵抗器 R 8 2 0 は、ゲートオン電圧の減衰に対してさらに優れた制御を提供するように、電圧ライン 8 0 4 およびゲートドライバ 8 0 6 に関連して並列に接続されてもよい。

30

【 0 0 8 6 】

図 8 B は、図 8 A に図示される回路によって構成されるようなゲートオン電圧の減衰を図示する。示されるように、（S W 1 が閉鎖され、S W 2 が位置「a」にあるときの）アクティブ相 8 4 0 中に、P M I C は、アクティブ駆動ゲートオン電圧値においてディスプレイを駆動し、コンデンサ C 8 1 8 を充電する。（S W 1 が位置「b」にあり、S W 2 が閉鎖されるとき）第 2 のアクティブ相 8 4 2 中に、P M I C は、第 2 の電圧源 8 1 6 によって決定付けられる電圧においてディスプレイを駆動する。本第 2 のアクティブ相 8 4 2 では、ディスプレイは、第 2 の電圧源 8 1 6 によって供給される電圧値に近い電圧レベルにおいて駆動され、コンデンサ C 8 1 8 は、第 2 の電圧源 8 1 6 の電圧値を参照して、それに応じて充電または放電される。最終的に、（S W 1 が位置「b」にあり、S W 2 が位置「a」にあるときの）放電相 8 4 4 中に、ゲートオン電圧は、コンデンサ C 8 1 8 および抵抗器 R 8 2 0 の組み合わせによって判定される速度で減衰するように設計される。本構成は、ゲートオン電圧のより速い初期低減を可能にし、したがって、全体的な減衰プロセスを促進し、デバイス信頼性を向上させる。

40

【 0 0 8 7 】

使用中に、図 9 に図示されるように、使用の長い期間（例えば、1 0 0 , 0 0 0 回の更

50

新)後に、図8Aに図示される構成は、いくつかの従来の構成(ライン906および908)よりも良好な信頼性(ライン902および904)を提供する。

(トランジスタおよび典型的電荷比/トランジスタ劣化)

【0088】

故に、いくつかの側面では、本明細書に説明される主題はまた、アクティブマトリクスアレイの中に複数のピクセルを有する、双安定電気光学ディスプレイを駆動する方法も提供する。とりわけ、非晶質シリコン、微結晶、ポリシリコン、および有機を含む、種々のタイプのアクティブマトリクストランジスタが市販されている。アクティブマトリクスディスプレイの中のトランジスタは、典型的には、殆どのアクティブマトリクスディスプレイが約1000行を有するため、1:1000のオン:オフ比をサポートするように設計される。アクティブマトリクスディスプレイの中のnチャンネル(「n型」)非晶質シリコン薄膜トランジスタ(「a-Si TFT」)に関して、トランジスタは、ゲート・ソース上に正電圧があるときに、そのオン状態にあり(行が選択され)、ゲート・ソース上に負電圧があるときに、そのオフ状態にある。したがって、n型薄膜ピクセルトランジスタは、典型的には、1:1000の正対負の電荷比を受ける。アクティブマトリクスディスプレイの中のpチャンネル(「p型」)a-Si TFTに関して、電圧極性は、逆転される。p型トランジスタは、ゲート・ソース上に負電圧があるときに、そのオン状態にあり、ゲート・ソース上に正電圧があるときに、そのオフ状態にある。したがって、p型薄膜ピクセルトランジスタは、典型的には、1:1000の負対正の電荷比を受ける。トランジスタが通常の比よりも頻繁にオンであるように、オン:オフ比が変更されるとき、トランジスタは、ディスプレイの光学性能を劣化させ、悪影響を及ぼし得る。非晶質シリコントランジスタは、非定型電荷バイアスに起因する劣化の影響を高度に受けやすい。本タイプのトランジスタ劣化を低減させるための1つの方法は、本明細書でさらに完全に説明されるように、オン:オフ比が1:1000のその典型的値により近くなるように、トランジスタをそのオフ位置にすることによって、オン:オフ比を標準化するものである。

【0089】

アクティブマトリクスディスプレイの典型的オン:オフ比は、1:1000比と異なり得、本明細書に説明される本発明の側面が依然として適用されることを理解されたい。

(電気光学ディスプレイの残留電圧の低減に基づく電荷バイアス)

【0090】

電荷バイアスは、本明細書で開示され、内容全体が参照することによって本明細書に組み込まれる、2015年2月4日に出願された米国仮出願第62/111,927号でさらに完全に開示される技法に従って、残留電圧が電気光学ディスプレイから放電されるときに生じ得る。電気光学ディスプレイのピクセルの残留電圧は、ピクセルのトランジスタをアクティブ化し(すなわち、全てのトランジスタをオンにし)、ピクセルの前面および後面電極の電圧をある時間期間にわたってほぼ同一の値に設定することによって、放電されてもよい。残留電圧放電パルス中にピクセルによって放電される残留電圧の量は、少なくとも部分的に、ピクセルが残留電圧を放電する速度、および残留電圧放電パルスの持続時間に依存し得る。いくつかの実施形態では、その間に残留電圧放電パルスが印加される(オン位置にある)期間の持続時間は、少なくとも50ミリ秒、少なくとも100ミリ秒、少なくとも300ミリ秒、少なくとも500ミリ秒、少なくとも1秒、または任意の他の好適な持続時間であってもよい。

【0091】

例えば、全てのピクセルトランジスタは、ソースライン電圧に対するゲートライン電圧を、通常のアクティブマトリクス駆動の一部としてソースラインからピクセルを隔離するために使用される非導電性状態と比較して、ピクセルトランジスタを比較的導電性である状態にさせる値にすることによって導通させられ得る。n型薄膜ピクセルトランジスタに関して、これは、ゲートラインをソースライン電圧値よりも実質的に高い値にすることによって、達成され得る。p型薄膜ピクセルトランジスタに関して、これは、ゲートラインをソースライン電圧値よりも実質的に低い値にすることによって、達成され得る。代替

10

20

30

40

50

実施形態では、全てのピクセルトランジスタは、ゲートライン電圧をゼロにし、ソースライン電圧を負（またはp型トランジスタについては正）電圧にすることによって、導通させられ得る。

【0092】

代替として、特別に設計された回路が、同時に全てのピクセルをアドレス指定するために提供されてもよい。標準アクティブマトリクス動作では、選択ライン制御回路は、典型的には、全てのゲートラインを、全てのピクセルトランジスタのための上記の導通状態を達成する値にしない。本条件を達成するための便宜的方法は、外部信号が、全ての選択ライン出力がピクセルトランジスタを導通させるように選定される選択ドライバに供給される電圧を受電する条件を付与することを可能にする、入力制御ラインを有する選択ラインドライバチップによってもたらされる。適切な電圧値を本特殊入力制御ラインに印加することによって、全てのトランジスタが導通させられてもよい。一例として、n型ピクセルトランジスタを有するディスプレイに関して、いくつかの選択ドライバは、「Xon」制御ライン入力を有する。選択ドライバへのXonピン入力に入力する電圧値を選定することによって、「ゲート高」電圧が、全ての選択ラインに配策され、全てのトランジスタをオン状態にする。

【0093】

残留電圧がこれらの技法を使用して放散されるとき、例えば、n型トランジスタによって受けられる正対負の電荷比は、約1:1000から約1:10または1:1にさえも変化し得る。本非定型電荷バイアスは、トランジスタ劣化および低減したディスプレイ性能を引き起こし得る。非定型電荷バイアスおよびトランジスタ劣化が経時的に増加すると、ディスプレイの電流および電圧電圧（「IV」）曲線が、値を偏移させる。IV曲線がより高い値に偏移する場合、より多くの電圧が、トランジスタスイッチをアクティブ化するために必要とされる。IV曲線の偏移の影響は、（Lスター（L*）で測定される）ディスプレイ反射率の結果として生じたグレートーン偏移および残影偏移を光学的に測定することによって、示され得る。

（グレートーン偏移 / 残影偏移）

【0094】

通常、現在ディスプレイ上にある16個の可能性として考えられるグレー状態（極限黒色および極限白色を含む）から、表示される次の画像内の同一グレー状態にディスプレイを切り替える、256個の遷移が定義されている。グレートーン偏移は、これらの遷移のうち16個を測定する。残影偏移は、残りの240個の遷移の性質を測定する。

【0095】

グレートーン配置（「GTP」）は、白色画像から開始するとき、16個の遷移を全ての可能性として考えられるグレートーン（黒色および白色を含む）に適用することに起因する、光学状態を測定する。図1Aに示されるように、グレートーン配置偏移は、時間ゼロにおけるグレートーン偏移を差し引いたシーケンスの数によって定義され得る、時間kにおける16個のグレートーンにわたる最大L*偏移の絶対値である。本明細書ではグレートーン偏移とも称されるGTP偏移は、方程式、すなわち、 $GTP\ shift(k) = \max |(GTP(k) - GTP(0))|$ を使用して計算されてもよく、式中、GTP(0)は、初期GTPであり、GTP(k)は、時間kにおけるGTP測定である。GTP偏移は、16個の遷移の絶対測定である。

【0096】

残影は、白色を除く全ての可能性として考えられる16個のグレートーンから、全ての可能性として考えられる16個のグレートーンへの残りの240個の遷移を測定し、最終的な表示されたグレートーンのGTP値を除算する。すなわち、残影測定は、非白色グレートーンから遷移するときのグレートーンの光学状態を、白色から遷移するときの同一グレートーンの光学状態と比較する。図1Bに示されるように、残影偏移は、時間ゼロにおける残影を差し引いたシーケンスの数によって定義され得る、時間kにおける最大残影の絶対値である。残影偏移は、方程式、すなわち、 $GHOST\ shift(k) = \max$

$|(\text{GHOST}(k) - \text{GHOST}(0))|$ を使用して計算されてもよく、式中、 $\text{GHOST}(0)$ は、初期残影測定であり、 $\text{GHOST}(k)$ は、時間 k における残影測定である。残影偏移は、 GTP 値に基づく相対測定である。

【0097】

図10A、10B、11A、および11Bに示されるように、 GTP 偏移および残影偏移の測定を行うことに先立って、ディスプレイは、その現在の状態から黒色、白色、白色、白色にディスプレイを切り替えることによって、クリアされた。しかしながら、測定された値が同等となるように一貫性がある限り、任意のディスプレイクリアリング技法が使用されてもよい。

【0098】

上記で説明される種々の側面、ならびにさらなる側面が、ここで、以下に詳細に説明される。これらの側面は、それらが相互排他的ではない程度に、単独で、全て一緒に、または2つもしくはそれを上回るものの任意の組み合わせで、使用され得ることを理解されたい。

【0099】

図10Aは、いくつかの実施形態による、残留電圧放電を伴う1002、および残留電圧放電を伴わない1004、更新の数に対する最大絶対グレートーン偏移による光学応答偏移を測定する、摂氏45度における加速信頼性試験の結果を示すグラフである。各使用年は、50,000回の更新を有すると仮定される。図10Aに示されるように、トランジスタが残留電圧放電（非定型電荷バイアス）の結果として受ける付加的オン時間は、約100,000回の更新後に（または約2年にわたって）約 $2L^*$ の有意なグレートーン偏移をもたらす。

【0100】

図10Bは、いくつかの実施形態による、残留電圧放電を伴う1006、および残留電圧放電を伴わない1008、更新の数に対する最大絶対残影偏移による光学応答偏移を測定する、摂氏45度における加速信頼性試験の結果を示すグラフである。各使用年は、50,000回の更新を有すると仮定される。図10Bに示されるように、トランジスタが残留電圧放電（非定型電荷バイアス）の結果として受ける付加的オン時間は、約100,000回の更新後に（または約2年にわたって）約 $3L^*$ の有意な残影偏移をもたらす。

【0101】

図11Aは、いくつかの実施形態による、残留電圧放電を伴う1102、残留電圧放電を伴わない1104、および残留電圧放電ならびにオン：オフ比の標準化を伴う1110、更新の数に対する最大絶対グレートーン偏移による光学応答偏移を測定する、摂氏45度における加速信頼性試験の結果を示すグラフである。各使用年は、50,000回の更新を有すると仮定される。図11Aに示されるように、トランジスタが残留電圧放電1102（非定型電荷バイアス）の結果として受ける付加的オン時間は、放電を伴わない更新1104と比較して、約100,000回の更新後に（または約2年にわたって）約 $2L^*$ の有意なグレートーン偏移をもたらす。残留電圧放電を伴う更新が、付加的時間期間にわたってトランジスタをオフ位置にすることによって、標準化またはオフセットされるとき1110、約100,000回の更新後のグレートーン偏移の結果は、放電を伴わない更新1104と比較して、わずかに約 $0.25L^*$ である。

【0102】

図11Bは、いくつかの実施形態による、残留電圧放電を伴う1106、残留電圧放電を伴わない1108、および残留電圧放電ならびにオン：オフ比の標準化を伴う1112、更新の数に対する最大絶対残影偏移による光学応答偏移を測定する、摂氏45度における加速信頼性試験の結果を示すグラフである。各使用年は、50,000回の更新を有すると仮定される。図11Bに示されるように、トランジスタが残留電圧放電1106（非定型電荷バイアス）の結果として受ける付加的オン時間は、放電を伴わない更新1108と比較して、約100,000回の更新後に（または約2年にわたって）約 $3L^*$ の有意な残影偏移をもたらす。残留電圧放電を伴う更新が、付加的時間期間にわたってトランジ

10

20

30

40

50

スタをオフ位置にすることによって、標準化またはオフセットされるとき 1 1 1 2、約 1 0 0, 0 0 0 回の更新後の残影偏移の結果は、放電を伴わない更新 1 1 0 8 と比較して、わずかに約 0.75 L* である。

【0103】

図 1 2 A は、いくつかの実施形態による、時間に対するゲート電圧を示す、概略信号タイミング図である。図 1 2 A は、アクティブ更新期間 1 2 0 2 を含む、1 つの光学更新の経時的な印加されたゲート電圧の図を描写し、各正および負の遷移は、n 型タイプトランジスタを有するアクティブマトリクスディスプレイにおいて、アクティブ更新期間、残留電圧放電（オン状態）期間 1 2 0 4、およびオフ状態期間中に、一連の複数のフレームの中の単一のフレームを反映する。n 型トランジスタでは、正ゲート電圧が、オン状態 1 2 0 4 を達成するように印加される一方で、負電圧が、オフ状態 1 2 0 6 を達成するように印加される。一実施形態では、アクティブ更新期間は、5 0 0 ミリ秒であってもよく、オン期間は、1 秒であってもよく、オフ期間は、2 秒であってもよい。これらの時間期間は、ディスプレイ使用および/または定義された時間期間内に、例えば、1 分毎、1 時間毎等に要求される光学更新の数に応じて、変動し得る。描写されるように、残留電圧放電パルス（オン状態）1 2 0 4 は、残留電荷を排出するように、アクティブ更新（すなわち、光学更新）3 0 2 後に起動される。オフ状態は、典型的 1 : 1 0 0 0 比により近いオン : オフ比を達成するように、オン状態後に起動される。1 : 1 0 0 0 比が達成されない場合があるが、1 : 1 0 0 0 比に接近するオン : オフ比が、たとえわずかに 1 : 1 0 であっても、トランジスタ劣化を低減させるであろう。

【0104】

図 1 2 B は、いくつかの実施形態による、同時に全てのトランジスタをオンにするために X on 接続を利用するディスプレイを用いた、時間に対する複数の電圧を示す、概略信号タイミング図である。図 1 2 B は、n 型トランジスタを有するアクティブマトリクスディスプレイにおいて、アクティブ更新期間 1 2 0 2 と、残留電圧放電（オン状態）期間 1 2 0 4 と、オフ状態期間とを含む、1 つの光学更新のための経時的な印加された電圧の図を描写する。示される 4 つの電圧は、高レベルゲートライン電圧（「VDDH」）1 2 1 2、低レベルゲートライン電圧（「VEE」）1 2 1 8、前面電極電圧（「VCOM」）1 2 1 6、および X on 電圧 1 2 1 4 である。各電圧は、灰色実線として描写される別個のゼロ電圧軸を有する。灰色実線を上回る電圧が、正電圧を示す一方で、灰色実線を下回る電圧は、負電圧を示す。図 1 2 B では、図 1 2 A で描写される全体的ゲート電圧は、VDDH および VEE 電圧の組み合わせである。ゲートドライバ出力は、いずれのゲート電圧（すなわち、VEE または VDDH）が印加されるかを制御する、電圧（「VGDOE」）（図示せず）を可能にした。X on 電圧は、接地されたときに全てのトランジスタを同時にアクティブ化し、ひいては、放電期間 1 2 0 4 中に全てのトランジスタをオンにする。オフ状態期間 1 2 0 6 中に、VDDH は、接地され、トランジスタは、期間の終了に向かってゼロに接近するように制御される、印加された VEE（負電圧）を受ける。付加的時間期間にわたってトランジスタをそのオフ位置にすることによって、オン : オフ比は、1 : 1 0 0 0 のその典型的値をより密接に反映する。オン : オフ比を 1 : 1 0 0 0 で維持することが好ましいが、たとえわずかに 1 : 1 0、1 : 5 0、または 1 : 1 0 0 であっても、その典型的値に向かって比を移行させる、任意のオン : オフ期間が、トランジスタ劣化を防止し得る。

【0105】

オフ期間は、時間を各更新に追加する。したがって、オフ期間は、定義された時間量を再び割り当てられてもよく、更新の頻度に基づいてコントローラによって判定されてもよく、および/または中断されてもよい。オフ期間は、好ましくは、オン期間後に起こるが、アクティブ更新期間前を含む、他の時間に起こってもよい。オフ期間は、5 0 0 ミリ秒 ~ 4 秒、好ましくは、1 秒 ~ 2 秒に及んでもよい。光学更新時間およびある時間期間にわたる光学更新の数に応じて、オフ期間は、最大 1 0 秒まで延長されてもよい。

（いくつかの実施形態のさらなる説明）

10

20

30

40

50

【0106】

図に示される種々の実施形態は、例証的表現であり、必ずしも一定の縮尺で描かれていないことを理解されたい。本明細書の全体を通した「一実施形態」または「ある実施形態」もしくは「いくつかの実施形態」の言及は、実施形態と関連して説明される特定の特徵、構造、材料、または特性が、必ずしも全ての実施形態ではなく、少なくとも1つの実施形態に含まれることを意味する。その結果、本明細書の全体を通した種々の箇所における語句「一実施形態では」、「ある実施形態では」、または「いくつかの実施形態では」の出現は、必ずしも同一の実施形態を指しているわけではない。

【0107】

文脈が明確に別様に要求しない限り、本開示の全体を通して、単語「～を備える (comprise)」、「～を備える (comprising)」、および同等物は、排他的または網羅的な意味とは対照的に包括的な意味で、すなわち、「限定ではないが、～を含む」という意味で解釈されるものである。加えて、単語「本明細書では」、「本明細書の下記では」、「上記」、「以下」、および類似する意味の単語は、本願のいずれか特定の部分ではなく、全体として本願を指す。単語「または」が、2つまたはそれを上回る物品のリストを参照して使用されるとき、その単語は、単語の以下の解釈の全て、すなわち、リストの中の物品のうちいずれか、リストの中の物品の全て、およびリストの中の物品の任意の組み合わせを網羅する。

10

【0108】

本技術の少なくとも一実施形態のいくつかの側面をこのように説明したが、種々の改変、修正、および改良が、当業者に容易に想起されるであろうことを理解されたい。そのような改変、修正、および改良は、技術の精神ならびに範囲内であることを意図している。故に、前述の説明および図面は、非限定的実施例のみを提供する。

20

【図1A】

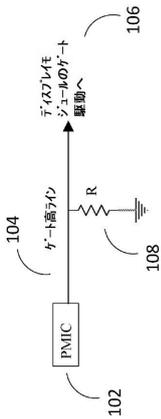


FIG. 1A

【図1B】

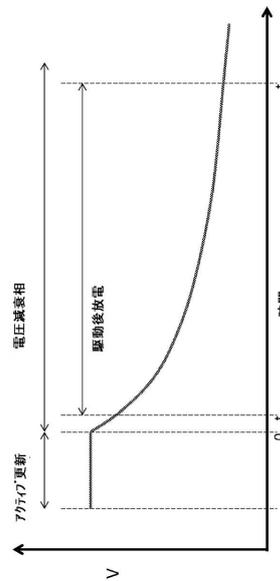


FIG. 1B

【図 1 C】

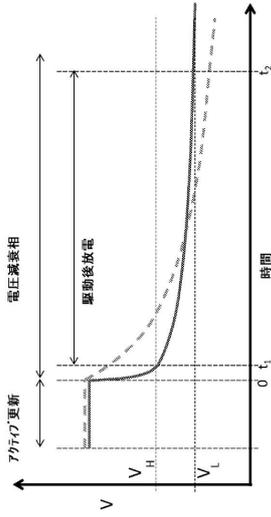


FIG. 1C

【図 2】

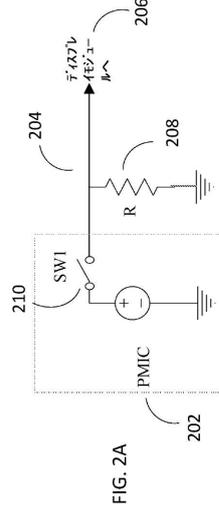


FIG. 2A

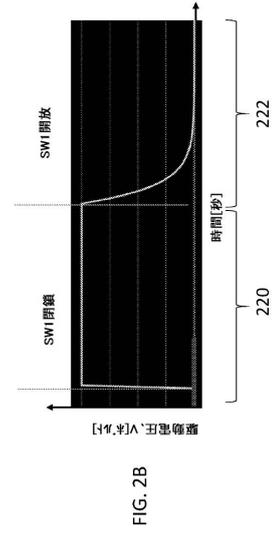


FIG. 2B

【図 3】

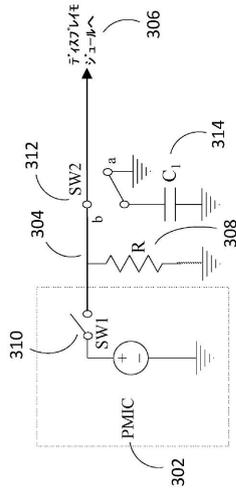


FIG. 3A

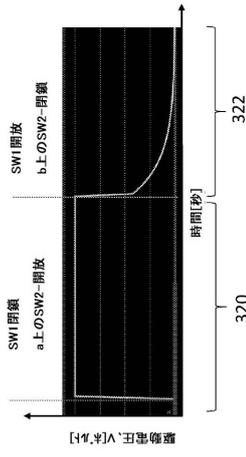


FIG. 3B

【図 4】

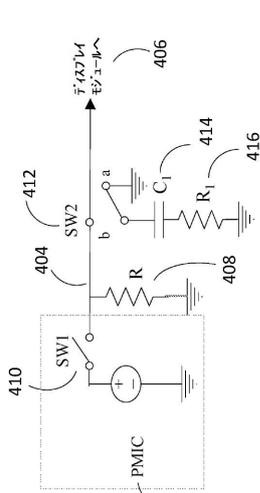


FIG. 4A

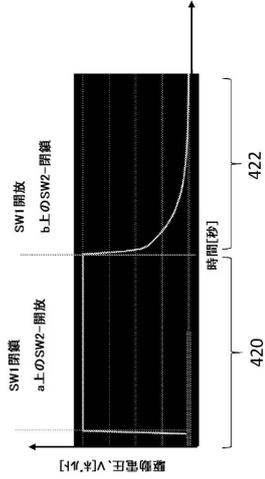
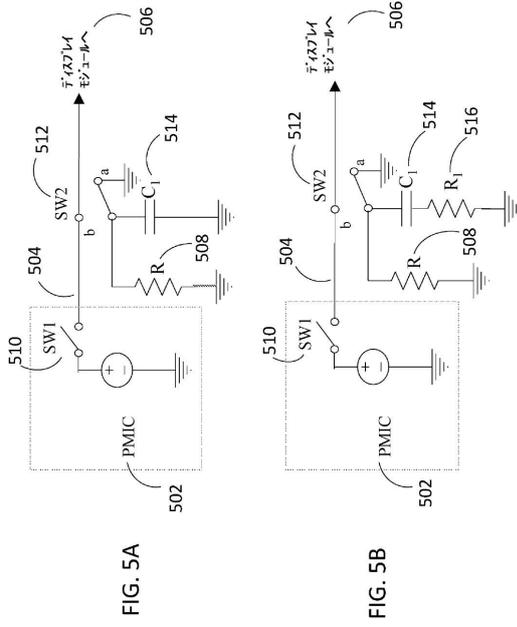
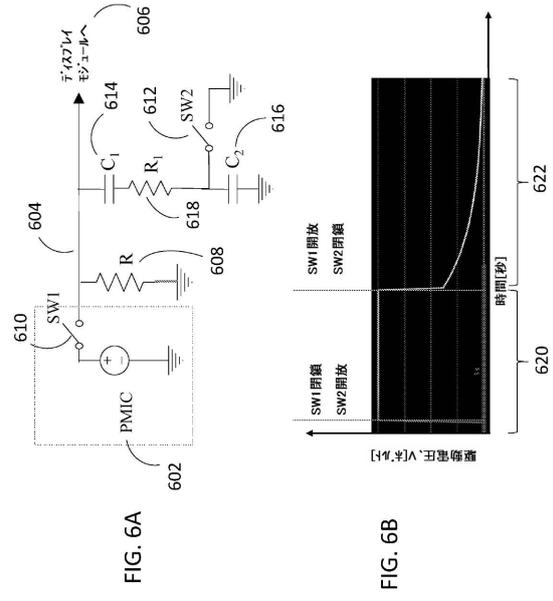


FIG. 4B

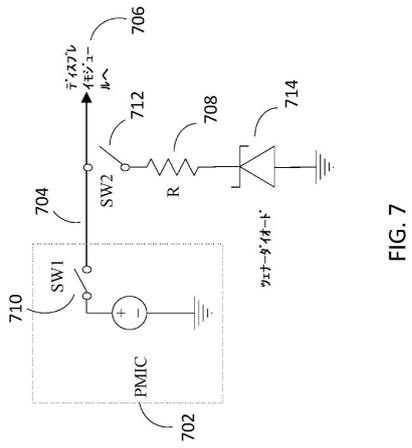
【図 5】



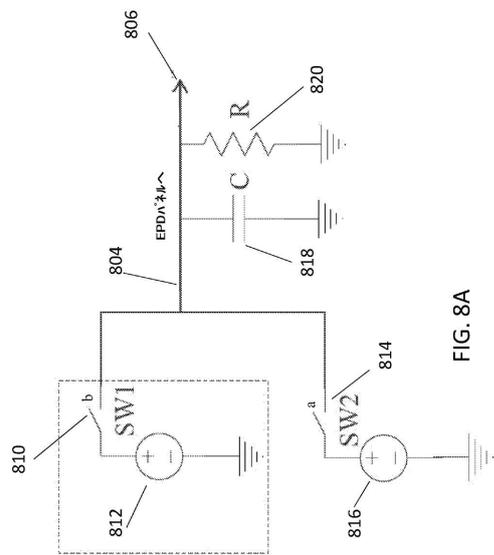
【図 6】



【図 7】



【図 8 A】



【図 8 B】

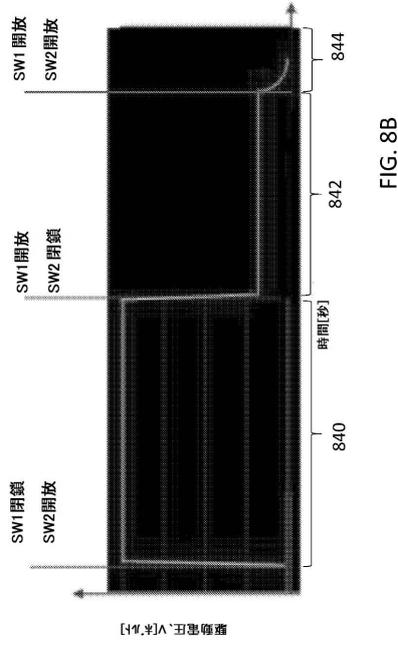


FIG. 8B

【図 10】

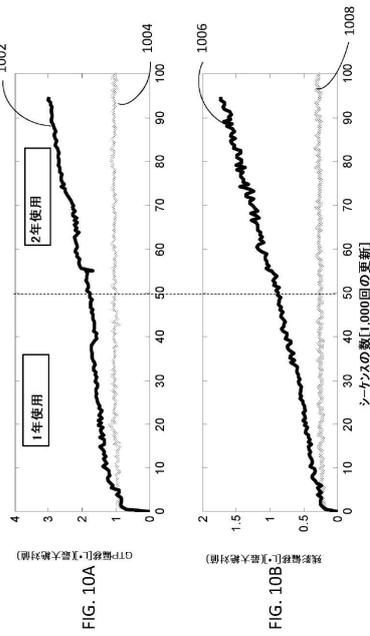


FIG. 10A

FIG. 10B

【図 9】

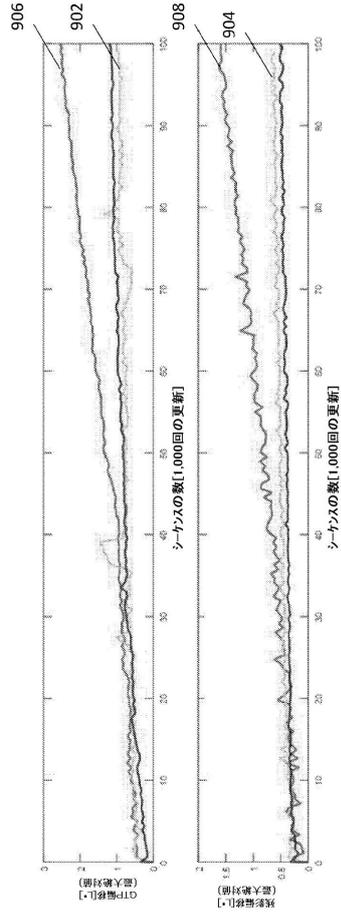


FIG. 9

【図 11】

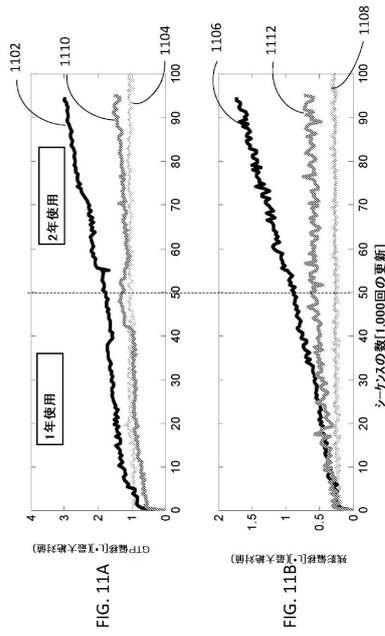
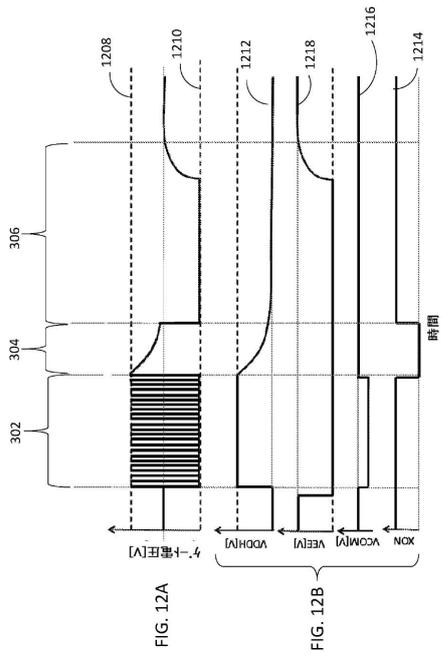


FIG. 11A

FIG. 11B

【 1 2 】



フロントページの続き

(31)優先権主張番号 15/014,236

(32)優先日 平成28年2月3日(2016.2.3)

(33)優先権主張国・地域又は機関
米国(US)

(31)優先権主張番号 62/370,703

(32)優先日 平成28年8月3日(2016.8.3)

(33)優先権主張国・地域又は機関
米国(US)

(72)発明者 シム, テック ピン

アメリカ合衆国 マサチューセッツ 01720, アクトン, ハイ ストリート 133

(72)発明者 アムンドソン, カール レイモンド

アメリカ合衆国 マサチューセッツ 02138, ケンブリッジ, スパークス ストリート
67, アpartment ナンバー2

(72)発明者 シンボルスキー, ズジスワフ ジャン

アメリカ合衆国 マサチューセッツ 02129, チャールズタウン, ハーバード ストリート
20, アpartment ナンバー4

審査官 斎藤 厚志

(56)参考文献 米国特許出願公開第2013/0044085(US, A1)

特開2011-070055(JP, A)

特開昭63-005386(JP, A)

特開2011-033854(JP, A)

特開平11-281957(JP, A)

米国特許出願公開第2002/0109657(US, A1)

特開2015-092244(JP, A)

国際公開第2013/005529(WO, A1)

(58)調査した分野(Int.Cl., DB名)

G09G 3/34

G02F 1/133

G02F 1/167

G09G 3/20