

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5479225号  
(P5479225)

(45) 発行日 平成26年4月23日(2014.4.23)

(24) 登録日 平成26年2月21日(2014.2.21)

(51) Int. Cl. F I  
**HO4N 1/387 (2006.01)** HO4N 1/387  
**HO4N 1/41 (2006.01)** HO4N 1/41 Z

請求項の数 6 (全 16 頁)

(21) 出願番号	特願2010-122029 (P2010-122029)	(73) 特許権者	000001007
(22) 出願日	平成22年5月27日 (2010.5.27)		キヤノン株式会社
(65) 公開番号	特開2011-250199 (P2011-250199A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成23年12月8日 (2011.12.8)	(74) 代理人	100076428
審査請求日	平成25年5月27日 (2013.5.27)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 画像処理装置、画像処理方法及びプログラム

(57) 【特許請求の範囲】

【請求項1】

画像データを、複数個の予め定めたサイズのブロックで構成されるタイル毎に符号化する符号化手段と、

前記画像データにおいて削除を指定された画素行又は画素列が前記タイル内に含まれるか否かを各タイル毎に判定し、含まれる場合に、該当するタイル内の対応する画素行又は画素列が削除指定されていることを示す削除情報を、前記符号化されたタイルのヘッダ情報に保存する保存手段と

を備えることを特徴とする画像処理装置。

【請求項2】

前記符号化されたタイル内に含まれる各ブロックを順に処理対象のブロックとして復号化する復号化手段を更に備え、

前記復号化手段は、前記処理対象のブロックの全画素が前記削除情報で削除指定されている場合に、当該処理対象のブロックを復号化しないことを特徴とする請求項1に記載の画像処理装置。

【請求項3】

前記復号化手段は、前記処理対象のブロックの一部の画素行又は一部の画素列が前記削除情報で削除指定されている場合に、削除指定されていない画素を復号化し、削除指定されている画素を復号化しないことを特徴とする請求項2に記載の画像処理装置。

【請求項4】

前記ブロックは2×2画素のサイズで構成され、

前記符号化手段は、

タイル内の各ブロックを順に処理対象にして、当該処理対象のブロック内の各画素の画素値を比較することにより、各ブロックに含まれる画素値の配置パターンを示すパターン情報を特定し、

前記各ブロックの予め定めた位置の画素に対応する画素値から第1色の色情報を抽出し、更に、前記ブロックに含まれる色の数が2乃至4のいずれかであると判断したブロックから、当該特定されたパターン情報で定義されている配置パターンに対応する第2色乃至第4色の色情報を抽出し、

前記特定された各ブロックのパターン情報と、前記抽出された第1色の色情報と、前記抽出された第2色乃至第4色の色情報とをメモリに保持させることにより、前記タイルの符号化データを生成することを特徴とする請求項1乃至3のいずれか1項に記載の画像処理装置。

10

#### 【請求項5】

コンピュータを用いて、

前記コンピュータが備える復号化手段が、画像データを、複数個の予め定めたサイズのブロックで構成されるタイル毎に符号化する符号化工程と、

前記コンピュータが備える保存手段が、前記画像データにおいて削除を指定された画素行又は画素列が前記タイル内に含まれるか否かを各タイル毎に判定し、含まれる場合に、該当するタイル内の対応する画素行又は画素列が削除指定されていることを示す削除情報を、前記符号化されたタイルのヘッダ情報に保存する保存工程と、  
を実行することを特徴とする画像処理方法。

20

#### 【請求項6】

コンピュータを、

画像データを、複数個の予め定めたサイズのブロックで構成されるタイル毎に符号化する符号化手段、

前記画像データにおいて削除を指定された画素行又は画素列が前記タイル内に含まれるか否かを各タイル毎に判定し、含まれる場合に、該当するタイル内の対応する画素行又は画素列が削除指定されていることを示す削除情報を、前記符号化されたタイルのヘッダ情報に保存する保存手段、

30

として機能させるためのプログラム。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、画像データを予め定めたサイズのブロック毎に符号化する画像処理装置、画像処理方法及びプログラムに関する。

#### 【背景技術】

#### 【0002】

デジタル複合機等の画像処理装置が扱う画像データは、カラー化、高解像度化の要求に伴ってそのサイズが増大している。このため、画像処理装置では、内部的に画像データを符号化して扱うことで、メモリやハードディスクに対する画像データスプール時の容量節約やアクセス時間短縮を行っている。また、内部バスの帯域負荷を減らし、システムにおけるデータ処理効率化を行っている。

40

#### 【0003】

カラー静止画像の符号化方式としては、離散コサイン変換を用いたJPEG方式や、Wavelet変換を用いた方式が使われている。これらの符号化方式は、画像を所定のブロック単位（例えば、8×8画素や16×16画素）で符号化し、離散コサイン変換、量子化及びエントロピー符号化を行うことで高い符号化効率を実現している。これらの符号化方式は、符号化対象の画像毎に符号量に変化する可変長符号化方式である。また、符号化前のデータと、符号化、復号化を経たデータとが完全には一致しない非可逆な符号化方

50

式である。

【 0 0 0 4 】

画素そのものではなく、画像の特徴量を符号化する技術としては、公知の、画素データとその連続数を記憶するランレングス符号化方式や、低解像度画像の符号化データから差分符号化を繰り返し行う J B I G 方式がある。これらの符号化方式は、符号化前データと、符号化、復号化を経たデータとが完全に一致する可逆な符号化方式である。

【 0 0 0 5 】

ところで、画像処理装置において符号化された画像データに対して、所定の画像処理（例えば、画素削除等）を行うには、一度復号化を行い符号化されていない元画像データを取得した後に行う必要がある。例えば、上述した J P E G 方式であれば、離散コサイン変換で符号化した画像データを逆離散コサイン変換で復号化することで元画像データが得られ、当該元画像データに対して画像処理を行うことが可能となる。そして、画像処理終了後、必要に応じて再度符号化を行った後にスプール処理を行う。画像処理を複数回行う場合は、復号化、画像処理、符号化の一連の処理を必要回数だけ繰り返して行う。

【 0 0 0 6 】

また、特許文献 1 のように非可逆な符号化方式を用いる場合は、局部的に復号化処理を行うための処理リソースが必要であり、また、局部的ではあるが符号化・復号化処理を行うので画質が劣化してしまう。一方、ランレングス方式等の可逆な符号化方式を用いる場合は、画像処理を複数回行うため、符号化、復号化を繰り返すことによる画質劣化は発生しないが、画像処理を行うために少なくとも一度復号化処理を行う必要があり、その分の処理リソースが必要となってしまう。また、画像処理のパフォーマンス性能を向上させるため、画像処理部に加え、符号化処理部及び復号化処理部の双方が、画像処理に要求されるパフォーマンスと同等の性能を有する必要がある。例えば、J B I G 方式等のような複雑な符号化方式を用いた場合、処理回路の多重化や並列化が必要となるため、回路規模が増大してしまう。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 特開平 0 9 - 2 6 1 6 3 2 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

本発明は、上記問題点に鑑みてなされたものであり、符号化された画像データを復号化することなく、削除対象の画素行又は画素列を指定可能である画像処理装置、画像処理方法及びプログラムを提供するものである。

【 課題を解決するための手段 】

【 0 0 0 9 】

上記課題を解決するため、本発明に係る画像処理装置は、画像データを、複数の予め定めたサイズのブロックで構成されるタイル毎に符号化する符号化手段と、前記画像データにおいて削除を指定された画素行又は画素列が前記タイル内に含まれるか否かを各タイル毎に判定し、含まれる場合に、該当するタイル内の対応する画素行又は画素列が削除指定されていることを示す削除情報を、前記符号化されたタイルのヘッダ情報に保存する保存手段とを備える。

【 発明の効果 】

【 0 0 1 0 】

本発明によれば、符号化された画像データを復号化することなく、削除対象の画素行又は画素列を指定可能である画像処理装置、画像処理方法及びプログラムを提供することができる。

【 図面の簡単な説明 】

【 0 0 1 1 】

10

20

30

40

50

【図 1】本発明の一実施形態に係る画像処理システムの全体構成を示す図である。

【図 2】画像処理装置の全体的な処理手順を示すフローチャートである。

【図 3】ページ画像、ブロック及びタイルの関係を示す図である。

【図 4】ブロック、ブロック色数、低解像度画像データ、補間データの関係を示す図である。

【図 5】タイルのデータ構造を示す図である。

【図 6】符号化部、画像処理部及び復号化部の構成を示す図である。

【図 7】符号化処理 (S 2 0 5) の詳細な処理手順を示すフローチャートである。

【図 8】解像度符号化処理 (S 8 0 3) の詳細な処理手順を示すフローチャートである。

【図 9】画素削除処理 (S 3 0 3) の詳細な処理手順を示すフローチャートである。

10

【図 10】画素削除処理を模式的に示す図である。

【図 11】タイルのデータ構造を示す図である。

【図 12】復号化処理 (S 4 0 2) 及び解像度復号化処理 (S 1 3 0 6) の詳細な処理手順を示すフローチャートである。

【発明を実施するための形態】

【0012】

本出願人は、特願 2009-221444 で以下に示す解像度符号化処理を提案している。この技術は、まず、画像データをブロック (例えば 2 × 2 画素サイズのブロック) 毎に分割し、ブロック内の各画素の色データを比較することにより、注目ブロックに含まれる色データの配置パターン情報と、着目ブロックに含まれる色数分の色データ情報とを出力する。そして、出力された色データ情報のうち、ブロックにおける予め定めた位置の画素に対応する第 1 の色データ情報 (例えば 2 × 2 画素サイズのブロックにおける左上の画素の色データ情報) と、それ以外の色データ情報 (第 2 色乃至第 4 色の色データ情報) とに分けてメモリ領域に格納する。すなわち、各ブロックから得られる配置パターン情報と第 1 の色データ情報とそれ以外の色データ情報とを、それぞれ異なるメモリ領域にまとめて格納することを特徴としている。各ブロック内には同色の画素が存在する場合が多いので、メモリ領域に格納されたデータは、元画像のデータよりもデータサイズが小さい圧縮データとなる。また、第 1 の色データ情報は、各ブロックの予め定めた位置の画素の画素値であるので、連続メモリ領域に格納されている第 1 の色データ情報は、元画像を単純間引き処理して生成される低解像度画像に等しい。したがって、低解像度画像データも容易に得ることができる。また、各ブロックの第 1 の色データ情報からなる低解像度画像データを連続メモリ領域に置くことで、符号化データのままで処理を容易化し、復号化することなく低解像度画像に対する画素処理も可能となる。

20

30

【0013】

以下、図面を参照して本発明の実施形態を詳細に説明する。なお、以下の実施形態は特許請求の範囲を限定するものでなく、また、実施形態で説明される特徴の組み合わせの全てが発明の解決手段に必須のものとは限らない。

【0014】

(第 1 の実施形態)

[ 画像処理システムの全体構成 (図 1) ]

本実施形態に係る画像処理システムは、ホストコンピュータ 101 と、画像処理装置 102 とを備える。

40

【0015】

ホストコンピュータ 101 は、一般の PC (Personal Computer) や WS (Work Station) 等のコンピュータであり、これらのコンピュータ上で作成された画像や文書は、PDL データとして画像処理装置 102 に入力される。

【0016】

画像処理装置 102 は、ホストコンピュータ 101 から出力されたデータを受信する。即ち、画像処理装置 102 とホストコンピュータ 101 との間でデータ通信可能なネットワークが形成されていることを意味するが、このネットワークの構成については特に限定

50

するものではない。

【 0 0 1 7 】

画像処理装置 1 0 2 は、ホストコンピュータ 1 0 1 から受信したデータに基づいて各種の画像処理を施し、画像処理済みのデータをプリントエンジン部 1 2 1 へ出力する。プリントエンジン部 1 2 1 は、画像処理装置 1 0 2 から出力された画像処理済みのデータに基づいて、紙等の記憶媒体上に印刷処理を行う。なお、本実施形態では、画像処理装置 1 0 2 にデータを入力するのはホストコンピュータ 1 0 1 としたが、これ以外の装置であっても良く、例えば、不図示のスキヤナ入力部から出力されたデータを画像処理装置 1 0 2 に入力するようにしても良い。

【 0 0 1 8 】

画像処理装置 1 0 2 は、図示しないコントローラ部を備える。コントローラ部は、ホスト I / F 部 1 1 1 と、P D L 処理部 1 1 2 と、C P U 1 1 3 と、R A M 1 1 4 と、R O M 1 1 5 と、記憶装置制御部 1 1 6 と、エンジン I / F 部 1 1 7 と、符号化部 1 1 8 と、復号化部 1 1 9 と、記憶装置 1 2 0 と、プリントエンジン部 1 2 1 と、画像処理部 1 2 2 とを備える。

【 0 0 1 9 】

ホスト I / F 部 1 1 1 は、ホストコンピュータ 1 0 1 から出力された P D L データを受信するためのインタフェースとして機能する。なお、ホスト I / F 部 1 1 1 は、画像処理装置 1 0 2 とホストコンピュータ 1 0 1 とを繋ぐネットワークに応じて異なり、例えば、イーサネット（登録商標）やシリアルインターフェース等で構成される。

【 0 0 2 0 】

P D L 処理部 1 1 2 は、ホスト I / F 部 1 1 1 が受信した P D L データを展開する処理を行う。C P U 1 1 3 は、R A M 1 1 4 や R O M 1 1 5 に格納されているプログラムやデータを用いて画像処理装置 1 0 2 全体の制御を行うと共に、画像処理装置 1 0 2 が行う後述の各処理を実行する。

【 0 0 2 1 】

R A M 1 1 4 は、ホスト I / F 部 1 1 1 を介して、ホストコンピュータ 1 0 1 から受信したデータを一時的に記憶するためのエリアを備える。また、C P U 1 1 3 が各種処理を実行する際に用いるワークエリアを備える。R O M 1 1 5 は、C P U 1 1 3 が画像処理装置 1 0 2 全体を制御する際に実行するプログラムやデータ及び画像処理装置 1 0 2 の設定データ等が格納されている。

【 0 0 2 2 】

記憶装置制御部 1 1 6 は、画像処理装置 1 0 2 が扱う画像データを記憶装置 1 2 0 に記憶するための制御を行う。エンジン I / F 部 1 1 7 は、画像処理装置 1 0 2 による画像処理済みのデータをプリントエンジン部 1 2 1 に出力するための一連の処理を行う。

【 0 0 2 3 】

符号化部 1 1 8 は、P D L 処理部 1 1 2 において展開された画像に対して符号化処理を行う。本実施形態における符号化方法は、解像度符号化とする。復号化部 1 1 9 は、符号化部 1 1 8 で生成した符号化データを復号化し、符号化前の元データを生成する。本実施形態における復号化方法は、解像度復号化とする。

【 0 0 2 4 】

記憶装置 1 2 0 は、大容量記憶媒体（例えば、ハードディスク）であり、画像処理装置 1 0 2 がホストコンピュータ 1 0 1 から受信した画像データや、処理時に生成する中間画像データを記憶する。画像処理部 1 2 2 は、ホストコンピュータ 1 0 1 から出力されたデータから成る画像に対して画像処理を行う。

【 0 0 2 5 】

上述した各部は、画像処理装置 1 0 2 の内部バス 1 3 1 によって、互いに接続される。各部間のデータ転送は、各部と内部バス 1 3 1 との間に設けられた D M A C ( D i r e c t M e m o r y A c c e s s C o n t r o l l e r ) からなる不図示のデータ転送部を用いて行う。

10

20

30

40

50

## 【 0 0 2 6 】

[ 画像処理装置の全体的な処理手順 ( 図 2 ) ]

まず、画像処理装置 1 0 2 がホストコンピュータ 1 0 1 から印刷データ ( P D L データ ) を受信した場合に、印刷データを符号化して格納する処理について、図 2 の 2 a のフローチャートを用いて説明する。同図のフローチャートに示す処理は、ホスト I / F 部 1 1 1 を介して、ホストコンピュータ 1 0 1 から出力された P D L データの受信を C P U 1 1 3 が検知することで開始される。

## 【 0 0 2 7 】

まず、C P U 1 1 3 は、受信した P D L データを一時的に R A M 1 1 4 に格納する ( S 2 0 1 )。次に、C P U 1 1 3 が、受信した P D L データを D L ( D i s p l a y L i s t ) に展開した後、一時的に R A M 1 1 4 に格納する ( S 2 0 2 )。具体的には、P D L データが有する画像情報とそれに対応する属性情報が生成され、D L として格納される。生成する属性情報としては、P D L 入力の文字、ライン及び写真等がある。

10

## 【 0 0 2 8 】

そして、P D L 処理部 1 1 2 が、格納した D L に基づいて、画像展開処理を行い、中間画像データを生成する ( S 2 0 4 )。画像展開処理は、予め定めたサイズのブロック毎 ( 以下、この単位をタイルと呼ぶ ) に行うものとする。タイルサイズは、後述する符号化処理における、2 × 2 画素のブロックを複数個まとめた領域サイズと等しいことが望ましく、本実施形態では、タイルサイズを 8 × 8 画素単位とする。また、中間画像データには、D L が有する画像情報とそれに対応する属性情報とが、画素単位で対応付けされた状態で格納される。

20

## 【 0 0 2 9 】

そして、中間画像データは、符号化部 1 1 8 において、タイル単位でパターン情報 ( 配置パターン )、低解像度画像データ ( 所定位置の画素の画素値に対応する第 1 色の色データ ) 及び補間データ ( 第 2 ~ 4 色の色データ ) からなる符号化データに変換される ( S 2 0 5 )。なお、符号化部 1 1 8 における処理の詳細は後述する。

## 【 0 0 3 0 】

符号化データは、記憶装置制御部 1 1 6 が有する不図示のデータ転送部を介して記憶装置 1 2 0 へ出力され、保存される ( S 2 0 6 )。このとき、タイル毎に所定の固定長のヘッダ情報を付与する。なお、ヘッダ情報の詳細は後述する。

30

## 【 0 0 3 1 】

次に、記憶装置 1 2 0 に保存された符号化データを読み出し、符号化データを画像処理して再スプールする処理について、図 2 の 2 b に示すフローチャートを用いて説明する。同図のフローチャートに示す処理は、C P U 1 1 3 が、記憶装置制御部 1 1 6 への符号化データのスプール処理に係る終了通知を受信後に、プリント開始命令を復号化部 1 1 9 に指示することで開始される。

## 【 0 0 3 2 】

まず、画像処理部 1 2 2 のパラメータ設定を行う ( S 3 0 1 )。具体的には、C P U 1 1 3 が、画像処理部 1 2 2 が有する不図示の画像処理モジュールの各レジスタに対して、必要なパラメータ設定を行う。そして、C P U 1 1 3 は、記憶装置 1 2 0 に保存されている符号化データを、R A M 1 1 4 へ読み出すよう記憶装置制御部 1 1 6 へ指示する ( S 3 0 2 )。

40

## 【 0 0 3 3 】

次に、画像処理部 1 2 2 は、内部に有する後述の入力データ転送部 9 0 1 ( 図 6 の 6 b 参照 ) を用いて R A M 1 1 4 から符号化データを読み出し、元画像へ復号化しないで、当該符号化データに対して所定の画像処理を行う ( S 3 0 3 )。なお、符号化データの中で行う所定の画像処理の詳細については後述する。

## 【 0 0 3 4 】

そして、C P U 1 1 3 は、後述の出力データ転送部 9 0 3 ( 図 6 の 6 b 参照 ) に対して S 3 0 3 で画像処理した符号化データを R A M 1 1 4 へ格納するよう指示する ( S 3 0 4

50

)。CPU 113は、更に、RAM 114へ格納された符号化データを、記憶装置120へ格納するよう、不図示のデータ転送部へ指示する。CPU 113は、不図示のデータ転送部からの全ての符号化データを記憶装置120へ格納し終えたことを示す終了通知を受信後にアイドル状態に移行する。

【0035】

次に、記憶装置120に保存された画像処理済みの符号化データを読み出し、その符号化データを復号化し、プリントデータとして出力する処理について、図2の2cに示すフローチャートを用いて説明する。同図のフローチャートに示す処理は、CPU 113が、S304での終了通知を受信後に、プリント開始に係る処理命令を記憶装置制御部116に指示することで開始される。

10

【0036】

まず、CPU 113は、記憶装置120に保存されている符号化データを、RAM 114へ読み出すよう、記憶装置制御部116へ指示する(S401)。次に、復号化部119は、内部に有する後述の入力データ転送部1201(図6の6c参照)を用いて、RAM 113から符号化データを読み出し、復号化処理を行う(S402)。なお、復号化処理の詳細は後述する。

【0037】

次に、復号化して得られた画像データを、内部に有する後述の出力データ転送部1203(図6の6c参照)を用いて、RAM 114へ出力する(S403)。その後、エンジンI/F部117が内部に有する不図示のデータ転送部を用いて、RAM 114からプリントエンジン部121へ画像データを出力する。

20

【0038】

以上の各処理により、ホストコンピュータ101から受信したデータを符号化し、パターン情報と低解像度画像データと補間データとからなる符号化データを生成することができる。また、符号化データを復号化せずに画像処理し、記憶装置120へ再スプールすることができる。そして、画像処理後の符号化データを復号化してプリンタエンジン部104に出力することができる。

【0039】

以上の説明では、データのスプールをRAM 114を経由して記憶装置120に保持することとしたが、記憶装置120を用いずにRAM 114にスプールするようにしても良い。

30

【0040】

[符号化部118の詳細構成(図3、図4、図5)]

図3は、入力画像であるページ画像501、ページ画像501から抽出される2×2画素のブロック502及び8×8画素のタイル503の関係を示している。図4は、ブロック、ブロックを構成するブロック色数、対応する低解像度画像データ及び補間データの関係を示している。

【0041】

まず、ブロック502を構成するブロック色数について説明する。ブロック色数505が1色で全画素が同色である場合の組み合わせは1通りである。これに対応するパターン情報を0×0(0×は16進数を示す。以下同様)とする。

40

【0042】

ブロック色数505が2色である場合の組み合わせは、左上の画素の色(画素値)を第1色、他の画素に存在する第1色以外の色を第2色として考えると、左上以外残りの3画素へ第1色又は第2色が入るので、4画素同色の場合を除くと、全部で7通りである。これに対応するパターン情報を0×1~0×7とする。

【0043】

ブロック色数505が3色である場合の組み合わせは、3色のうち1色だけ2度使われる場合の数と言い換える事が可能で、4画素の座標のうち、2画素が同じ色になる場合の数を求めればよい。つまり、3色の場合の数は、4つの座標から2つの座標を取る組み合

50

わせとなり、全部で6通りとなる。これに対応するパターン情報を $0 \times 8 \sim 0 \times D$ とする。このとき、左上の画素の色を第1色とし、右上・左下・右下の画素順で走査したときに新たな色が出現するごとに、第2色、第3色として定義する。

【0044】

ブロック色数505が4色である場合の組み合わせは、1色の場合と同様1通りとなる。これに対応するパターン情報を $0 \times E$ とする。このとき、左上の画素の色を第1色、右上の画素の色を第2色、左下の画素の色を第3色、右下の画素の色を第4色として定義する。

【0045】

以上より、ブロック色数505は、1～4色の場合を合計すると15通りの組合せが存在する。

10

【0046】

タイル503は、 $2 \times 2$ 画素サイズのブロック502を複数まとめた領域である。本実施形態では、 $2 \times 2$ 画素サイズのブロックが $4 \times 4$ 個（画像のX方向に4個、Y方向に4個、計16個）から構成される領域をタイルとする。これは、上述した中間画像データ展開におけるブロック単位と同じサイズである。

【0047】

次に、各ブロック色数505に対応する低解像度画像データ506及び補間データ507の構成について説明する。

【0048】

20

低解像度画像データ506は、 $2 \times 2$ 画素からなるブロック502の予め定めた位置（左上）の画素の色情報とする。例えば、色空間がRGBで、各色コンポーネントのデータ長が8ビットの画素の場合、各色情報のビット長は24ビットで表現可能である。この左上画素の色情報を第1色とし、更に、右上画素・左下画素・右下画素の順に走査した場合に、新たな色が出現するたびに第2色～第4色（補間データ）を順に定義する。なお、本実施形態では、左上の画素の色を第1色として定義したが、これに限るものではない。また、第2～4色を定める画素の走査順も予め定義しておけばよい。例えば、右下画素を予め定めた位置の画素として定義して、第1色を定め、その他の位置の画素を所定の順に走査して第2～4色の補間データとして定めるようにしてもよい。

【0049】

30

すなわち、補間データ507は、左上画素以外の画素の色情報のうち、第1色以外の色情報（つまり、第2色乃至第4色の色情報）を、パターンごとに定義された順で格納したものである。ブロック色数505が1色の場合、該ブロック内には第1色以外の色が存在しないので、補間データは不要となり、パターン情報として全画素同色を示す $0 \times 0$ と、第1色を表現する低解像度画像データとから構成されるデータで再現可能となる。

【0050】

ここで、パターン情報のビット長は4であり、ブロック色数505の全組み合わせ15通りを表現する最小のビット長である。

【0051】

また、色空間がRGBで、各色コンポーネントのデータ長が8ビットの画素の場合、補間データの各色情報のビット長は24であるので、各ブロックに対する補間データのデータサイズは、0、24、48、72ビットのいずれかとなる。

40

【0052】

以上説明した、パターン情報と低解像度画像データ506と補間データ507とを用いることで、 $2 \times 2$ 画素からなるブロック502を符号化し、データ量を低減することが可能となる。

【0053】

例えば、全画素同色であるブロックの場合、符号化前のデータ量は（RGB各色8ビット） $\times$ （4画素分）の計96ビットである。これを符号化した場合、左上画素の色情報（第1色）を示す低解像度画像データが24ビットと、全色同色画素であることを示すパタ

50



ーン情報である4ビットとの合計28ビットとなる。この符号化データは、パターン情報と色情報とから元データである2×2画素のブロック502に復号化することができる。

【0054】

従って、ブロックに含まれる各画素の色数が1色である場合に、予め定めた位置の画素（着目画素）の色データ及び当該ブロックにおける色の配置パターンを符号化し、また、ブロックに含まれる各画素の色数が2色以上である場合に、予め定めた位置の画素の色データ及び色の配置パターンに加えて、色数に応じた着目画素以外の画素の色データを符号化することとなる。各ブロックから求めたパターン情報と、低解像度画像データ（第1色の色情報）と、補間データ（第2～4色の色情報）とは、それぞれ異なるメモリ領域（パターン情報格納部、低解像度画像データ格納部、補間データ格納部）に、各タイル内のブ  
10

【0055】

次に、タイル503を符号化した後のデータ構造について図5を用いて説明する。タイル503のデータ構造601は、ヘッダ情報602、パターン情報格納部603、低解像度画像データ格納部604及び補間データ格納部605から構成される。

【0056】

ヘッダ情報602は、ページ画像501に対するタイル503の管理情報から構成される。本実施形態では、ページID610、タイル座標611、色空間612、画像データのビット数613、低解像度画像データ及び補間データ格納部のデータサイズ614、属性情報の有無615、及び画素削除フラグ616（削除情報）等を含む。  
20

【0057】

ページID610は、ページ単位にユニークとなるタイルのID番号を示す。タイル座標611は、ページ単位のラスト画像上におけるタイル位置を示す。本実施形態では、X座標とY座標と2次元で座標指定するものとする。色空間612は、タイルを構成する画像の色空間（RGB、CMYK等）を指定する識別子を示す。画素データのビット数613は、タイル内の1画素あたりのビット長（色深度）を示す。データサイズ614は、タイルを構成する画素の低解像度画像データ及び補間データのデータサイズを示す。属性情報の有無615は、タイルを構成する各画素が属性情報を有しているか否かを示す。

【0058】

画素削除フラグ616は、本発明の画像処理における特徴であり、画素を行列単位で削除するための画素削除位置を指定するものである。画素削除フラグ616は、行（X方向）及び列（Y方向）をそれぞれ独立に指定するものであり、タイルのX方向及びY方向の画素数分のデータ長で構成される。本実施形態では、タイルが8×8画素であり、画素削除フラグ長は、行、列共にそれぞれ8ビットである。  
30

【0059】

[符号化処理(S205)の詳細な処理手順(図6の6a、図7、図8)]

まず、図6の6aに示す入力データ転送部701は、内部バス131に接続され、RAM114又は記憶装置120に予め保持された処理対象データを取得する(S801)。処理対象データは、本実施形態では、PDL処理部112で生成されたタイル形式の中間画像データである。すなわち、タイル毎に抽出した画像データを取得する。また、入力データ転送部701の動作に必要となる、データ転送開始アドレス番地、データ長等の不図示のレジスタ設定は、予めCPU113が行うものとする。そして、タイルから2×2画素のブロックを切り出し(S802)、図6の6aに示す解像度符号化部702へ順次出力する。そして、解像度符号化部702は、入力データ転送部701から2×2画素からなるブロックが入力されると解像度符号化処理を行う(S803)。具体的には、図8で示すように、解像度符号化部702は、入力されたブロック内の各画素の色（画素値）を比較することにより、各ブロックに含まれる色の配置パターンを示すパターン情報を特定し、各ブロックが何色（1色、2色、3色、4色のいずれ）で構成されているかを判定する(S811、S813、S815)。判定結果に応じて、各ブロックの予め定めた位置の画素に対応する画素値から第1色の色情報を抽出し、更に、前記ブロックに含まれる色  
40  
50

の数が2乃至4のいずれかであると判断したブロックからは、当該特定されたパターン情報で定義されている配置パターンに対応する第2～4色の色情報を抽出する。そして、各ブロックのパターン情報と、第1色の色情報（低解像度画像データ）と、第2～4色の色情報（補間データ）とを、それぞれのメモリ領域に順に格納していくことにより、当該タイルの符号化データを生成する（S812、S814、S816、S817）。なお、ブロック内が1色で構成される場合、第2～4色は存在しないので、補間データはゼロになる。また、S803では、タイル内に含まれる各ブロックに対して、S811～S817の処理が行われることになる。

**【0060】**

図6の6aに示す出力データ転送部703は、内部バス131に接続され、解像度符号化部702で生成される符号化データを、内部バス131に接続されるRAM114へ出力する。出力データ転送部703の動作に必要な、RAM114上の画像書き出しアドレス番地、出力データ長等の不図示のレジスタ設定は、CPU113が予め行うものとする。

10

**【0061】**

上述した処理を、全てのタイルに対して繰り返し行い、全てのタイルの処理が終了したら符号化処理を終了する（S804）。

**【0062】**

[画像処理（S303）の詳細な処理手順（図6の6b、図9、図10、図11）]

ここで、本実施形態における画像処理部122の画像処理としての画素削除処理は、行列単位で行うものである。タイル単位で入力される符号化データに対して、タイルのヘッダ情報に画素削除すべき旨を示すフラグを付与することで、復号化することなく仮想的に画素削除処理を行う。

20

**【0063】**

まず、図6の6bに示す入力データ転送部901は、内部バス131に接続され、RAM114又は記憶装置120に予め保持された処理対象データを取得する（S1001）。本実施形態における処理対象データは、符号化部118でタイル単位に符号化され、低解像度画像データ及び補間データからなる符号化データである。また、入力データ転送部901の動作に必要な、データ転送開始アドレス番地、データ長等の不図示のレジスタ設定は、予めCPU113が行うものとする。そして、取得したタイル単位の符号化データを図6の6bに示す画素削除処理部902へ出力する。

30

**【0064】**

そして、画素削除処理部902は、タイルの座標を取得する（S1002）。座標取得は、タイルのヘッダ情報が有するタイル座標611を参照することで行う。次に、ページ画像に対する画素削除位置情報を取得する（S1003）。画素削除位置情報は、ページ画像で削除すべき行、列を一行一列単位で指定したものである。画素削除位置情報は、予め指定された設定に応じて、CPU113により画像処理部122が有する不図示のレジスタに設定されているものとする。

**【0065】**

そして、S1003で取得したページ画像における画素削除位置情報に応じて、取得した符号化データに対応するタイル内に削除すべき行、列が含まれるか否かを判定する（S1004）。即ち、S1002で取得したタイル座標からページ画像におけるタイルの位置を算出し、S1003で取得したページの画素削除位置情報と座標比較し、タイル内に画素削除位置が含まれるか否かを判定する。タイル内に画素削除位置が含まれていれば、画素削除処理対象タイルと判定し、画素削除位置情報に従って、そのタイルの画素行及び画素列に対応する画素削除フラグの設定を行う（S1005）。すなわち、画素削除対象の画素行及び画素列に対応する画素削除フラグをON（1）に設定する。一方、タイル内に画素削除位置が含まれていない場合には、そのタイルに対する画素削除処理に従った設定は行わない。すなわち、タイル内に画素削除位置が含まれていない場合、画素削除フラグは全てOFF（0）のままになる。

40

50

## 【 0 0 6 6 】

画素削除フラグ設定の具体例を、図 1 0 及び図 1 1 を用いて説明する。ページ画像 1 1 0 1 に含まれるタイル 1 1 0 2 に対して画素削除処理を行う場合を考える。ページ画像に対する画素削除位置情報として、ページの X 座標の 6 行目 1 1 1 0 と Y 座標の 5、6 列目 1 1 2 1、1 1 2 2 が設定されているものとする。これらの画素削除位置情報は、タイル 1 1 0 1 においても、X 座標の 6 行目と、Y 座標の 5、6 列目が画素削除位置となる。よって、タイル 1 1 0 1 のデータ構造 1 1 3 1 に関して、ヘッダ情報 1 1 3 2 の画素削除フラグ 1 1 4 7 は、行 X が 0 0 0 0 0 1 0 0、列 Y が 0 0 0 0 1 1 0 0 となる。画素削除フラグ 1 1 4 7 を参照することで、タイル 1 1 0 2 が符号化されている場合でも、どの画素が削除されるかを判定することが可能となる。

10

## 【 0 0 6 7 】

図 6 の 6 b に示す出力データ転送部 9 0 3 は、内部バス 1 3 1 に接続され、画像処理部 1 2 2 で処理済みのタイル単位の画像データを、内部バス 1 3 1 に接続される R A M 1 1 4 へ出力する。出力データ転送部 9 0 3 の動作に必要な、R A M 1 1 4 上の画像書き出しアドレス番地、出力データ長、等の不図示のレジスタ設定は、C P U 1 1 3 が予め行うものとする。

## 【 0 0 6 8 】

上述した処理を全てのタイルに対して繰り返し行い、全てのタイルの処理が終了したら画素削除処理を終了する ( S 1 0 0 6 )。

## 【 0 0 6 9 】

[ 復号化処理 ( S 4 0 2 ) の詳細な処理手順 ( 図 6 の 6 c、図 1 2 ) ]

まず、内部バス 1 3 1 に接続された入力データ転送部 1 2 0 1 ( 図 6 の 6 c ) は、R A M 1 1 4 又は記憶装置 1 2 0 に予め保持された処理対象データを取得する ( S 1 3 0 1 )。本実施形態における処理対象データは、符号化部 1 1 8 でタイル単位に符号化された後に、画像処理部 1 2 2 で画素行又は画素列が削除指定された符号化データとする。入力データ転送部 1 2 0 1 の動作に必要な、データ転送開始アドレス番地、データ長等の不図示のレジスタ設定は、予め C P U 1 1 3 が行うものとする。そして、タイルから 2 × 2 画素のブロックを切り出し ( S 1 3 0 2 )、解像度復号化部 1 2 0 2 ( 図 6 の 6 c ) へ出力する。

20

## 【 0 0 7 0 】

解像度復号化部 1 2 0 2 では、入力されたタイルのヘッダ情報が有する画素削除フラグを取得し ( S 1 3 0 3 )、入力されたタイルに対して画素の行、列を削除するか否かを判定する ( S 1 3 0 4 )。つまり、各行又は列に対応する画素削除フラグに有効ビット 1 があるか否かを判定する。有効ビット 1 がある場合には、画素削除フラグが指定する画素行又は画素列の削除指定を行う ( S 1 3 0 5 )。即ち、画素削除フラグとブロックとの関連付けを行って、各ブロック毎の削除位置の指定を行う。一方、有効ビット 1 が無い場合には、当該削除指定は行わない。そして、解像度復号化処理を行う ( S 1 3 0 6 )。

30

## 【 0 0 7 1 】

S 1 3 0 6 では、図 1 2 の 1 2 b に示すように、まず、S 1 3 0 5 で為された削除指定に基づいて、復号化を行う 2 × 2 画素を構成する各ブロック内の画素行又は画素列が削除指定されているか否かを判定する ( S 1 3 1 1 )。2 × 2 画素ブロック全体が削除指定されている場合、当該ブロックの復号化処理を行わない。

40

## 【 0 0 7 2 】

一方、削除指定されている画素行又は画素列を全く含まないブロックに対しては、パターン情報を参照し、補間データ格納部 1 1 3 5 から当該ブロックの補間データ ( 第 2 色乃至第 4 色の色情報 ) を読み出して復号化 ( S 1 3 1 2 ) し、低解像度画像データ格納部 1 1 3 4 から当該ブロックの低解像度画像データ ( 第 1 色の色情報 ) の復号化 ( S 1 3 1 3 ) を行う。

## 【 0 0 7 3 】

また、削除指定された画素行または画素列を一部含むブロックの場合は、削除指定され

50

ていない画素行または画素列に対応する画素の復号化処理を行う。このとき、処理対象ブロックのパターン情報と削除指定されている画素行または画素列とに応じて、当該ブロックの補間データと低解像度画像データとのそれぞれに関して読み込む必要があるか判断する。例えば、図4に示されるように、パターン情報が「0×4」のブロックの場合、第1色の色情報は左上の画素でだけ使用するので、当該左上の画素が削除対象の画素行または画素列に含まれる場合は、低解像度画像データ格納部1134から当該ブロックの低解像度画像データ（第1色の色情報）を読み込む必要がないと判断し、S1312で当該ブロックの補間データのみを読み込んで復号化し、S1313の処理はスキップする。また、ブロックのパターン情報が「0×3」で且つ右上と右下の画素が削除対象であった場合、第2色の色情報は不要であるので、補間データを読み込む必要がないと判断し、S1312の処理はスキップし、S1313で当該ブロックの低解像度画像データを読み込んで左上と左下の画素を復号化する。

10

【0074】

そして、タイル内に含まれる全てのブロックにおける画素の復号化が終了したら解像度復号化処理を終了する（S1314）。

【0075】

上述した処理を、入力画像に含まれる全てのタイルに対して繰り返し行い、全タイルに対する処理が終了したら復号化処理を終了する（S1307）。この復号化処理済みの画像データは、図6の6cに示す出力データ転送部903を介して、内部バス131に接続されるRAM114へ出力される。出力データ転送部903の動作に必要な、RAM114上の画像書き出しアドレス番地、出力データ長等の不図示のレジスタ設定は、CPU113が予め行うものとする。

20

【0076】

以上述べた通り、本実施形態によれば、符号化された画像データを復号化することなく、削除対象の画素行又は画素列を指定することが可能となる。また、復号化を行う際に削除指定がなされた画素行又は画素列を含むブロックを復号化することなく、削除指定がなされた画素行又は画素列を含まないブロックのみを復号化することが可能となる。

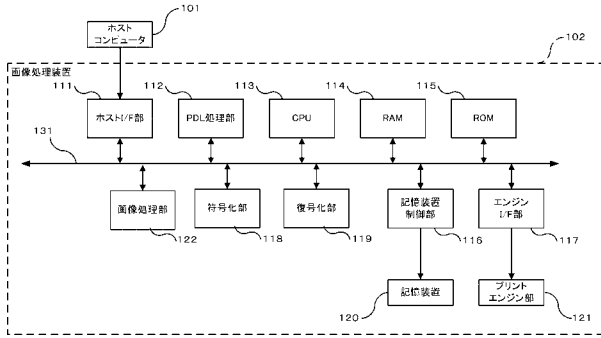
【0077】

（他の実施形態）

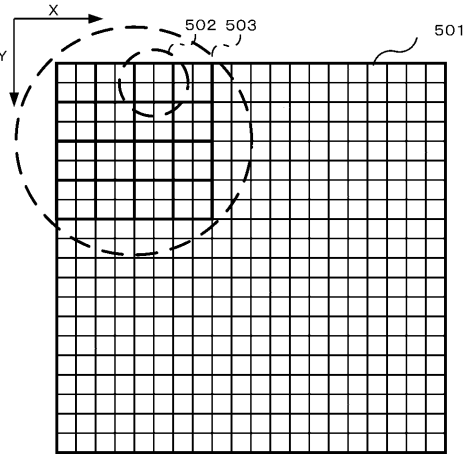
本発明は、以下の処理を実行することによっても実現される。即ち、上述した実施形態の機能を実現するソフトウェア（プログラム）をネットワーク又は各種記憶媒体を介してシステム或いは装置に供給し、そのシステム或いは装置のコンピュータ（又はCPUやMPU等）がプログラムコードを読み出して実行する処理である。この場合、そのプログラム、及び該プログラムを記憶した記憶媒体は本発明を構成することになる。

30

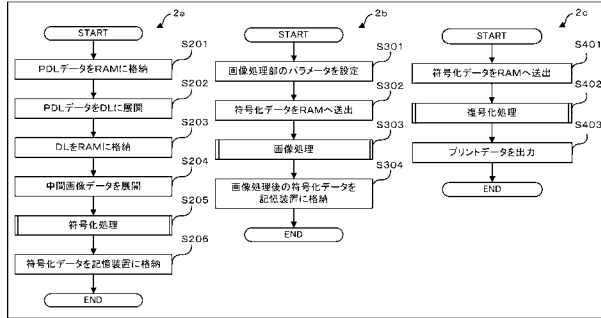
【図1】



【図3】



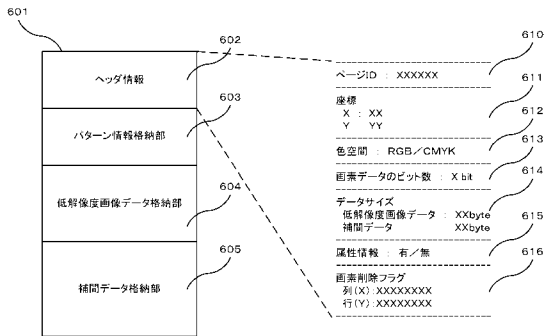
【図2】



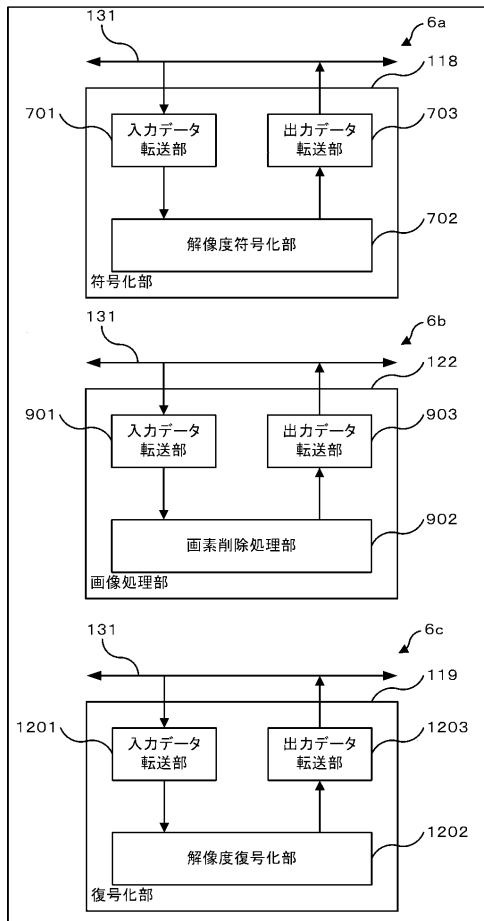
【図4】

ブロック (パターン情報)	ブロック色数 (組み合わせ)	パターン情報	低解像度 画像データ	補間データ			
502 (0x0)	1色 (1通り)	Pattern [4bit]	data [24bit]	第1色	第2色	第3色	第4色
(0x1) (0x2) (0x3) (0x4) (0x5) (0x6) (0x7)	2色 (7通り)	Pattern [4bit]	data [24bit]	data [24bit]			
(0x8) (0x9) (0xA) (0xB) (0xC) (0xD)	3色 (6通り)	Pattern [4bit]	data [24bit]	data [24bit]	data [24bit]	data [24bit]	
(0xE)	全画面異色 (1通り)	Pattern [4bit]	data [24bit]	data [24bit]	data [24bit]	data [24bit]	data [24bit]

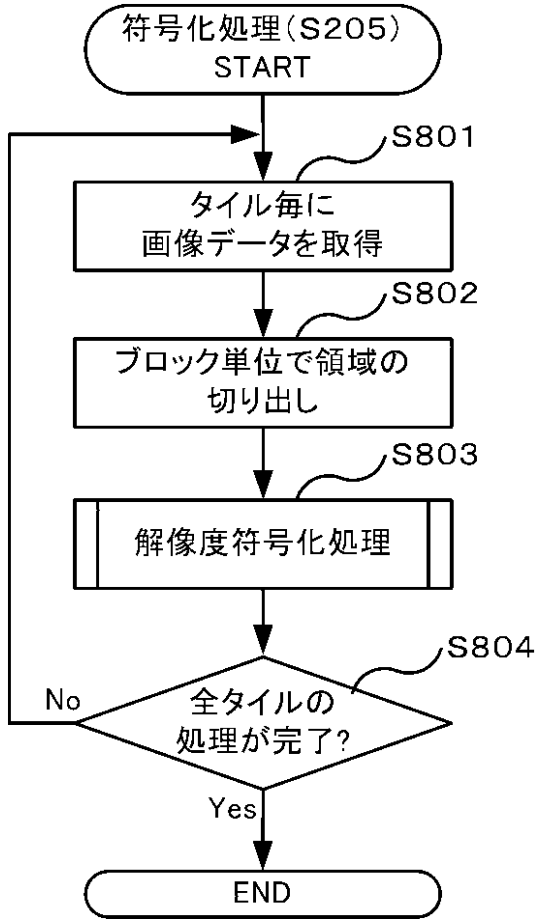
【図5】



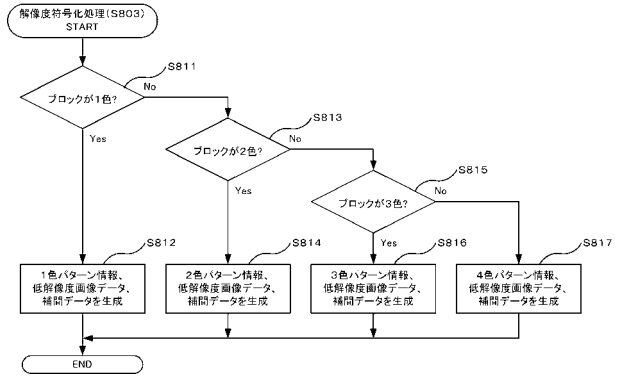
【図6】



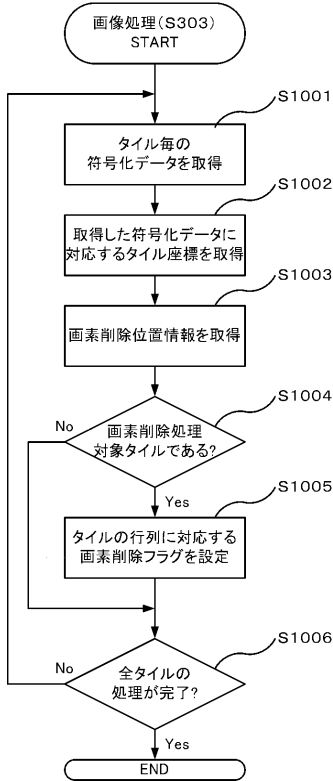
【図7】



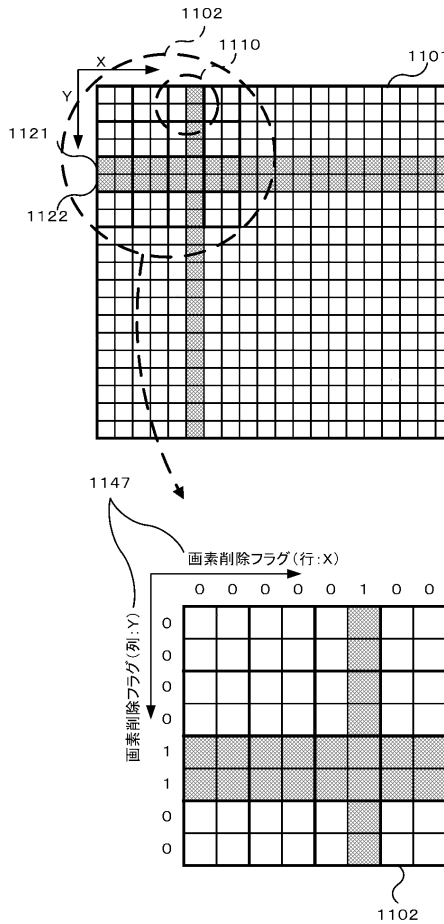
【図8】



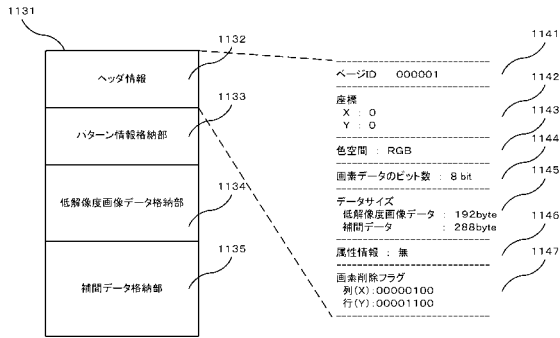
【図9】



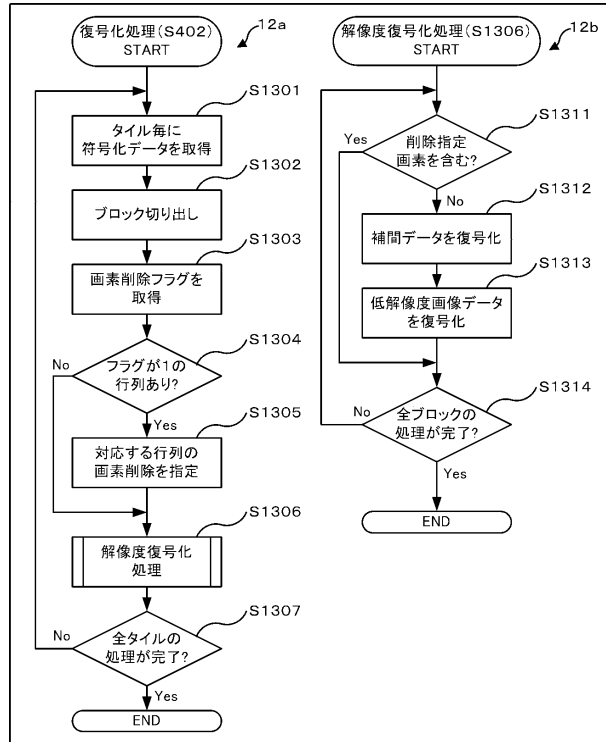
【図10】



【図11】



【図12】



---

フロントページの続き

(72)発明者 蓮井 樹生  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 堀井 啓明

(56)参考文献 特開2007-243889(JP,A)  
特開2004-023316(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H04N1/38-1/393  
H04N1/41-1/419