



(12) 发明专利申请

(10) 申请公布号 CN 114531775 A

(43) 申请公布日 2022. 05. 24

(21) 申请号 202210208435.X

(22) 申请日 2022.03.04

(71) 申请人 生益电子股份有限公司

地址 523000 广东省东莞市东城区(同沙)
科技工业园同振路33号

(72) 发明人 宋祥群 何思良 杨云

(74) 专利代理机构 北京品源专利代理有限公司
11332

专利代理师 高艳红

(51) Int. Cl.

H05K 1/02 (2006.01)

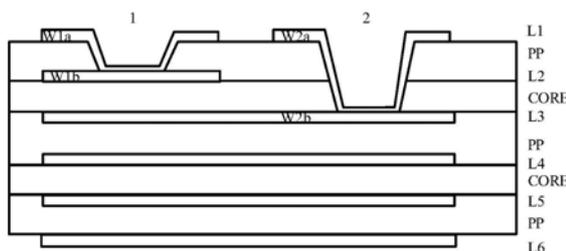
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种印制电路板

(57) 摘要

本发明公开了一种印制电路板。该印制电路板包括：至少包括L2/L3芯板和L4/L5芯板，且至少两张芯板按照顺序依次叠层放置；在包括L2/L3芯板和L4/L5芯板的基础上，每增加N张芯板，印制电路板增加2N个测试孔，N的取值包括大于或等于0的整数；测试孔之间的短路情况或者开路情况与芯板是否放反相关。本发明实施例提供的印制电路板，降低了印制电路板的芯板放反的检测难度。



1. 一种印制电路板,其特征在于,包括:至少包括L2/L3芯板和L4/L5芯板,且至少两张芯板按照顺序依次叠层放置;

在包括L2/L3芯板和L4/L5芯板的基础上,每增加N张芯板,所述印制电路板增加2N个测试孔,所述N的取值包括大于或等于0的整数;

测试孔之间的短路情况或者开路情况与芯板是否放反相关。

2. 根据权利要求1所述的印制电路板,其特征在于,所述印制电路板的测试孔包括:1阶盲孔、2阶盲孔、……(2N+1)阶盲孔、(2N+2)阶盲孔;所述盲孔位于所述印制电路板的表面,所述盲孔设置有孔口焊环,不同盲孔的孔口焊环绝缘设置;

无芯板放反的印制电路板中,2k-1阶盲孔的孔底焊盘与2k-1阶盲孔对应;2k阶盲孔的孔底焊盘与2k-1阶盲孔和2k阶盲孔对应,所述k的取值包括大于或等于1的整数;

无芯板放反的印制电路板中,所述印制电路板为M层板,其中,所述M的取值包括大于或等于6的偶数;

LS层板对应1阶盲孔、2阶盲孔……、S-2阶盲孔,且LS层板为同一网络铺铜设计,其中,所述S的取值包括大于或等于4且小于或等于M-2的偶数。

3. 根据权利要求2所述的印制电路板,其特征在于,所有盲孔均开路,无芯板放反。

4. 根据权利要求2所述的印制电路板,其特征在于,i阶盲孔,i-1阶盲孔……1阶盲孔短路,i+1阶盲孔……(2N+2)阶盲孔开路,L2/L3芯板与Li+2/Li+3芯板放反,所述i的取值包括大于或等于2的偶数。

5. 根据权利要求2所述的印制电路板,其特征在于,i-1阶盲孔和i阶盲孔短路,其它盲孔均开路,Li/Li+1芯板和Li+2/Li+3芯板放反,所述i的取值包括大于或等于2的偶数。

6. 根据权利要求2所述的印制电路板,其特征在于,所有盲孔均短路,L2/L3芯板和最下层芯板放反。

7. 根据权利要求2所述的印制电路板,其特征在于,i-1阶盲孔、i阶盲孔、……(2N+1)阶盲孔、(2N+2)阶盲孔短路,其它盲孔均开路,Li/Li+1芯板和最下层芯板放反,所述i的取值包括大于或等于2的偶数。

8. 根据权利要求2所述的印制电路板,其特征在于,在包括L2/L3芯板和L4/L5芯板的基础上,增加第j张芯板,所述j的取值包括大于或等于1的整数,第j张芯板为L(2j+4)/L(2j+5),增加的测试孔为(2j+1)阶盲孔和(2j+2)阶盲孔。

9. 根据权利要求2所述的印制电路板,其特征在于,短路连接的盲孔露出同一个孔底焊盘;

开路连接的盲孔露出位于不同层的孔底焊盘。

10. 根据权利要求9所述的印制电路板,其特征在于,外部测量设置和盲孔构成导电通路。

一种印制电路板

技术领域

[0001] 本发明涉及电子技术领域,尤其涉及一种印制电路板。

背景技术

[0002] 在印制电路板(PCB)压合生产过程中由于两芯板放错风险很高,目前业内大多通过规范配套和棕化放板、接板减少问题产生,但是这种问题仍然无法避免。

[0003] 有些产品可通过电测、FQA出货切片等方式拦截。但部分产品,尤其是高密度互连(High Density Interconnector, HDI)印制电路板,一旦芯板放错很难发现,只能到客户端上件使用、测试时才能发现。

[0004] 因此,亟需一种很容易检测芯板反向放置的印制电路板。

发明内容

[0005] 本发明提供一种印制电路板以及印制电路板,以降低印制电路板的芯板放反的检测难度。

[0006] 本发明实施例提供了一种印制电路板,包括:至少包括L2/L3芯板和L4/L5芯板,且至少两张芯板按照顺序依次叠层放置;

[0007] 在包括L2/L3芯板和L4/L5芯板的基础上,每增加N张芯板,所述印制电路板增加2N个测试孔,所述N的取值包括大于或等于0的整数;

[0008] 测试孔之间的短路情况或者开路情况与芯板是否放反相关。

[0009] 可选的,所述印制电路板的测试孔包括:1阶盲孔、2阶盲孔、……(2N+1)阶盲孔、(2N+2)阶盲孔;所述盲孔位于所述印制电路板的表面,所述盲孔设置有孔口焊环,不同盲孔的孔口焊环绝缘设置;

[0010] 无芯板放反的印制电路板中,2k-1阶盲孔的孔底焊盘与2k-1阶盲孔对应;2k阶盲孔的孔底焊盘与2k-1阶盲孔和2k阶盲孔对应,所述k的取值包括大于或等于1的整数;

[0011] 无芯板放反的印制电路板中,所述印制电路板为M层板,其中,所述M的取值包括大于或等于6的偶数;

[0012] LS层板对应1阶盲孔、2阶盲孔……、S-2阶盲孔,且LS层板为同一网络铺铜设计,其中,所述S的取值包括大于或等于4且小于或等于M-2的偶数。

[0013] 可选的,所有盲孔均开路,无芯板放反。

[0014] 可选的,i阶盲孔,i-1盲孔……1阶盲孔短路,i+1阶盲孔……(2N+2)阶盲孔开路,L2/L3芯板与Li+2/Li+3芯板放反,所述i的取值包括大于或等于2的偶数。

[0015] 可选的,i-1阶盲孔和i阶盲孔短路,其它盲孔均开路,Li/Li+1芯板和Li+2/Li+3芯板放反,所述i的取值包括大于或等于2的偶数。

[0016] 可选的,所有盲孔均短路,L2/L3芯板和最下层芯板放反。

[0017] 可选的,i-1阶盲孔、i阶盲孔、……(2N+1)阶盲孔、(2N+2)阶盲孔短路,其它盲孔均开路,Li/Li+1芯板和最下层芯板放反,所述i的取值包括大于或等于2的偶数。

[0018] 可选的,在包括L2/L3芯板和L4/L5芯板的基础上,增加第j张芯板,所述j的取值包括大于或等于1的整数,第j张芯板为 $L(2j+4)/L(2j+5)$,增加的测试孔为 $(2j+1)$ 阶盲孔和 $(2j+2)$ 阶盲孔。

[0019] 可选的,短路连接的盲孔露出同一个孔底焊盘;

[0020] 开路连接的盲孔露出位于不同层的孔底焊盘。

[0021] 可选的,外部测量设置和盲孔构成导电通路。

[0022] 本实施例提供的技术方案,根据测试孔之间的短路情况或者开路情况,来判断印制电路板是否存在两芯板放反的情况,实现了一种容易检测两芯板反向放置的印制电路板,相比到客户端上件使用、测试时才能发现,降低了印制电路板中两芯板放反的检测难度。

附图说明

[0023] 图1是本发明实施例提供的一种印制电路板的结构示意图;

[0024] 图2是本发明实施例提供的另一种印制电路板的结构示意图;

[0025] 图3是本发明实施例提供的又一种印制电路板的结构示意图;

[0026] 图4是图1中L2/L3芯板和L4/L5芯板放反的结构示意图;

[0027] 图5是图2中L4/L5芯板和L6/L7芯板放反的结构示意图;

[0028] 图6是图2中L2/L3芯板和L6/L7芯板放反的结构示意图;

[0029] 图7是图3中L6/L7芯板和L8/L9芯板放反的结构示意图;

[0030] 图8是图3中L2/L3芯板和L8/L9芯板放反的结构示意图;

[0031] 图9是图3中L4/L5芯板和L8/L9芯板放反的结构示意图。

具体实施方式

[0032] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本发明,而非对本发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本发明相关的部分而非全部结构。

[0033] 本发明实施例提供了一种印制电路板,该印制电路板包括:至少包括L2/L3芯板和L4/L5芯板,且至少两张芯板按照顺序依次叠层放置;在包括L2/L3芯板和L4/L5芯板的基础上,每增加N张芯板,印制电路板增加 $2N$ 个测试孔,N的取值包括大于或等于0的整数;测试孔之间的短路情况或者开路情况与芯板是否放反相关。

[0034] 示例性的,参见图1,该印制电路板包括L2/L3芯板和L4/L5芯板,印制电路板的测试孔包括1阶盲孔和2阶盲孔。

[0035] 参见图2,该印制电路板在包括L2/L3芯板和L4/L5芯板的基础上,增加了L6/L7芯板,印制电路板在包括1阶盲孔和2阶盲孔的基础上,增加了2个测试孔,分别是3阶盲孔和4阶盲孔。

[0036] 参见图3,该印制电路板在包括L2/L3芯板和L4/L5芯板的基础上,增加了L6/L7芯板和L8/L9芯板,印制电路板在包括1阶盲孔和2阶盲孔的基础上,增加了4个测试孔,分别是3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔。

[0037] 本实施例提供的技术方案,根据测试孔之间的短路情况或者开路情况,来判断印

制电路板是否存在两芯板放反的情况,实现了一种容易检测两芯板反向放置的印制电路板,相比到客户端上件使用、测试时才能发现,降低了印制电路板中两芯板放反的检测难度。

[0038] 可选的,印制电路板的测试孔包括:1阶盲孔、2阶盲孔、……(2N+1)阶盲孔、(2N+2)阶盲孔;盲孔位于印制电路板的表面,盲孔设置有孔口焊环,不同盲孔的孔口焊环绝缘设置;无芯板放反的印制电路板中,2k-1阶盲孔的孔底焊盘与2k-1阶盲孔对应;2k阶盲孔的孔底焊盘与2k-1阶盲孔和2k阶盲孔对应,k的取值包括大于或等于1的整数;无芯板放反的印制电路板中,印制电路板为M层板,其中,M的取值包括大于或等于6的偶数;LS层板对应1阶盲孔、2阶盲孔……、S-2阶盲孔,且LS层板为同一网络铺铜设计,其中,S的取值包括大于或等于4且小于或等于M-2的偶数。

[0039] 图1-图3的印制电路板中无芯板放反。盲孔位于印制电路板的表面,盲孔设置有孔口焊环,不同盲孔的孔口焊环绝缘设置。

[0040] 参见图1,该印制电路板为6层板,分别是L1层板、L2层板……L6层板。该印制电路板包括2张芯板,分别是L2/L3芯板和L4/L5芯板,该印制电路板的测试孔包括1阶盲孔和2阶盲孔。其中,1阶盲孔的孔底焊盘W1b与1阶盲孔对应。2阶盲孔的孔底焊盘W2b与1阶盲孔和2阶盲孔对应。L4层板对应1阶盲孔和2阶盲孔,且L4层板为同一网络铺铜设计。1阶盲孔设置有孔口焊环W1a,2阶盲孔设置有孔口焊环W2a。

[0041] 参见图2,该印制电路板为8层板,分别是L1层板、L2层板……L8层板。该印制电路板包括3张芯板,分别是L2/L3芯板、L4/L5芯板和L6/L7芯板,该印制电路板的测试孔包括1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔。其中,1阶盲孔的孔底焊盘W1b与1阶盲孔对应。2阶盲孔的孔底焊盘W2b与1阶盲孔和2阶盲孔对应。3阶盲孔的孔底焊盘W3b与3阶盲孔对应。4阶盲孔的孔底焊盘W4b与3阶盲孔和4阶盲孔对应。L4层板对应1阶盲孔和2阶盲孔,且L4层板为同一网络铺铜设计。L6层板对应1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔,且L6层板为同一网络铺铜设计。1阶盲孔设置有孔口焊环W1a,2阶盲孔设置有孔口焊环W2a。3阶盲孔设置有孔口焊环W3a。4阶盲孔设置有孔口焊环W4a。

[0042] 参见图3,该印制电路板为10层板,分别是L1层板、L2层板……L10层板。该印制电路板包括4张芯板,分别是L2/L3芯板、L4/L5芯板、L6/L7芯板和L8/L9芯板,该印制电路板的测试孔包括1阶盲孔、2阶盲孔、3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔。其中,1阶盲孔的孔底焊盘W1b与1阶盲孔对应。2阶盲孔的孔底焊盘W2b与1阶盲孔和2阶盲孔对应。3阶盲孔的孔底焊盘W3b与3阶盲孔对应。4阶盲孔的孔底焊盘W4b与3阶盲孔和4阶盲孔对应。5阶盲孔的孔底焊盘W5b与5阶盲孔对应。6阶盲孔的孔底焊盘W6b与5阶盲孔和6阶盲孔对应。L4层板对应1阶盲孔和2阶盲孔,且L4层板为同一网络铺铜设计。L6层板对应1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔,且L6层板为同一网络铺铜设计。L8层板对应1阶盲孔、2阶盲孔、3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔,且L8层板为同一网络铺铜设计。1阶盲孔设置有孔口焊环W1a,2阶盲孔设置有孔口焊环W2a。3阶盲孔设置有孔口焊环W3a。4阶盲孔设置有孔口焊环W4a。5阶盲孔设置有孔口焊环W5a。6阶盲孔设置有孔口焊环W6a。

[0043] 参见图1,该印制电路板为6层板。参见图2,该印制电路板为8层板。参见图3,该印制电路板为10层板。印制电路板中以网络铺铜的层数决定了印制电路板中M层板,M的取值。网络铺铜层的厚度大于或等于5盎司,可以保证铜层具有一定的散热性能,以及和预设数值

范围内的导通电流的匹配传导能力。

[0044] 图1-图3的印制电路板中无芯板放反。当图1-图3的印制电路板中存在两芯板放反时,可以根据下面技术方案来确定印制电路板中是否存在两芯板放反的情况。

[0045] 可选的,所有盲孔均开路,无芯板放反。

[0046] 示例性的,参见图1,1阶盲孔和2阶盲孔均开路,印制电路板中不存在两芯板放反的情况。参见图2,1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔均开路,印制电路板中不存在两芯板放反的情况。参见图3,1阶盲孔、2阶盲孔、3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔均开路,印制电路板中不存在两芯板放反的情况。

[0047] 可选的, i 阶盲孔, $i-1$ 盲孔……1阶盲孔短路, $i+1$ 阶盲孔…… $(2N+2)$ 阶盲孔开路, L_2/L_3 芯板与 L_{i+2}/L_{i+3} 芯板放反, i 的取值包括大于或等于2的偶数。

[0048] 示例性的,参见图4, i 取2时,2阶盲孔和1阶盲孔短路,其它开路, L_2/L_3 芯板与 L_4/L_5 芯板放反。参见图6, i 取4时,4阶盲孔、3阶盲孔、2阶盲孔和1阶盲孔短路, L_2/L_3 芯板与 L_6/L_7 芯板放反。参见图8, i 取6时,6阶盲孔、5阶盲孔、4阶盲孔、3阶盲孔、2阶盲孔和1阶盲孔短路, L_2/L_3 芯板与 L_8/L_9 芯板放反。

[0049] 可选的, $i-1$ 阶盲孔和 i 阶盲孔短路,其它盲孔均开路, L_i/L_{i+1} 芯板和 L_{i+2}/L_{i+3} 芯板放反, i 的取值包括大于或等于2的偶数。

[0050] 示例性的,参见图4, i 取2时,1阶盲孔和2阶盲孔短路,其它盲孔均开路, L_2/L_3 芯板和 L_4/L_5 芯板放反。参见图5, i 取4时,3阶盲孔和4阶盲孔短路,其它盲孔均开路, L_4/L_5 芯板和 L_6/L_7 芯板放反。参见图7, i 取6时,5阶盲孔和6阶盲孔短路,其它盲孔均开路, L_6/L_7 芯板和 L_8/L_9 芯板放反。

[0051] 可选的,所有盲孔均短路, L_2/L_3 芯板和最下层芯板放反。

[0052] 参见图4,1阶盲孔和2阶盲孔均短路, L_2/L_3 芯板和最下层芯板放反。最下层芯板是 L_4/L_5 芯板。参见图6,1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔均短路, L_2/L_3 芯板和最下层芯板放反。最下层芯板是 L_6/L_7 芯板。参见图8,1阶盲孔、2阶盲孔、3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔均短路, L_2/L_3 芯板和最下层芯板放反。最下层芯板是 L_8/L_9 芯板。

[0053] 可选的, $i-1$ 阶盲孔、 i 阶盲孔、…… $(2N+1)$ 阶盲孔、 $(2N+2)$ 阶盲孔短路,其它盲孔均开路, L_i/L_{i+1} 芯板和最下层芯板放反, i 的取值包括大于或等于2的偶数。

[0054] 参见图8, i 取值为2,1阶盲孔、2阶盲孔、3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔均短路, L_2/L_3 芯板和最下层芯板放反。最下层芯板是 L_8/L_9 芯板。

[0055] 参见图9, i 取值为4,3阶盲孔、4阶盲孔、5阶盲孔和6阶盲孔均短路,1阶盲孔和2阶盲孔开路, L_4/L_5 芯板和最下层芯板放反。最下层芯板是 L_8/L_9 芯板。

[0056] 参见图7, i 取值为6,5阶盲孔和6阶盲孔均短路,1阶盲孔、2阶盲孔、3阶盲孔和4阶盲孔开路, L_6/L_7 芯板和最下层芯板放反。最下层芯板是 L_8/L_9 芯板。

[0057] 可选的,在包括 L_2/L_3 芯板和 L_4/L_5 芯板的基础上,增加第 j 张芯板, j 的取值包括大于或等于1的整数,第 j 张芯板为 $L_{(2j+4)}/L_{(2j+5)}$,增加的测试孔为 $(2j+1)$ 阶盲孔和 $(2j+2)$ 阶盲孔。

[0058] 参见图1,该印制电路板包括 L_2/L_3 芯板和 L_4/L_5 芯板,印制电路板的测试孔包括1阶盲孔和2阶盲孔。

[0059] 示例性的,参见图2,该印制电路板在包括 L_2/L_3 芯板和 L_4/L_5 芯板的基础上,增加

第1张芯板,该芯板为L6/L7芯板,增加的测试孔为3阶盲孔和4阶盲孔。

[0060] 参见图3,该印制电路板在包括L2/L3芯板和L4/L5芯板的基础上,增加第1张芯板,该芯板为L6/L7芯板,增加的测试孔为3阶盲孔和4阶盲孔。增加第2张芯板,该芯板为L8/L9芯板,增加的测试孔为5阶盲孔和6阶盲孔。

[0061] 可选的,参见图4-图9,短路连接的盲孔露出同一个孔底焊盘。参见图1-图3,开路连接的盲孔露出位于不同层的孔底焊盘,因此可以根据测试孔之间的短路情况或者开路情况,来判断印制电路板是否存在两芯板放反的情况,实现了一种容易检测两芯板反向放置的印制电路板,相比到客户端上件使用、测试时才能发现,降低了印制电路板中两芯板放反的检测难度。

[0062] 可选的,外部测量设置和盲孔构成导电通路。

[0063] 具体的,将盲孔的等效为电阻,外部测量设备和测试孔构成导电通路。示例性的,外部测量设备可以选择万用表。测试孔之间短路时,参见图4-图9,短路连接的盲孔露出同一个孔底焊盘,外部测量设备有电流流过。参见图1-图3,测试孔之间开路时,开路连接的盲孔露出位于不同层的孔底焊盘,外部测量设备没有电流流过,因此可以根据测试孔之间的短路情况或者开路情况,来判断印制电路板是否存在两芯板放反的情况,实现了一种容易检测两芯板反向放置的印制电路板,相比到客户端上件使用、测试时才能发现,降低了印制电路板中两芯板放反的检测难度。

[0064] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

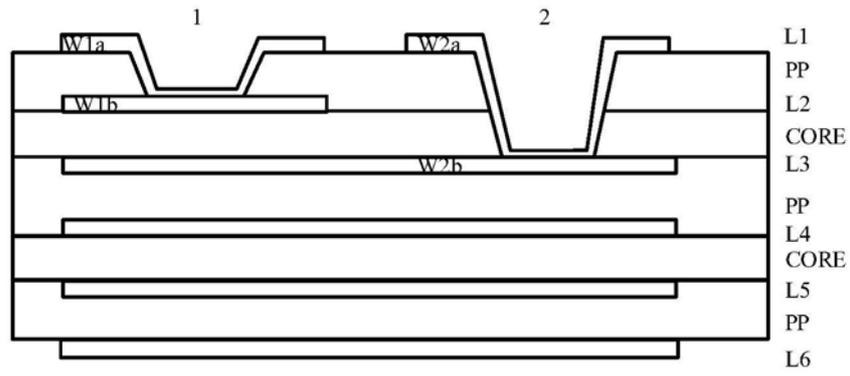


图1

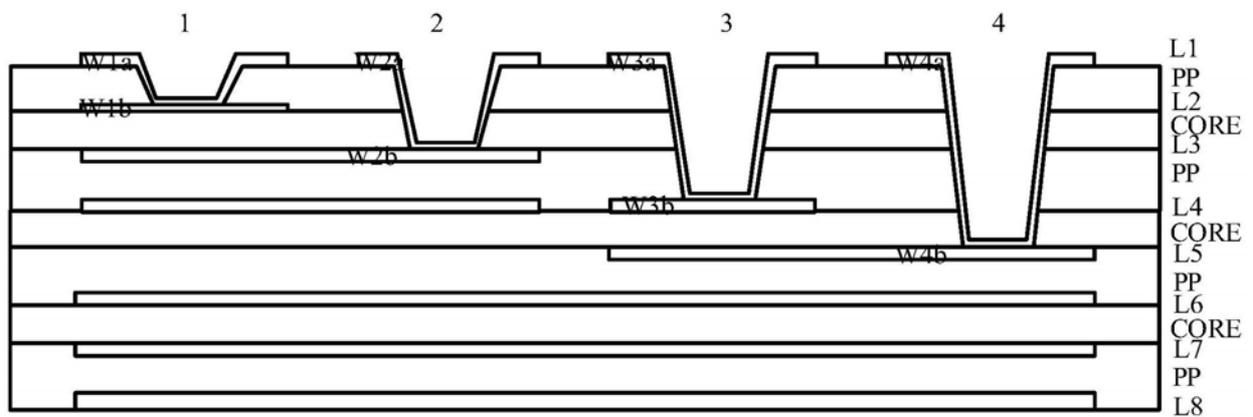


图2

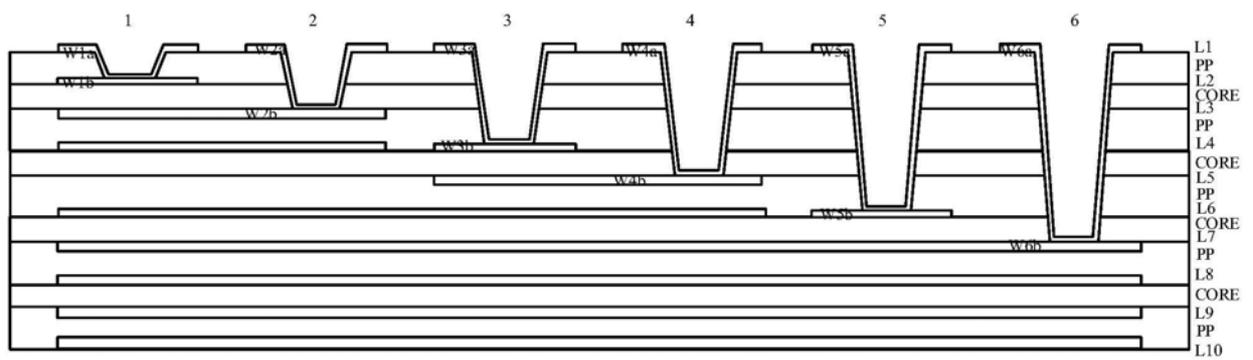


图3

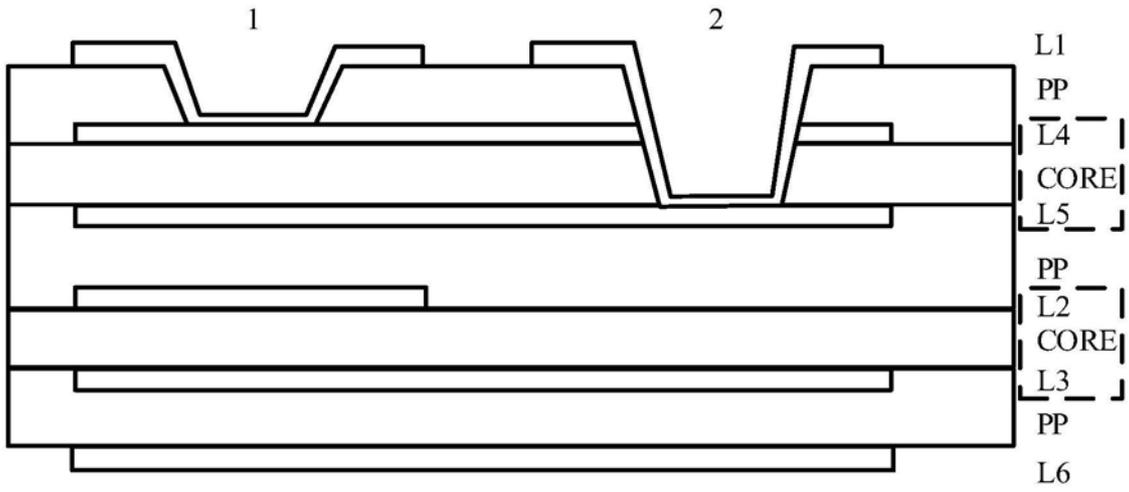


图4

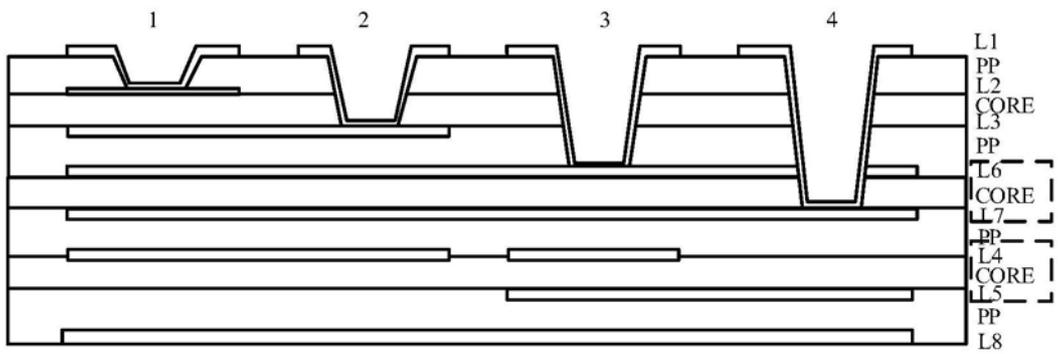


图5

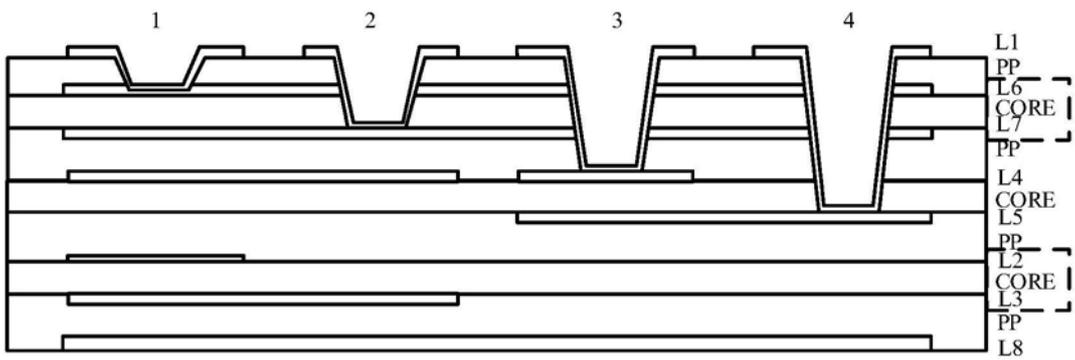


图6

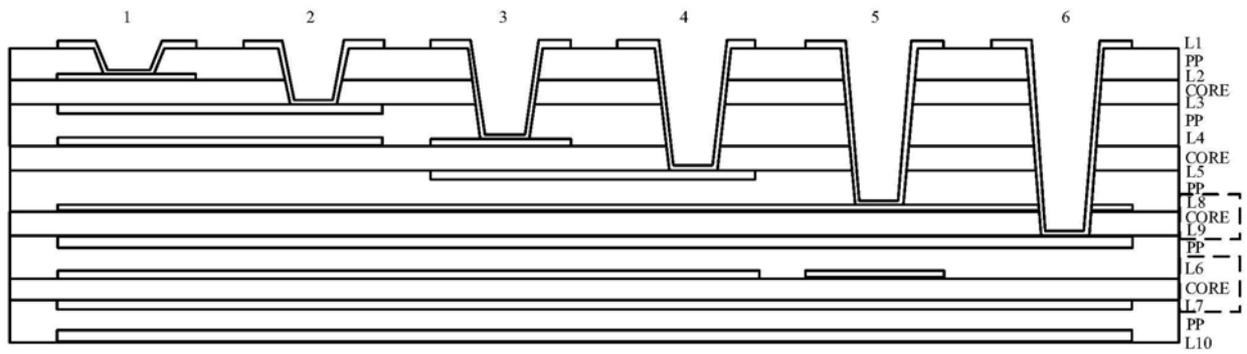


图7

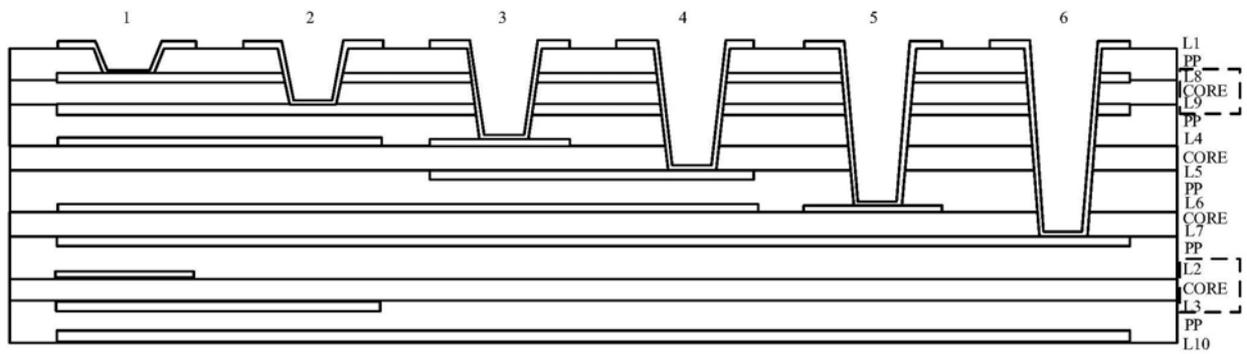


图8

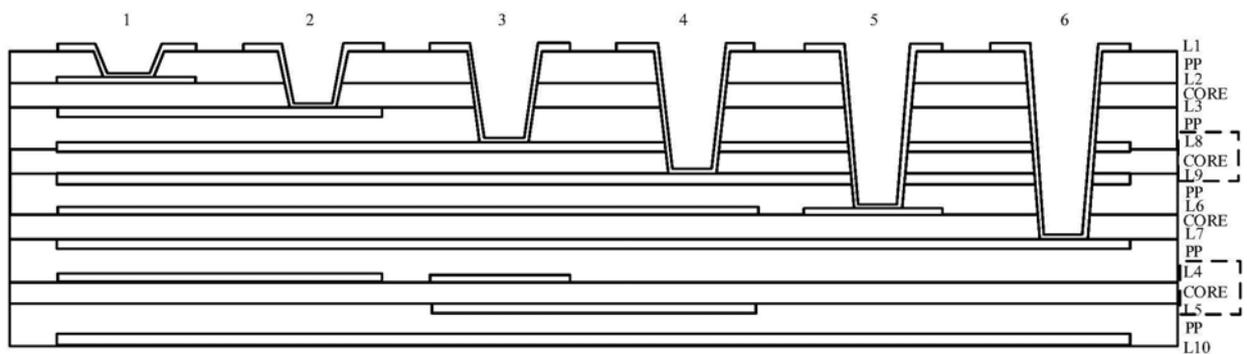


图9