



(12) 发明专利

(10) 授权公告号 CN 111326100 B

(45) 授权公告日 2023.01.13

(21) 申请号 201911201647.X

(22) 申请日 2019.11.29

(65) 同一申请的已公布的文献号  
申请公布号 CN 111326100 A

(43) 申请公布日 2020.06.23

(30) 优先权数据  
10-2018-0150786 2018.11.29 KR

(73) 专利权人 乐金显示有限公司  
地址 韩国首尔

(72) 发明人 高皓煊 柳俊锡

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227  
专利代理师 陈炜 王伟楠

(51) Int.Cl.

G09G 3/32 (2016.01)

G09F 9/33 (2006.01)

(56) 对比文件

CN 108091302 A, 2018.05.29

CN 105702210 A, 2016.06.22

CN 107274825 A, 2017.10.20

CN 107221289 A, 2017.09.29

US 2006125807 A1, 2006.06.15

US 2018197462 A1, 2018.07.12

US 2008174574 A1, 2008.07.24

贺轶.OLED亮度补偿电路浅析.《工业技术创新》.2016,(第02期),

审查员 张婕

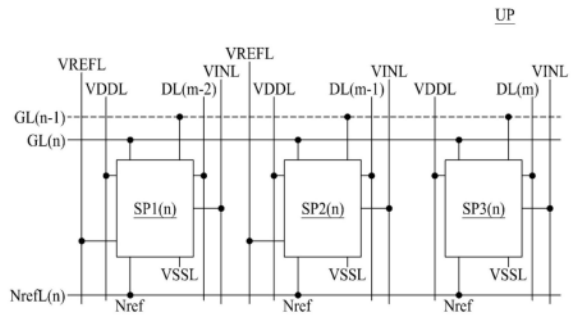
权利要求书3页 说明书15页 附图6页

(54) 发明名称

电致发光显示装置

(57) 摘要

电致发光显示装置包括:像素,其包括子像素;电力线,其用于向子像素提供电力电压;数据线,其用于向子像素提供数据信号;栅极线,其用于向子像素提供栅极信号;以及参考节点线,其用于连接子像素中包括的参考节点。子像素中的每个子像素包括发光二极管和用于控制发光二极管的发光的存在子像素驱动电路,子像素驱动电路被实现为当参考电压从一条电力线被施加至子像素中包括的参考节点时,向发光二极管提供不包括高电位电压的驱动电流,并且子像素中的部分子像素包括连接至参考节点以接收参考电压的补偿晶体管。因此,可以向发光二极管提供不受高电位电压影响的驱动电流,从而可以解决电致发光显示装置的图像质量问题。



1. 一种电致发光显示装置,包括:  
像素,其包括多个子像素;  
多条电力线,其用于向所述多个子像素提供电力电压;  
数据线,其用于向所述多个子像素提供数据信号;  
多条栅极线,其用于向所述多个子像素提供栅极信号;以及  
参考节点线,其用于连接所述多个子像素中包括的多个参考节点,  
其中,所述子像素中的每个子像素包括发光二极管以及用于控制所述发光二极管的发光  
的子像素驱动电路,并且其中,所述子像素驱动电路由于从所述多条电力线中的一条电  
力线施加至该子像素中包括的参考节点的参考电压而向所述发光二极管提供不包括高电  
位电压的情况下的驱动电流,并且  
其中,所述像素是能够表现所有颜色的最小单位,并且在一个所述像素的所述多个子  
像素中,部分子像素包括连接至用于接收参考电压的参考节点的两个补偿晶体管,并且所  
述两个补偿晶体管连接至彼此不同的栅极线并在彼此不同的定时导通。
2. 根据权利要求1所述的电致发光显示装置,其中,所述多个子像素位于行方向上的所  
述多条栅极线与列方向上的所述数据线交叉的位置上,并且所述参考节点线连接在所述行  
方向上布置的所述多个子像素中包括的所述多个参考节点。
3. 根据权利要求1所述的电致发光显示装置,其中,所述电力线包括:  
高电位电压线,其用于提供高电位电压;  
参考电压线,其用于提供参考电压;以及  
初始化电压线,其用于向所述多个子像素提供初始化电压,  
其中,所述补偿晶体管连接至所述参考节点和所述参考电压线。
4. 根据权利要求1所述的电致发光显示装置,其中,所述多条栅极线包括用于提供扫描  
信号的扫描线和用于提供发射信号的发射线。
5. 根据权利要求4所述的电致发光显示装置,其中,所述多个子像素被布置在第n行中,  
并且分别通过第n-1扫描线和第n扫描线接收第n-1扫描信号和第n扫描信号。
6. 根据权利要求5所述的电致发光显示装置,其中,所述电力线包括用于提供参考电压  
的参考电压线,并且所述部分子像素包括:  
包括第一补偿晶体管的子像素,所述第一补偿晶体管由所述第n-1扫描信号控制并连  
接至所述参考电压线;以及  
包括第二补偿晶体管的子像素,所述第二补偿晶体管由所述第n扫描信号控制并连接  
至所述参考电压线。
7. 根据权利要求1所述的电致发光显示装置,其中,所述像素中包括的所述多个子像素  
被布置在布置有所述多条栅极线的方向上,并且  
其中,所述子像素中的至少两个子像素的子像素驱动电路包括所述补偿晶体管。
8. 根据权利要求1所述的电致发光显示装置,其中,所述像素中包括的所述多个子像素  
处于布置有至少两条栅极线和至少两条数据线的方向上,并且  
其中,所述子像素中的、在至少一条数据线中的多个子像素的子像素驱动电路包括所  
述补偿晶体管。
9. 根据权利要求1所述的电致发光显示装置,其中,所述子像素驱动电路包括用于向所

述发光二极管均匀地提供所述驱动电流的驱动晶体管，

其中，所述子像素驱动电路包括：

第一初始化时段，其用于对所述驱动晶体管的栅极节点进行初始化；

采样和第二初始化时段，其用于对所述驱动晶体管的阈值电压进行采样并对所述发光二极管进行初始化；

保持时段，其用于保持通过所述数据线施加的数据电压；以及

发光时段，其用于允许所述发光二极管通过基于数据电压而产生的驱动电流发光，并且

其中，所述参考电压在所述第一初始化时段以及所述采样和第二初始化时段内被施加至所述参考节点。

10. 根据权利要求9所述的电致发光显示装置，其中，所述子像素驱动电路包括用于对所述数据电压充电的电容器，并且所述电容器的一端连接至所述参考节点以及所述电容器的另一端连接至所述驱动晶体管的栅极节点。

11. 一种电致发光显示装置，包括：

存在于其中所有颜色能够通过三原色的组合来表现的最小区域中的单位像素，

其中，所述单位像素包括多个子像素，所述多个子像素包括：包括第一补偿晶体管的至少第一子像素，和包括第二补偿晶体管的至少第二子像素，

其中，所述第一子像素和所述第二子像素各自包括用于提供通过相应的补偿晶体管、发光二极管、驱动晶体管、开关晶体管和电容器传输的参考电压的参考节点，以及

在所述单位像素中布置有用于连接所述多个子像素的参考节点的参考节点线，

其中，所述第一补偿晶体管和所述第二补偿晶体管连接至彼此不同的栅极线并在彼此不同的定时导通。

12. 根据权利要求11所述的电致发光显示装置，其中，所述发光二极管包括被施加有允许所述发光二极管发光的驱动电流的阳极、以及被施加有低电位电压的阴极。

13. 根据权利要求11所述的电致发光显示装置，其中，所述驱动晶体管的栅极与所述电容器的一端连接，高电位电压和数据电压通过所述开关晶体管被施加至所述驱动晶体管的源极，并且所述电容器的另一端与所述参考节点连接。

14. 根据权利要求11所述的电致发光显示装置，其中，所述参考电压是高电位电压与低电位电压之间的电压值。

15. 根据权利要求11所述的电致发光显示装置，其中，所述多个子像素还包括：不包括补偿晶体管的至少第三子像素，所述第三子像素包括下述参考节点，该参考节点用于提供通过参考节点线、发光二极管、驱动晶体管、开关晶体管和电容器传输的参考电压。

16. 根据权利要求15所述的电致发光显示装置，其中，所述第一子像素至所述第三子像素包括用于发射红光、蓝光和绿光的子像素。

17. 根据权利要求11所述的电致发光显示装置，其中，所述多个子像素各自包括：所述发光二极管；以及子像素驱动电路，用于控制所述发光二极管的发光。

18. 根据权利要求17所述的电致发光显示装置，其中，所述子像素驱动电路由于所述参考电压而向所述发光二极管提供不包括高电位电压的情况下的驱动电流。

19. 根据权利要求11所述的电致发光显示装置，其中，所述多个子像素被布置在第n行

中,并且所述第一子像素通过第 $n-1$ 扫描线接收第 $n-1$ 扫描信号,且所述第二子像素通过第 $n$ 扫描线接收第 $n$ 扫描信号。

20.根据权利要求19所述的电致发光显示装置,其中,所述第一补偿晶体管由所述第 $n-1$ 扫描信号控制以提供所述参考电压,并且所述第二补偿晶体管由所述第 $n$ 扫描信号控制以提供所述参考电压。

## 电致发光显示装置

### 技术领域

[0001] 本公开内容涉及电致发光显示装置,更具体地,涉及包括能够对电压降进行补偿的子像素驱动电路的电致发光显示装置。

### 背景技术

[0002] 随着信息技术的进步,作为用户与信息之间的连接介质的显示装置的市场已得到发展。因此,增加了诸如电致发光显示装置、液晶显示(LCD)装置和量子点发光显示(QLED)装置的各种类型的显示装置的使用。

[0003] 显示装置包括:显示面板,其包括多个子像素;驱动器,其用于驱动显示面板;以及电力供应单元,其用于向显示面板提供电力源。驱动器包括用于向显示面板提供栅极信号的栅极驱动器和用于向显示面板提供数据信号的数据驱动器。

[0004] 例如,如果栅极信号和数据信号被提供至子像素,则电致发光显示装置在子像素的发光二极管发光时可以显示图像。可以基于有机材料或无机材料来实现发光二极管。

[0005] 由于电致发光显示装置基于从子像素内的发光二极管产生的光来显示图像,因此电致发光显示装置具有各种优点,从而需要用于控制子像素的发光子像素驱动电路的精确度。例如,可以对其中子像素驱动电路中包括的晶体管的阈值电压变化的时变特性(或随时间的变化)进行补偿,从而可以改善子像素驱动电路的精确度。

[0006] 存在用于对电致发光显示装置的时变特性进行补偿的各种方法。然而,由于未考虑到被施加到子像素的电压的下降,因此通常建议的一些补偿方法会引起图像质量问题,诸如显示面板上的垂直亮度不均匀或串扰(crosstalk)。

[0007] 因此,已经研究了用于使得子像素能够以均匀亮度发光的子像素驱动电路的设计方法。

### 发明内容

[0008] 因此,本公开内容涉及使用子像素驱动电路的电致发光显示装置,其基本上消除了由于现有技术的限制和缺点而引起的一个或更多个问题。

[0009] 鉴于上述问题做出了本公开内容,并且本公开内容的目的是提供下述的电致发光显示装置:其中,通过在考虑到电压施加线的电压降的情况下对时变特性进行补偿来解决诸如显示面板上的垂直亮度不均匀或串扰的图像质量问题。

[0010] 本公开内容的另一个目的是提供下述的电致发光显示装置:其中,每个子像素的子像素驱动电路被设计成包括用于有效地提供参考电压的电路,并因此产生排除了能够产生电压施加线的电压降的高电位电压的驱动电流。

[0011] 附加的特征和方面将在下面的描述中阐述,并且部分将从描述中变得明显,或者可以通过实践本文提供的发明构思来获知。本发明构思的其他特征和方面可以通过书面描述中特别指出的结构或由此可推导出的结构、以及其权利要求和附图来实现和获得。

[0012] 为了实现体现和广泛描述的本公开内容的这些和其他方面,提供了一种电致发光

显示装置,包括:像素,其包括多个子像素;多条电力线,其用于向多个子像素提供电力电压;数据线,其用于向多个子像素提供数据信号;多条栅极线,其用于向多个子像素提供栅极信号;以及参考节点线,其用于连接多个子像素中包括的多个参考节点。子像素中的每个子像素包括发光二极管以及用于发光二极管的发光子像素驱动电路,子像素驱动电路由于从一条电力线中的一条电力线施加至子像素中包括的参考节点的参考电压而向发光二极管提供不包括高电位电压的情况下的驱动电流,并且多个子像素中的部分子像素包括连接至用于接收参考电压的参考节点的补偿晶体管。因此,由于参考电压被施加至通过参考节点线连接的子像素的参考节点,所以通过子像素中的部分子像素中包括的补偿晶体管向参考节点提供的参考电压可以通过向发光二极管提供不受高电位电压影响的驱动电流来解决电致发光显示装置的图像质量问题。

[0013] 在另一方面,提供了一种电致发光显示装置,包括存在于其中所有颜色可以通过三原色的组合来表现的最小区域中的单位像素,其中,单位像素包括:包括第一补偿晶体管的至少一个子像素和包括第二补偿晶体管的至少一个子像素,该至少一个子像素包括用于提供通过发光二极管、驱动晶体管、开关晶体管、电容器和第一补偿晶体管或第二补偿晶体管传输的参考电压的参考节点,并且在单位像素中布置有用于连接参考节点的参考节点线。因此,由于通过补偿晶体管将参考电压施加至单位像素中包括的子像素的参考节点,并且通过参考节点线将参考电压施加至单位像素内的其他子像素的参考节点,所以可以向发光二极管提供不受高电位电压影响的驱动电流,从而可以解决电致发光显示装置的图像质量问题。

[0014] 其他实施方式的细节包括在具体实施方式和附图中。

[0015] 根据本公开内容的实施方式,由于部分子像素中包括的子像素驱动电路包括用于传输参考电压的补偿晶体管,因此可以将其中不包括能够通过线路产生电压降的高电位电压的驱动电流提供至发光二极管,从而可以解决诸如电致发光显示装置的垂直亮度不均匀或串扰的图像质量问题。

[0016] 根据本公开内容的实施方式,在第 $n-1$ 个扫描信号和第 $n$ 个扫描信号对应于栅极导通电压的时间段内,通过连接至参考节点的参考节点线向子像素提供参考电压,由此子像素中包括的子像素驱动电路可以在考虑到高电位电压的电压降的情况下对时变特性进行补偿。

[0017] 根据本公开内容的实施方式,单位像素包括:包括第一补偿晶体管的子像素,第一补偿晶体管通过第 $n-1$ 个扫描信号导通并被实现为将参考电压施加至参考节点;以及包括第二补偿晶体管的子像素,第二补偿晶体管通过第 $n$ 个扫描信号导通并被实现为将参考电压施加至参考节点,由此单位像素中包括的子像素可以在考虑到高电位电压的电压降的情况下通过驱动电流而发光。

[0018] 通过研究下面的附图和具体实施方式,其他系统、方法、特征和优点对于本领域技术人员而言将是明显的或将变得明显。旨在将所有这样的附加系统、方法、特征和优点包括在本说明书内,落入本公开内容的范围内,并且由所附权利要求保护。这部分内容不应被视为对这些权利要求的限制。下面结合本公开内容的实施方式来讨论其他方面和优点。应当理解,本公开内容的前述一般描述和以下详细描述都是示例和并非说明性的,并且旨在提供对要求保护的本公开内容的进一步说明。

## 附图说明

[0019] 可以包括附图以提供对本公开内容的进一步理解并且附图被并入并构成本说明书的一部分,附图示出了本公开内容的实施方式并且与说明书一起用于解释本公开内容的各种原理。

[0020] 图1是示出了根据本公开内容的示例实施方式的电致发光显示装置的框图。

[0021] 图2是根据本公开内容的示例实施方式的子像素驱动电路。

[0022] 图3是示出图2所示的子像素驱动电路的驱动特性的波形图。

[0023] 图4和图5是根据本公开内容的示例实施方式的单位像素中包括的子像素驱动电路。

[0024] 图6是根据本公开内容的示例实施方式的单位像素图。

[0025] 图7是根据本公开内容的示例实施方式的单位像素图。

[0026] 贯穿附图和具体实施方式,除非另外描述,否则相同的附图标记应理解为指的是相同的元件、特征和结构。为了清楚、说明和方便起见,可以放大这些元件的相对尺寸和描绘。

## 具体实施方式

[0027] 现在将详细地参考本公开内容的实施方式,在附图中示出了这些实施方式的示例。在以下描述中,当确定与本文档相关的公知功能或配置的详细描述不必要地模糊本公开内容的主旨时,将省略其详细描述。所描述的处理步骤和/或操作的进展为示例;然而,除了必须以特定顺序发生的步骤和/或操作之外,步骤和/或操作的顺序不限于本文所述的顺序,而是可以如本领域中已知的那样改变。相同的附图标记通篇表示相同的元件。在下面的说明中使用的各个元件的名称仅是为了便于书写说明书而选择的,因此可以与实际产品中使用的名称不同。

[0028] 应当理解,虽然术语“第一”、“第二”等在本文中可以用于描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于将一个元件与另一个元件区分。例如,在没有背离本公开内容的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0029] 术语“至少一个”应被理解为包括一个或更多个所列的关联项的任一个和所有组合。例如,“第一项、第二项和第三项中的至少一个”的含义表示从第一项、第二项和第三项中的两个或更多个提出的所有项的组合以及第一项、第二项或第三项。

[0030] 在描述实施方式时,当结构被描述为位于另一结构“上或上方”或者“下或下方”时,该描述应被解释为包括这些结构彼此接触的情况以及它们之间布置有第三结构的情况。给出附图中所示的每个元件的尺寸和厚度仅仅是为了便于描述,并且本公开内容的实施方式不限于此。

[0031] 术语“第一水平轴方向”、“第二水平轴方向”和“垂直轴方向”不应仅基于各个方向彼此垂直的几何关系来解释,并且可以指的是在本公开内容的部件可以在功能上操作的范围内具有更宽泛的方向性的方向。

[0032] 如本领域技术人员可以充分理解的,本公开内容的各个实施方式的特征可以部分地或全部地彼此耦合或组合,并且可以以各种方式彼此协作并在技术上被驱动。本公开内

容的实施方式可以彼此独立地执行,或者可以以相互依赖的关系一起执行。

[0033] 在本公开内容中,显示面板的基板上的栅极驱动器可以用N型晶体管或P型晶体管实现。例如,晶体管可以用具有金属氧化物半导体场效应晶体管(MOSFET)结构的晶体管来实现。晶体管可以是三电极器件,包括栅极、源极和漏极。源极可以向晶体管提供载流子。在晶体管中,载流子可以从源极移动。漏极可以是载流子可以通过其从晶体管移动到外部的电极。

[0034] 例如,在晶体管中,载流子可以从源极移动至漏极。在N型晶体管中,由于载流子是电子,所以源极的电压低于漏极的电压,以使电子从源极移动至漏极。在N型晶体管中,由于电子从源极移动至漏极,所以电流从漏极移动至源极。在P型晶体管中,由于载流子是空穴,所以源极的电压高于漏极的电压,以使空穴从源极移动至漏极。在P型晶体管中,由于空穴从源极移动至漏极,所以电流从源极移动至漏极。晶体管的源极和漏极可以不固定,并且可以根据所施加的电压而切换。

[0035] 在下文中,栅极导通电压可以是用于使晶体管导通的栅极信号的电压。栅极截止电压可以是用于使晶体管截止的电压。例如,在P型晶体管中,栅极导通电压可以是逻辑低电压VL,而栅极截止电压可以是逻辑高电压VH。在N型晶体管中,栅极导通电压可以是逻辑高电压,而栅极截止电压可以是逻辑低电压。本公开内容的发明人已经认识到上述问题,并且发明了一种用于降低电压施加线的电压降的显示装置。

[0036] 在下文中,将参照附图来描述根据本公开内容的实施方式的子像素驱动电路和包括该子像素驱动电路的电致发光显示装置。

[0037] 图1是示出了根据本公开内容的示例实施方式的电致发光显示装置的框图。

[0038] 参照图1,电致发光显示装置100包括图像处理110、定时控制器120、栅极驱动器130、数据驱动器140、显示面板150和电力供应单元180。

[0039] 图像处理110将用于驱动各种装置的驱动信号连同外部提供的图像数据一起输出。从图像处理110输出的驱动信号可以包括数据使能信号、垂直同步信号、水平同步信号和时钟信号。

[0040] 定时控制器120接收来自图像处理110的图像数据和驱动信号等。定时控制器120基于驱动信号而输出用于控制栅极驱动器130的操作定时的栅极定时控制信号GDC和用于控制数据驱动器140的操作定时的数据定时控制信号DDC。

[0041] 栅极驱动器130响应于从定时控制器120提供的栅极定时控制信号GDC而输出栅极信号。栅极驱动器130通过栅极线GL(1)至GL(n)输出栅极信号。栅极驱动器130可以以IC(集成电路)的形式来提供,或者可以以内置于显示面板150中的板内栅极(GIP, gate-in-panel)的形式来提供。栅极驱动器130可以位于显示面板150的左侧和右侧中的每一侧,或者可以位于左侧和右侧中的一侧,但是实施方式不限于这些侧。栅极驱动器130包括多个级。例如,栅极驱动器130的第一级输出用于驱动显示面板150的第一栅极线的第一栅极信号。

[0042] 数据驱动器140响应于从定时控制器120提供的数据定时控制信号DDC而输出数据信号。数据驱动器140对从定时控制器120提供的数字数据信号DATA进行采样和锁存,并且基于伽马参考电压而将数字数据信号DATA转换为模拟数据信号。数据驱动器140通过数据线DL(1)至DL(m)将数据信号输出至显示面板150。数据驱动器140可以以IC(集成电路)的形



式设置在显示面板150上,或者可以以膜上芯片(COF)的形式设置在显示面板150上。

[0043] 电力供应单元180输出高电位电压VDD、低电位电压VSS和参考电压VREF。从电力供应单元180输出的高电位电压VDD、低电位电压VSS和参考电压VREF被提供至显示面板150。高电位电压VDD通过高电位电压线被提供至显示面板150,并且低电位电压VSS通过低电位电压线被提供至显示面板150。从电力供应单元180输出的电压可以由栅极驱动器130或数据驱动器140使用。

[0044] 显示面板150响应于分别从栅极驱动器130和数据驱动器140提供的栅极信号和数据信号、以及从电力供应单元180提供的电力源而显示图像。显示面板150包括用于显示图像的像素P。

[0045] 显示面板150包括其中像素P以行和列布置的显示区DA以及其中在显示区DA外部形成有各种信号线或焊盘的非显示区NDA。由于显示区DA是显示图像的区域,因此像素P在显示区DA中。由于非显示区NDA是不显示图像的区域,因此伪像素(dummy pixel)在非显示区NDA中,但是像素P不在其中。

[0046] 像素P包括多个子像素,并且基于由每个子像素显示的灰度来显示图像。每个子像素与沿着列线(或列方向)布置的数据线连接,并且连接至沿着行线(或行方向)布置的栅极线(或像素线)。同一像素线上的子像素被同时驱动、同时共用同一条栅极线。当布置在第一像素线中的子像素被定义为“第一子像素”并且布置在第n像素线中的子像素被定义为“第n子像素”时,第一子像素至第n子像素被顺序地驱动。

[0047] 显示面板150的像素以矩阵的形式布置以构成像素阵列,但是实施方式不限于这种情况。例如,除了矩阵形式之外,像素还可以以各种形式布置,诸如条纹形式和菱形形式。当可以通过红色、绿色和蓝色的三原色的组合表现所有颜色的最小区域被定义为单位像素时,可以根据像素的布置形式而改变单位像素的尺寸和形状。视情况而定,除了红色、绿色和蓝色之外,子像素可以包括白色和黄色。

[0048] 像素P可以包括红色子像素、绿色子像素和蓝色子像素中的两个或更多个,可以包括白色子像素、红色子像素、绿色子像素和蓝色子像素中的两个或更多个,或者可以包括红色子像素、绿色子像素、蓝色子像素和黄色子像素中的两个或更多个。子像素可以根据发光特性而具有一个或更多个不同的发光区域。例如,包括红色子像素、绿色子像素和蓝色子像素的像素可以构成单位像素。另外,包括红色子像素和绿色子像素的像素以及包括蓝色子像素和绿色子像素的像素可以构成单位像素。另外,包括红色子像素和绿色子像素的像素以及包括蓝色子像素和白色子像素的像素可以构成单位像素。另外,包括红色子像素和蓝色子像素的像素以及包括绿色子像素和黄色子像素的像素可以构成单位像素。另外,包括红色子像素、绿色子像素和蓝色子像素的像素以及包括红色子像素、绿色子像素和蓝色子像素中的任意两个和白色子像素的像素,包括红色子像素、绿色子像素、蓝色子像素和白色子像素的像素可以构成单位像素。

[0049] 图2是根据本公开内容的示例实施方式的子像素驱动电路。图3是示出图2所示的子像素驱动电路的驱动特性的波形图。将参照图2来描述在第n行和第m列中的子像素SP。

[0050] 显示面板150包括其中图像是基于子像素SP而显示的显示区DA和其中布置有信号线或驱动电路并且不显示图像的非显示区NDA。

[0051] 电致发光显示装置100基于从子像素SP中包括的发光二极管EL产生的光而显示图

像。然而,由于电致发光显示装置100具有子像素SP中包括的元件(驱动晶体管等)的阈值电压变化的时变特性(或随时间变化),因此需要对阈值电压进行补偿。

[0052] 因此,将描述根据本公开内容的实施方式的电致发光显示装置100的用于解决诸如垂直亮度不均匀或串扰的图像质量问题的子像素驱动电路。稍后将描述的子像素驱动电路包括例如P型晶体管,但是实施方式不限于例如P型晶体管。根据本公开内容的实施方式的子像素驱动电路可应用于N型晶体管。

[0053] 如图2和图3所示,在根据示例实施方式的电致发光显示装置100中,参考电压VREF从外部被施加至参考节点Nref,以减小被施加至子像素SP的高电位电压VDD的电压降。第n扫描信号Scan(n)和第n发光控制信号Em(n)被提供至子像素SP。在这种情况下,外部施加的电压指的是从与显示区DA的外部对应的非显示区NDA施加的电压。可以从被单独封装在显示面板150中的电力供应单元提供参考电压VREF,或者可以从布置在非显示区NDA中的栅极驱动器130提供第n扫描信号Scan(n)和第n发光控制信号Em(n)。

[0054] 通过参考电压线施加的参考电压VREF在特定时间段内被传输至子像素SP的参考节点Nref。参考电压VREF可以具有高电位电压VDD与低电位电压VSS之间的电压电平、或者等于高电位电压VDD的电压电平。例如,高电位电压可以是4.6V,并且参考电压可以是4.0V。

[0055] 栅极驱动器130包括扫描驱动器和发射驱动器,其将扫描信号和发光控制信号提供至沿着像素线布置的子像素SP。扫描驱动器和发射驱动器中的每一个均包括多个级。扫描驱动器和发射驱动器中的每一个的第n级输出第n扫描信号Scan(n)和第n发光信号Em(n)以驱动第n子像素SP。

[0056] 根据本公开内容的实施方式的子像素SP包括子像素驱动电路和发光二极管EL,并且子像素驱动电路包括第一晶体管T1至第七晶体管T7、驱动晶体管DT和电容器Cst。在本公开内容的所示实施方式中,子像素SP是基于总共八个晶体管和一个电容器来实现的。然而,本公开内容的实施方式不限于所示的实施方式。在下文中,将描述第n子像素SP的配置和连接关系。

[0057] 参照图2和图3,驱动晶体管DT包括连接至栅极节点DGT的栅极、源极和漏极。驱动晶体管DT的源极是驱动晶体管DT的第一电极,并且驱动晶体管DT的漏极是驱动晶体管DT的第二电极。

[0058] 第一晶体管T1的栅极连接至第n扫描线,第一晶体管T1的第一电极连接至第m数据线DL(m),并且第一晶体管T1的第二电极连接至第二晶体管T2的第一电极和驱动晶体管DT的第一电极。第一晶体管T1导通以对应于通过第n扫描线施加的逻辑低电压VL的第n扫描信号Scan(n)。如果第一晶体管T1导通,则通过第m数据线DL(m)施加的数据电压Vdata(m)被施加至第一晶体管T1的第二电极。

[0059] 第二晶体管T2的栅极连接至第n发光控制信号线,第二晶体管T2的第一电极连接至第一晶体管T1的第二电极,并且第二晶体管T2的第二电极连接至高电位电力线和第七晶体管T7的第一电极。第二晶体管T2导通以对应于通过第n发光控制信号线施加的逻辑低电压VL的第n发光控制信号Em(n)。如果第二晶体管T2导通,则在第一晶体管T1的第二电极中充电的数据电压Vdata(m)通过第二晶体管T2和第七晶体管T7被传输至电容器Cst的一端。

[0060] 第三晶体管T3的栅极连接至第n扫描线,第三晶体管T3的第一电极连接至驱动晶体管DT的第二电极,并且第三晶体管T3的第二电极连接至驱动晶体管DT的栅极。第三晶体

管T3导通以对应于通过第n扫描线施加的逻辑低电压VL的第n扫描信号Scan (n)。如果第三晶体管T3导通,则由于驱动晶体管DT的栅极和第二电极导通,所以驱动晶体管DT变为二极管连接状态。

[0061] 第四晶体管T4的栅极连接至第n-1扫描线,第四晶体管T4的第一电极连接至初始化电压线,并且第四晶体管T4的第二电极连接至电容器Cst的另一端、第三晶体管T3的第二电极和驱动晶体管DT的栅极。第四晶体管T4导通以对应于通过第n-1扫描线施加的逻辑低电压VL的第n-1扫描信号Scan (n-1)。如果第四晶体管T4导通,则基于初始化电压Vini而对驱动晶体管DT的栅极节点DTG进行初始化。在这种情况下,驱动晶体管DT的栅极节点DTG与驱动晶体管DT的栅极连接。

[0062] 第五晶体管T5的栅极连接至第n发光控制信号线,第五晶体管T5的第一电极连接至驱动晶体管DT的第二电极,并且第五晶体管T5的第二电极连接至发光二极管EL的阳极。第五晶体管T5导通以对应于通过第n发光控制信号线施加的逻辑低电压VL的第n发光控制信号Em (n)。如果第五晶体管T5导通,则发光二极管EL发光以对应于通过驱动晶体管DT提供的驱动电流。

[0063] 第六晶体管T6的栅极连接第n扫描线,第六晶体管T6的第一电极连接至初始化电压线,并且第六晶体管T6的第二电极连接至第五晶体管T5的第二电极和发光二极管EL的阳极。第六晶体管T6导通以对应于通过第n扫描线施加的逻辑低电压VL的第n扫描信号Scan (n)。如果第六晶体管T6导通,则基于初始化电压Vini而对发光二极管EL的阳极进行初始化。

[0064] 第七晶体管T7的栅极连接至第n发光控制信号线,第七晶体管T7的第一电极连接至高电位电力线和第二晶体管T2的第二电极,并且第七晶体管T7的第二电极连接至电容器Cst的一端。第七晶体管T7导通以对应于通过第n发光控制信号线施加的逻辑低电压VL的第n发光控制信号Em (n)。如果第七晶体管T7导通,则在第一晶体管T1的第二电极中充电的数据电压Vdata (m)通过第二晶体管T2被传输至电容器Cst的一端。

[0065] 电容器Cst的一端连接至第七晶体管T7的第二电极,并且电容器Cst的另一端连接至第四晶体管T4的第二电极。与第七晶体管T7的第二电极和电容器Cst的一端连接的节点被定义为参考电压VREF被传输至其的参考节点Nref。发光二极管EL的阳极连接至第五晶体管T5的第二电极,并且发光二极管EL的阴极连接至低电位电力线。低电位电压VSS通过低电位电力线被施加至阴极。

[0066] 参照图3,根据本公开内容的实施方式的子像素SP按第一初始化时段INI、采样和第二初始化时段SAM、保持时段HLD和发光时段EMI的顺序进行操作。第一初始化时段INI是用于初始化驱动晶体管DT的栅极节点DTG的时段。采样和第二初始化时段SAM是用于在对驱动晶体管DT的阈值电压进行采样的同时初始化发光二极管EL的时段。保持时段HLD是用于保持在特定节点通过第m数据线DL (m)施加的数据电压Vdata (m)的时段。发光时段EMI是允许发光二极管EL通过基于数据电压Vdata (m)而产生的驱动电流发光的时段。

[0067] 由于对于未施加第n发光控制信号Em (n)的时段(保持逻辑高电压VH的时段),根据本公开内容的实施方式的子像素SP具有第一初始化时段INI以及采样和第二初始化时段SAM,因此执行基于内部电路的补偿。这些时段的操作特征如下。作为示例,在一个水平时段(1H)内,第n-1扫描信号Scan (n-1)和第n扫描信号Scan (n)被施加为逻辑低电压VL。此外,在

一个水平时段 (1H) 内, 执行第一初始化时段INI以及采样和第二初始化时段SAM中的每一个。

[0068] 在第一初始化时段INI内, 第四晶体管T4导通以对应于通过第n-1扫描线施加的逻辑低电压VL的第n-1扫描信号Scan (n-1)。在这种情况下, 比通过高电位电力线施加的高电位电压VDD低的初始化电压Vini被施加至初始化电压线。通过该操作, 基于初始化电压Vini而对驱动晶体管DT的栅极节点DTG进行初始化。向参考节点Nref施加参考电压VREF, 以将电容器Cst的一端初始化为参考电压。

[0069] 在采样和第二初始化时段SAM内, 第一晶体管T1、第三晶体管T3和第六晶体管T6导通, 以对应于通过第n扫描线施加的逻辑低电压VL的第n扫描信号Scan (n)。参考电压VREF被连续地施加至参考节点Nref。通过第一晶体管T1的导通操作而经由第m数据线DL (m) 施加的数据电压Vdata (m) 被施加至驱动晶体管DT的第一电极。由于驱动晶体管DT通过第三晶体管T3的导通操作而变为二极管连接状态, 因此驱动晶体管DT的阈值电压被采样。被施加至驱动晶体管DT的第一电极的数据电压Vdata (m) 在驱动晶体管DT的栅极节点DTG中充电。此外, 通过第六晶体管T6的导通操作, 基于初始化电压Vini来对发光二极管EL进行初始化。

[0070] 保持时段HLD根据用于输出第n发光控制信号Em (n) 的发光驱动器的时钟信号的时段和用于输出第n扫描信号Scan (n) 的扫描驱动器的时钟信号的时段而变化。例如, 保持时段HLD可以是一个水平时段1H或更多。在保持时段HLD内, 电容器Cst基于两端之间的电压差来对数据电压进行充电和保持。当在保持时段HLD内第n扫描信号Scan (n) 从逻辑低电压VL变换为逻辑高电压VH时, 驱动晶体管DT的栅极节点DTG的电压可以通过寄生电容器而稍微变化。

[0071] 在发光时段EMI内, 第二晶体管T2、第七晶体管T7和第五晶体管T5导通以对应于通过第n发光控制信号线施加的逻辑低电压VL的第n发光控制信号Em (n)。通过第二晶体管T2的导通操作而经由高电位电力线施加的高电位电压VDD被施加至驱动晶体管DT的第一电极。通过第七晶体管T7的导通操作而经由高电位电力线施加的高电位电压VDD被施加至作为电容器Cst的一端的参考节点Nref。在这种情况下, 驱动晶体管DT的作为电容器Cst的另一端的栅极节点DTG的电压通过经受耦合而改变为与参考节点Nref的电压一样多, 该参考节点Nref的电压从参考电压VREF变换为高电位电压VDD。

[0072] 由于在第一初始化时段INI以及采样和第二初始化时段SAM内参考电压VREF被提供至参考节点Nref以使得考虑到高电位电压VDD的压降值, 因此根据本公开内容的实施方式的子像素SP得到了补偿。因此, 经补偿的子像素SP的电流被表示为以下等式。

$$[0073] \quad I_{oled} = K (V_{sg} - |V_{th}|)^2 = K \{ (VDD - (Vdata(m) - |V_{th}| + VDD - VREF) - |V_{th}|) \}^2 = K (VREF - Vdata(m))^2$$

[0074] 在以上等式中,  $I_{oled}$ 表示流过发光二极管EL的电流,  $K$ 表示常数,  $V_{sg}$ 表示驱动晶体管DT的源极与栅极之间的电压,  $V_{th}$ 表示驱动晶体管DT的阈值电压,  $VDD$ 表示通过高电位电力线施加的高电位电压,  $VREF$ 表示通过参考电压线施加的参考电压, 以及 $Vdata(m)$ 表示通过第m数据线DL (m) 施加的数据电压。

[0075] 如在以上等式中所示,  $I_{oled}$ 由参考电压VREF与数据电压Vdata (m) 之间的差确定。根据该等式, 从根据本公开内容的实施方式的第n子像素SP注意到, 通过高电位电力线施加的高电位电压VDD的压降值可以通过在第一初始化时段INI以及采样和第二初始化时段SAM

内施加的参考电压VREF来补偿。

[0076] 在下文中,将描述用于在第一初始化时段INI以及采样和第二初始化时段SAM内将参考电压VREF提供至参考节点Nref的子像素驱动电路。

[0077] 图4和图5是根据本公开内容的示例实施方式的单位像素中包括的子像素驱动电路。从根据图2的示例实施方式的子像素驱动电路对图4和图5的子像素驱动电路进行变型,并且除了第七晶体管T7之外,其他晶体管T1至T6与电容器的连接关系同样适用于图4和图5的子像素驱动电路。因此,将省略或简要描述与图2重复的描述。

[0078] 参照图4,子像素驱动电路包括第7-1晶体管T7-1来替代图2的第七晶体管T7。第7-1晶体管T7-1的栅极连接至第n-1扫描线,第7-1晶体管T7-1的第一电极连接至参考电压线,并且第7-1晶体管T7-1的第二电极连接至作为电容器Cst的一端的参考节点Nref。第7-1晶体管T7-1导通以对应于通过第n-1扫描线施加的逻辑低电压VL的第n-1扫描信号Scan(n-1)。如果第7-1晶体管T7-1导通,则通过参考电压线提供的参考电压VREF被传输至作为电容器Cst的一端的参考节点Nref。根据示例实施方式的参考节点Nref通过参考节点线连接至相邻子像素的参考节点。用于连接第n像素线中的子像素的参考节点Nref的参考节点线被定义为第n参考节点线NrefL(n)。将参照图6和图7来描述参考节点线。

[0079] 参照图5,子像素驱动电路包括第7-2晶体管T7-2来替代第七晶体管T7。第7-2晶体管T7-2的栅极连接至第n扫描线,第7-2晶体管T7-2的第一电极连接至参考电压线,并且第7-2晶体管T7-2的第二电极连接至作为电容器Cst的一端的参考节点Nref。第7-2晶体管T7-2导通以对应于通过第n扫描线施加的逻辑低电压VL的第n扫描信号Scan(n)。如果第7-2晶体管T7-2导通,则通过参考电压线提供的参考电压VREF被传输至作为电容器Cst的一端的参考节点Nref。

[0080] 在图4的子像素驱动电路中,在第n-1扫描信号Scan(n-1)对应于栅极导通电压的时段内,参考电压VREF被施加至参考节点Nref。在图5的子像素驱动电路中,在第n扫描信号Scan(n)对应于栅极导通电压的时段内,参考电压VREF被施加至参考节点Nref。

[0081] 在第n-1扫描信号Scan(n-1)和第n扫描信号Scan(n)对应于栅极导通电压的时段,参考电压VREF应被施加至参考节点Nref,由此每个子像素驱动电路可以考虑到高电位电压的电压降而对时变特性进行补偿。因此,在图4和图5中,在单位像素中包括至少一个子像素驱动电路。在这种情况下,可以将用于根据补偿定时向参考节点Nref施加参考电压VREF的第7-1晶体管T7-1定义为第一补偿晶体管,并且可以将第7-2晶体管T7-2定义为第二补偿晶体管。第一补偿晶体管和第二补偿晶体管可以共同地被称为补偿晶体管。

[0082] 在下文中,将描述单位像素的形状和子像素驱动电路的布置。

[0083] 图6是根据本公开内容的示例实施方式的单位像素图。

[0084] 根据本公开内容的示例实施方式的单位像素UP包括连接至第n像素线的三个子像素SP1(n)、SP2(n)和SP3(n)。第n-1栅极线GL(n-1)、第n栅极线GL(n)、参考电压线VREFL、用于施加高电位电压VDD的高电位电压线VDDL、用于施加低电位电压VSS的低电位电压线VSSL和用于施加初始化电压VINI的初始化电压线VINL连接至三个子像素SP1(n)、SP2(n)和SP3(n)中的每一个。第一个第n子像素SP1(n)连接至第m-2数据线DL(m-2),第二个第n子像素SP2(n)连接至第m-1数据线DL(m-1),并且第三个第n子像素SP3(n)连接至第m数据线DL(m)。在这种情况下,第n-1栅极线GL(n-1)可以是第n-1扫描线,并且第n栅极线GL(n)可以包括第

n扫描线和第n发射线。高电位电压线VDDL、参考电压线VREFL、低电位电压线VSSL和初始化电压线VINL可以共同地被称为电力线。

[0085] 如上所述,在单位像素UP中,由于在第n-1扫描信号Scan(n-1)和第n扫描信号Scan(n)对应于栅极导通电压的时段内应当向参考节点Nref施加参考电压VREF,因此根据本公开内容的示例实施方式的单位像素UP中包括的第一个第n子像素SP1(n)和第二个第n子像素SP2(n)连接至用于提供参考电压VREF的参考电压线VREFL。在第n-1扫描信号Scan(n-1)对应于栅极导通电压的时段内,参考电压VREF通过第一个第n子像素SP1(n)的子像素驱动电路被施加至参考节点Nref,并且在第n扫描信号Scan(n)对应于栅极导通电压的时段内,参考电压VREF通过第二个第n子像素SP2(n)的子像素驱动电路被施加至参考节点Nref。

[0086] 第n像素线中的三个子像素SP1(n)、SP2(n)和SP3(n)中的每一个中包括的参考节点Nref连接至第n参考节点线NrefL(n)。因此,在第n-1扫描信号Scan(n-1)和第n扫描信号Scan(n)对应于栅极导通电压的时段内,参考电压VREF被施加至连接至第n像素线的三个子像素SP1(n)、SP2(n)和SP3(n)中包括的子像素驱动电路的参考节点Nref。第n参考节点线NrefL(n)可以具有其中第n像素线中的第n子像素的参考节点Nref全部相连接的结构,或者可以具有其中单位像素UP中包括的第n子像素的参考节点Nref按每单位像素UP连接的结构。在后一种情况下,参考节点线NrefL(n)与相邻单位像素UP的参考节点线分离,并且仅包括在单位像素UP中的参考节点Nref共用电压。

[0087] 由于参考电压VREF通过第一个第n子像素SP1(n)和第二个第n子像素SP2(n)被施加至第三个第n子像素SP3(n)的参考节点Nref,因此子像素驱动电路具有参考节点Nref但是不包括用于向参考节点Nref提供参考电压VREF的单独电路。

[0088] 因此,根据本公开内容的示例实施方式的第一个第n子像素SP1(n)的子像素驱动电路可以是图4的其中包括有第7-1晶体管T7-1的子像素驱动电路,第二个第n子像素SP2(n)的子像素驱动电路可以是图5的其中包括有第7-2晶体管T7-2的子像素驱动电路,并且第三个第n子像素SP3(n)的子像素驱动电路可以是图2的子像素驱动电路。

[0089] 根据本公开内容的示例实施方式的单位像素UP中包括的子像素与参考电压线VREFL的连接关系不限于图6的实施方式。然而,单位像素UP中包括的子像素SP1(n)、SP2(n)和SP3(n)中的任一个包括其中参考电压可以根据第n-1扫描信号Scan(n-1)的定时而被施加至参考节点Nref的子像素驱动电路,并且子像素SP1(n)、SP2(n)和SP3(n)中的另一个包括其中参考电压可以根据第n扫描信号Scan(n)的定时而被施加至参考节点Nref的子像素驱动电路。

[0090] 因此,由于参考电压VREF被施加至子像素驱动电路中包括的参考节点Nref,所以单位像素UP中包括的子像素驱动电路可以通过向发光二极管EL提供不包括高电位电压的驱动电流来解决诸如显示面板上的垂直亮度不均匀或串扰的图像质量问题,其中高电位电压可以引起电压施加线的电压降。

[0091] 图7是根据本公开内容的示例实施方式的单位像素图。

[0092] 根据本公开内容的示例实施方式的单位像素UP包括连接至第n-1像素线的两个子像素SP1(n-1)和SP2(n-1)以及连接至第n像素线的两个子像素SP1(n)和SP2(n)。第n-2栅极线GL(n-2)、第n-1栅极线GL(n-1)、用于施加高电位电压VDD的高电位电压线VDDL、以及用于施加低电位电压VSS的低电位电压线VSSL连接至与第n-1像素线连接的两个子像素SP1(n-

1) 和SP2 (n-1) 中的每一个。第一个第n-1子像素SP1 (n-1) 和第一个第n子像素SP1 (n) 连接至第m-1数据线DL (m-1), 并且第二个第n-1子像素SP2 (n-1) 和第二个第n子像素SP2 (n) 连接至第m数据线DL (m)。在这种情况下, 第n-2栅极线GL (n-2) 可以是第n-2扫描线, 并且第n-1栅极线GL (n-1) 和第n栅极线GL (n) 中的每一条可以包括第n-1扫描线、第n-1发射线、第n扫描线和第n发射线。初始化电压线VINL位于连接至第m-1数据线DL (m-1) 的子像素与连接至第m数据线DL (m) 的子像素之间, 由此从同一初始化电压线VINL向连接至第m-1数据线DL (m-1) 的子像素和连接至第m数据线DL (m) 的子像素提供初始化电压VINI。高电位电压线VDDL、参考电压线VREFL、低电位电压线VSSL和初始化电压线VINL可以被共同地称为电力线。

[0093] 如上所述, 在单位像素UP中, 由于在第n-1扫描信号Scan (n-1) 和第n扫描信号Scan (n) 对应于栅极导通电压的时段内应该向参考节点Nref (n-1) 和Nref (n) 施加参考电压VREF, 因此在根据本公开内容的示例实施方式的单位像素UP中用于提供参考电压VREF的参考电压线VREFL连接至第一个第n-1子像素SP1 (n-1) 和第一个第n子像素SP1 (n)。由于第一个第n-1子像素SP1 (n-1) 和第一个第n子像素SP1 (n) 沿着一行, 因此第一个第n-1子像素SP1 (n-1) 和第一个第n子像素SP1 (n) 连接至同一参考电压线VREFL。在第n-1扫描信号Scan (n-1) 对应于栅极导通电压的时段内, 参考电压VREF通过第一个第n-1子像素SP1 (n-1) 的子像素驱动电路而被施加至参考节点Nref (n-1), 并且在第n扫描信号Scan (n) 对应于栅极导通电压的时段内, 参考电压VREF通过第一个第n子像素SP1 (n) 的子像素驱动电路而被施加至参考节点Nref (n)。

[0094] 为了共享被施加至第一个第n-1子像素SP1 (n-1) 的参考节点Nref (n-1) 的参考电压VREF, 第一个第n-1子像素SP1 (n-1) 的参考节点Nref (n-1) 和第二个第n-1子像素SP2 (n-1) 的参考节点Nref (n-1) 连接至第n-1参考节点线NrefL (n-1)。为了共享被施加至第一个第n子像素SP1 (n) 的参考节点Nref (n) 的参考电压VREF, 第二个第n子像素SP2 (n) 的参考节点Nref (n) 连接至第n参考节点线NrefL (n)。

[0095] 在这种情况下, 在第一个第n-1子像素SP1 (n-1) 和第二个第n-1子像素SP2 (n-1) 中, 在与第n-1扫描信号的栅极导通电压相对应的时段内, 参考电压VREF被施加至参考节点Nref (n-1)。在第一个第n子像素SP1 (n) 和第二个第n子像素SP2 (n) 中, 在与第n扫描信号的栅极导通电压相对应的时段内, 参考电压VREF被施加至参考节点Nref (n)。由于在第n-1扫描信号Scan (n-1) 和第n扫描信号Scan (n) 对应于栅极导通电压的时段内, 应当将参考电压VREF提供至单位像素UP中包括的子像素SP1 (n-1)、SP2 (n-1)、SP1 (n) 和SP2 (n) 中的每个子像素中, 因此子像素被实现为被提供有从与图7所示的单位像素UP平行布置的单位像素施加参考电压VREF的时间段。

[0096] 根据本公开内容的第二实施方式的与单位像素UP平行布置成邻接单位像素UP的单位像素可以被实现为如下子像素驱动电路: 其中, 在第n扫描信号Scan (n) 对应于栅极导通电压的时段内, 根据本公开内容的示例实施方式的单位像素UP中包括的子像素中的第一个第n-1子像素SP1 (n-1) 可以接收参考电压VREF, 并且在第n-1扫描信号Scan (n-1) 对应于栅极导通电压的时段内, 第一个第n子像素SP1 (n) 可以接收参考电压VREF。

[0097] 因此, 为了在第n-1扫描信号Scan (n-1) 和第n扫描信号Scan (n) 对应于栅极导通电压的时段内, 向布置在第n-1像素线中且包括在两个单位像素中的四个子像素中包括的子像素驱动电路的参考节点Nref (n) 以及布置在第n像素线中且包括在两个单位像素中的四

个子像素中包括的子像素驱动电路的参考节点Nref (n) 施加参考电压VREF, 第n-1参考节点线NrefL (n-1) 和第n参考节点线NrefL (n) 连接至单位像素UP和与单位像素UP邻近的单位像素的第n-1参考节点和第n参考节点。

[0098] 更详细地, 第n-1参考节点线NrefL (n-1) 可以具有其中第n-1像素线中的第n-1子像素的第n-1参考节点Nref (n-1) 全部相连接的结构, 或者可以具有其中被平行布置在第n-1像素线的两侧的两个单位像素中包括的第n-1单位像素UP中包括的第n-1子像素的第n-1参考节点Nref (n-1) 相连接的结构。以相同的方式, 第n参考节点线NrefL (n) 可以具有其中布置在第n像素线中的第n子像素的参考节点Nref (n) 全部相连接的结构, 或者可以具有其中于被平行布置在第n像素线的两侧的两个单位像素UP中包括的第n子像素的参考节点Nref (n) 相连接的结构。在参考节点线的连接方法中的每一种方法的后一种情况下, 第n-1参考节点线NrefL (n-1) 和第n参考节点线NrefL (n) 被布置在彼此相邻且与两个相邻单位像素中包括的子像素连接的两个像素的单元中, 由此仅包括在两个单位像素中的参考节点共用电压。

[0099] 由于参考电压VREF通过第一个第n-1子像素SP1 (n-1) 和第一个第n子像素SP1 (n) 被施加至第二个第n-1子像素SP2 (n-1) 和第二个第n子像素SP2 (n) 的参考节点Nref (n-1) 和Nref (n), 因此子像素驱动电路具有参考节点Nref (n-1) 和Nref (n), 但不包括用于向参考节点Nref (n-1) 和Nref (n) 提供参考电压VREF的单独电路。

[0100] 因此, 根据本公开内容的示例实施方式的单位像素UP的第一个第n-1子像素SP1 (n-1) 的子像素驱动电路可以是图4的其中包括有第7-1晶体管T7-1的子像素驱动电路, 第一个第n子像素SP1 (n) 的子像素驱动电路可以是图5的其中包括有第7-2晶体管T7-2的子像素驱动电路, 并且第二个第n-1子像素SP2 (n-1) 和第二个第n子像素SP2 (n) 的子像素驱动电路可以是图2的子像素驱动电路。

[0101] 根据本公开内容的示例实施方式的单位像素UP中包括的子像素与参考电压线VREFL的连接关系不限于图7的实施方式。然而, 单位像素UP中包括的子像素SP1 (n-1)、SP2 (n-1)、SP1 (n) 和SP2 (n) 中的任一个包括可以根据第n-1扫描信号Scan (n-1) 的定时向参考节点施加参考电压VREF的子像素驱动电路, 并且子像素SP1 (n-1)、SP2 (n-1)、SP1 (n) 和SP2 (n) 中的另一个包括可以根据第n扫描信号Scan (n) 的定时向参考节点施加参考电压VREF的子像素驱动电路。然而, 为了避免参考电压线VREFL的不必要的布置, 包括用于根据第n-1扫描信号Scan (n-1) 和第n扫描信号Scan (n) 的定时向参考节点施加参考电压VREF的子像素驱动电路的子像素可以布置在同一列中。

[0102] 因此, 当向子像素驱动电路中包括的参考节点Nref施加参考电压VREF时, 单位像素UP中包括的子像素驱动电路可以通过向发光二极管EL提供不包括高电位电压的驱动电流来解决诸如显示面板上的垂直亮度不均匀或串扰的图像质量问题, 其中高电位电压可能引起电压施加线的电压降。

[0103] 根据本公开内容的实施方式的子像素驱动电路和电致发光显示装置可以被描述为如下。

[0104] 根据本公开内容的实施方式, 一种电致发光显示装置包括: 像素, 其包括多个子像素; 多条电力线, 其用于向多个子像素提供电力电压; 数据线, 其用于向多个子像素提供数据信号; 多条栅极线, 其用于向多个子像素提供栅极信号; 以及参考节点线, 其用于连接多



个子像素中包括的多个参考节点。子像素中的每个子像素包括发光二极管以及用于控制发光二极管的发光子像素驱动电路,并且子像素驱动电路由于从多条电力线中的一条电力线施加至子像素中包括的参考节点的参考电压而向发光二极管提供不包括高电位电压的情况下的驱动电流,并且多个子像素中的部分子像素包括连接至用于接收参考电压的参考节点的补偿晶体管。因此,由于参考电压被施加至通过参考节点线连接的子像素的参考节点,所以通过子像素中的部分子像素中包括的补偿晶体管向参考节点提供的参考电压可以通过向发光二极管提供不受高电位电压影响的驱动电流来解决电致发光显示装置的图像质量问题。

[0105] 例如,在根据本公开内容的实施方式的电致发光显示装置中,多个子像素可以位于行方向上的多条栅极线与列方向上的数据线交叉的位置上,并且参考节点线可以连接在行方向上布置的多个子像素中包括的多个参考节点。

[0106] 例如,在根据本公开内容的实施方式的电致发光显示装置中,电力线可以包括用于提供高电位电压的高电位电压线、用于提供参考电压的参考电压线、以及用于向多个子像素提供初始化电压的初始化电压线,并且补偿晶体管可以连接至参考节点和参考电压线。

[0107] 例如,在根据本公开内容的实施方式的电致发光显示装置中,多条栅极线可以包括用于提供扫描信号的扫描线和用于提供发射信号的发射线。

[0108] 例如,在根据本公开内容的实施方式的电致发光显示装置中,多个子像素可以布置在第 $n$ 行中,并且可以分别通过第 $n-1$ 扫描线和第 $n$ 扫描线接收第 $n-1$ 扫描信号和第 $n$ 扫描信号。

[0109] 例如,在根据本公开内容的实施方式的电致发光显示装置中,子像素可以包括:包括第一补偿晶体管的子像素,第一补偿晶体管由第 $n-1$ 扫描信号控制并连接至用于提供参考电压的参考电压线;以及包括第二补偿晶体管的子像素,第二补偿晶体管由第 $n$ 扫描信号控制并连接至参考电压线。

[0110] 例如,在根据本公开内容的实施方式的电致发光显示装置中,像素可以是能够表现所有颜色的最小单位,像素中包括的多个子像素可以被布置在其中布置有多条栅极线的方向上,并且子像素中至少两个子像素的子像素驱动电路可以包括补偿晶体管。

[0111] 例如,在根据本公开内容的实施方式的电致发光显示装置中,像素可以是能够表现所有颜色的最小单位,像素中包括的多个子像素可以处于布置有至少两条栅极线和至少两条数据线的方向上,并且子像素中的、在至少一条数据线中的子像素的子像素驱动电路可以包括补偿晶体管。

[0112] 例如,在根据本公开内容的实施方式的电致发光显示装置中,子像素驱动电路包括用于向发光二极管均匀地提供驱动电流的驱动晶体管。子像素驱动电路包括用于对驱动晶体管的栅极节点进行初始化的第一初始化时段、用于对驱动晶体管的阈值电压进行采样并对发光二极管进行初始化的采样和第二初始化时段、用于保持通过数据线施加的数据电压的保持时段、以及用于允许发光二极管通过基于数据电压而产生的驱动电流发光的发光时段。参考电压可以在第一初始化时段以及采样和第二初始化时段内被施加至参考节点。

[0113] 例如,在根据本公开内容的实施方式的电致发光显示装置中,子像素驱动电路可以包括用于对数据电压充电的电容器,并且电容器的一端可以连接至参考节点以及电容器

的另一端可以连接至驱动晶体管的栅极节点。

[0114] 根据本公开内容的实施方式,一种电致发光显示装置包括存在于其中所有颜色可以通过三原色的组合来表现的最小区域中的单位像素,其中,单位像素包括:包括第一补偿晶体管的至少一个子像素和包括第二补偿晶体管的至少一个子像素,子像素包括用于提供通过发光二极管、驱动晶体管、开关晶体管、电容器和第一补偿晶体管或第二补偿晶体管传输的参考电压的参考节点,并且在单位像素中布置有用于连接参考节点的参考节点线。因此,由于通过补偿晶体管将参考电压施加至单位像素中包括的子像素的参考节点,并且通过参考节点线将参考电压施加至单位像素内的其他子像素的参考节点,所以可以向发光二极管提供不受高电位电压影响的驱动电流,从而可以解决电致发光显示装置的图像质量问题。

[0115] 例如,在根据本公开内容的实施方式的电致发光显示装置中,发光二极管可以包括被施加有允许发光二极管发光的驱动电流的阳极、以及被施加有低电位电压的阴极,驱动晶体管的栅极可以与电容器的一端连接,高电位电压和数据电压可以通过开关晶体管被施加至驱动晶体管的源极,并且电容器的另一端可以与参考节点连接。

[0116] 例如,在根据本公开内容的实施方式的电致发光显示装置中,参考电压可以是高电位电压与低电位电压之间的电压值。

[0117] 例如,在根据本公开内容的实施方式的电致发光显示装置中,单位像素可以包括用于发射红光、蓝光和绿光的至少三个子像素。

[0118] 例如,在根据本公开内容的实施方式的电致发光显示装置中,第一补偿晶体管和第二补偿晶体管可以连接至彼此不同的栅极线,并且因此在彼此不同的定时导通。

[0119] 例如,在根据本公开内容的实施方式的电致发光显示装置中,在单位像素中包括的子像素中的、不包括第一补偿晶体管和第二补偿晶体管的子像素的参考节点可以连接至参考节点线,由此可以向参考节点施加参考电压。

[0120] 例如,在根据本公开内容的实施方式的电致发光显示装置中,单位像素可以包括布置在第n像素线中的子像素,第一补偿晶体管的栅极和第二补偿晶体管的栅极可以分别连接至第n-1扫描线和第n扫描线,并且第一补偿晶体管的第一电极和第二补偿晶体管的第一电极可以与用于分别施加参考电压的不同的参考电压线连接。

[0121] 例如,在根据本公开内容的实施方式的电致发光显示装置中,参考节点线可以按单位像素布置,因此可以与相邻单位像素的参考节点线分离。

[0122] 例如,在根据本公开内容的实施方式的电致发光显示装置中,单位像素可以包括布置在第n-1像素线和第n像素线中的子像素,并且第一补偿晶体管的栅极和第二补偿晶体管的栅极可以分别连接至第n-1扫描线和第n扫描线,并且第一补偿晶体管的第一电极和第二补偿晶体管的第一电极可以与用于施加参考电压的一条参考电压线连接。

[0123] 例如,在根据本公开内容的实施方式的电致发光显示装置中,参考节点线可以将被布置为彼此邻接的单位像素彼此连接。

[0124] 例如,在根据本公开内容的实施方式的电致发光显示装置中,至少一个子像素可以包括发光二极管以及用于控制发光二极管的发光子像素驱动电路。

[0125] 例如,在根据本公开内容的实施方式的电致发光显示装置中,子像素驱动电路可以由于参考电压而向发光二极管提供不包括高电位电压的情况下的驱动电流。

[0126] 例如,在根据本公开内容的实施方式的电致发光显示装置中,至少一个子像素可以被布置在第n行中,并且分别通过第n-1扫描线和第n扫描线接收第n-1扫描信号和第n扫描信号。

[0127] 例如,在根据本公开内容的实施方式的电致发光显示装置中,第一补偿晶体管可以由第n-1扫描信号控制并且提供参考电压,并且第二补偿晶体管可以由第n扫描信号控制。

[0128] 对于本领域技术人员来说将会明显的是,上述的本公开内容不受上述实施方式和附图的限制,并且在不背离本公开内容的精神或范围的情况下,可以在本公开内容中进行各种替换、变型和变更。因此,本公开内容的范围由所附权利要求限定,并且旨在从权利要求的含义、范围和等同概念获得的所有修改或变型落入本公开内容的范围内。

[0129] 可以对上述的各种实施方式进行组合以提供另外的实施方式。本说明书中引用的和/或在申请数据表中列出的所有美国专利、美国专利申请公布、美国专利申请、外国专利、外国专利申请和非专利公布的全部内容通过引用并入本文。如果需要采用各种专利、申请和公布中的概念以提供另外的实施方式,则可以修改本实施方式的各方面。可以根据以上的详细描述对本实施方式进行这些和其他改变。通常,在所附权利要求中,所使用的术语不应被解释为将权利要求限于说明书和权利要求书中公开的具体实施方式,而应被解释为包括所有可能的实施方式以及这样的权利要求所授权的等同内容的全部范围。因此,权利要求不受公开内容的限制。

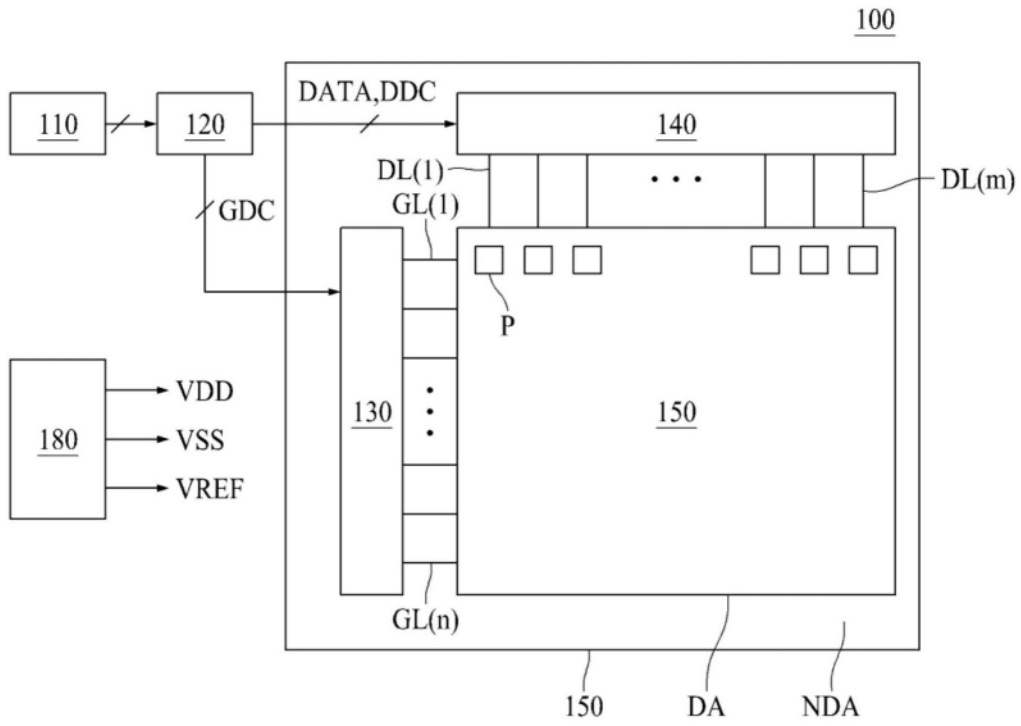


图1

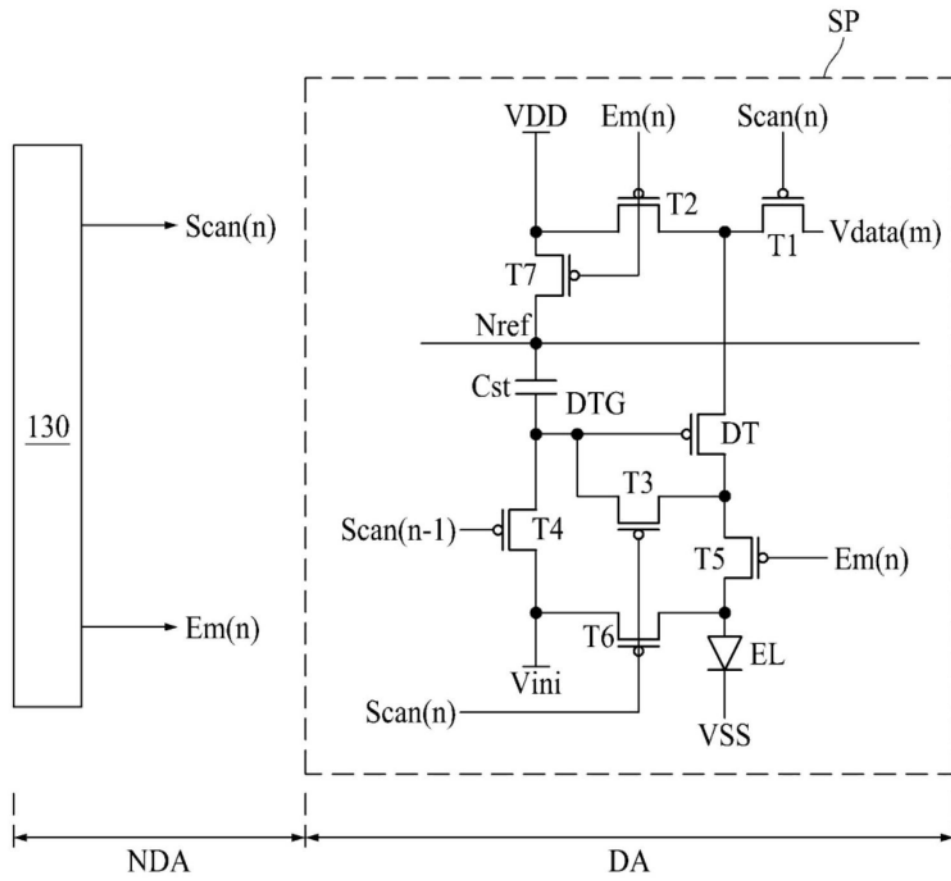


图2

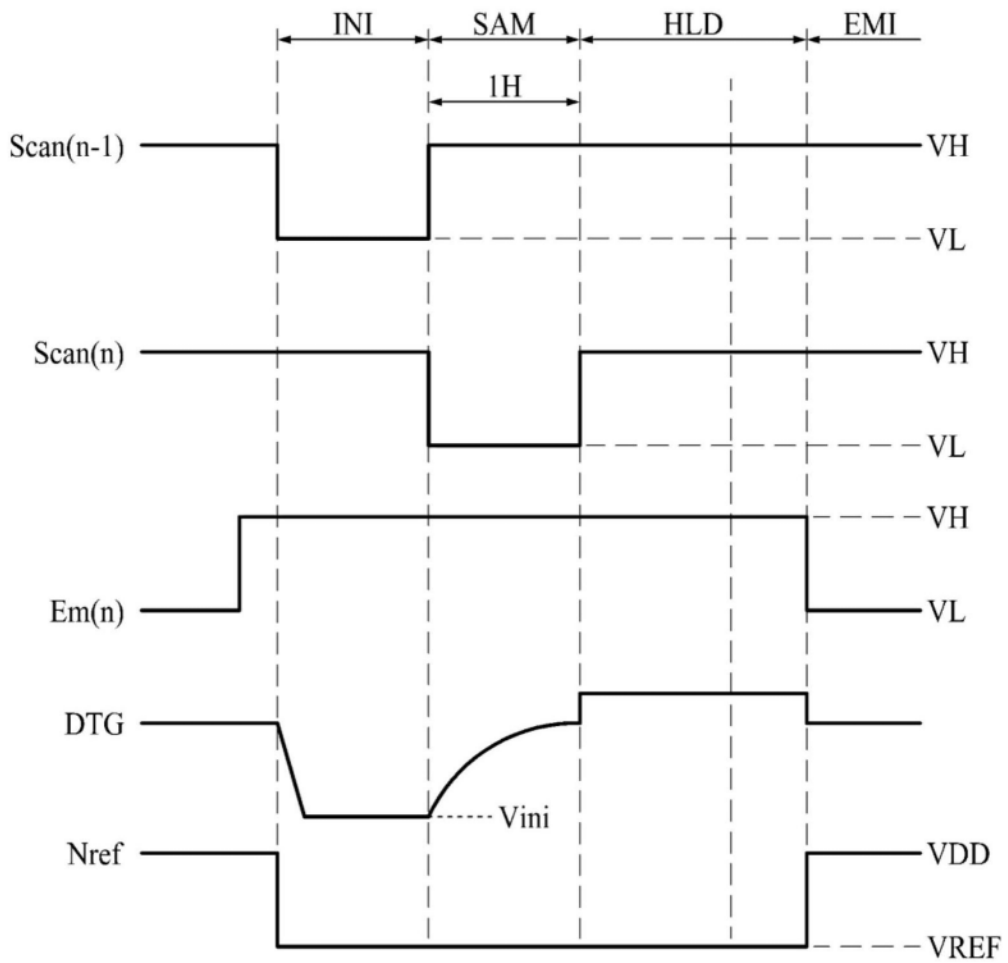


图3

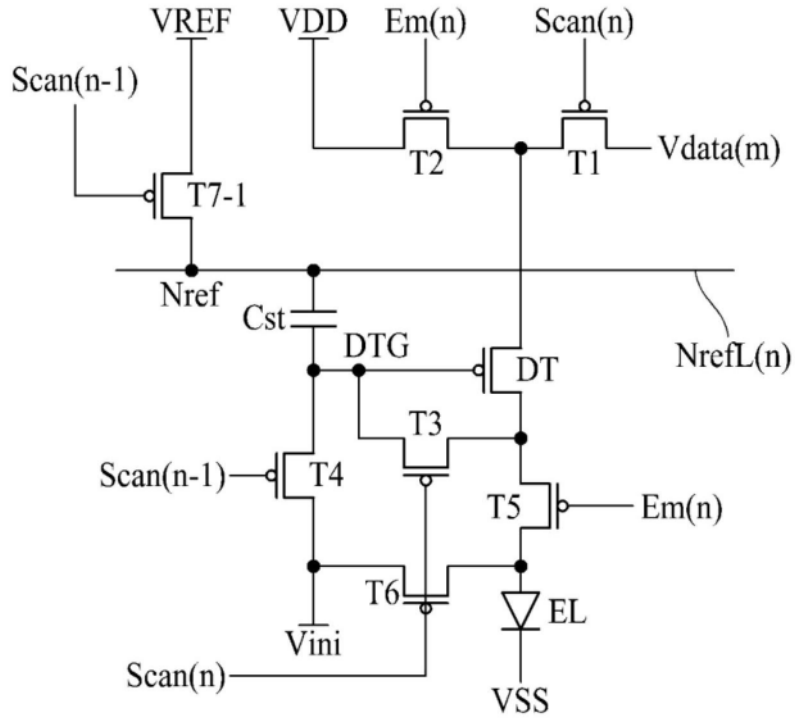


图4

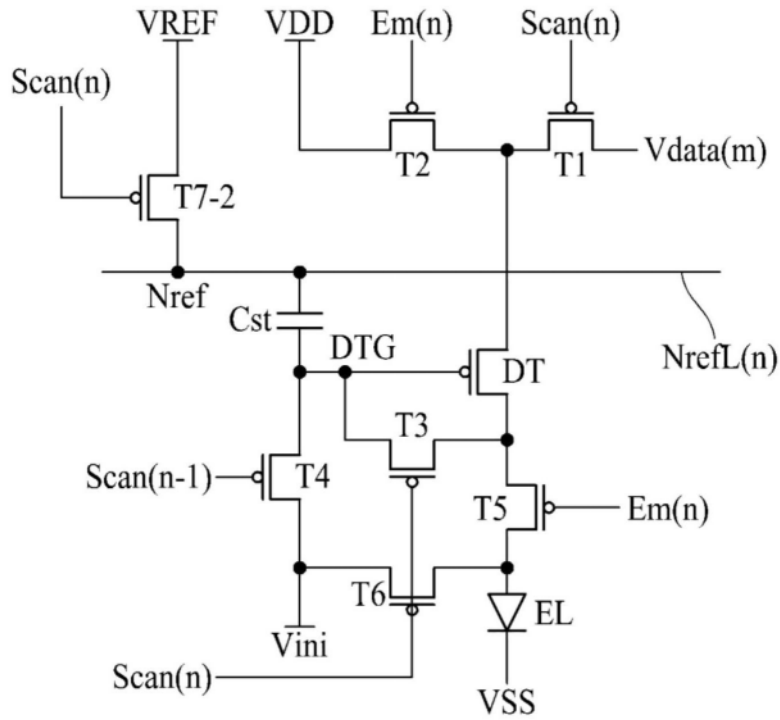


图5

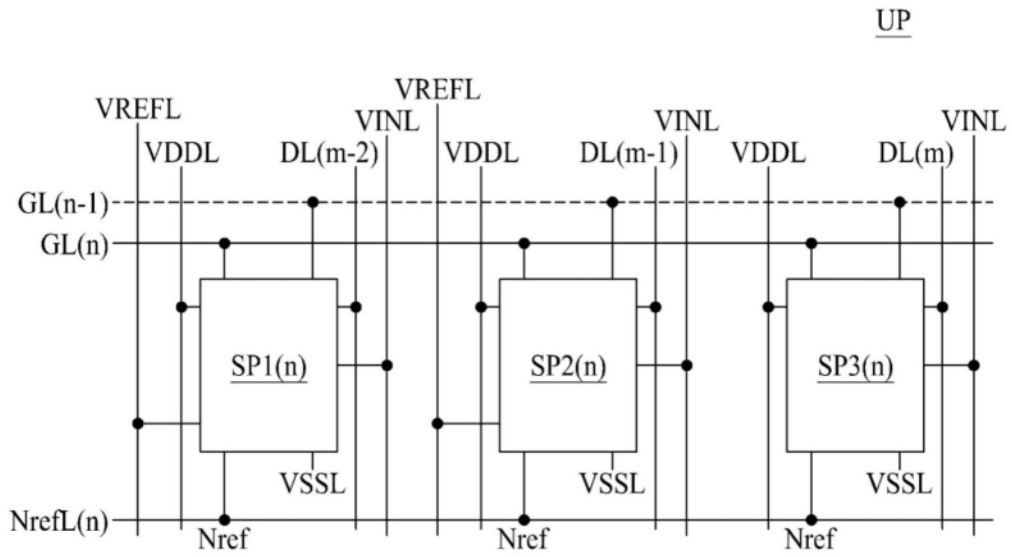


图6



UP

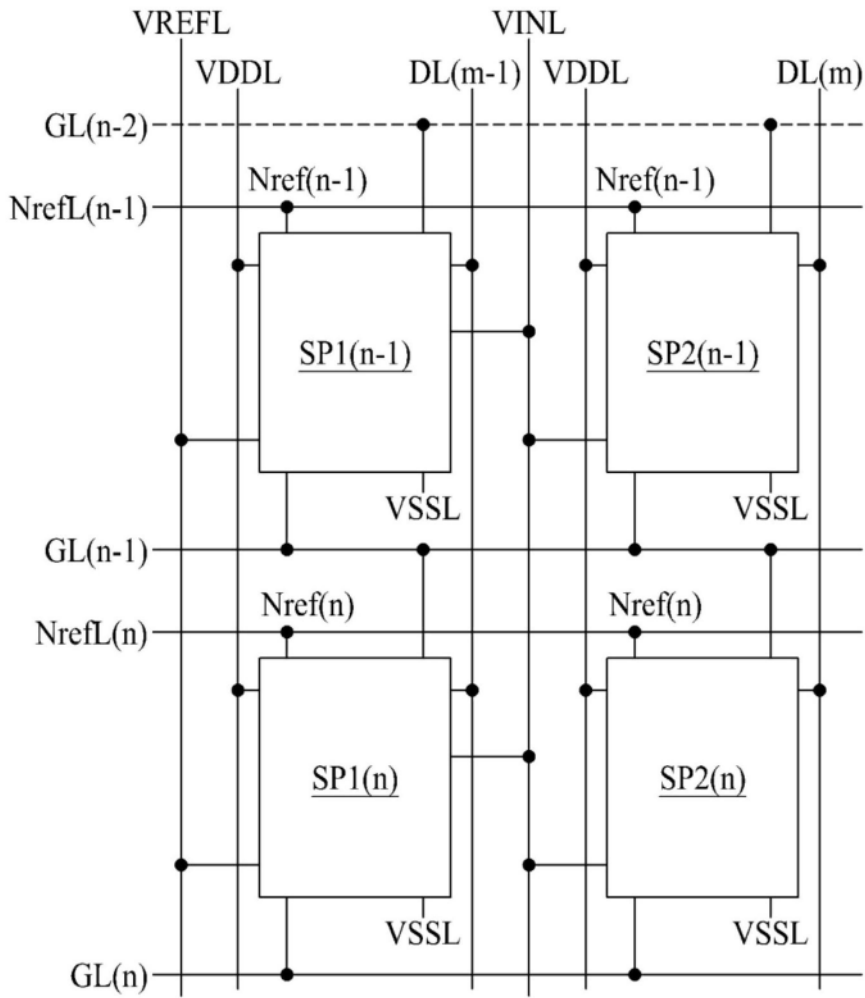


图7