



(12)发明专利申请

(10)申请公布号 CN 111326651 A  
(43)申请公布日 2020.06.23

(21)申请号 201811543070.6  
(22)申请日 2018.12.17  
(71)申请人 中国科学院上海微系统与信息技术研究所  
地址 200050 上海市长宁区长宁路865号  
(72)发明人 宋志棠 宋三年 郭天琪 王昊  
(74)专利代理机构 上海光华专利事务所(普通合伙) 31219  
代理人 余明伟

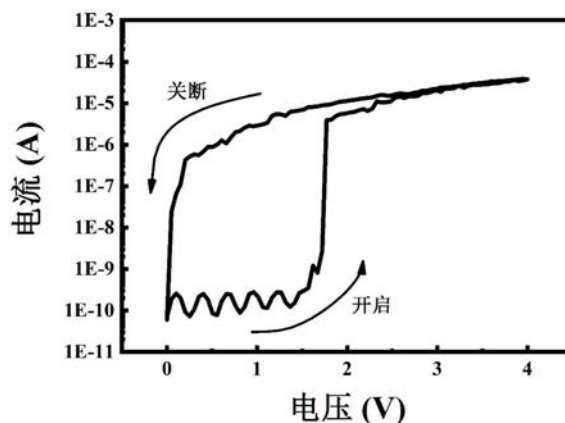
(51) Int. Cl.  
H01L 45/00(2006.01)  
G23C 14/06(2006.01)  
G23C 14/35(2006.01)

权利要求书2页 说明书5页 附图2页

(54)发明名称  
一种OTS材料、选通器单元及其制备方法

(57)摘要

本发明提供一种OTS材料、选通器单元及其制备方法,所述OTS材料为包括Ge、As、Se、Te、Si和P六种元素的化合物,所述OTS材料的化学通式为 $Ge_aAs_bSe_cTe_xSi_yP_z$ ,其中a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ ,同时满足 $a+b+c+x+y+z=100$ 。本发明所提供的OTS材料,在外部电激励的作用下,能够实现从关断的、高电阻态向导通的、低电阻态的快速转变。而且,在撤去外部电激励时,能够由导通的、低电阻态向关断的、高电阻态快速转变。基于所述OTS材料的选通器单元,具有阈值电压低、开启速度快和开关比高等优点,可为三维高密度存储的实现提供可靠的器件基础。



1. 一种OTS材料,其特征在于,所述OTS材料为包括Ge、As、Se、Te、Si和P六种元素的化合物,所述OTS材料的化学通式为 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ ,其中,a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ ,同时满足 $a+b+c+x+y+z=100$ 。

2. 根据权利要求1所述的OTS材料,其特征在于,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $0 < 100-a-b-c \leq 20$ 。

3. 根据权利要求1所述的OTS材料,其特征在于,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $20 < 100-a-b-c \leq 30$ 。

4. 根据权利要求1所述的OTS材料,其特征在于,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $30 < 100-a-b-c < 35$ 。

5. 根据权利要求1所述的OTS材料,其特征在于,所述OTS材料在电激励操作下实现从高阻态到低阻态的瞬时转变,且在撤去电激励时瞬时自发返回高阻态。

6. 一种如权利要求1-5任一项所述的OTS材料的制作方法,其特征在于,采用包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种制备所述OTS材料。

7. 一种采用上述权利要求1~5任一项所述OTS材料制备的选通器单元,其特征在于,所述选通器单元自下而上依次包括下电极层、设置于所述下电极层上的OTS材料层、设置于所述OTS材料层上的上电极层以及设置于所述上电极层上的引出电极。

8. 根据权利要求7所述的选通器单元,其特征在于,所述OTS材料层的厚度大于等于5nm小于等于30nm。

9. 根据权利要求7所述的选通器单元,其特征在于,所述下电极层的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种。所述下电极层的直径大于等于50nm小于等于200nm,所述下电极层的厚度大于等于100nm小于等于500nm。

10. 根据权利要求7所述的选通器单元,其特征在于,所述上电极层的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种。所述上电极层的厚度大于等于10nm小于等于50nm。

11. 根据权利要求7所述的选通器单元,其特征在于,所述引出电极的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种,所述引出电极的厚度大于等于100nm小于等于500nm。

12. 一种如权利要求7~11所述的选通器单元的制备方法,其特征在于,所述制备方法至少包括以下步骤:

形成所述下电极层;

在所述下电极层表面形成权利要求1~5项所述的OTS材料层,化学通式为 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ ,其中,a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ ,同时满足 $a+b+c+x+y+z=100$ ;

在所述OTS材料层表面形成上电极层;

在所述上电极层表面形成引出电极。

13. 根据权利要求12所述的选通器单元的制备方法,其特征在于,采用包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中

的任意一种制备所述OTS材料。

## 一种OTS材料、选通器单元及其制备方法

### 技术领域

[0001] 本发明属于微电子技术领域,特别是涉及一种Ge-As-Se-Te-Si-P OTS材料、OTS选通器单元及其制备方法。

### 背景技术

[0002] 在以物联网、云计算和人工智能为导向发展的大数据时代,信息的存储与计算将成为制约以上领域发展的关键因素。目前的主流存储技术主要采用半导体器件和磁性材料。其中,作为新型存储技术之一的相变存储器,因其操作速度快、寿命时间长、功耗低和可微缩性强等优势被视为下一代非易失性存储解决方案的有力候选者。特别是为了实现高密度的容量目标,三维堆叠是一种有效的手段。但是,它需要集成一种具有良好开关性能的选通器来对存储单元进行选通。当前,能实现三维集成的选通管主要有氧化物二极管、混合离子导电选通管,阈值转变开关等。而在诸多选通材料当中,硫系化合物薄膜作为介质的OTS选通器被认为是最具应用潜力的选通器件。该OTS选通器的基本工作原理是:利用外部电激励来控制选通器件的开关。当施加电激励于选通器件单元,使选通材料由高阻态向低阻态转变,此时器件处于开启状态;而当撤去电激励时,材料又由低阻态转变回高阻态,此时器件处于关断状态,从而达到对存储单元进行开关选通的目的。

[0003] 当前,对于高性能选通器的研究在广泛开展。其发展方向是以实现大的驱动电流、高的开关比、低的阈值电压、长的寿命和高可靠性等特点为最终设计目的,主要通过新型材料研发及掺杂调制,器件结构优化等手段,为三维高密度存储的实现寻求可靠的器件基础。因此,如何提供一种具有低阈值电压、高开关比、寿命长的选通器是目前急需解决的问题。

### 发明内容

[0004] 本发明的目的在于提供一种OTS材料、OTS选通器单元及其制备方法,以解决现有技术中OTS选通器的阈值电压高、寿命短以及可靠性有待提高等问题。

[0005] 为实现上述目的及其他相关指标,本发明提供一种OTS材料,所述OTS材料为包括Ge、As、Se、Te、Si和P六种元素的化合物,所述OTS材料的化学通式为 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ ,其中,a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ ,同时满足 $a+b+c+x+y+z=100$ 。

[0006] 可选地,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $0 < 100-a-b-c \leq 20$ 。

[0007] 可选地,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $20 < 100-a-b-c \leq 30$ 。

[0008] 可选地,所述化学通式 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ 中,满足 $30 < 100-a-b-c < 35$ 。

[0009] 可选地,所述OTS材料在电激励操作下实现从高阻态到低阻态的瞬时转变,且在撤去电激励时瞬时自发返回高阻态。

[0010] 本发明还提供了一种如上述任一项所述的OTS材料的制作方法,采用包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种制备所述OTS材料。

[0011] 本发明还提供了一种采用上述任意一项所述的OTS材料制备的选通器单元,所述选通器单元自下而上依次包括下电极层、设置于所述下电极层上的OTS材料层、设置于所述OTS材料层上的上电极层以及设置于所述上电极层上的引出电极。

[0012] 可选地,所述OTS材料层的厚度大于等于5nm小于等于30nm。

[0013] 可选地,所述下电极层的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种,所述下电极层的直径大于等于50nm小于等于200nm,所述下电极层厚度大于等于100nm小于等于500nm。

[0014] 可选地,所述上电极层的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种,所述上电极层的厚度大于等于10nm小于等于50nm。

[0015] 可选地,所述引出电极的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的一种或多种,或为以上金属单质氮化物中的一种,所述引出电极的厚度大于等于100nm小于等于500nm。

[0016] 本发明还提供一种如上述任意一项所述的基于所述OTS材料的选通器单元的制作方法,其制备方法至少包括以下步骤:

[0017] 形成所述下电极层;

[0018] 在所述下电极层表面形成所述的OTS材料层,化学通式为 $\text{Ge}_a\text{As}_b\text{Se}_c\text{Te}_x\text{Si}_y\text{P}_z$ ,其中,a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ ,同时满足 $a+b+c+x+y+z=100$ ;

[0019] 在所述OTS材料层表面形成上电极层;

[0020] 在所述上电极层表面形成引出电极。

[0021] 可选地,采用包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种制备所述OTS材料。

[0022] 如上所述,基于本发明所提供的OTS材料,在外部电激励的作用下,能够实现高电阻态到低电阻态的瞬时转变,而在撤去外部电激励时,能够立即由低电阻态向高电阻态转变。利用所述OTS材料的选通器单元,不仅具有阈值电压低、开关比大等优点,而且器件的寿命及可靠性都有望得到提高。

## 附图说明

[0023] 图1显示为形成下电极层的示意图。

[0024] 图2显示为在下电极层表面形成OTS材料层的示意图。

[0025] 图3显示为在OTS材料层表面形成上电极层的示意图。

[0026] 图4显示为在上电极层表面形成引出电极的示意图。

[0027] 图5显示为基于本发明所述OTS材料的选通器单元在电压激励作用下测得的电压-电流(V-I)示意图。

[0028] 元件标号说明

[0029] 11 下电极层

[0030] 12 OTS材料层

[0031] 13 上电极层

[0032] 14

引出电极

### 具体实施方式

[0033] 以下通过特定的具体实例说明本发明的实施方式,本领域技术人员可由本说明书所揭露的内容轻易地了解本发明的其他优点与功效。本发明还可以通过另外不同的具体实施方式加以实施或应用,本说明书中的各项细节也可以基于不同观点与应用,在没有背离本发明的精神下进行各种修饰或改变。

[0034] 请参阅图1至图5。需要说明的是,本实施例中所提供的图示仅以示意方式说明本发明的基本构想,虽图示中仅显示与本发明中有关的组件而非按照实际实施时的组件数目、形状及尺寸绘制,其实际实施时各组件的形态、数量及比例可为一种随意的改变,且其组件布局形态也可能更为复杂。

[0035] 实施例一

[0036] 本实施例提供一种OTS材料、选通器单元及其制备方法,所述OTS材料为包括Ge、As、Se、Te、Si和P六种元素的化合物,所述OTS材料的化学通式为 $Ge_aAs_bSe_cTe_xSi_yP_z$ ,其中,a、b、c、x、y、z均指元素的原子百分比,且 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ , $a + b + c + x + y + z = 100$ ,同时满足 $30 < 100 - a - b - c < 35$ 。

[0037] 下面通过选通器单元的制备过程进一步说明本实施例的技术方案。

[0038] 如图1,进行步骤1),形成下电极层11。

[0039] 可选地,下电极层11的制备方法包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种。下引出层11的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu及Ni中的任意一种或多种,或为上述金属单质氮化物的任意一种。

[0040] 作为示例,步骤1)中,该下电极层11的制备方法采用物理气相沉积法,采用W材料。所制得的W下电极层11的电极直径为190nm,高度为500nm。

[0041] 如图2所示,进行步骤2),在下电极层11表面生长OTS材料层12。

[0042] 可选地,OTS材料层12的制备方法包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种。

[0043] 作为示例,步骤2)中,采用溅射法,选用GeAsSeTeSiP合金靶溅射制备所述 $Ge_{30}As_{20}Se_{18}Te_{16}Si_8P_8$ OTS材料层,工艺参数为:本底真空气压为 $3 \times 10^{-4}$ Pa、溅射气压为0.3Pa、合金靶溅射功率为30W、衬底温度为25℃、溅射时间为3min,所得薄膜厚度约为10nm。

[0044] 如图3),进行步骤3),在OTS材料层12表面生长上电极层13。

[0045] 可选地,上电极层13的制备方法包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种。上电极层的材料包括但不限于W、Pt、Au、Ti、Al、Ag、Cu及Ni中的任意一种或多种,或为上述金属单质氮化物的任意一种,例如AlN、TiN。

[0046] 作为示例,步骤3)中,采用溅射法,该上电极层的材料选用TiN。工艺参数为:本底气压为 $3 \times 10^{-4}$ Pa,溅射气压为0.3Pa,Ar:N<sub>2</sub>的气体流量比例为1:1,溅射功率为90W,衬底温度为25℃,溅射时间为10min。所得TiN上电极层的电极厚度约为15nm。

[0047] 如图4)所示,进行步骤4),在所述上电极层13表面生长引出电极14。

[0048] 可选地,引出电极14的制备方法包括但不限于溅射法、蒸发法、物理气相法、化学气相法、分子束外延法、原子气相沉积法或原子层沉积法中的任意一种。引出电极的材料包括但不限于金属材料W、Pt、Au、Ti、Al、Ag、Cu以及Ni中的任意一种或多种,或为上述金属单质氮化物的任意一种,例如AlN、TiN。

[0049] 作为示例,步骤4)中,采用Al为引出电极材料,使用溅射法在上电极层13表面制备引出电极14,引出电极厚度为300nm,得到基于所述OTS材料层的选通器单元。通过引出电极将所述上、下电极层和所述OTS材料层与其他例如存储单元,驱动电路及外围电路等元件集成。

[0050] 下面对本实施例中的基于所述OTS材料层的选通器单元进行电学性能的测试,电压激励作用下,测试上述OTS选通器单元的电压-电流(V-I)曲线如图5所示。就本领域的技术人员所熟知的是,随着电压的增加,电流值先持续增加,到某一转变点时,电流突然出现骤变,随后继续增加,该点即为选通器单元的阈值转换点,此刻电压即阈值电压。从图5中可以看出,本实施例所述选通器单元的阈值电压约为1.7V,开关比近 $10^5$ ,通过进一步优化可为三维高密度存储的实现提供可靠的器件基础。

[0051] 通过本实施例制备的OTS材料及选通器单元,可顺利实现高阻态和低阻态之间的瞬时转变,并具有较低的阈值电压,有助于提高选通器的可靠性和疲劳特性。

[0052] 实施例二

[0053] 本实施例与实施例一采用基本相同的技术手段,不同之处在于,所述OTS材料的化学通式 $Ge_aAs_bSe_cTe_xSi_yP_z$ 中,满足 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ 、 $a+b+c+x+y+z=100$ ,同时满足 $20 < 100-a-b-c \leq 30$ 。在实际应用中,化学通式 $Ge_aAs_bSe_cTe_xSi_yP_z$ 中,Ge、As、Se为主体材料,优选范围为 $70 < a+b+c < 100$ 。本实施例采用溅射法制备得到 $Ge_{30}As_{25}Se_{25}Te_{12}Si_4P_4$ OTS材料。其余步骤与实施例一完全相同。经过同样的电学性能测试,本实施例中的基于 $Ge_{30}As_{25}Se_{25}Te_{12}Si_4P_4$ OTS材料的选通器单元的阈值电压降低,漏电流减小,通过进一步优化可为三维高密度存储的实现提供可靠的器件基础。

[0054] 实施例三

[0055] 本实施例与实施例一采用基本相同的技术手段,不同之处在于,所述OTS材料的化学通式 $Ge_aAs_bSe_cTe_xSi_yP_z$ 中,满足 $5 < a < 45$ 、 $10 < b < 40$ 、 $15 < c < 50$ 、 $0 < x < 15$ 、 $0 < y < 10$ 、 $0 < z < 10$ 、 $a+b+c+x+y+z=100$ ,同时满足 $0 < 100-a-b-c \leq 20$ 。不同之处在于,本实施例采用磁控溅射法制备得到 $Ge_{30}As_{18.5}Se_{38}Te_5Si_7P_{1.5}$ OTS材料。其余步骤与实施例一完全相同。经过同样的电学性能测试,本实施例中的基于 $Ge_{30}As_{18.5}Se_{38}Te_5Si_7P_{1.5}$ OTS材料的选通器阈值电压更低,关态电流更小,可为三维高密度存储的实现提供可靠的器件基础。

[0056] 综上,本发明提供的OTS材料,可顺利实现多次高阻态和低阻态之间的瞬时转变,高阻态代表关闭状态,低阻态代表开启状态,通过在高低阻态之间的转变从而控制器件的开断,可用作各类新型存储器的选通开关,而且开关速度在百纳秒以内,具有高性能选通的潜力。基于上述OTS材料的选通器单元,具有较低的阈值电压,有助于提高选通器的可靠性和疲劳特性,从而为高密度、长寿命的新型存储芯片提供可靠的器件基础。

[0057] 上述实施例仅例示性说明本发明的原理及其功效,而非用于限制本发明。任何熟悉此技术的人士皆可在不违背本发明的精神及范畴下,对上述实施例进行修饰或改变。因此,举凡所属技术领域中具有通常知识者在未脱离本发明所揭示的精神与技术思想下所完

成的一切等效修饰或改变,仍应由本发明的权利要求所涵盖。



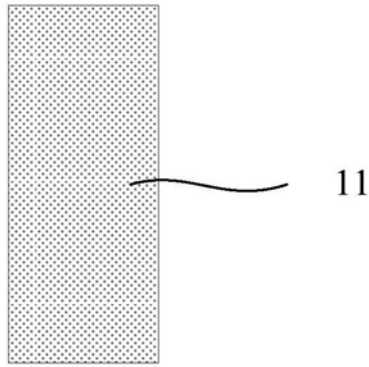


图1

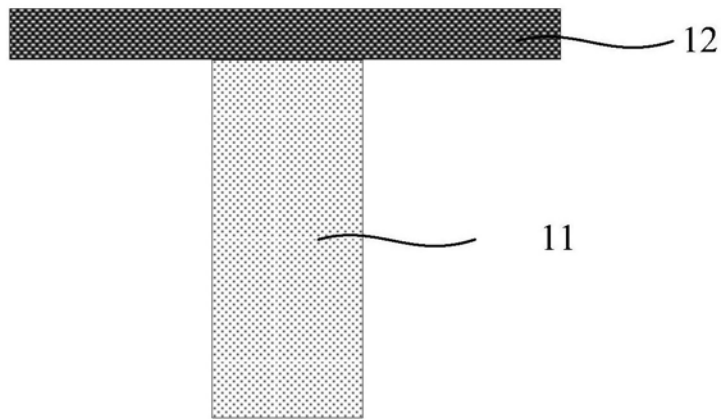


图2

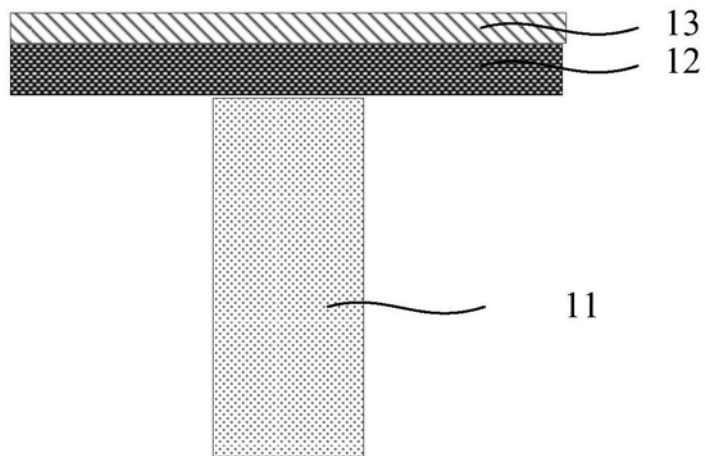


图3

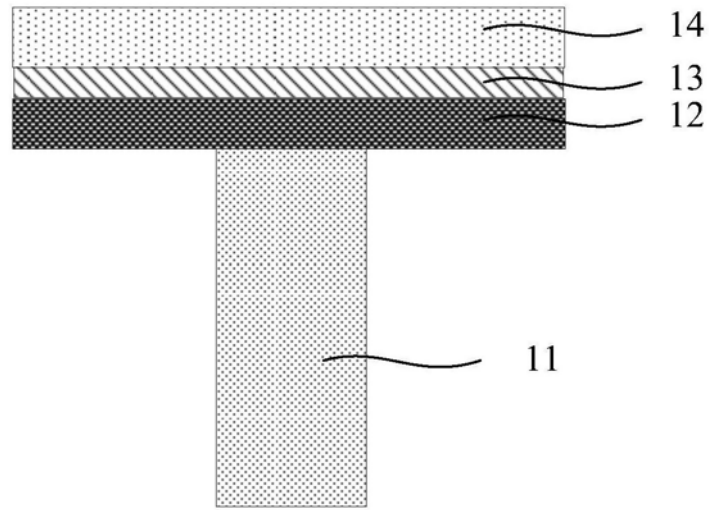


图4

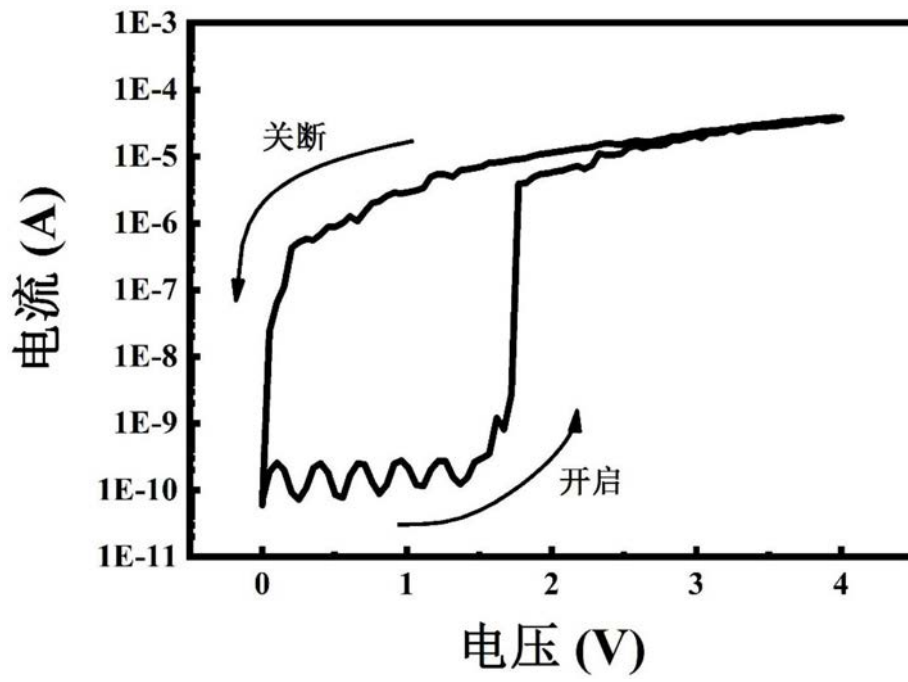


图5