



(12) 发明专利

(10) 授权公告号 CN 102956484 B

(45) 授权公告日 2016. 03. 30

(21) 申请号 201110241146. 1

审查员 纪金国

(22) 申请日 2011. 08. 22

(73) 专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 韩秋华 黄怡

(74) 专利代理机构 北京市磐华律师事务所
11336

代理人 董巍 顾珊

(51) Int. Cl.

H01L 21/336(2006. 01)

(56) 对比文件

US 2009/0090934 A1, 2009. 04. 09,

US 2009/0090934 A1, 2009. 04. 09,

CN 1883041 A, 2006. 12. 20,

CN 1661785 A, 2005. 08. 31,

US 2007/0284648 A1, 2007. 12. 13,

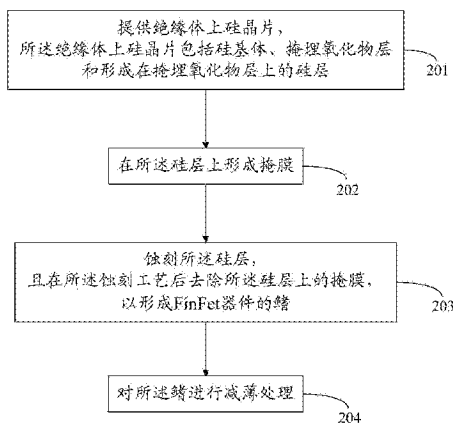
权利要求书1页 说明书3页 附图2页

(54) 发明名称

一种半导体器件的制造方法

(57) 摘要

本发明提供半导体器件的制造方法,包括:提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;在所述硅层上形成掩膜;蚀刻所述硅层,且在所述蚀刻工艺后去除所述硅层上的所述掩膜,以形成 FinFet 器件的鳍;对所述鳍进行减薄处理。根据本发明,在对 FinFet 器件的鳍(Fin)进行图形化的过程中,可以提高光刻和蚀刻工艺的工艺窗口,可以实现具有更小特征尺寸的鳍。



1. 一种半导体器件的制造方法,包括:

提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;

在所述硅层上形成掩膜;

蚀刻所述硅层,且在所述蚀刻工艺后去除所述硅层上的所述掩膜,以形成 FinFet 器件的鳍;

对所述鳍进行减薄处理,其中,所述减薄处理包括:对形成有所述鳍的绝缘体上硅晶片进行氧化处理,以及去除所述氧化处理后形成的被氧化的表层,所述减薄处理循环进行,所述循环进行的次数为 1-10 次。

2. 根据权利要求 1 所述的方法,其特征在于,所述蚀刻过程所采用的所述鳍的宽度特征尺寸比所述减薄处理后的所述鳍的宽度特征尺寸提高了 10-20nm。

3. 根据权利要求 1 所述的方法,其特征在于,采用化学氧化工艺或现场蒸汽生成工艺进行所述氧化处理。

4. 根据权利要求 3 所述的方法,其特征在于,所述化学氧化工艺使用的氧化剂为硫酸和双氧水的混合溶液。

5. 根据权利要求 4 所述的方法,其特征在于,所述硫酸和双氧水的混合溶液的配比是 $H_2SO_4:H_2O_2:H_2O = 5:1:1$ 。

6. 根据权利要求 4 所述的方法,其特征在于,所述化学氧化工艺使用的氧化剂为 150°C 的硫酸和双氧水的混合溶液。

7. 根据权利要求 1 所述的方法,其特征在于,采用稀释的氢氟酸去除所述形成有鳍的绝缘体上硅晶片的被氧化的表层。

8. 根据权利要求 7 所述的方法,其特征在于,所述稀释的氢氟酸的配比是 $HF:H_2O = 1:1-1:500$ 。

9. 根据权利要求 1 所述的方法,其特征在于,所述减薄处理后的所述鳍的宽度为 12-17nm。

10. 根据权利要求 1 所述的方法,其特征在于,形成所述掩膜的步骤包括:在所述硅层上形成 APF 层、DARC 层和光刻胶,并且图形化所述光刻胶;以所述图形化的光刻胶为掩膜,蚀刻所述 APF 层、DARC 层形成所述掩膜。

11. 根据权利要求 10 所述的方法,其特征在于,所述 APF 层为非晶碳层。

一种半导体器件的制造方法

技术领域

[0001] 本发明涉及半导体制造工艺,具体而言涉及一种形成 FinFet 器件的鳍(Fin)的方法。

背景技术

[0002] 鳍式场效应晶体管(FinFet)是用于 22nm 及以下工艺节点的先进半导体器件,其可以有效控制器件按比例缩小所导致的难以克服的短沟道效应。在制作 FinFet 的过程中,鳍(Fin)的制作对于半导体制造工艺而言是具有挑战性的,因为 22nm 及以下工艺节点下的 Fin 的高度为 30-40nm,对应于一定的深宽比,Fin 的宽度仅为 12-17nm。由此可见,在鳍(Fin)的制作过程中,需要使用更小的光刻特征尺寸和蚀刻特征尺寸,导致相应的工艺窗口达到临界值,在 Fin 的图形化过程中,所述 Fin 的图形容易出现垮塌现象。

[0003] 因此,需要提出一种方法,提供更宽的工艺窗口,保证高深宽比条件下的鳍(Fin)的制作。

发明内容

[0004] 针对现有技术的不足,本发明提供一种半导体器件的制造方法,包括:提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;在所述硅层上形成掩膜;蚀刻所述硅层,且在所述蚀刻工艺后去除所述硅层上的所述掩膜,以形成 FinFet 器件的鳍;对所述鳍进行减薄处理。

[0005] 进一步,所述蚀刻过程所采用的所述鳍的宽度特征尺寸比所述减薄处理后的所述鳍的宽度特征尺寸提高了 10-20nm。

[0006] 进一步,所述减薄处理包括:对形成有所述鳍的绝缘体上硅晶片进行氧化处理,以及去除所述氧化处理后形成的被氧化的表层。

[0007] 进一步,采用化学氧化工艺或现场蒸汽生成工艺进行所述氧化处理。

[0008] 进一步,所述化学氧化工艺使用的氧化剂为硫酸和双氧水的混合溶液。

[0009] 进一步,所述硫酸和双氧水的混合溶液的配比是 $H_2SO_4:H_2O_2:H_2O=5:1:1$ 。

[0010] 进一步,所述化学氧化工艺使用的氧化剂为 150℃ 的硫酸和双氧水的混合溶液。

[0011] 进一步,采用稀释的氢氟酸去除所述形成有鳍的绝缘体上硅晶片的被氧化的表层。

[0012] 进一步,所述稀释的氢氟酸的配比是 $HF:H_2O=1:1-1:500$ 。

[0013] 进一步,所述减薄处理循环进行。

[0014] 进一步,所述减薄处理循环进行的次数为 1-10 次。

[0015] 进一步,所述减薄处理后的所述鳍的宽度为 12-17nm。

[0016] 进一步,形成所述掩膜的步骤包括:在所述硅层上形成 APF 层、DARC 层和光刻胶,并且图形化所述光刻胶;以所述图形化的光刻胶为掩膜,蚀刻所述 APF 层、DARC 层形成所述掩膜。

[0017] 进一步,所述 APF 层为非晶碳层。

[0018] 根据本发明,在对 FinFet 器件的鳍(Fin)进行图形化的过程中,可以提高光刻和蚀刻工艺的工艺窗口,可以实现具有更小特征尺寸的鳍(Fin)。

附图说明

[0019] 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发明的实施例及其描述,用来解释本发明的原理。

[0020] 附图中:

[0021] 图 1A- 图 1E 为本发明提出的形成 FinFet 器件的鳍(Fin)的方法的各步骤的示意性剖面图;

[0022] 图 2 为本发明提出的形成 FinFet 器件的鳍(Fin)的方法的流程图。

具体实施方式

[0023] 在下文的描述中,给出了大量具体的细节以便提供对本发明更为彻底的理解。然而,对于本领域技术人员而言显而易见的是,本发明可以无需一个或多个这些细节而得以实施。在其他的例子中,为了避免与本发明发生混淆,对于本领域公知的一些技术特征未进行描述。

[0024] 为了彻底理解本发明,将在下列的描述中提出详细的步骤,以便阐释本发明提出的形成 FinFet 器件的鳍(Fin)的方法。显然,本发明的施行并不限于半导体领域的技术人员所熟习的特殊细节。本发明的较佳实施例详细描述如下,然而除了这些详细描述外,本发明还可以具有其他实施方式。

[0025] 应当理解的是,当在本说明书中使用术语“包含”和/或“包括”时,其指明存在所述特征、整体、步骤、操作、元件和/或组件,但不排除存在或附加一个或多个其他特征、整体、步骤、操作、元件、组件和/或它们的组合。

[0026] 下面,参照图 1A- 图 1E 和图 2 来描述本发明提出的形成 FinFet 器件的鳍(Fin)的方法的详细步骤。

[0027] 参照图 1A- 图 1E,其中示出了本发明提出的形成 FinFet 器件的鳍(Fin)的方法的各步骤的示意性剖面图。

[0028] 首先,如图 1A 所示,提供绝缘体上硅(SOI)晶片,所述绝缘体上硅(SOI)晶片包括硅基体 100,掩埋氧化物层 101 和形成在掩埋氧化物层 101 上的硅层 102。其中,所述掩埋氧化物层 101 是硅氧化物层;所述硅层 102 是单晶硅或多晶硅,用以形成 FinFet 器件的鳍(Fin)。形成所述绝缘体上硅(SOI)结构的方法为本领域所公知,在此不再加以赘述。

[0029] 接着,如图 1B 所示,在所述硅层 102 上形成 APF (Advanced Patterning Film)层 103,作为后续蚀刻过程的硬掩膜层,形成所述 APF 层 103 的方法为本领域公知的 CVD 沉积工艺。所述 APF 层 103 的材料具体为非晶碳。然后,在所述 APF 层 103 上沉积形成介电抗反射涂层(DARC)104。接下来,沉积并图案化光刻胶层,形成用于后续工艺的光刻胶掩膜 105。沉积并图案化光刻胶层的方法为本领域所公知,在此不再加以赘述。需要说明的是,图案化光刻胶层所采用的鳍(Fin)的宽度特征尺寸比设计要求的 12-17nm 提高了 10-20nm,以为后续的光刻和蚀刻过程提供更大的工艺窗口。

[0030] 接着,如图 1C 所示,采用传统工艺将所述光刻胶图案转移到所述 APF 和 DARC 层。以所述图形化的光刻胶为掩膜,蚀刻所述 APF 层、DARC 层形成用于蚀刻所述硅层的掩膜。然后蚀刻所述硅层未被所述掩膜覆盖的部分,例如干法蚀刻,蚀刻终止在所述掩埋氧化物层 101。

[0031] 接着,去除所述光刻胶掩膜 105,以及光刻胶掩膜 105 下方的 DARC 和 APF 层,得到具有更大特征尺寸的鳍(Fin) 106,如图 1D 所示。

[0032] 接着,对所述鳍(Fin)106 进行减薄处理,使所述鳍(Fin)106 的宽度达到设计要求的 12-17nm,得到如图 1E 所示的半导体装置 107。

[0033] 所述减薄处理有两种方法:一种方法是将所述半导体装置 107 浸泡在 150℃的硫酸和双氧水的混合溶液(SPM)中进行化学氧化,然后将所述半导体装置 107 浸泡在稀释的氢氟酸中去除被氧化的表层,经过几次循环操作,使所述鳍(Fin) 106 的特征尺寸达到设计要求;另一种方法是采用现场蒸汽生成工艺(ISSG)处理所述半导体装置 107,然后将所述半导体装置 107 浸泡在稀释的氢氟酸中去除被氧化的表层,经过几次循环操作,使所述鳍(Fin)106 的特征尺寸达到设计要求。其中,SPM 的配比是 $H_2SO_4:H_2O_2:H_2O=5:1:1$,稀释的氢氟酸的配比是 $HF:H_2O=1:1$ 或 $1:500$,循环操作的次数可以是 1-10 次。至此,完成了根据本发明示例性实施例的方法实施的全部工艺步骤,根据本发明,在对 FinFet 器件的鳍(Fin)进行图形化的过程中,可以提高光刻和蚀刻工艺的工艺窗口,可以实现具有更小特征尺寸的鳍(Fin)。

[0034] 参照图 2,其中示出了本发明提出的形成 FinFet 器件的鳍(Fin)的方法的流程图,用于简要示出整个制造工艺的流程。

[0035] 在步骤 201 中,提供绝缘体上硅晶片,所述绝缘体上硅晶片包括硅基体、掩埋氧化物层和形成在掩埋氧化物层上的硅层;

[0036] 在步骤 202 中,在所述硅层上形成掩膜;

[0037] 在步骤 203 中,蚀刻所述硅层,且在所述蚀刻工艺后去除所述硅层上的掩膜,以形成 FinFet 器件的鳍;

[0038] 在步骤 204 中,对所述鳍进行减薄处理。

[0039] 本发明已经通过上述实施例进行了说明,但应当理解的是,上述实施例只是用于举例和说明的目的,而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是,本发明并不局限于上述实施例,根据本发明的教导还可以做出更多种的变型和修改,这些变型和修改均落在本发明所要求保护的范围以内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

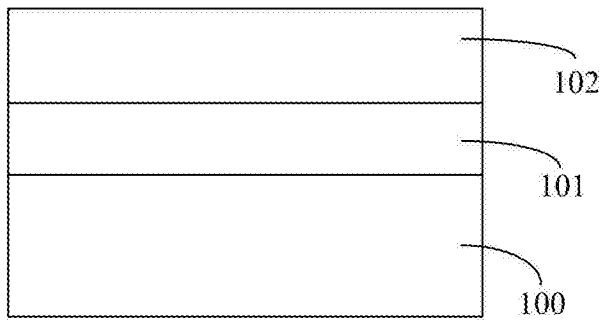


图 1A

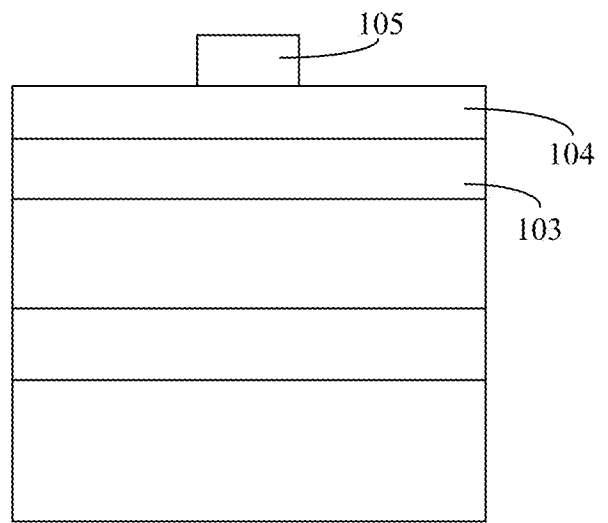


图 1B

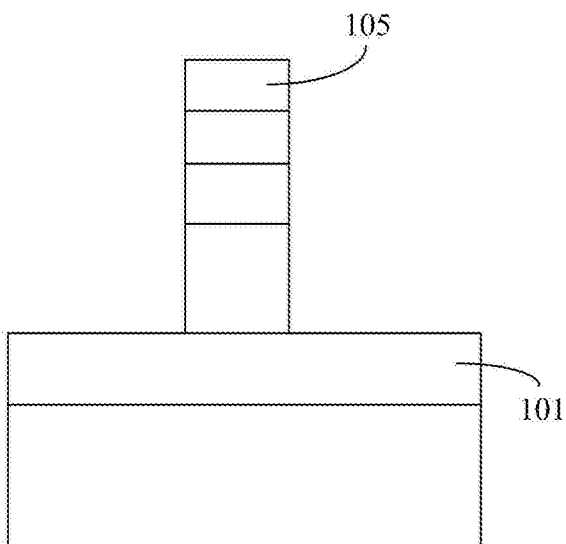


图 1C

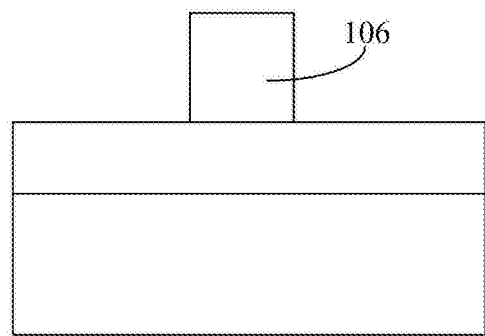


图 1D

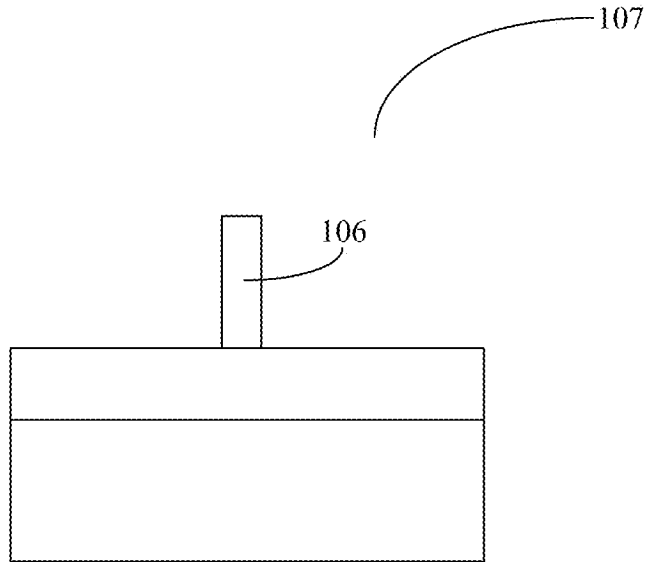


图 1E

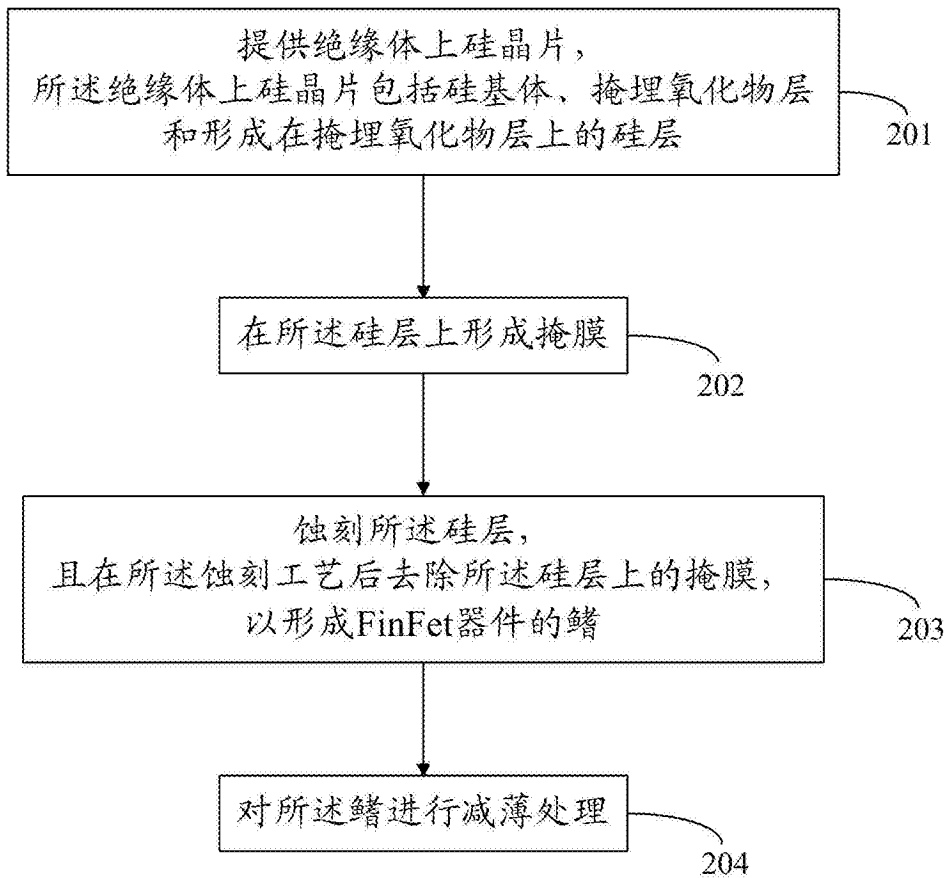


图 2