



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0021060
(43) 공개일자 2020년02월27일

(51) 국제특허분류(Int. Cl.)
H04N 21/235 (2011.01) H04N 21/236 (2011.01)
(52) CPC특허분류
H04N 21/235 (2019.01)
H04N 21/23605 (2013.01)
(21) 출원번호 10-2020-0020937(분할)
(22) 출원일자 2020년02월20일
심사청구일자 2020년02월20일
(62) 원출원 특허 10-2019-0125142
원출원일자 2019년10월10일
심사청구일자 2019년11월05일
(30) 우선권주장
1311443.4 2013년06월27일 영국(GB)

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
알렌 모우라드
영국 스테인즈 티더블유18 4큐이 미들섹스 사우스 스트리트 커뮤니케이션즈 하우스
황성희
경기도 수원시 영통구 삼성로 129(매탄동)
(뒷면에 계속)
(74) 대리인
정홍식, 김태현

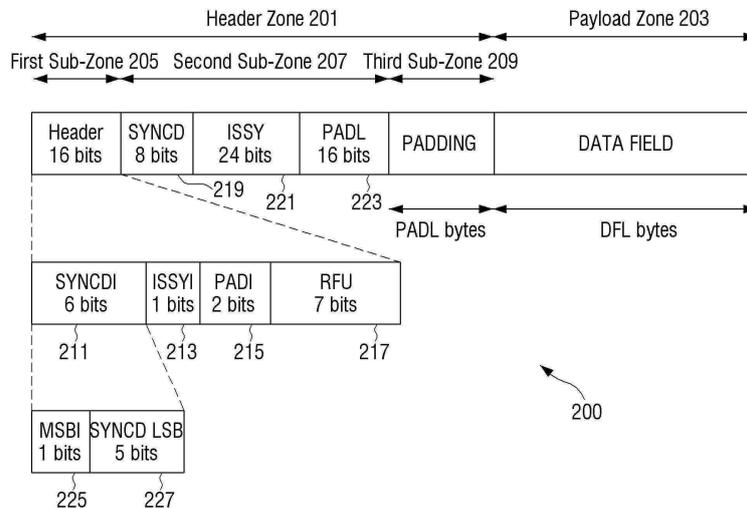
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 송신 장치 및 그 송신 방법

(57) 요약

데이터 구조를 생성하는 방법이 제공된다. 데이터 구조는, 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하는 헤더 영역 및, 데이터를 포함하는 페이로드 영역을 포함하며, 데이터 구조 생성 방법은, 적어도 하나의 시그널 필드에 데이터 구조에 적어도 부분적으로 위치되는 대응되는 적어도 하나의 정보 필드의 존부를 시그널링하기 위한 정보를 삽입하는 단계를 포함한다.

대표도 - 도2



(72) 발명자

다니엘 앤솔레구이

경기도 수원시 영통구 삼성로 129(매탄동)

벨카셈 모우호우체

경기도 수원시 영통구 삼성로 129(매탄동)

이학주

경기도 수원시 영통구 삼성로 129(매탄동)

명세서

청구범위

청구항 1

헤더 및 페이로드를 포함하는 패킷에 기초하여 생성된 전송 프레임 수신하는 수신부; 및
 상기 전송 프레임에서 상기 패킷을 획득하고, 상기 패킷에 포함된 헤더에 기초하여 상기 페이로드를 처리하는 처리부;를 포함하고,
 상기 헤더는 제1 필드 및 제2 필드를 포함하고
 상기 제1 필드는 제1 값 또는 제2 값을 포함하며,
 상기 제1 값은 상기 제2 필드가 LSB(least significant bit) 파트를 포함함을 나타내고,
 상기 제2 값은 상기 제2 필드가 상기 LSB 파트 및 MSB(most significant bit) 파트를 포함함을 나타내는, 수신 장치.

청구항 2

제1항에 있어서,
 상기 LSB 파트 및 상기 MSB 파트는 포인터 값을 나타내며,
 상기 포인터 값은 상기 페이로드의 시작 위치부터 상기 페이로드에 포함된 첫번째 데이터 패킷의 시작 위치까지의 오프셋인, 수신 장치.

청구항 3

제1항에 있어서,
 상기 헤더는 제1 서브 영역 및 제2 서브 영역으로 구분되며,
 상기 제1 필드는 상기 제1 서브 영역에 포함되고, 상기 제2 필드는 상기 제2 서브 영역에 포함되는, 수신 장치.

청구항 4

제1항에 있어서,
 상기 헤더는 제3 필드의 존재를 나타내는 정보를 포함하며,
 상기 제3 필드는 패딩의 길이를 나타내는 길이 정보를 포함하는, 수신 장치.

청구항 5

제1항에 있어서,
 상기 헤더는 패딩의 길이가 기설정된 값을 초과하는지 여부를 나타내는 정보를 포함하는, 수신 장치.

청구항 6

헤더 및 페이로드를 포함하는 패킷에 기초하여 생성된 전송 프레임 수신하는 단계; 및
 상기 전송 프레임에서 상기 패킷을 획득하고, 상기 패킷에 포함된 헤더에 기초하여 상기 페이로드를 처리하는 단계;를 포함하고,
 상기 헤더는 제1 필드 및 제2 필드를 포함하고
 상기 제1 필드는 제1 값 또는 제2 값을 포함하며,
 상기 제1 값은 상기 제2 필드가 LSB(least significant bit) 파트를 포함함을 나타내고,

상기 제2 값은 상기 제2 필드가 상기 LSB 파트 및 MSB(most significant bit) 파트를 포함함을 나타내는, 수신 방법.

청구항 7

제6항에 있어서,

상기 LSB 파트 및 상기 MSB 파트는 포인터 값을 나타내며,

상기 포인터 값은 상기 페이로드의 시작 위치부터 상기 페이로드에 포함된 첫번째 데이터 패킷의 시작 위치까지의 오프셋인, 수신 방법.

청구항 8

제6항에 있어서,

상기 헤더는 제1 서브 영역 및 제2 서브 영역으로 구분되며,

상기 제1 필드는 상기 제1 서브 영역에 포함되고, 상기 제2 필드는 상기 제2 서브 영역에 포함되는, 수신 방법.

청구항 9

제6항에 있어서,

상기 헤더는 제3 필드의 존부를 나타내는 정보를 포함하며,

상기 제3 필드는 패딩의 길이를 나타내는 길이 정보를 포함하는, 수신 방법.

청구항 10

제6항에 있어서,

상기 헤더는 패딩의 길이가 기설정된 값을 초과하는지 여부를 나타내는 정보를 포함하는, 수신 방법.

발명의 설명

기술 분야

[0001] 본 발명은 물리 계층에서의 데이터 구조에 관한 것으로, 물리 계층(physical layer)에서 데이터 구조를 생성하기 위한 방법, 장치 및 그 시스템에 관한 것이다. 더욱 자세하게는, 차세대 디지털 전송 시스템 예를 들어, Digital Video Broadcasting (DVB) 및/ 또는 Advanced Television Systems Committee (ATSC)(예를 들어, ATSC 3.0 규격)에 의해 개발되는 데이터 구조를 생성하는 장치, 방법 및 그 시스템에 관한 것이다.

배경 기술

[0002] 디지털 방송 기술은 다양한 타입의 디지털 콘텐츠 예를 들어, 비디오 및 오디오 데이터가 최종 사용자에게 분배 되도록 한다. 많은 규격들이 ATSC 1.0 및 ATSC 2.0을 포함하는 ATSC 기구에 의해 개발된 패밀리 규격을 포함하는, 많은 규격들이 해당 목적을 위해 개발되고 있다. <http://www.atsc.org/>, 에서 이용가능한 A/52 및 A/53을 포함하며 다양한 문서에 기록된 ATSC Digital Television (DTV) Standard은 미국, 중국 및 한국을 포함한 다양한 국가의 지상파 방송에 이용되고 있다.

[0003] 최근, ATSC는 고정 및 이동 단말로 실시간 및 비실시간 TV 콘텐츠 및 데이터를 전송하기 위한 ATSC 3.0으로 알려진 새로운 규격을 개발하고 있다. 이러한 개발의 일환으로 ATSC는 Call for Proposals (CFP) 문서(TG3-S2 Doc. #023r20, “Call for Proposals For ATSC-3.0 PHYSICAL LAYER, A Terrestrial Broadcast Standard”, ATSC Technology Group 3 (ATSC 3.0), 26 March 2013)를 공개했다. 소정의 목적은 ATSC 3.0 규격의 새로운 물리 계층을 생성하도록 결합될 수 있는 기술들을 확인하기 위한 것이다. ATSC 3.0 시스템은 계층화된 아키텍처로 디자인되고, ATSC 3.0에 대한 일반화된 계층 모델이 제안될 것으로 예상된다. 전술한 CFP의 범위는 이러한 모델의 기본 레이어에 한정되고, ATSC 3.0 물리 계층은 ISO/IEC 7498-1 모델에 대응된다.

[0004] ATSC 3.0은 ATSC 1.0 및 ATSC 2.0을 포함하는 현 방송 시스템과 역 호환성을 요구하지 않는다. 하지만, CFP는 요구를 만족시키기 위한 효과적인 해결안으로 발견된 기존 규격을 이용하고 참조할 것이라고 진술한다.

- [0005] 방송 디지털 콘텐츠를 위해 개발된 다른 기존 규격들은 Digital Video Broadcasting (DVB) 프로젝트에 의해 개발 유지되고, European Telecommunications Standards Institute (ETSI)에 의해 공개된 공지 규격 패밀리를 포함한다. 하나는 ETSI EN 302 755 V1.3.1(“Digital Video Broadcasting (DVB); Frame structure channel coding and modulation for a second generation digital terrestrial television broadcasting system (DVB-T2)”), Technical Specification ETSI TS 102 831 V1.2.1 (“Digital Video Broadcasting (DVB); Implementation guidelines for a second generation digital terrestrial television broadcasting system (DVB-T2)”)을 포함한 다양한 문서에 개시된 DVB-T2이다.
- [0006] DVB-T2에서 데이터는 프레임 구조로 전송된다. 서비스 데이터(예를 들어, 하나 이상의 MPEG-2 전송 스트림 또는 Generic Encapsulated Streams (GSE))는 하나 이상의 데이터 스트림으로 분리되고, Physical Layer Pipes (PLPs)의 형태로 전송된다. 각 PLP는 주어진 Quality of Service (QoS)에서 하나 이상의 서비스를 전송할 수 있는 논리 채널이다. 각 PLP는 정적으로 구성가능한 소정 변조 및 Forward Error Correction (FEC) 보호 모드, 및 Physical Layer (L1) 구성 예를 들어, 타임 인터리빙 탭스와 관련이 있다. PLP는 대응되는 구조를 갖는 baseband frames (BBFRAMEs)의 컨테이너이고, BBFRAME은 하나 이상의 PLP에 의해 소유될 수 없다. BBFRAME은 Data Link Layer (L2)로부터 수신된 User Packets (UPs)를 캡슐화하기 위한 LI 컨테이너이고, FEC 인코더에 의해 독립적으로 처리된 특정 데이터 구조를 갖는다. BBFRAME은 코드워드 구조로 간주될 수 있다.
- [0007] 도 1은 DVB-T2 BBFRAME의 구조를 나타낸다. BBFRAME 100은 고정 길이(10 bytes)의 헤더 101, 가변 길이(DFL)의 데이터 필드 103 및 패딩 및/또는 인밴드 시그널링을 위한 가변 길이(PADL)의 필드 105를 포함한다. BBFRAME 100의 전체 길이는 Kbch bits로 고정된다.
- [0008] BBFRAME 100은 BCH 아우터 코딩 및 LDPC 이너 코딩을 수행함에 의해 인코딩되고, BCH 아우터 코드의 패리티 체크 비트(parity check bits) 및 이너 LDPC 코드의 패리티 체크 비트는 BBFRAME 100의 끝단으로 추가된다. 데이터 필드 103 DFL의 최대 사이즈는 선택된 LDPC 코드, 선택된 BCH 코드 및 BBFRAME 100이 인밴드 시그널링을 포함하는지 여부에 의존한다.
- [0009] UP의 비트는 프래그먼테이션(fragmentation)을 이용하거나, 이용하지 않고 BBFRAMEs의 데이터 필드로 할당될 수 있다. 프래그먼테이션을 이용하지 않는 경우, 정수 개의 UP가 각 BBFRAME 100의 데이터 필드 103로 할당된다. 프래그먼테이션을 이용하는 경우 이용가능한 데이터 필드 커패시터와 동일한 많은 비트가 할당되고, 이에 따라 후속 BBFRAMEs 100의 데이터 필드 103에서 UP 잠재적으로 소모하게 된다.
- [0010] BBFRAME header 101는 데이터 필드 103의 전단에 삽입되고, 데이터 필드 105의 포맷을 기술한다. 헤더 101은 MATYPE field, optional ISSY field, 및 SYNCD field를 포함하는 많은 필드를 포함한다. MATYPE field는 입력 스트림 포맷(예를 들어, TS 또는 GSE)을 시그널링한다. SYNCD field는 데이터 필드 103의 시작으로부터 데이터 필드 103에서 시작하는 첫번째로 전송된 UP의 시작까지의 비트들에서의 거리를 나타낸다. DVB-T2 모듈레이터에서 데이터 프로세싱은 사용자 정보 상에서 가변적인 전송 딜레이를 만들 수 있고, ISSY 필드는 모듈레이터 클럭 레이트에서 측정되는 카운터 값을 포함하는 정보를 실어 나르고, 재생 출력 스트림의 정확한 타이밍을 재생하기 위해 수신기에서 이용될 수 있다. ISSY 필드는 예를 들어, 주어진 PLP를 디코딩하기 위해 수신기에서 요구되는 버퍼 사이즈와 관련된 다른 정보를 실어 나를 수 있다.
- [0011] Padding 105 는 전송을 위해 이용되는 사용자 데이터가 BBFRAME 100을 완전히 채우기에 충분하지 않은 경우 또는 정수 개의 Ups가 BBFRAME 100에서 할당되어야 하는 경우(프래그먼트가 이용되지 않는 경우)의 환경에 적용될 수 있다. padding field 105 는 인 밴드 시그널링을 전송하는데 이용될 수 있다. padding field 105 는 data field 103 이후에 추가되고, BBFRAME 100이 일정 길이의 Kbch비트를 갖도록 하는 사이즈를 갖는다.
- [0012] DVB 프로젝트에 의해 개발 유지되는 디지털 방송의 또 다른 규격은 ETSI EN 303 105 V1.1.1 (“Digital Video Broadcasting (DVB); Next Generation broadcasting system to Handheld physical layer specification (DVB-NGH)”) 및 DVB Bluebook A160를 포함하는 다양한 문서에서 기술되는 DVB-NGH이다. DVB-NGH는 핸드헬드 단말로 디지털 콘텐츠를 브로드캐스팅하도록 설계된다.
- [0013] DVB-NGH는 DVB-T2로서 동일한 BBFRAME 구조를 유지하고, 프래그먼트를 이용하는 옵션 및 프래그먼트를 이용하지 않는 옵션을 포함한다. 하지만, DVB-NGH는 서로 다른 동작 모드를 제공하고, 각 모드가 소정의 헤더 길이 및 데이터 필드 구조를 이용하는 서로 다른 동작 모드를 제공한다.
- [0014] 목표로 하는 것은 데이터 구조, 예를 들어, 차세대 디지털 방송 시스템에 이용되는 베이스밴드 프레임 구조이며, 여기서, 차세대 디지털 방송 시스템은 Digital Video Broadcasting (DVB) Project 및 /또는

Advanced Television Systems Committee (ATSC) (e.g. the ATSC 3.0 Standard)이다.

[0015] 훌륭한 오버헤드 효과를 갖는 데이터 구조, 예를 들어, 헤더 및 패딩 필드의 사이즈가 데이터 필드의 사이즈와 비교하여 상대적으로 작도록 하는 구조가 바람직하다. 또한, 구조 복잡성을 줄이기 위해 상대적으로 간단한 데이터 구조가 바람직하다. 또한, 프레임 구조가 새로운 특징과 결합하고, 기존 및 향후 규격과 공존 가능하도록 하기 위해, 상대적으로 작은 변경으로 수용력(capacity)이 확장되는 데이터 구조가 바람직하다.

발명의 내용

해결하려는 과제

[0016] 본 발명은 상술한 필요성에 따라 안출된 것으로, 본 발명의 목적은, 차세대 방송 시스템에 적용 가능한 데이터 구조 생성 장치 및 생성 방법을 제공함에 있다.

과제의 해결 수단

[0017] 상기와 같은 목적을 달성하기 위한 본 발명의 일 실시 예에 따른 데이터 구조를 생성하는 방법에 있어서, 상기 데이터 구조는, 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하는 헤더 영역 및, 데이터를 포함하는 페이로드 영역을 포함하며, 상기 방법은 상기 적어도 하나의 시그널 필드에 상기 데이터 구조에 적어도 부분적으로 위치되는 대응되는 적어도 하나의 정보 필드의 존재 여부를 시그널링하기 위한 정보를 삽입하는 단계를 포함할 수 있다.

[0018] 여기서, 상기 데이터 구조는, 상기 헤더 영역 및 상기 페이로드 영역 중 적어도 하나에 위치한 제2 서브 영역을 포함하며, 상기 정보 필드 중 적어도 하나는 상기 제2 서브 영역에 적어도 부분적으로 위치할 수 있다.

[0019] 또한, 상기 제2 서브 영역은 일정한 길이를 가지며, 상기 길이는 상기 제2 서브 영역에 적어도 부분적으로 위치하는 상기 적어도 하나의 정보 필드의 존재 여부에 따라 가변될 수 있다.

[0020] 또한, 상기 데이터 구조는 패딩(padding) 및 시그널링(signalling) 중 적어도 하나를 전송하기 위한 제3 서브 영역을 포함할 수 있다.

[0021] 또한, 상기 정보 필드 중 적어도 하나는 상기 제3 서브 영역에 적어도 부분적으로 위치할 수 있다.

[0022] 또한, 상기 제3 서브 영역은 상기 제3 서브 영역에서 전송되는 패딩 및 시그널링 중 적어도 하나의 길이에 따른 가변 가능한 길이를 가질 수 있다.

[0023] 또한, 상기 제3 서브 영역은 상기 헤더 영역 및 상기 페이로드 영역 중 적어도 하나에 부분적으로 위치할 수 있다.

[0024] 또한, 상기 정보 필드 중 적어도 하나는 상기 데이터 구조의 끝 단 영역에 위치할 수 있다.

[0025] 또한, 상기 적어도 하나의 시그널 필드는 상기 제1 서브 영역에 기설정된 순서로 배열될 수 있다.

[0026] 또한, 상기 정보 필드는 기설정된 순서로 상기 데이터 구조에 배열될 수 있다.

[0027] 또한, 상기 시그널 필드는 동기화 시그널 필드를 포함하며, 상기 정보 필드는 동기화 정보를 전송하기 위한 동기화 정보 필드를 포함할 수 있다.

[0028] 또한, 상기 동기화 정보 필드는 제1 부분 동기화 정보를 전송하고, 제2 부분 동기화 정보는 적어도 두 개의 데이터 구조에 공통된 L1 시그널링에서 전송될 수 있다.

[0029] 또한, 상기 시그널 필드는 패딩 시그널 필드를 포함하며, 상기 정보 필드는 패딩 길이 정보를 전송하기 위한 패딩 길이 정보 필드를 포함할 수 있다.

[0030] 또한, 상기 패딩 시그널 필드는 데이터 구조에서 패딩의 존재 및 상기 데이터 구조에서 패딩의 길이 중 적어도 하나와 관련된 정보를 포함할 수 있다.

[0031] 또한, 상기 패딩 시그널 필드는 (i) 패딩의 부재 및 패딩 길이 정보 필드의 부재를 시그널링 하는 적어도 하나의 값의 제1 서브 셋, (ii) 소정 각 길이를 갖는 패딩의 존재 및 패딩 길이 정보 필드의 부재를 시그널링 하는 각 값의 제2 서브 셋 및, (iii) 임계값보다 더 긴 길이를 갖는 패딩의 존재 및 패딩 길이 정보 필드의 존재를 시그널링 하는 적어도 하나의 값들의 제3 서브셋을 포함하는 값들의 셋으로부터 선택된 값을 포함할 수 있다.

- [0032] 또한, 상기 패딩 시그널 필드는 (i) 패딩의 부재 및 패딩 길이 정보 필드의 부재를 시그널링 하는 제1값, (ii) 제1 길이를 갖는 패딩의 존재 및 패딩 길이 정보 필드의 부재를 시그널링 하는 제2 값, (iii) 제2 길이를 갖는 패딩의 존재 및 패딩 길이 정보 필드의 부재를 시그널링하는 제3값 및, (iv) 제2 길이보다 더 긴 길이를 갖는 패딩의 존재 및 패딩 길이 정보 필드의 부재를 시그널링하는 제4값을 포함하는 값들의 셋으로부터 선택된 값을 포함할 수 있다.
- [0033] 여기서, 상기 패딩 시그널 필드는 2 비트 값을 포함할 수 있다.
- [0034] 또한, 상기 제1 내지 제4 값은 동기화 정보 필드의 부재를 추가적으로 시그널링하며, 상기 값들의 셋은 제2값보다 큰 길이를 갖는 패딩의 존재, 상기 패딩 길이 정보 필드의 존재 및 상기 동기화 정보 필드의 존재를 시그널링하기 위한 제5값을 포함할 수 있다.
- [0035] 또한, 상기 패딩 시그널 필드는 3비트 값을 포함할 수 있다.
- [0036] 또한, 적어도 하나의 상기 시그널 필드는 (i) 적어도 하나의 대응 정보 필드의 존재를 시그널링하기 위한 값들의 제1 서브 셋 및, (ii) 적어도 하나의 대응 정보 필드의 부재를 시그널링하기 위한 값들의 제2 서브 셋을 포함할 수 있다.
- [0037] 또한, 상기 시그널 필드 중 적어도 하나는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 1 비트 플래그를 포함할 수 있다.
- [0038] 또한, 상기 시그널 필드는 오프셋 시그널 필드를 포함하며, 상기 정보 필드는 오프셋 정보를 전송하기 위한 오프셋 정보 필드를 포함할 수 있다.
- [0039] 여기서, 상기 오프셋 정보는 상기 페이로드 영역에서 패딩을 제외한 상기 페이로드 영역의 시작점 및 제1 패킷 사이의 오프셋을 나타낼 수 있다.
- [0040] 또한, 상기 오프셋 정보 필드는 제1 오프셋 정보를 전송하고, 상기 오프셋 시그널 필드는 제2 오프셋 정보를 전송하는 영역을 포함하며, 상기 오프셋 시그널 필드가 상기 오프셋 정보 필드의 존재를 시그널링하는 경우, 상기 데이터 구조에 의해 전송되는 오프셋 정보는 상기 제1 오프셋 정보 및 상기 제2 오프셋 정보로부터 추출되고, 상기 오프셋 시그널 필드가 상기 오프셋 정보 필드의 부재를 시그널링하는 경우, 상기 데이터 구조에 의해 전송되는 오프셋 정보는 상기 제2 오프셋 정보로부터 추출될 수 있다.
- [0041] 또한, 상기 데이터 구조는 패킷 세그먼트이션이 상기 데이터 구조에서 이용되는지 여부를 시그널링하는 프래그먼트이션 시그널 필드를 포함할 수 있다.
- [0042] 또한, 상기 프래그먼트이션 시그널 필드는 상기 데이터 스트림 데이터의 L1 컨피규러블 시그널링(L1 configurable signalling)에서 제공될 수 있다.
- [0043] 또한, 상기 데이터는 적어도 하나의 패킷을 포함할 수 있다.
- [0044] 또한, 상기 데이터는 패킷 프래그먼트를 포함할 수 있다.
- [0045] 또한, 상기 패킷은 L2 패킷을 포함할 수 있다.
- [0046] 또한, 상기 시그널 필드 중 적어도 하나는 패킷의 헤더에 위치할 수 있다.
- [0047] 또한, 상기 정보 필드 중 적어도 하나는 패킷의 헤더에 위치할 수 있다.
- [0048] 또한, 상기 시그널 필드 각각은 고정 길이를 가질 수 있다.
- [0049] 또한, 상기 제1서브 영역은 고정 길이를 가질 수 있다.
- [0050] 또한, 상기 정보 필드 중 적어도 하나는 고정 길이를 가질 수 있다.
- [0051] 또한, 상기 데이터 구조는 Kbch 비트를 포함하며, Kbch는 상기 데이터 구조의 인코딩을 위한 BCH 인코더의 입력 길이가 될 수 있다.
- [0052] 또한, 상기 데이터 구조는 헤더 영역 및 데이터를 포함하는 페이로드 영역을 포함하며, 상기 헤더 영역은 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 적어도 하나의 시그널링 필드를 포함하는 제1 서브 영역을 포함하고, 상기 방법은, 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 값을 시그널 필드에 삽입하는 단계 및, 상

기 값이 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드의 존재를 시그널링하기 위한 정보를 포함하는 상기 시그널 필드에 삽입되면, 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드를 상기 데이터 구조에 삽입하는 단계를 포함할 수 있다.

[0053] 또한, 데이터 구조를 생성하는 장치에 있어서, 상기 데이터 구조는 헤더 영역 및 데이터를 포함하는 페이로드 영역을 포함하며, 상기 헤더 영역은 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하며, 상기 장치는, 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 값을 시그널 필드에 삽입하고, 상기 값이 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드의 존재를 시그널링하기 위한 정보를 포함하는 상기 시그널 필드에 삽입되면, 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드를 상기 데이터 구조에 삽입하는 프레임 빌더를 포함할 수 있다.

[0054] 또한, 데이터 구조로부터 정보를 추출하는 방법에 있어서, 상기 데이터 구조는 헤더 영역 및 데이터를 포함하는 페이로드 영역을 포함하며, 상기 헤더 영역은 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하며, 상기 방법은, 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 값을 시그널 필드로부터 추출하는 단계 및, 상기 시그널 필드로부터 추출된 값이 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 정보를 포함하는 경우, 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드를 상기 데이터 구조로부터 추출하는 단계를 포함할 수 있다.

[0055] 또한, 데이터 구조로부터 정보를 추출하는 장치에 있어서, 상기 데이터 구조는 헤더 영역 및 데이터를 포함하는 페이로드 영역을 포함하며, 상기 헤더 영역은 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하며, 상기 장치는, 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 값을 시그널 필드로부터 추출하고, 상기 시그널 필드로부터 추출된 값이 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하는 정보를 포함하는 경우, 상기 데이터 구조에서 적어도 부분적으로 위치되는 상기 적어도 하나의 대응 정보 필드를 상기 데이터 구조로부터 추출하는 정보 추출기를 포함할 수 있다.

[0056] 또한, 헤더 영역 및 데이터를 포함하는 페이로드 영역을 포함하는 데이터 구조를 저장하는 기계 판독형 저장 매체에 있어서, 상기 헤더 영역은 적어도 하나의 시그널 필드를 포함하는 제1 서브 영역을 포함하며, 각 시그널 필드는 상기 데이터 구조에서 적어도 부분적으로 위치되는 적어도 하나의 대응 정보 필드의 존부를 시그널링하기 위한 정보를 포함할 수 있다.

발명의 효과

[0057] 상술한 다양한 실시 예에 따르면, 훌륭한 오버헤드 효과를 가지며 차세대 방송 시스템에 적용 가능한 데이터 구조를 제공할 수 있게 된다.

도면의 간단한 설명

- [0058] 도 1은 DVB-T2 BBFRAME의 구조를 나타낸다.
- 도 2는 본 발명의 제1 실시 예에 따른 데이터 구조를 나타낸다.
- 도 3은 본 발명의 제2 실시 예에 따른 데이터 구조를 나타낸다.
- 도 4는 본 발명의 제3 실시 예에 따른 데이터 구조를 나타낸다.
- 도 5는 본 발명의 제4 실시 예에 따른 데이터 구조를 나타낸다.
- 도 6은 본 발명의 제5 실시 예에 따른 데이터 구조를 나타낸다.
- 도 7은 본 발명의 일 실시 예에 따른 시스템을 나타낸다.
- 도 8은 본 발명의 제1 실시 예에 따른 방법을 나타낸다.

도 9는 본 발명의 제2 실시 예에 따른 방법을 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0059] 이하에서, 첨부된 도면을 이용하여 본 발명에 대하여 구체적으로 설명한다.
- [0060] 본 발명의 일 실시 예에 따른 데이터 구조는 해당 데이터 구조를 생성하기 위한 단계를 포함하는 특정 방법을 이용하여 생성될 수 있다. 데이터 구조는 해당 데이터 구조를 생성하기 위한 수단을 포함하는 장치 또는 시스템에 의해 생성될 수 있다. 정보는 해당 데이터 구조로부터 정보를 추출하기 위한 단계를 포함하는 방법을 이용하여 본 발명에 따른 데이터 구조로부터 추출될 수 있다. 정보는 해당 데이터 구조로부터 정보를 추출하기 위한 수단을 포함하는 장치 또는 시스템에 의해 본 발명에 따른 데이터 구조로부터 추출될 수 있다. 여기서, 방법은 단계를 수행하기 위한 수단을 포함하는 장치 또는 시스템에서 구현될 수 있다.
- [0061] 본 발명의 일 실시 예에 따르면, 데이터 구조를 제공한다. 예를 들어, 일 실시 예로써 차세대 디지털 방송 시스템, 예를 들어, Digital Video Broadcasting (DVB) Project 또는/및 Advanced Television Systems Committee (ATSC) (예를 들어, ATSC 3.0 Standard)에 이용될 수 있는 베이스밴드 프레임 구조를 제공한다. 하지만, 당업자는 본 발명이 ATSC 3.0 규격과 같은 특정 시스템 또는 규격과 관련하여 이용되는 것에 한정되지 않으며, 다양한 실시 예들은 임의의 적합한 타입의 디지털 방송 시스템에 이용될 수 있는 데이터 구조를 제공한다는 것을 인식할 수 있을 것이다.
- [0062] 본 발명의 일 실시 예는 예를 들어, 모바일/포터블(mobile/portable) 단말(예를 들어, 모바일 폰), 핸드헬드 디바이스, 퍼스널 컴퓨터, 디지털 TV 및/또는 디지털 라디오 방송 송신기 및/또는 수신기, 셋탑 박스 등의 형태에서 디지털 방송의 이용에 적합한 타입의 방법, 시스템 및/또는 장치의 형태로 구현될 수 있다. 이러한 시스템 및/또는 장치는 기존 또는 향후의 디지털 방송 시스템 및/또는 규격, 예를 들어 본 명세서에서 언급되는 적어도 하나의 디지털 방송 시스템 및/또는 규격과 호환될 수 있다.
- [0063] 일 실시 예에서, DVB-T2는 베이스밴드 프레임 구조의 설계를 위한 참조 시스템으로 이용된다. 하지만, 당업자는 본 발명이 DVB-T2 타임 프레임 구조에 한정되는 것이 아니며, 다양한 실시 예들이 임의의 적합한 타임의 프레임 구조에 기초할 수 있다는 점을 인식할 수 있을 것이다.
- [0064] 본 발명의 다양한 실시 예에 있어서, 적어도 하나의 필드 각각은 각 필드가 특정 베이스밴드 프레임에 요구되는지 여부에 따라 동적으로 베이스밴드 프레임에 삽입될 수 있다. 이를 달성하기 위하여 적어도 하나의 시그널 필드는 각 베이스밴드 프레임으로 삽입되고, 각 시그널 필드는 베이스밴드 프레임에서 적어도 하나의 대응 필드의 존부를 시그널링하기 위한 정보를 포함할 수 있다. 이러한 방법(예를 들어, 필요한 경우에만 소정의 필드를 삽입함)으로 필드를 동적으로 삽입함에 의해, 오버헤드 효율이 향상될 수 있다. 이러한 기술은 필드가 프레임으로 전형적으로 시스템에 체계적으로(systematically) 삽입되는 DVB-T2 및 DVB-NH의 베이스밴드 프레임 구조와 대조적이다.
- [0065] 본 발명의 다양한 실시 예에 있어서, 베이스밴드 프레임은 적어도 하나의 영역을 포함하고, 적어도 하나의 영역은 적어도 두 개의 서브 영역으로 구분될 수 있다. 적어도 하나의 서브 영역은 적어도 두 개의 추가 서브 영역으로 추가적으로 세분될 수 있다. 영역 또는 서브 영역은 인접하거나 인접하지 않은, 영역 또는 프레임 부분, 예를 들어, 인접하거나 인접하지 않은 비트 또는 바이트 그룹을 포함할 수 있다.
- [0066] 시그널 필드는 적어도 하나의 소정 영역 또는 서브 영역 상에 위치될 수 있고, 필요한 경우, 시그널 필드에 대응 필드가 적어도 하나의 소정 영역 또는 서브 영역에 삽입될 수 있다. 시그널 필드 및 대응 필드는 특정 순서로 배치되도록 베이스밴드 프레임으로 삽입될 수 있다. 시그널 필드 및 대응 필드는 소정 영역 또는 서브 영역에 위치시키고, 시그널 필드 및 대응 필드를 소정 순서로 배열함으로써, 시그널 필드 및 대응 필드는 베이스밴드 프레임 내에 더욱 쉽게 위치될 수 있고, 이에 따라 구현 복잡성을 줄일 수 있게 된다.
- [0067] 또한, 적어도 하나의 필드가 복수의 베이스밴드 프레임에 걸쳐 동일하게 유지되는 경우(예를 들어, 주어진 시간 구간 동안 주어진 PLP의 모든 베이스밴드 프레임에 걸쳐 유지되는 경우), 해당 필드는 베이스밴드 프레임과 전체적으로 또는 부분적으로 이격되도록(예를 들어, L1 configurable signalling으로) 재할당될 수 있다. 예를 들어, 일 실시 예에서 베이스밴드 프레임 레벨 접근이 적용될 수 있고, 이에 의해 필드는 베이스밴드 프레임 단위에 기초하여 시그널링될 수 있다. 또한, PLP 레벨 접근이 적용될 수 있고, 이에 의해 소정 시간 구간 동안 주어진 PLP의 모든 베이스밴드 프레임에 걸쳐 공통된 모든 필드는 베이스밴드 프레임 그 자체에 포함되는 대신, L1 시그널링에서 시그널링될 수 있다. 예를 들어, ISSY field는 세 개의 서브 필드를 포함한다. 세 개의 서브

필드 중 두 개는 PLP 레벨이고, L1 시그널링으로 이동될 수 있는 반면, 세번째 서브 필드는 베이스밴드 프레임에 남아 있을 수 있다. 상술한 바와 같이 베이스밴드 프레임으로부터 불필요한 필드를 생략하거나, 필드를 재할당함으로써 오버헤드 효율이 개선될 수 있다.

- [0068] 일 예로, 베이스밴드 프레임은 베이스밴드 프레임의 헤더에 대응되는 제1 영역(예를 들어, 헤더 영역) 및 베이스밴드 프레임의 데이터 필드에 대응되는 제2 영역(예를 들어, 페이로드 영역)을 포함할 수 있다. 패딩이 페이로드 영역으로 삽입되거나, 제3 영역(예를 들어 패딩 영역)으로 삽입될 수 있다. 일부 실시 예에 있어서, 헤더 영역은 적어도 두 개의 서브 영역을 포함하고, 적어도 하나의 시그널 필드는 헤더 영역의 제1 서브 영역에 삽입될 수 있고, 시그널 필드에 대응 필드는 필요한 경우 헤더 영역의 제2 영역에 삽입될 수 있다. 일부 실시 예에 있어서, 적어도 하나의 시그널 필드 및/또는 시그널 필드에 대응 필드는 다른 영역 예를 들어, 패딩 또는 데이터 필드에서 전송되는 데이터 패킷으로 할당될 수 있다.
- [0069] 상기 영역, 서브 영역, 시그널 필드 및/또는 시그널 필드에 대응 필드의 순서는 설계 또는 다른 고려 사항에 따라 수정될 수 있다.
- [0070] 각 영역, 서브 영역, 시그널 필드 및/또는 시그널 필드에 대응 필드의 사이즈는 고정 또는 가변적일 수 있다. 예를 들어, 각 개개의 시그널 필드, 시그널 필드에 대응되는 각 개개의 필드는 고정 사이즈가 될 수 있다. 시그널 필드를 포함하는 영역 또는 서브 영역은 고정 길이를 가질 수 있다. 시그널 필드에 대응 필드를 갖는 영역 또는 서브 영역 현재 필드에 따라 가변적인 길이를 가질 수 있다. 특정 영역 및 서브 영역은 고정 길이를 가지거나, 시그널 필드 또는 시그널 필드에 대응 필드에 포함된 값에 의해 나타내어지는 가변적인 길이를 가질 수 있다.
- [0071] 당업자는 상술한 바와 같은 다양한 구조(영역, 서브 영역, 시그널 필드, 시그널 필드에 대응 필드의 순서 및 사이즈, 영역 및 서브 영역에서 시그널 필드 및 시그널 필드에 대응 필드의 삽입)가 단지 일 실시 예일 뿐이며, 다른 적합한 구조들이 본 발명의 다양한 실시 예에 따라 이용될 수 있음을 인식할 것이다. 데이터 구조의 일 예(예를 들어, 프레임 구조 또는 코드워드)가 도 2 내지 6을 참조하여 도시된다.
- [0072] 도 2는 베이스밴드 프레임(이하, 프레임이라 함) 형태에서 제1 실시 예에 따른 데이터 구조를 나타낸다.
- [0073] 프레임 200은 헤더 영역 201 및 데이터 필드에 대응되는 페이로드 영역 203을 포함한다. 헤더 영역 201은 제1 서브 영역 205, 제2 서브 영역 207, 및 제3 서브 영역 209로 구분된다.
- [0074] 제1 서브 영역 205는 SYNCDI signal field 211, ISSYI signal field 213, 및 PADI signal field 215를 포함하는 세 개의 시그널 필드를 포함한다. 제1 서브 영역 207은 RFU field 217를 추가적으로 포함한다. 일 실시 예에 따라 제1 서브 영역 207은 2 바이트의 고정된 길이를 갖지만, 이는 일 예에 불과하다.
- [0075] 각 시그널 필드는 대응 필드가 프레임 200에 존재하는지 여부를 나타내는 인코딩된 정보가 인코딩된 값을 포함한다. 특히, SYNCDI signal field는 SYNC field 219가 프레임에 존재하는지 여부를 나타내고, SYNC field 219는 데이터 필드/페이로드 영역에서 시작하는 제1 전송 패킷의 절대적 또는 상대적 위치를 나타내는 정보를 포함한다. 예를 들어, 위치는 데이터 필드의 시작으로부터 데이터 필드/페이로드 영역에서 시작하는 제1 전송 패킷의 시작까지의 거리 또는 오프셋(예를 들어 비트 단위로), 또는 데이터 필드/페이로드 영역에서 시작하는 제1 전송 패킷까지의 포인터로서 나타내어질 수 있다. ISSYI signal field 213는 입력 스트림 동기화 정보를 포함하는 ISSY field 221가 프레임에 존재하는지 여부를 나타낸다. 예를 들어, 입력 스트림 동기화 정보는 재생성된 출력 스트림의 정확한 타이밍을 재생하기 위하여 수신기에서 이용될 수 있는 모듈레이터 클럭 레이트에서 측정되는 카운터 값이 될 수 있다. PADI signal field 215는 프레임 200에서 패딩 209의 길이를 나타내는 PADL field 223가 프레임에 존재하는지 여부를 나타낸다.
- [0076] 일 예에 있어서, SYNC field 219는 1바이트의 고정 길이를 갖고, ISSY field 221는 3 바이트의 고정 길이를 갖고, PADL field 223는 2 바이트의 고정 길이를 갖지만, 이에 한정되는 것은 아니다.
- [0077] 제2 서브 영역 207은 시그널 필드에 대응 필드, 특히 이러한 필드가 존재하는 경우 대응되는 시그널 필드 211, 213, 215로 나타내어지는 것과 같은 SYNC field 219, ISSY field 221, 및 PADL field 223를 포함한다. 제1 서브 영역 207의 길이는 존재하는 필드에 따라 변경가능하다. 예를 들어, SYNC 219, ISSY 221, 및 PADL 223 fields가 모두 존재하는 경우 제2 서브 영역 207은 6바이트의 길이를 갖는다.
- [0078] 제3 서브 영역 209는 패딩 및/또는 시그널링 데이터를 포함한다. 제3 서브 영역 209의 길이는 패딩이 존재하는지 여부, 존재하는 패딩의 길이에 따라 변경가능하다. 특히, 제3 서브 영역 209의 길이는 PADL 필드 223에 기록

될 수 있다.

- [0079] 도 2에 도시된 실시 예에서, 제2 서브 영역 209는 페이로드 영역 203 전에 위치된다. 하지만, 다른 실시 예에서, 제3 서브 영역 209는 그 밖의 영역 예를 들어 페이로드 영역 203 이후에 위치될 수 있다. 예를 들어, 도 3은 패딩을 포함하는 제3 서브 영역 309는 페이로드 영역 303 이후에 위치되는 베이스밴드 프레임 형태에서 제2 실시 예에 따른 데이터 구조를 나타낸다.
- [0080] 일부 실시 예에 있어서, 시그널 필드는 프레임에서 대응 필드의 존부를 나타내는 값은 1 비트 플래그를 포함할 수 있다. 예를 들어, 도 2에 도시된 실시 예에서 ISSY signal field 213은 ISSY field 221 가 프레임 200에 존재하는 경우 제1값(예를 들어, 1)으로 설정되고, 프레임에 존재하지 않는 경우 제2 값(예를 들어, 0)으로 설정되는 1비트 플래그를 포함한다. 필드, 예를 들어ISSY field 221를 추가함에 의해, 동적으로 필요한 경우, 예를 들어, 프레임 단위에 기초한 경우에만 오버헤드 효율이 개선될 수 있다. 당업자는 ISSY signal field 213 및 ISSY field 221와 관련하여 적용되는 상술한 기술들이 다른 시그널 필드 및 대응 필드와 관련되어 적용될 수 있음을 인식할 수 있을 것이다.
- [0081] 일부 실시 예들에 있어서, 시그널링 필드는 프레임 200에서 대응 필드의 존부를 나타내는 정보 뿐 아니라, 부가 정보를 포함할 수 있다. 예를 들어, 도2에 도시된 실시 예에서 SYNCDI signal field 211는 SYNC field 219 가 프레임 200에 존재하는 경우 제1값(예를 들어, 1)로 설정되고, 프레임에 존재하지 않는 경우 제2 값(예를 들어, 0)으로 설정되는, 1비트 플래그 225를 포함할 수 있다.
- [0082] SYNCDI signal field 211는 부가적인 SYNC 값의 형태에서 부가 정보를 전송하기 위한 적어도 하나의 부가 비트 227를 더 포함할 수 있다. 해당 실시 예에서, SYNCDI signal field 211가 프레임 200에서 SYNC field 219의 존재를 (1비트 플래그 225에 의해) 나타내는 경우, SYNC 정보는 SYNC field 219 및 SYNCDI signal field 의 부가 비트 227에 의해 전송된 부가 SYNC 값을 결합(예를 들어, 접합(concatenation))하여 도출될 수 있다. 예를 들어, SYNCDI signal field 211 의 부가 비트 227는 SYNC 정보의 LSBs(least significant bits)을 전송하고, SYNC field 219 는 SYNC 정보의 MSBs(most significant bits)를 전송할 수 있다. 다른 한편, SYNCDI signal field 211가 (1비트 플래그 225에 의해) SYNC field 219의 부재를 나타내는 경우, SYNC 정보는 SYNCDI signal field 211의 부가 비트 227에 의해서만 전송되는 부가 SYNC 값으로부터 도출될 수 있다.
- [0083] 이러한 방식에서 SYNC 정보는 SYNCDI signal field 211에서 알 수 있듯이 SYNC field 219의 존부에 따라 가변가능한 비트수에 의해 전송될 수 있다. 예를 들어, 도2 에 도시된 실시 예에서 SYNCDI signal field 211는 1 비트 인디케이터 플래그 225 및 5 부가 비트 227을 포함하여 총 6비트를 포함하고, SYNC field 219는 8비트를 포함한다. 이에 따라 SYNC정보는 5비트(오직 SYNCDI signal field 211의 부가 비트 227) 또는 13(=5+8)비트 (SYNC field 219와 결합된 부가 비트)에 의해 전송될 수 있다. 이러한 방식에서 SYNC 정보는 실질적으로 얼마나 많은 비트가 해당 값을 전송하는데 필요한지에 따라 가변가능한 비트에 의해 전송될 수 있고, 이에 따라 오버헤드 효율이 증가하게 된다. 당업자는 SYNCDI signal field 211 및 SYNC field 219와 관련하여 적용된 상술한 기술이 다른 시그널 필드 및 대응 필드와 관련하여 적용될 수 도 있음을 인식할 수 있을 것이다.
- [0084] 일부 실시 예에서, PADI signal field 215는 PADL field 223 가 프레임 200에 존재하는 경우 제1 값(예를 들어, 1)로 설정되고, PADL field 223 가 프레임 200에 존재하지 않는 경우 제2값(예를 들어, 0)으로 설정되는 1 비트 플래그를 포함한다. 프레임멘테이션이 이용되는 경우, 패킷들이 데이터 필드 203의 전체 커패시터를 채우도록, 패킷들이 상대적으로 작은 사이즈로 분할될 수 있기 때문에 패딩 209는 필요하지 않을 수 있다. 이에 따라 프레임멘테이션이 이용되는 경우 PADL field 223를 생략하는 것은 오버헤드 효율을 개선할 수 있다.
- [0085] 도 2에 도시된 실시 예에서, PADI signal field 215는 프레임 200에서 PADL field 223의 존부를 나타낼 뿐 아니라 프레임 200에서 패딩 209의 길이와 관련된 정보를 전송하는데 이용된다. 예를 들어, PADI signal field 215는 패딩 209 길이를 나타내는 정보 또는 그 대신에 패딩 209의 길이가 소정 임계값을 초과하는지 여부를 나타내는 정보를 전송할 수 있다. 패딩 209 길이가 소정 임계값을 초과하는 경우, 패딩 209 길이는 PADL field 223에 기록될 수 있다.
- [0086] 예를 들어, 도 2에 도시된 실시 예에서, PADI signal field 215는 4개의 2비트 값 00, 01, 10 및 11을 전송할 수 있는 2비트를 포함한다. 제1값(예를 들어, 00)은 프레임 200이 패딩을 포함하지 않고, PADL field 223가 프레임 200에 존재하지 않는다는 것을 나타낸다. 제2 값(예를 들어, 01)은 프레임 200이 패딩 209를 포함하고, PADL field 223가 프레임 200에 존재하지 않는다는 것을 나타낸다(패딩 길이가 PADI signal field 215에 기록되기 때문에 PADL field 223는 필요하지 않을 수 있다). 제3값(예를 들어, 10)은 프레임 200이 패딩 209를 포함

하고, 패딩 209 길이를 나타내는 PADL field 223가 프레임 200에 존재하며, 패딩 209이 하나의 단위보다 더 긴 (예를 들어, 1바이트보다 긴) 길이를 갖는다는 것을 나타낸다. 제4값(예를 들어, 11)은 추후 이용을 위해 리저브될 수 있다. PADI signal field 215에 패딩 길이 정보를 결합함으로써, PADL field 223는 일부 상황에서 생략될 수 있고, 이에 따라 오버헤드 효율이 개선될 수 있다.

[0087] 도 2에 도시된 실시 예에서, PADL field 223는 제2 서브 영역 207에 위치된다. 하지만, 다른 실시 예에서 PADL field 223는 다른 위치에 삽입될 수 있다. 예를 들어, PADL field 223는 프레임 200의 끝에서 영역 내에 삽입될 수 있다. 일부 실시 예에서 PADL field 223는 패딩 209의 소정 위치 내에 삽입될 수 있다(예를 들어, 패딩 209의 첫번째 x 바이트 또는 마지막 x 바이트). 이 경우, PADL field 223의 값은 남아있는 패딩(즉, PADL field 223를 제외한 패딩 209) 길이를 나타낼 수 있다. 예를 들어, 도 4는 패딩을 포함하는 제3 서브 영역 409이 페이로드 영역 403 이후에 위치되고, PADL field 423가 패딩 409의 일부로서 프레임 400의 끝에 위치되는, 베이스밴드 프레임 형태에서 제3 실시 예에 따른 데이터 구조를 나타낸다.

[0088] 상술한 바와 같이 다양한 실시 예에서, PADL field 223는 프레임 200에서 수많은 서로 다른 위치 또는 영역으로 삽입될 수 있다. 유사한 원칙이 적어도 하나의 다른 필드로 적용될 수 있다. 예를 들어, 시그널 필드는 프레임의 헤더 영역 201 내 및/또는 프레임 200내 일부 다른 헤더 영역 내(예를 들어, 프레임에서 패킷의 헤더 내)에 위치되는 한편, 대응 필드는 예를 들어 설계 선택에 따라 프레임 내에서 다양한 위치 또는 영역(예를 들어 헤더 영역 201의 전용 영역, 패딩 영역 209, 페이로드 영역 203 또는 다른 영역)으로 삽입될 수 있다. 서로 다른 필드들은 동일한 리전(region), 포션(portion) 또는 존(zone)으로 반드시 삽입될 필요는 없다.

[0089] 다른 실시 예에서 PADI signal field 215는 두 비트보다 많이 포함할 수 있다. 예를 들어, PADI signal field는 2ⁿ개의 서로 다른 값을 만들 수 있는 n비트를 포함할 수 있다. 이러한 값들의 제1 서브 셋은 프레임 200에서 padding 209 및 PADL field 223의 부재를 시그널링할 수 있다. 제2 서브 셋은 PADL field 223의 부재 및 패딩 209의 존재를 시그널링할 수 있고, 제3 서브 셋의 각 값은 소정의 각각의 길이를 갖는 패딩 209의 존재를 시그널링할 수 있다. 제3 서브 셋은 임계값보다 더 긴 길이를 갖는 패딩 209의 존재 및 패딩 209의 길이를 나타내기 위한 PADL field 223의 존재를 시그널링할 수 있다.

[0090] 예를 들어, 도 5는 PADI signal field 515이 3비트를 포함하는 제4 실시 예에 따른 데이터 구조를 나타낸다. 해당 실시 예에서 SYNCD field 519는 헤더 영역 501의 제2 서브 영역 507에 삽입된다. 또한, 페이로드 영역 053은 패딩 서브 영역 529 및 데이터 서브 영역 531로 분리되고, 패딩 509는 패딩 서브 영역 529 내로 삽입되고, 데이터 필드는 데이터 서브 영역 531에 제공된다. 또한, 패딩 서브 영역 529는 추가적으로 고정 길이의 제1 서브 영역 533 및 가변 길이의 제2 서브 영역 535으로 세분된다. 여기서, ISSY field 521 및 PADL field 523는 패딩 서브 영역 529의 제1 서브 영역 533으로 삽입되고, 패딩 509는 패딩 서브 영역 529의 제2 서브 영역 535로 삽입된다. 예를 들어, ISSY field 521는 패딩 서브 영역 529의 제1 서브 영역 533의 첫번째 3바이트를 채우고, PADL field 523는 패딩 서브 영역 529의 제1 서브 영역 533의 다음 2바이트를 채울 수 있다.

[0091] 도 5에 도시된 실시 예에서, PADI signal field 515의 제1 값(예를 들어, 000)은 패딩 509의 부재 및 the PADL field 523의 부재를 나타낸다. 제2 값(예를 들어, 001)은 패딩 509의 한 단위(예를 들어, 1바이트) 패딩 509의 존재 및, PADL field 523 및 ISSY field 521 양자의 부재를 나타낸다. 제3 값(예를 들어, 010)은 두 단위(예를 들어, 2바이트) 패딩 509의 존재 및 PADL field 523 및 ISSY field 521 양자의 부재를 나타낸다. 제4 값(예를 들어, 011)은 2보다 많은(예를 들어 2바이트보다 많은) 단위의 패딩 509의 존재, PADL field 523의 존재 및, ISSY field 521의 부재를 나타낸다. 제5값(예를 들어, 100)은 2보다 많은(예를 들어 2바이트보다 많은) 단위의 패딩 509의 존재 및 PADL field 523 및 ISSY field 521 양자의 존재를 나타낸다. 다른 값들(예를 들어, 101-111)은 추후 이용을 위해 리저브될 수 있다.

[0092] 도 5에 도시된 실시 예에서 패딩 서브 영역 529는 페이로드 영역 503에서 데이터 서브 영역 531 이전에 위치된다. 다른 실시 예에서 패딩 서브 영역 529는 페이로드 영역 503에서 데이터 서브 영역 531 이후에 위치될 수 있다.

[0093] 도 5에 도시된 실시 예는 싱글 시그널 필드가 적어도 하나의 대응 필드의 존부를 시그널링하기 위해 이용되는 일 예를 나타낸다. 예를 들어, 도 5에 도시된 실시 예에서 3비트 PADI signal field 515는 하나의 값으로 처리되고, 상술한 바와 같은 PADL field 523 및 ISSY field 521양자를 포함하는 다양한 구성 중 하나를 나타내기 위해 이용된다. 하지만, 다른 실시 예에서, 분리된 시그널 필드가 PADL field 523 및 ISSY field 521를 위해 제공된다. 예를 들어, 상술한 3비트 PADI signal field 515는 2비트 PADI signal field 및 1비트 ISSYI signal

field로 대체될 수 있다.

- [0094] 예를 들어, PADLI signal field 에 삽입된 제1 값(예를 들어, 00)은 패딩 509의 부재 및 PADL field 523의 부재를 나타낼 수 있다. PADLI signal field에 삽입된 제2 값(예를 들어, 01)은 하나의 단위(예를 들어, 1바이트)의 패딩 509의 존재 및 PADL field 523의 부재를 나타낼 수 있다. PADLI signal field 에 삽입된 제3값(예를 들어, 10)은 두 단위(예를 들어 2바이트) 패딩 509의 존재 및 PADL field 523의 부재를 나타낼 수 있다. PADLI signal field 에 삽입된 제4값(예를 들어, 11)은 프레임 500이 두 단위 이상(예를 들어 2바이트 이상)의 길이를 갖는 패딩 509를 포함하며, PADL field 523가 프레임, 예를 들어, 패딩 서브 영역 529의 제1 서브 영역 533에 존재한다는 것을 나타낼 수 있다.
- [0095] 예를 들어, ISSYI signal field 에 삽입된 제1 값(예를 들어, 0)은 ISSY field 521가 프레임 500에 존재하지 않는다는 것을 나타낼 수 있다. ISSYI signal field 에 삽입된 제2 값(예를 들어, 1)은 ISSY field 521가 프레임 500, 예를 들어, 패딩 서브 영역 529의 제1 서브 영역 533에 존재한다는 것을 나타낼 수 있다.
- [0096] 당업자는 PADI signal field 515 및PADL field 523와 관련하여 적용된 상술한 기술들이 다른 시그널 필드 및 대응필드에 관련하여 적용될 수 있음을 인식할 수 있을 것이다.
- [0097] 당업자는 또한 서로 다른 시그널 필드 및 대응필드와 관련된 상술한 기술들이 서로 조합될 수 있음을 인식할 수 있을 것이다. 예를 들어, 시그널 필드는 프레임에서 대응필드(존재하는 경우)에 전송되는 정보와 결합될 수 있는 정보를, 예를 들어, 상술한 SYNCDI signal field 211 및 SYNC field 219와 유사한 방식으로 전송하도록 제공될 수 있다. 동일한 시그널 필드는 또한 프레임에서 필드의 길이 또는 또 다른 속성 또는 특징과 관련된 정보를 예를 들어, 상술한 PADI signal field 215 및 PADL field 223와 유사한 방식으로 전송할 수 있다.
- [0098] RFU field 217는 추후 이용을 위해 리저브된 다수의 비트를 포함할 수 있다. 예를 들어, RFU field 217의 비트는 기능성을 부가하기 위한 적어도 하나의 부가 시그널 필드 및/또는 다른 타입의 필드 또는 플래그를 추가하는데 이용될 수 있다. RFU field 217는 제1 서브 영역 205의 전체 길이가 소정의 고정 길이를 갖도록 하는 길이를 가질 수 있다. 예를 들어, 도 2와 같은 특정 예에서 SYNCDI 211, ISSYI 213 및 PADI 215 signal fields는 각각 6비트, 1비트, 2비트를 가지고, 제1 서브 영역 205의 전체 길이는 2바이트가 되며, RFU field 217는 7비트의 길이를 갖는다. 다른 예에서 SYNCDI 211, ISSYI 213 및 PADI 215 signal fields는 다른 특정 수의 비트를 포함하거나, 제1 서브 영역 205의 전체 길이가 다르며, 이 경우 RFU field 217의 길이는 이에 따라 수정될 수 있다. RFU field 217를 제공함으로써, 프레임 구조 200은 프레임 구조 200가 새로운 특징을 결합하고 기존 및 향후 규격과 공존하도록 하기 위해 상대적으로 적은 변경으로 확장 가능한 수용력을 갖는다.
- [0099] 도 6은 본 발명의 제6 실시 예에 따른 데이터 구조를 도시한다. 해당 실시 예에서 프레임 600은 헤더 영역 601 및 페이로드 영역 603을 포함한다. 헤더 영역 601은 제1 서브 영역 605 및 제2 서브 영역 607로 구분된다. 헤더 영역 601의 제1 서브 영역 605는 예를 들어 상술한 필드와 동일하거나, 유사한, SYNCDI signal field 611, ISSYI signal field 613 및 RFU field 615들을 전송한다. 페이로드 영역 603은 적어도 하나의 데이터 패킷 637a-c, 예를 들어 L2로부터 수신된 UPs를 전송하는 데이터 필드에 대응된다.
- [0100] 도 6에 도시된 실시 예에서, 페이로드 영역 603에서 전송되는 적어도 하나의 패킷 637a-c는 적어도 하나의 시그널 필드 및/또는 적어도 하나의 대응 필드를 전송하는데 이용될 수 있다. 패킷 637a-c는 패딩 및/또는 시그널링을 전송 전용 패킷인, 적어도 하나의 패딩 패킷 637b를 포함할 수 있다. 도 6에 도시된 바와 같이 페이로드 영역 604에서 전송되는 패딩 패킷 637b는 헤더 영역 639 및 페이로드 영역 641을 포함한다. 헤더 영역 639는 예를 들어, 상술한 시그널 필드 및 필드와 동일하거나, 유사한, PADI signal field 615, 대응 PADL field 623, 및 RFU field 643를 전송하는데 이용될 수 있다. 패딩 패킷 637b의 페이로드 영역 641은 패딩 및/또는 시그널링을 전송하는데 이용될 수 있다. 도 6에 도시된 실시 예에서, 패딩 패킷 637b의 헤더 영역 639는 PADI signal field 615, 대응 PADL field 623, 및 RFU field 643이 전송되는 영역으로 간주될 수 있다.
- [0101] 일부 실시 예에서, 각 시그널 필드는 프레임에서 대응필드 각각의 존재 및 부재를 나타내는데 이용될 수 있다. 다른 실시 예에서, 싱글 시그널 필드는 프레임에서 적어도 하나의 필드의 존재 또는 부재를 시그널링하는데 이용될 수 있다. 예를 들어, 싱글 시그널 필드는 1비트 값 또는 멀티 비트 값을 포함할 수 있고, 다른 값들은 프레임에서 소정 조합 필드 각각의 존재를 나타낼 수 있다. 예를 들어, 1비트 플래그는 프레임에서 두개의 필드 모두의 존재를 나타내도록 제1 값(예를 들어 1)으로 설정되고, 두 개의 필드의 부재를 나타내도록 제2 값(예를 들어 0)으로 설정될 수 있다. n 비트 값은 m 필드의 대응 서브셋 프레임이 존재(또는 부존재)함을 나타내거나, 시그널링하기 위해 2^n 값 중 하나로 설정될 수 있다.

- [0102] 당업자는 도 2내지 도 6에 도시된 시그널 필드의 조합이 단지 예일 뿐이라는 점을 인식할 수 있을 것이다. 예를 들어, 일부 실시 예에서, 프레임은 도 2 내지 6에 도시된 바와 같이 일부 또는 하나의 시그널 필드 만을 포함하거나, 시그널 필드를 포함하지 않을 수 있다. 일부 실시 예에서, 도 2 내지 6에 도시된 바와 같은 적어도 하나의 시그널 필드는 대체 가능한 시그널 필드로 대체될 수 있다.
- [0103] 상술한 바와 같이 프레임 200은 프래그먼테이션을 이용하거나, 이용하지 않을 수 있다. 상술한 다양한 기술들은 프래그먼테이션을 이용하는 경우 및 이용하지 않는 경우 모두에 이용될 수 있다. 하지만, 프래그먼테이션을 이용하지 않는 경우, UP는 데이터 필드 203의 시작점에서 시작하는 데이터 필드 203으로 삽입되기 때문에 데이터 필드 203의 시작은 항상 UP의 시작에 맞추어 조정된다. 이에 따라 프래그먼트를 이용하지 않는 경우, SYNC D 정보는 요구되지 않고, 따라서, SYNC DI signal field 211 및 대응 SYNC D field 219는 프래그먼트를 이용하지 않는 경우 생략될 수 있다.
- [0104] 프래그먼테이션이 적용되는지 여부를 나타내기 위하여, 프래그먼테이션 인디케이터 값 FRAGI(예를 들어, 1 비트 플래그)가 프레임 200으로 삽입될 수 있다. 그렇지 않으면, 프래그먼테이션이 일반적으로 PLP 레벨에서 수행되기 때문에(즉, 동일한 프래그먼테이션 모드가 일반적으로 소정 시간 구간에서 주어진 PLP의 모든 프레임 200으로 적용되기 때문에) FRAGI는 L1 시그널링으로 이동될 수 있다. 예를 들어, FRAGI가 제1 값(예를 들어 1)을 갖는 경우, 이는 프래그먼테이션이 적용됨을 나타낸다. 다른 한편, FRAGI가 제2 값(예를 들어 0)을 갖는 경우, 이는 프래그먼테이션이 적용되지 않음을 나타낸다. SYNC DI signal field 211 및 SYNC D field 219는 FRAGI의 값에 따라 이용될 수 있다.
- [0105] 상술한 바와 같이 프레임 구조가 프레임의 헤더 존(zone), 영역(region) 또는 부분(portion)에서 시그널 필드를 이용하여 시그널링되거나, 나타내어지거나, 구체화될 수 있다. 소정 실시 예에서, 프레임 구조는 다른 적합한 시그널링 리소스, 예를 들어, L1 시그널링을 이용하여 이용하여 시그널링되거나, 나타내어지거나, 구체화될 수 있다. 다른 시그널링 리소스 예를 들어, 또한 L1 시그널링은 상술한 프레임의 필드에서 전송되는 정보와 결합될 수 있는 정보를 전송하는데 이용될 수 있다. 예를 들어 일부 실시 예에서, ISSY 정보는 ISSY 필드에 의해 부분적으로 전송되거나, L1 시그널링에 의해 부분적으로 전송될 수 있다. 다른 시그널링 리소스에 의해 전송되는 정보의 존재 또는 부재는 프레임에서 시그널 필드를 이용하여 시그널링되거나, 나타내어지거나, 구체화될 수 있다.
- [0106] 도 7은 본 발명의 일 실시 예에 따른 시스템 700을 나타내고, 도 8은 본 발명의 일 실시 예에 따른 방법을 나타낸다.
- [0107] 시스템 700은 ATSC 3.0 송신 장치701 (예를 들어 모바일 단말) 및/또는 ATSC 3.0 수신 장치703(예를 들어 모바일 단말)을 포함하는 ATSC 3.0 시스템의 형태가 될 수 있다. 당업자는 도 7이 도 2내지 6에 도시된 프레임 구조와 관련된 요소들만을 개략적으로 도시한 것이며, 도 7에 도시된 송신 장치 701, 수신 장치 703은 다양한 실시 예에서 적어도 하나의 추가 구성 요소를 포함할 수 있음을 인식할 수 있을 것이다.
- [0108] 송신 장치 701은 프레임 빌더 705 및 송신기 707을 포함한다. 프레임 빌더 705는 예를 들어 송신 장치 701 내의 다른 구성요소(미도시)로부터 프레임 빌더 705에 의해 수신된 정보를 이용하여 프레임을 만든다. 예를 들어, 프레임 빌더 705는 상술한 적어도 하나의 프레임 구조를 포함하여 본 발명의 다양한 실시 예에 따른 구조를 갖는 프레임을 만든다.
- [0109] 예를 들어, 도 8에 도시된 바와 같이 첫번째 801 단계에서 프레임 빌더 705는 제1 시그널 필드(예를 들어 ISSYI signal field 213)를 지정된 위치(예를 들어, 헤더 영역 201의 제1 서브 영역 205)에서 프레임 200으로 삽입한다. 예를 들어, 제1 시그널 필드는 도시된 실시 예 또는 본 발명에 따른 다른 실시 예와 관련하여 이용되는 시그널 필드에 따른 형태 및 내용을 가질 수 있다. 다음 803 단계에서, 프레임 빌더 705는 제1 시그널 필드에 대응되는 제1 필드가 제1 시그널 필드의 값에 기초하여 프레임 200으로 삽입되어야 하는지 여부를 결정한다. 프레임 빌더 705가 제1 필드가 프레임 200으로 삽입되어야 한다고 결정한다면, 다음 805 단계에서 프레임 빌더 705는 프레임 200에서 지정된 위치(예를 들어, 헤더 영역 201의 제2 서브 영역 207)에 제1 필드(예를 들어, ISSY field 221)를 삽입한다. 예를 들어, 제1 필드는 도시된 실시 예 또는 본 발명의 다른 실시 예와 관련하여 이용되는 필드에 따른 형태 및 내용을 가질 수 있다. 프레임 200에 제1 필드를 삽입하거나, 제1 필드가 프레임 200에 삽입될 필요가 없는 것으로 결정된 후에 다음 807 단계에서 프레임 빌더 705는 프레임 200으로 삽입될, 이후의 시그널 필드(SYNC DI signal field 211 및PADI signal field 215) 및 대응 필드(SYNC D field 219 및 PADL field 223)에 대해 이전 단계 801 내지 805를 반복한다.
- [0110] 모든 필요한 시그널 필드 및 대응 필드가 삽입된 후에, 프레임 빌더 705는 추가적으로 요구되는 시그널링, 데

이터 및/또는 정보를 프레임에 삽입하여, 예를 들어, 데이터 필드 203으로 적어도 하나의 UP를 삽입 및/또는 필요한 패딩 209을 추가하여, 809 단계에서 프레임 200을 완성한다.

[0111] 프레임 빌더 705가 프레임 200을 만든 후에, 프레임 200은 필요한 경우, 프레임의 아우터 및 이너 코딩을 수행하도록 프로세싱될 수 있다. 프로세싱은 프레임 빌더 705 및/또는 적어도 하나의 다른 구성 요소에 의해 수행될 수 있다. 송신기 707는 프로세싱된 프레임을 수신 장치 703으로 전송한다. 수신 장치 7-3은 전송된 프레임 200을 수신하는 수신기 709 및 정보 추출기 711을 포함한다. 정보 추출기 711은 수신된 프레임 200을 분석하고 프레임 200의 다양한 필드에 의해 전송되는 정보를 추출한다. 정보 추출기 711은 상술한 적어도 하나의 프레임 구조를 포함하는 본 발명의 다양한 실시 예에 따른 구조를 갖는 프레임으로부터 정보를 추출한다.

[0112] 예를 들어, 도 9에 도시된 바와 같이 정보 추출기 711은 예를 들어, 인코딩된 프레임을 디코딩하기 위해 첫번째 단계 901에서 수행된 필요한 프로세싱 이후의 프레임 200을 획득한다. 다음 903 단계에서 정보 추출기 711은 지정된 위치(예를 들어 헤더 영역 201의 제1 서브 영역 205)에서 프레임 200으로부터 시그널 필드(예를 들어 ISSYI signal field 213)를 추출한다. 다음 단계 905에서 정보 추출기 711은 제1 시그널 필드의 값에 기초하여 제1 시그널 필드에 대응되는 제1 필드가 프레임 200에 존재하는지 여부를 판단한다. 정보 추출기 711은 제1 필드가 프레임 200에 존재한다고 판단되면, 다음 단계 907에서 정보 추출기 711은 지정된 위치(예를 들어, 헤더 영역 201의 제1 서브 영역 207)에서 프레임 200으로부터 제1 필드(ISSY field 221)를 추출한다. 프레임 200으로부터 제1 필드를 추출하거나, 제1 필드가 프레임 200에 존재하지 않는 것으로 판단된 후에 다음 909 단계에서 정보 추출기 711은 이후의 시그널 필드(SYNCDI signal field 211 및 PADI signal field 215) 및 대응되는 필드(SYNCD field 219 및 PADL field 223)가 프레임 200으로부터 추출되도록 이전 단계 903 내지 907을 반복한다.

[0113] 다음 911 단계에서, 정보 추출기 711은 추가적으로 필요한 시그널링, 데이터 및/또는 정보를 추출하거나 재구성할 수 있다. 예를 들어, 정보 추출기 711은 PADI signal field 215 및/또는 PADL field 223에 의해 나타내어지는 패딩 길이에 따라 수신된 프레임 200으로부터 패딩 및/또는 시그널링을 추출할 수 있다. 정보 추출기 711은 SYNCDI signal field 211 및 SYNCD field 219에서 나타내어지는 값에 기초하여 SYNCD 정보를 재구성할 수 있다. 정보 추출기 711은 데이터 필드 203로부터 데이터, 예를 들어 UP를 추출할 수 있다.

[0114] 한편, 상술한 본 발명의 다양한 실시 예들에 따른 방법은 컴퓨터로 실행가능한 프로그램 코드로 구현되어 다양한 비일시적 판독 가능 매체(non-transitory computer readable medium)에 저장된 상태로 프로세서에 의해 실행되도록 제공될 수 있다.

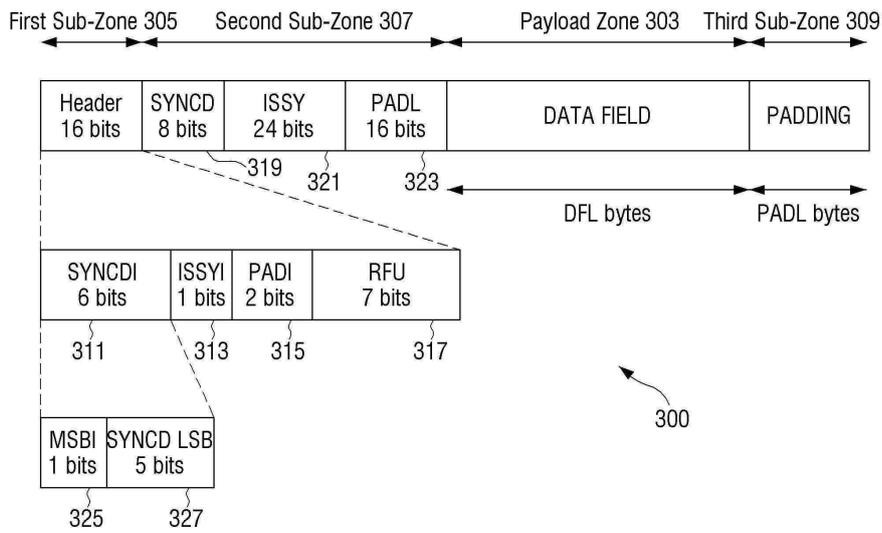
[0115] 비일시적 판독 가능 매체란 레지스터, 캐쉬, 메모리 등과 같이 짧은 순간 동안 데이터를 저장하는 매체가 아니라 반영구적으로 데이터를 저장하며, 기기에 의해 판독(reading)이 가능한 매체를 의미한다. 구체적으로는, 상술한 다양한 어플리케이션 또는 프로그램들은 CD, DVD, 하드 디스크, 블루레이 디스크, USB, 메모리카드, ROM 등과 같은 비일시적 판독 가능 매체에 저장되어 제공될 수 있다.

[0116] 또한, 이상에서는 본 발명의 바람직한 실시 예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특성의 실시 예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전방으로부터 개별적으로 이해되어져서는 안될 것이다.

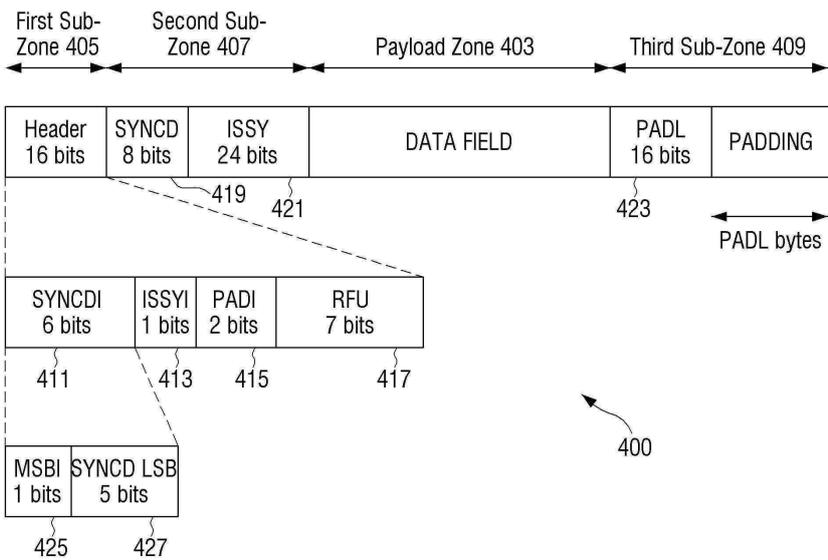
부호의 설명

[0117] -

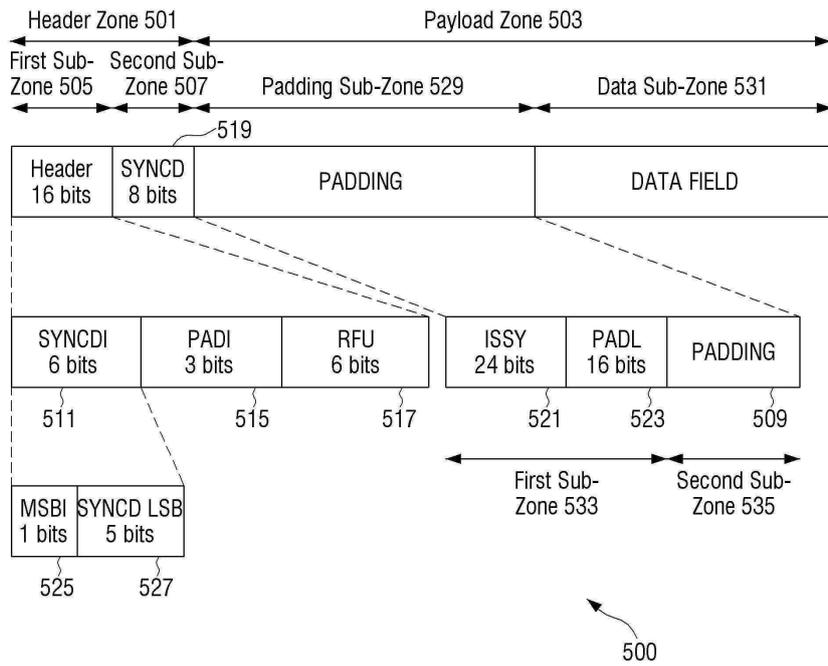
도면3



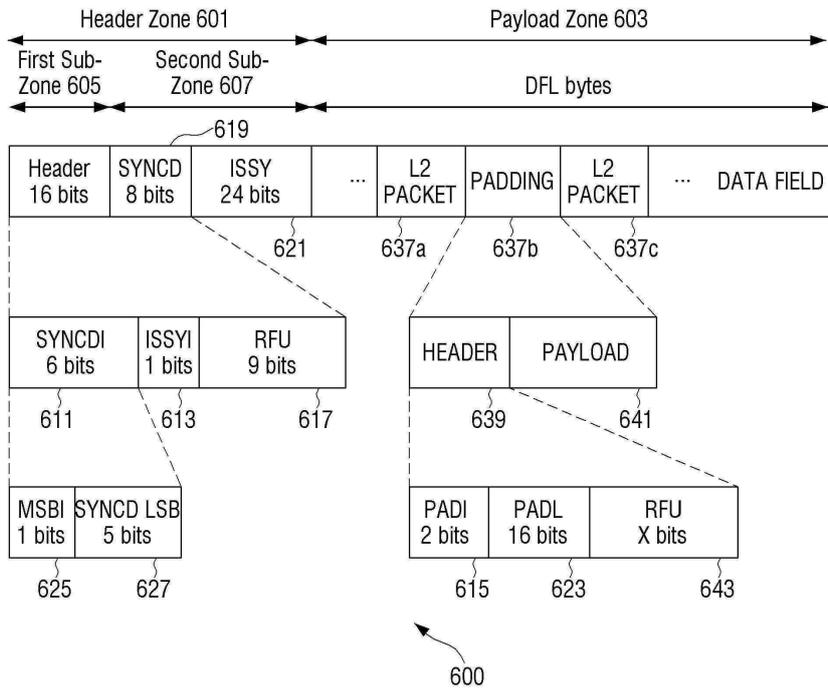
도면4



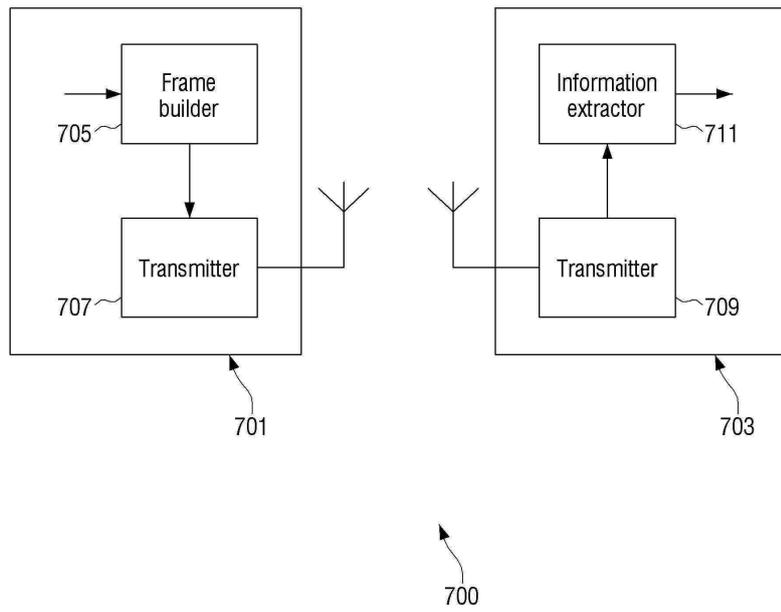
도면5



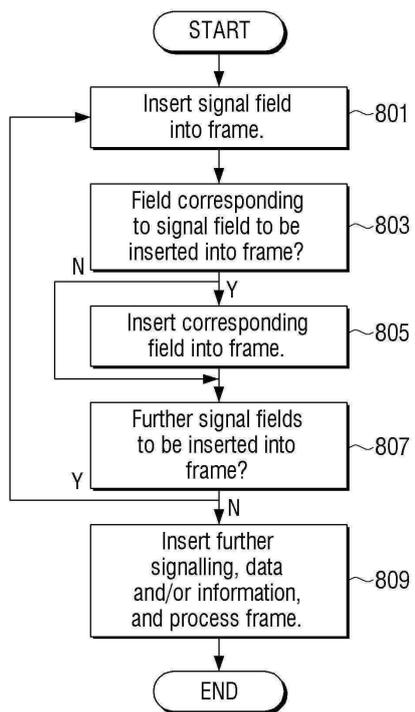
도면6



도면7



도면8



도면9

