

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6204577号
(P6204577)

(45) 発行日 平成29年9月27日(2017.9.27)

(24) 登録日 平成29年9月8日(2017.9.8)

(51) Int.Cl. F I
H O 1 L 33/48 (2010.01) H O 1 L 33/48

請求項の数 13 (全 19 頁)

<p>(21) 出願番号 特願2016-515481 (P2016-515481) (86) (22) 出願日 平成26年9月18日 (2014.9.18) (65) 公表番号 特表2016-532283 (P2016-532283A) (43) 公表日 平成28年10月13日 (2016.10.13) (86) 国際出願番号 PCT/EP2014/069883 (87) 国際公開番号 W02015/040107 (87) 国際公開日 平成27年3月26日 (2015.3.26) 審査請求日 平成28年5月17日 (2016.5.17) (31) 優先権主張番号 102013219063.8 (32) 優先日 平成25年9月23日 (2013.9.23) (33) 優先権主張国 ドイツ (DE)</p>	<p>(73) 特許権者 599133716 オスラム オプト セミコンダクターズ ゲゼルシャフト ミット ベシュレンクテ ル ハフツング Osram Opto Semicond uctors GmbH ドイツ連邦共和国、93055 レーゲン スブルグ、ライプニッツシュトラッセ 4 Leibnizstrasse 4, D -93055 Regensburg, Germany (74) 代理人 100105050 弁理士 鷲田 公一</p>
--	---

最終頁に続く

(54) 【発明の名称】 オプトエレクトロニクス部品およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

オプトエレクトロニクス部品(10, 20, 30)であって、
 ハウジング(100, 1100, 2100)を有し、
 前記ハウジング(100, 1100, 2100)が、プラスチック材料(130, 2130)と、少なくとも一部分が前記プラスチック材料(130, 2130)に埋め込まれている第1のリードフレームセクション(210, 2210)とを備えており、
 前記ハウジング(100, 1100, 2100)が、第1の凹部(110, 2110)および第2の凹部(120, 1120, 2120)を備えており、
 前記第1の凹部(110, 2110)において、前記第1のリードフレームセクション(210, 2210)の上面(201, 2201)の第1の上側部分(211, 2211)が、前記プラスチック材料(130, 2130)によって覆われておらず、
 前記第2の凹部(120, 1120, 2120)において、前記第1のリードフレームセクション(210, 2210)の前記上面(201, 2201)の第2の上側部分(212, 2212)が、前記プラスチック材料(130, 2130)によって覆われておらず、
 前記第1の凹部(110, 2110)と前記第2の凹部(120, 1120, 2120)が、前記プラスチック材料(130, 2130)の一部分(131, 2131)によって互いに隔てられており、
 前記第1の凹部(110, 2110)の中にオプトエレクトロニクス半導体チップ(3

10

20

00, 2300, 2301)が配置されており、

前記第2の凹部(120, 1120, 2120)の中にはオプトエレクトロニクス半導体チップが配置されていない、

オプトエレクトロニクス部品(10, 20, 30)。

【請求項2】

前記第1のリードフレームセクション(210, 2210)の下面(202, 2202)の第1の下側部分(213, 2213)が、前記プラスチック材料(130, 2130)によって覆われておらず、

前記第1の下側部分(213, 2213)が、前記第1のリードフレームセクション(210, 2210)に垂直に投影したとき、前記第1の上側部分(211, 2211)と重なっている、

請求項1に記載のオプトエレクトロニクス部品(10, 20, 30)。

10

【請求項3】

前記第1のリードフレームセクション(210, 2210)の下面(202, 2202)の第2の下側部分(212, 2212)が、前記プラスチック材料(130, 2130)によって覆われておらず、

前記第2の下側部分(212, 2212)が、前記第1のリードフレームセクション(210, 2210)に垂直に投影したとき、前記第2の上側部分(212, 2212)と重なっている、

請求項1または請求項2のいずれかに記載のオプトエレクトロニクス部品(10, 20, 30)。

20

【請求項4】

前記オプトエレクトロニクス部品(10, 20, 30)が、少なくとも一部分が前記プラスチック材料(130, 2130)に埋め込まれている第2のリードフレームセクション(220, 2220)、を備えており、

前記第1の凹部(110, 2110)において、前記第2のリードフレームセクション(220, 2220)の上面(201, 2201)の第3の上側部分(221, 2221)が、前記プラスチック材料(130, 2130)によって覆われていない、

請求項1から請求項3のいずれかに記載のオプトエレクトロニクス部品(10, 20, 30)。

30

【請求項5】

前記第3の上側部分(221, 2221)が、ボンディングワイヤ(310, 2310)によって前記オプトエレクトロニクス半導体チップ(300, 2300)に導電接続されている、

請求項4に記載のオプトエレクトロニクス部品(10, 20, 30)。

【請求項6】

前記第1のリードフレームセクション(210, 2210)の前記第2の上側部分(212, 2212)が、マーキング(215)を有する、

請求項1から請求項5のいずれかに記載のオプトエレクトロニクス部品(10, 20, 30)。

40

【請求項7】

前記オプトエレクトロニクス部品(10, 20, 30)が光学レンズ(400)またはカバーを有し、

前記光学レンズ(400)または前記カバーが、前記第2の凹部(120, 1120, 2120)において固定されている、

請求項1から請求項6のいずれかに記載のオプトエレクトロニクス部品(10, 20, 30)。

【請求項8】

オプトエレクトロニクス部品(10, 20, 30)を製造する方法であって、以下のステップ、すなわち、

50

- リードフレーム(200, 2200)を成形型(500)の中に配置するステップであって、

前記成形型(500)の第1の型部分(511)が、前記リードフレーム(200, 2200)の上面(201, 2201)の前記第1の上側部分(211, 2211)に密着し、

前記第1の型部分(511)から隔てられている、前記成形型(500)の第2の型部分(512)が、前記リードフレーム(200, 2200)の前記上面(201, 2201)の第2の上側部分(212, 2212)に密着する、

ステップと、

- 前記リードフレーム(200, 2200)をプラスチック材料(130, 2130)に埋め込むステップと、 10

- 前記リードフレーム(200, 2200)の前記上面(201, 2201)の前記第1の上側部分(211, 2211)の上のみに、オプトエレクトロニクス半導体チップ(300, 2300, 2301)を配置し、前記第2の上側部分(212, 2212)の上にはオプトエレクトロニクス半導体チップを配置しない、ステップと、

を有する、方法。

【請求項9】

前記方法が、以下のさらなるステップ、すなわち、

- 前記リードフレーム(200, 2200)の前記第2の上側部分(212, 2212)にマーキング(215)を形成するステップ、 20

を含む、請求項8に記載の方法。

【請求項10】

前記マーキング(215)が、エッチング、エンボス加工、スタンピングによって、またはレーザーによって、形成される、

請求項9に記載の方法。

【請求項11】

前記方法が、以下のさらなるステップ、すなわち、

- 前記オプトエレクトロニクス部品(10, 20, 30)の機能的能力をチェックするステップであって、チェックするとき前記第2の上側部分(212, 2212)において前記リードフレーム(200, 2200)に電氣的に接触する、ステップ、 30

を含む、請求項8から請求項10のいずれかに記載の方法。

【請求項12】

前記方法が、以下のさらなるステップ、すなわち、

- 多数のオプトエレクトロニクス部品(10, 20, 30)を得る目的で、前記プラスチック材料(130, 2130)および前記リードフレーム(200, 2200)を分割するステップ、

を含む、請求項8から請求項11のいずれかに記載の方法。

【請求項13】

前記プラスチック材料(130, 2130)および前記リードフレーム(200, 2200)が、前記第2の上側部分(212, 2212)を貫くソーイング経路(140)に沿って分割される、 40

請求項12に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、特許請求項1に記載されているオプトエレクトロニクス部品と、特許請求項8に記載されている、オプトエレクトロニクス部品の製造方法とに関する。

【背景技術】

【0002】

射出成形またはトランスファ成形によって作製されるハウジングを有するオプトエレクト 50

トロニクス部品（例えば発光型ダイオード部品）が、従来技術から公知である。これらのハウジングは、射出成形またはトランスファ成形において少なくとも一部分がプラスチック材料に埋め込まれる導電性のリードフレームを有する。リードフレームの上面のうち露出したままである領域は、オプトエレクトロニクス半導体チップおよびボンディングワイヤを電氣的に接続する目的に使用される。リードフレームの下面のうち露出したままである領域は、オプトエレクトロニクス部品との電氣的接触を形成するための電気接続パッドとして使用される。このようなオプトエレクトロニクス部品は、例えば、表面実装されるSMT部品として構成することができる。

【0003】

リードフレームをプラスチック材料に埋め込むとき、リードフレームのうちプラスチック材料によって覆われないままであるように意図される領域を、成形型の複数の金型によって密封し、これは、リードフレームの片側における成形型の金型によって、リードフレームの反対側における成形型のもう1つの金型に、リードフレームが押し付けられることによる。リードフレームの残りの領域は、射出成形またはトランスファ成形時にプラスチック材料によって意図的または非意図的に覆われる。したがって、リードフレームの上面の領域のうち、オプトエレクトロニクス半導体チップおよびボンディングワイヤを上配置するように意図された領域に直接隣接していない位置において、そのような位置に対応するリードフレームの下面の位置に、覆われないままである領域を形成することは難しい。

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、オプトエレクトロニクス部品を提供することである。この目的は、請求項1の特徴を有するオプトエレクトロニクス部品によって達成される。本発明の別の目的は、オプトエレクトロニクス部品を製造する方法を提供することである。この目的は、請求項8の特徴を有する方法によって達成される。さまざまな修正形態は、従属請求項に記載されている。

【課題を解決するための手段】

【0005】

本オプトエレクトロニクス部品は、ハウジングを備えており、このハウジングは、プラスチック材料と、少なくとも一部分がプラスチック材料に埋め込まれている第1のリードフレームセクションとを有する。このハウジングは、第1の凹部および第2の凹部を備えている。第1の凹部において、第1のリードフレームセクションの上面の第1の上側部分は、プラスチック材料によって覆われていない。第2の凹部において、第1のリードフレームセクションの上面の第2の上側部分は、プラスチック材料によって覆われていない。第1の凹部と第2の凹部は、プラスチック材料の一部分によって互いに隔てられている。第1の凹部の中にオプトエレクトロニクス半導体チップが配置されている。第2の凹部の中にはオプトエレクトロニクス半導体チップが配置されていない。

【0006】

したがって、本オプトエレクトロニクス部品は、オプトエレクトロニクス半導体チップを中に配置するように意図されている第1の凹部であって、そこから第1のリードフレームセクションの第1の上側部分にアクセスすることのできる第1の凹部のみならず、オプトエレクトロニクス半導体チップを中に配置するには意図されていない第2の凹部であって、そこから第1のリードフレームセクションの第2の上側部分にアクセスすることができる第2の凹部、も備えている。第2の凹部を通じて、第1のリードフレームセクションとの電氣的接触を形成することができ、このことを利用して、例えば、本オプトエレクトロニクス部品のオプトエレクトロニクス半導体チップの機能的能力をチェックすることができ、これは有利である。さらには、第2の凹部を設けることによって、本オプトエレクトロニクス部品のハウジングの作製が容易となり、これは有利である。

【0007】

本オプトエレクトロニクス部品の一実施形態においては、第1のリードフレームセクションの下面の第1の下側部分は、プラスチック材料によって覆われていない。この場合、第1の下側部分は、第1のリードフレームセクションに垂直に投影したとき、第1の上側部分と重なっている。このオプトエレクトロニクス部品のハウジングは、第1のリードフレームセクションをプラスチック材料に埋め込むとき、第1のリードフレームセクションが、第1の上側部分の領域と第1の下側部分の領域とにおいて成形型の2つの金型の間に保持されることによって、簡単に作製することができ、これは有利である。このようにすることで、第1のリードフレームセクションの第1の上側部分および第1の下側部分が密封され、したがって、第1のリードフレームセクションの第1の上側部分と第1のリードフレームセクションの第1の下側部分とがプラスチック材料によって覆われないままである構造を、簡単な方法で達成することが可能である。

10

【0008】

本オプトエレクトロニクス部品の一実施形態においては、第1のリードフレームセクションの下面の第2の下側部分は、プラスチック材料によって覆われていない。この場合、第2の下側部分は、第1のリードフレームセクションに垂直に投影したとき、第2の上側部分と重なっている。このオプトエレクトロニクス部品のハウジングは、第1のリードフレームセクションをプラスチック材料に埋め込むとき、第1のリードフレームセクションが、第1のリードフレームセクションの第2の上側部分の領域と第2の下側部分の領域とにおいて成形型の2つの金型の間に保持されることによって、簡単に作製することができ、これは有利である。このようにすることで、第1のリードフレームセクションをプラスチック材料に埋め込むときに、第1のリードフレームセクションの第2の上側部分と第1のリードフレームセクションの第2の下側部分とが密封され、これにより、第1のリードフレームセクションの第2の上側部分および第2の下側部分がプラスチック材料によって覆われないままとなる。この場合、第1のリードフレームセクションの第2の下側部分は、第1のリードフレームセクションに垂直に投影したとき、第1の上側部分と重なっている必要はない。これにより、このオプトエレクトロニクス部品のハウジングにおいては、空間を効率的に利用することができる。

20

【0009】

本オプトエレクトロニクス部品の一実施形態においては、本オプトエレクトロニクス部品は、少なくとも一部分がプラスチック材料に埋め込まれている第2のリードフレームセクション、を備えている。この場合、第1の凹部において、第2のリードフレームセクションの上面の第3の上側部分はプラスチック材料によって覆われていない。本オプトエレクトロニクス部品のハウジングの第2のリードフレームセクションの第3の上側部分を通じて、本オプトエレクトロニクス部品のオプトエレクトロニクス半導体チップとの電気的接触を形成することができ、これは有利である。

30

【0010】

本オプトエレクトロニクス部品の一実施形態においては、第3の上側部分は、ボンディングワイヤによってオプトエレクトロニクス半導体チップに導電接続されている。したがって、本オプトエレクトロニクス部品のオプトエレクトロニクス半導体チップを、第1のリードフレームセクションおよび第2のリードフレームセクションを介して電気的に駆動することができ、これは有利である。

40

【0011】

本オプトエレクトロニクス部品の一実施形態においては、第1のリードフレームセクションの第2の上側部分は、マーキングを有する。このマーキングは、例えば、本オプトエレクトロニクス部品の構成要素を配置および位置合わせするための基準点として使用することができる。例えば、第1のリードフレームセクションの第2の上側部分におけるマーキングを使用して、オプトエレクトロニクス半導体チップを位置決めおよび調整することができる。さらに、このマーキングを使用して、本オプトエレクトロニクス部品の二次的な光学素子（例えば光学レンズ）を位置決めおよび調整することができる。さらに、本オプトエレクトロニクス部品を回路キャリア上に位置決めするための基準点としてマーキン

50

グを使用することもできる。

【0012】

本オプトエレクトロニクス部品の一実施形態においては、本オプトエレクトロニクス部品は、光学レンズまたはカバーを有する。この場合、光学レンズまたはカバーは、第2の凹部において固定されている。したがって、本オプトエレクトロニクス部品のハウジングの第2の凹部によって、光学レンズまたはカバーを本オプトエレクトロニクス部品のハウジングに機械的に特に強固に結合することができ、これは有利である。

【0013】

オプトエレクトロニクス部品を製造する本方法は、リードフレームを成形型の中に配置するステップであって、成形型の第1の型部分がリードフレームの上面の第1の上側部分に密着し、第1の型部分から隔てられている、成形型の第2の型部分が、リードフレームの上面の第2の上側部分に密着する、ステップと、リードフレームをプラスチック材料に埋め込むステップと、リードフレームの上面の第1の上側部分の上のみに、オプトエレクトロニクス半導体チップを配置し、第2の上側部分の上にはオプトエレクトロニクス半導体チップを配置しない、ステップと、を含む。

【0014】

したがって、本方法によると、本方法によって製造することのできるオプトエレクトロニクス部品におけるリードフレームの上面の第1の上側部分（オプトエレクトロニクス半導体チップを上配置するように意図されている）に加えて、リードフレームの上面の第2の上側部分も、（たとえこの第2の上側部分がオプトエレクトロニクス半導体チップを上配置するように意図されていない場合にも）プラスチック材料によって覆われない状態に維持される。これによって、リードフレームに垂直に投影したときに第2の上側部分と重なる、リードフレームの下面における第2の下側部分もプラスチック材料によって覆われないようにすることが可能となり、これは有利である。この第2の下側部分は、例えば、本方法によって製造することのできるオプトエレクトロニクス部品におけるはんだ接続パッド（solder contact pad）として使用することができる。さらには、本方法において覆われないままであるリードフレームの第2の上側部分を使用して、例えば、本方法によって製造することのできるオプトエレクトロニクス部品の機能的能力をチェックする目的でリードフレームとの電気的接触を形成することができ、これは有利である。

【0015】

本方法の一実施形態においては、本方法は、リードフレームの第2の上側部分にマーキングを形成するさらなるステップ、を含む。このマーキングは、以降の方法ステップにおいて、オプトエレクトロニクス部品の上にさらなる構成要素を位置合わせするための基準位置としてのみならず、オプトエレクトロニクス部品をキャリアの上に位置合わせするための基準位置として使用することができ、これは有利である。

【0016】

本方法の一実施形態においては、マーキングは、エッチング、エンボス加工、スタンピングによって、またはレーザによって、形成される。したがって、本方法では、リードフレームの第2の上側部分に、高い視認性のマーキングを形成することが可能である。

【0017】

本方法の一実施形態においては、本方法は、オプトエレクトロニクス部品の機能的能力をチェックするさらなるステップであって、チェックするときに第2の上側部分においてリードフレームに電気的に接触する、ステップ、を含む。したがって、本方法では、この目的のためにオプトエレクトロニクス部品との電気的接続を例えばはんだ接続部によってあらかじめ形成しておく必要なしに、オプトエレクトロニクス部品の機能的能力をチェックすることが可能であり、これは有利である。このようにすることで、本方法では、不良なオプトエレクトロニクス部品を早い段階で不合格とすることができ、したがって、コストを削減することができる。さらに、本方法では、複数のオプトエレクトロニクス半導体チップを有するオプトエレクトロニクス部品の場合に、第2の上側部分においてリードフレームに接触することによって、オプトエレクトロニクス半導体チップを個別にチェック

10

20

30

40

50

することができる。

【0018】

本方法の一実施形態においては、本方法は、多数のオプトエレクトロニクス部品を製造する目的で、プラスチック材料およびリードフレームを分割するさらなるステップ、を含む。したがって、本方法では、共通の作業工程において多数のオプトエレクトロニクス部品を並列に製造することができ、これは有利である。このようにすることで、個々のオプトエレクトロニクス部品あたりの製造原価を大幅に低減することができる。

【0019】

本方法の一実施形態においては、プラスチック材料およびリードフレームを、第2の上側部分を貫くソーイング経路 (sawing path) に沿って分割する。したがって、本方法によって製造することのできるオプトエレクトロニクス部品のハウジングを、特にコンパクトな寸法で形成することができ、これは有利である。

10

【0020】

本発明の上述した特性、特徴、および利点と、これらを達成する方法は、それぞれ概略的に示した図面を参照しながら以下にさらに詳しく説明する例示的な実施形態に関連して、さらに明確かつ包括的に理解されるであろう。

【図面の簡単な説明】

【0021】

【図1】プラスチック材料に埋め込むときに成型型の中に配置されているリードフレームの断面図を示している。

20

【図2】リードフレームをプラスチック材料に埋め込むことによって形成されるハウジングの側面断面図を示している。

【図3】オプトエレクトロニクス半導体チップが凹部の中に配置された状態のハウジングの側面断面図を示している。

【図4】光学レンズが上に配置された状態のハウジングの側面断面図を示している。

【図5】さらなるハウジングの側面断面図を示している。

【図6】リードフレームの一部分の平面図を示している。

【図7】プラスチック材料に埋め込んだ後のリードフレームの一部分の平面図を示している。

【図8】リードフレームの一部分から形成されたオプトエレクトロニクス部品の平面図を示している。

30

【発明を実施するための形態】

【0022】

図1は、成型型500の大幅に概略化した側面断面図を示している。成型型500は、金型とも称される。成型型500は、造型法(成形法)、例えば射出成形法やトランスファ成形法を実行するために使用される。

【0023】

成型型500は、第1の金型510および第2の金型520を備えている。第1の金型510と第2の金型520の間に、本質的に閉じた空洞(すなわちモールド)を形成することができる。第1の金型510および第2の金型520は、モールドを開閉するために互いに対して動かすことができる。成型型500の金型510, 520によって形成されるモールドの横方向の境界は、図1の概略図には示していない。

40

【0024】

成型型500の第1の金型510は、第1の型部分511と、この第1の型部分511から隔てられている第2の型部分512とを有する。これらの型部分511, 512は、突出部として形成されており、金型510, 520によって形成される、成型型500のモールドの中に突き出している。

【0025】

図1の説明図においては、成型型500のモールドの中にリードフレーム200が配置されている。このリードフレーム200は、導電性材料(好ましくは金属)を含み、上面

50

201と、上面201とは反対側の下面202とを有する本質的に平坦な薄板として形成されている。リードフレーム200は、被覆されたプラスチックまたは陽極酸化アルミニウムを含むこともでき、あるいはフレキシブル回路基板などとして形成することもできる。リードフレーム200は、横方向において複数のセクションに細分されており、図1の説明図には、そのうちの第1のリードフレームセクション210および第2のリードフレームセクション220のみを示してある。

【0026】

リードフレーム200のリードフレームセクション210, 220は、成型型500の第1の金型510と第2の金型520との間に保持されている。第1の金型510の第1の型部分511および第2の型部分512が、リードフレーム200のリードフレームセクション210, 220を第2の金型520に押し付けている。この場合、第1の型部分511は、第1のリードフレームセクション210の上面201における第1の上側部分211と、第2のリードフレームセクション220の上面201における第3の上側部分221に密着している。成型型500の第1の金型510の第2の型部分512は、第1のリードフレームセクション210の上面201における第2の上側部分212に密着している。

10

【0027】

リードフレーム200の第1のリードフレームセクション210の下面202は、第1の下側部分213および第2の下側部分214を有する。リードフレーム200の上面201および下面202に垂直に投影したとき、第1の下側部分213は、第1のリードフレームセクション210の第1の上側部分211と重なっている。リードフレーム200の上面201および下面202に垂直に投影したとき、第2の下側部分214は、第2の上側部分212と重なっている。例えば、第1の下側部分213を、リードフレーム200に垂直な方向において第1の上側部分211の真下に配置することができる。同様に、第2の下側部分214を、リードフレーム200に垂直な方向において第1のリードフレームセクション210の第2の上側部分212の真下に配置することができる。

20

【0028】

成型型500の第1の金型510の第1の型部分511および第2の型部分512は、それぞれ、第1のリードフレームセクション210の第1の上側部分211および第2の上側部分212に密着しており、リードフレーム200の上面201および下面202に垂直な方向に、第1および第2の上側部分211, 212においてリードフレーム200に力を及ぼしているため、第1のリードフレームセクション210の第1の下側部分213および第2の下側部分214が、成型型500の第2の金型520にしっかりと押し付けられている。

30

【0029】

成型型500の中で、金型510, 520によって保持されているリードフレーム200のリードフレームセクション210, 220の周囲にプラスチック材料130が成形され、したがって、リードフレームセクション210, 220の少なくとも一部分がプラスチック材料130に埋め込まれる。プラスチック材料130はモールド材とも称され、例えばエポキシ樹脂を含むことができる。プラスチック材料130は、成型型500の第1の金型510と第2の金型520との間に形成されるモールドの中に注入され、モールド内の領域のうちリードフレーム200によって占有されていない本質的にすべての領域を満たす。

40

【0030】

プラスチック材料130が硬化した後、プラスチック材料130および埋め込まれたリードフレーム200はハウジング100を形成し、このハウジング100を成型型500のモールドから取り出すことができる。図2は、成型型500から取り出した後のハウジング100の概略的な側面断面図を示している。

【0031】

リードフレーム200のリードフレームセクション210, 220は、一部分がプラス

50

チック材料 130 に埋め込まれている。リードフレームセクション 210, 220 の上面 201 および下面 202 のうち成形型 500 の金型 510, 520 によって覆われていた部分のみが、プラスチック材料 130 によって覆われていない。第 1 の金型 510 の第 1 の型部分 511 によって占有されていた空間領域に、ハウジング 100 のプラスチック材料 130 における第 1 の凹部 110 が形成されている。この第 1 の凹部 110 においては、第 1 のリードフレームセクション 210 の第 1 の上側部分 211 と、第 2 のリードフレームセクション 220 の第 3 の上側部分 221 とが露出しており、プラスチック材料 130 によって覆われていない。成形型 500 の第 1 の金型 510 の第 2 の型部分 512 によって占有されていた空間領域には、ハウジング 100 のプラスチック材料 130 における第 2 の凹部 120 が形成されている。この第 2 の凹部 120 においては、第 1 のリード

10

【0032】

リードフレーム 200 の第 1 のリードフレームセクション 210 の第 1 の下側部分 213 および第 2 の下側部分 214 は、第 1 の金型 510 の型部分 511, 512 によって成形型 500 の第 2 の金型 520 に押し付けられていたため、第 1 のリードフレームセクション 210 のこれらの第 1 の下側部分 213 および第 2 の下側部分 214 も露出しており、プラスチック材料 130 によって覆われていない。同様に、第 2 のリードフレームセクション 220 の下面 202 の部分も露出しており、プラスチック材料 130 によって覆われていない。

20

【0033】

ハウジング 100 の凹部 110 および凹部 120 は、それぞれ、横方向に閉じておりプラスチック材料 130 によって囲まれている領域を形成している。第 1 の凹部 110 と第 2 の凹部 120 は、プラスチック材料 130 の一部分 131 によって互いに隔てられており、したがって横方向に連続していない。

【0034】

図 3 は、時間的に図 2 の説明図に続く処理状態におけるハウジング 100 の概略的な側面断面図を示している。ハウジング 100 の第 1 の凹部 110 の中に、オプトエレクトロニクス半導体チップ 300 が配置されている。オプトエレクトロニクス半導体チップ 300 は、例えば、発光ダイオードチップ (LED チップ) とすることができる。

30

【0035】

オプトエレクトロニクス半導体チップ 300 は、上面 301 と、この上面 301 とは反対側の下面 302 とを有する。オプトエレクトロニクス半導体チップ 300 の上面 301 は、オプトエレクトロニクス半導体チップ 300 の放射放出面を形成している。オプトエレクトロニクス半導体チップ 300 は、その上面 301 において電磁放射 (例えば可視光) を放出するように構成されている。

【0036】

オプトエレクトロニクス半導体チップ 300 は 2 つの電気接続パッドを有し、図 3 に示した例においては、そのうちの一方がオプトエレクトロニクス半導体チップ 300 の上面 301 に配置されており、他方が下面 302 に配置されている。これらの電気接続パッドは、オプトエレクトロニクス半導体チップ 300 に電磁放射を放出させるためにオプトエレクトロニクス半導体チップ 300 に電圧を印加する目的に使用される。

40

【0037】

オプトエレクトロニクス半導体チップ 300 は、第 1 のリードフレームセクション 210 の第 1 の上側部分 211 の上に配置されている。この場合、オプトエレクトロニクス半導体チップ 300 の下面 302 は、第 1 のリードフレームセクション 210 の第 1 の上側部分 211 に面しており、したがって、第 1 のリードフレームセクション 210 と、オプトエレクトロニクス半導体チップ 300 の下面 302 に配置されている電気接続パッドとが互いに導電接続されるように、第 1 のリードフレームセクション 210 の第 1 の上側部分 211 に結合されている。例えば、第 1 の上側部分 211 におけるはんだ結合部によ

50

て、オプトエレクトロニクス半導体チップ300を第1のリードフレームセクション210に結合することができる。オプトエレクトロニクス半導体チップ300の上面301に配置されている、オプトエレクトロニクス半導体チップ300の電気接続パッドは、ボンディングワイヤ310によって、第2のリードフレームセクション220の第3の上側部分221に導電接続されている。オプトエレクトロニクス半導体チップ300およびボンディングワイヤ310は、これらの全体がハウジング100の第1の凹部110の中に配置されることが好ましい。

【0038】

第2の凹部120の領域には、オプトエレクトロニクス半導体チップおよびボンディングワイヤは配置されていない。

10

【0039】

図4は、図3に示したハウジング100から、さらなる処理によって製造された第1のオプトエレクトロニクス部品10の概略的な側面断面図を示している。ハウジング100の上に光学レンズ400が配置されている。光学レンズ400は、例えば、シリコンを含むことができる。光学レンズ400は、例えば、成形法（例：射出成形法またはトランスファ成形法）によって作製されている。光学レンズ400は、第1のオプトエレクトロニクス部品10のオプトエレクトロニクス半導体チップ300によって放出される電磁放射の進路を変える（例えば焦点を合わせる）ように意図されている。

【0040】

光学レンズ400は、第1のオプトエレクトロニクス部品10のハウジング100の上面に配置されており、図示した例においては、第1の凹部110および第2の凹部120の全体にわたっている。この場合、光学レンズ400の材料は、第1の凹部110および第2の凹部120の中にも延在している。光学レンズ400の材料のうちハウジング100の第2の凹部120の中に配置されている部分は、光学レンズ400を第1のオプトエレクトロニクス部品10のハウジング100に機械的に強固に固定する固定構造部410を形成している。

20

【0041】

図4に示した例においては、光学レンズ400の材料はハウジング100の第1の凹部110も満たしており、したがって、オプトエレクトロニクス半導体チップ300は光学レンズ400の材料に埋め込まれている。しかしながら、オプトエレクトロニクス半導体チップ300が中に埋め込まれるさらなる材料を、光学レンズ400を配置する前にハウジング100の第1の凹部110に注入することも可能である。このステップの前に、オプションとして、カバー要素（例えば波長変換要素）をオプトエレクトロニクス半導体チップ300の上面301に配置することもできる。さらには、光学レンズ400を形成する前に、第2の凹部120の中にさらなる材料を配置することもできる。光学レンズ400を設けるステップを完全に省くこともできる。この場合、オプションとして、ハウジング100の第1の凹部110もしくは第2の凹部120またはその両方を満たされないままとすることができる。

30

【0042】

第1のオプトエレクトロニクス部品10の第2のリードフレームセクション220の下面202と、第1のオプトエレクトロニクス部品10の第1のリードフレームセクション210の第1の下側部分213および/または第2の下側部分214は、第1のオプトエレクトロニクス部品10の電気接続パッドとして使用することができる。したがって、第1のオプトエレクトロニクス部品10を、例えば、表面実装されるSMT部品として適するようにすることができる。第1のオプトエレクトロニクス部品10の電気接続パッドとの電氣的接触は、例えば、リフローはんだ付けによって形成することができる。第1のリードフレームセクション210の第2の下側部分214が電気接続パッドとして使用される場合、第1のオプトエレクトロニクス部品10のこの電気接続パッドは、リードフレーム200に垂直な方向においてハウジング100の第1の凹部110の下方には配置されず、オプトエレクトロニクス半導体チップ300の下方にも配置されない。これにより、

40

50

第1のオプトエレクトロニクス部品10のハウジング100の形状を、特定の用途向けに最適なものにすることが可能である。

【0043】

多数のハウジング100を、共通の作業工程において同時に作製することが可能である。これを目的として、リードフレーム200を、多数の連続するリードフレームセクションを有するように形成する。形成される各ハウジング100ごとに、第1のリードフレームセクション210および第2のリードフレームセクション220が存在する。共通のリードフレーム200を、成形型500の中のプラスチック材料130に埋め込む。この場合、成形型500は、作製される各ハウジング100ごとに第1の型部分511および第2の型部分512を有し、したがって、作製する各ハウジング100において、プラスチック材料130に第1の凹部110および第2の凹部120が形成される。すべての第1の凹部110の中にオプトエレクトロニクス半導体チップ300を配置し、さらにオプションとして、各ハウジング100の上に光学レンズ400を形成した後、このようにして作製された複数の第1のオプトエレクトロニクス部品10の複数のハウジング100を、プラスチック材料130およびプラスチック材料130に埋め込まれているリードフレーム200を分割することによって、互いに分離する。

10

【0044】

第1のリードフレームセクション210の第2の上側部分212は、マーキング215を有することができる。マーキング215は、例えば、窪み部として、またはリードフレーム200を完全に貫く開口部として、形成することができる。マーキング215は、例えば、エッチング法、エンボス加工、またはスタンピングによって、またはレーザによって、形成することができる。特に、リードフレームセクション210、220をプラスチック材料130に埋め込む前に、マーキング215をあらかじめ形成しておくことができる。マーキング215の形成は、例えば、リードフレーム200の他の部分の作製および構造化と一緒に実行することができる。

20

【0045】

マーキング215は、第1のオプトエレクトロニクス部品10を作製するとき、もしくは、第1のオプトエレクトロニクス部品10を実装するとき、またはその両方において、基準位置として使用することができる。例えば、第1の凹部110の中、第1のリードフレームセクション210の第1の上側部分211の上にオプトエレクトロニクス半導体チップ300を位置決めするための基準点として、あるいは、光学レンズ400を配置および位置合わせするための基準点として、マーキング215を使用することができる。さらには、第1のオプトエレクトロニクス部品10を実装するとき、例えば第1のオプトエレクトロニクス部品10を回路キャリア上に配置するとき、第1のオプトエレクトロニクス部品10を配置および位置合わせするための基準点として、マーキング215を使用することができる。この場合、第1のオプトエレクトロニクス部品10の第2の凹部120が満たされないままであることが好ましい。

30

【0046】

図5は、第2のオプトエレクトロニクス部品20のハウジング1100の概略的な側面断面図を示している。この第2のオプトエレクトロニクス部品20のハウジング1100は、第1のオプトエレクトロニクス部品10のハウジング100とほぼ同じであり、図1~図4を参照しながら説明した方法によって作製することができる。図5においては、ハウジング100の部分・要素に対応するハウジング1100の部分・要素には、図1~図4における参照数字と同じ参照数字を付してあり、そのような部分・要素については以下では詳しく説明しない。

40

【0047】

第2のオプトエレクトロニクス部品20のハウジング1100は、第1のオプトエレクトロニクス部品10のハウジング100とは異なり、第2の凹部120の代わりに第2の凹部1120を有する。第2の凹部1120は、横方向においてプラスチック材料130によって完全には囲まれていない。したがって、第2の凹部1120は横方向に開いてい

50

る。

【 0 0 4 8 】

このハウジング 1 1 0 0 を作製するとき、第 2 の凹部 1 1 2 0 は、最初に、第 1 のオプトエレクトロニクス部品 1 0 の第 2 の凹部 1 2 0 と同様に、成形型 5 0 0 の第 2 の型部分 5 1 2 によって、横方向に閉じた凹部として形成する。プラスチック材料 1 3 0 および埋め込まれているリードフレーム 2 0 0 を分割することによってハウジング 1 1 0 0 を同じタイプの別のハウジング 1 1 0 0 から分離するとき、第 2 の凹部 1 1 2 0 を貫くようにソーイング経路 1 4 0 を定義する。このようにすることで、プラスチック材料 1 3 0 のうち第 2 の凹部 1 1 2 0 を横方向に囲んでいる部分が除去される。

【 0 0 4 9 】

図 6 は、リードフレーム 2 2 0 0 のうち、ハウジング 2 1 0 0 を作製するように意図されている部分の平面図を概略図において示している。リードフレーム 2 2 0 0 の図示した部分は、第 1 のリードフレームセクション 2 2 1 0 と、第 2 のリードフレームセクション 2 2 2 0 と、第 3 のリードフレームセクション 2 2 3 0 とを備えている。これらのリードフレームセクション 2 2 1 0 , 2 2 2 0 , 2 2 3 0 は、リードフレーム 2 2 0 0 の図示した部分においては、互いに導電接続されていない。リードフレーム 2 2 0 0 は、上面 2 2 0 1 と、上面 2 2 0 1 とは反対側の下面 2 2 0 2 とを有する。リードフレーム 2 2 0 0 は、導電性材料（例えば金属）を含む。

【 0 0 5 0 】

第 1 のリードフレームセクション 2 2 1 0 の上面 2 2 0 1 は、第 1 の上側部分 2 2 1 1 と、第 2 の上側部分 2 2 1 2 と、第 7 の上側部分 2 2 1 5 とを備えている。第 1 のリードフレームセクション 2 2 1 0 の下面 2 2 0 2 は、第 1 の下側部分 2 2 1 3 と第 2 の下側部分 2 2 1 4 とを備えている。第 1 の下側部分 2 2 1 3 は、第 1 のリードフレームセクション 2 2 1 0 に垂直に投影したとき、第 1 の上側部分 2 2 1 1 と重なっている。第 2 の下側部分 2 2 1 4 は、第 1 のリードフレームセクション 2 2 1 0 に垂直に投影したとき、第 2 の上側部分 2 2 1 2 と重なっている。

【 0 0 5 1 】

第 2 のリードフレームセクション 2 2 2 0 の上面 2 2 0 1 は、第 3 の上側部分 2 2 2 1 と第 4 の上側部分 2 2 2 2 とを備えている。第 3 のリードフレームセクション 2 2 3 0 の上面 2 2 0 1 は、第 5 の上側部分 2 2 3 1 と第 6 の上側部分 2 2 3 2 とを備えている。

【 0 0 5 2 】

第 1 のリードフレームセクション 2 2 1 0 の上面 2 2 0 1 に、第 1 の保護チップ 2 3 2 0 が配置されており、第 1 の保護チップ 2 3 2 0 は第 1 のリードフレームセクション 2 2 1 0 に導電接続されている。さらに、第 1 の保護チップ 2 3 2 0 は、第 3 のボンディングワイヤ 2 3 3 0 によって、第 2 のリードフレームセクション 2 2 2 0 の上面 2 2 0 1 に導電的に接続されている。このようにすることで、第 1 の保護チップ 2 3 2 0 は、第 1 のリードフレームセクション 2 2 1 0 と第 2 のリードフレームセクション 2 2 2 0 との間で電氣的に接続されている。第 1 の保護チップ 2 3 2 0 は、例えば保護型ダイオードとして形成することができ、静電放電による損傷に対する保護として使用することができる。第 3 のリードフレームセクション 2 2 3 0 の上面 2 2 0 1 には、第 1 の保護チップ 2 3 2 0 に対応する第 2 の保護チップ 2 3 2 1 が配置されており、第 2 の保護チップ 2 3 2 1 は、自身が第 3 のリードフレームセクション 2 2 3 0 と第 1 のリードフレームセクション 2 2 1 0 との間で電氣的に接続されるように、第 4 のボンディングワイヤ 2 3 3 1 によって第 1 のリードフレームセクション 2 2 1 0 の上面 2 2 0 1 に接続されている。

【 0 0 5 3 】

図 7 の概略平面図に示したハウジング 2 1 0 0 を形成する目的で、時間的に図 6 の説明図に続く処理ステップにおいて、このリードフレーム 2 2 0 0 をプラスチック材料 2 1 3 0 に埋め込むことができる。リードフレーム 2 2 0 0 を埋め込むステップは、図 1 の説明図および対応する説明に類似する方法で、成形型において行うことができる。

【 0 0 5 4 】

10

20

30

40

50

リードフレーム 2 2 0 0 をプラスチック材料 2 1 3 0 に埋め込むために使用される成形型は、4つの型部分を備えており、これらの型部分によって、ハウジング 2 1 0 0 の第 1 の凹部 2 1 1 0 と、第 2 の凹部 2 1 2 0 と、第 3 の凹部 2 1 2 1 と、第 4 の凹部 2 1 2 2 とが形成される。第 1 の凹部 2 1 1 0 においては、第 1 のリードフレームセクション 2 2 1 0 の第 1 の上側部分 2 2 1 1 と、第 1 のリードフレームセクション 2 2 1 0 の第 7 の上側部分 2 2 1 5 と、第 2 のリードフレームセクション 2 2 2 0 の第 3 の上側部分 2 2 2 1 と、第 3 のリードフレームセクション 2 2 3 0 の第 5 の上側部分 2 2 3 1 とが露出しており、プラスチック材料 2 1 3 0 によって覆われていない。第 2 の凹部 2 1 2 0 においては、第 1 のリードフレームセクション 2 2 1 0 の第 2 の上側部分 2 2 1 2 が露出しており、プラスチック材料 2 1 3 0 によって覆われていない。第 3 の凹部 2 1 2 1 においては、第 3 のリードフレームセクション 2 2 3 0 の第 6 の上側部分 2 2 3 2 が露出しており、プラスチック材料 2 1 3 0 によって覆われていない。第 4 の凹部 2 1 2 2 においては、第 2 のリードフレームセクション 2 2 2 0 の第 4 の上側部分 2 2 2 2 が露出しており、プラスチック材料 2 1 3 0 によって覆われていない。ハウジング 2 1 0 0 の凹部 2 1 1 0 , 2 1 2 0 , 2 1 2 1 , 2 1 2 2 は、プラスチック材料 2 1 3 0 の一部分 2 1 3 1 によって横方向に互いに隔てられている。

10

【 0 0 5 5 】

第 1 のリードフレームセクション 2 2 1 0 の第 1 の下側部分 2 2 1 3 および第 2 の下側部分 2 2 1 4 は、プラスチック材料 2 1 3 0 によって覆われておらず露出しており、電気接続パッドとして使用することができる。リードフレーム 2 2 0 0 の下面 2 2 0 2 のうち、リードフレーム 2 2 0 0 の第 7 の上側部分 2 2 1 5 と、第 3 の上側部分 2 2 2 1 と、第 4 の上側部分 2 2 2 2 と、第 5 の上側部分 2 2 3 1 と、第 6 の上側部分 2 2 3 2 の反対側に位置する領域も、露出させて電気接続パッドとして使用することができる。

20

【 0 0 5 6 】

ハウジング 2 1 0 0 の第 1 の凹部 2 1 1 0 の中に、第 1 のオプトエレクトロニクス半導体チップ 2 3 0 0 および第 2 のオプトエレクトロニクス半導体チップ 2 3 0 1 が配置されている。これらの第 1 のオプトエレクトロニクス半導体チップ 2 3 0 0 および第 2 のオプトエレクトロニクス半導体チップ 2 3 0 1 は、第 1 のオプトエレクトロニクス部品 1 0 のオプトエレクトロニクス半導体チップ 3 0 0 と同様に形成することができる。第 1 のオプトエレクトロニクス半導体チップ 2 3 0 0 は、第 1 のリードフレームセクション 2 2 1 0 の第 1 の上側部分 2 2 1 1 の上に配置されており、第 1 のボンディングワイヤ 2 3 1 0 によって、第 2 のリードフレームセクション 2 2 2 0 の第 3 の上側部分 2 2 2 1 に導電接続されている。第 2 のオプトエレクトロニクス半導体チップ 2 3 0 1 は、第 3 のリードフレームセクション 2 2 3 0 の第 5 の上側部分 2 2 3 1 の上に配置されており、第 2 のボンディングワイヤ 2 3 1 1 によって、第 1 のリードフレームセクション 2 2 1 0 の第 7 の上側部分 2 2 1 5 に導電接続されている。したがって、第 1 のオプトエレクトロニクス半導体チップ 2 3 0 0 は、第 1 の保護チップ 2 3 2 0 と並列に電氣的に接続されており、静電放電による損傷に対して第 1 の保護チップ 2 3 2 0 によって保護される。同様に、第 2 のオプトエレクトロニクス半導体チップ 2 3 0 1 は、第 2 の保護チップ 2 3 2 1 と並列に電氣的に接続されており、静電放電による損傷に対して第 2 の保護チップ 2 3 2 1 によって保護される。第 1 の保護チップ 2 3 2 0、第 2 の保護チップ 2 3 2 1、第 3 のボンディングワイヤ 2 3 3 0、および第 4 のボンディングワイヤ 2 3 3 1 は、プラスチック材料 2 1 3 0 に埋め込まれており、したがって外部の影響による損傷に対して保護されている。

30

40

【 0 0 5 7 】

第 1 のオプトエレクトロニクス半導体チップ 2 3 0 0 の上面には、第 1 の変換要素 2 3 4 0 が配置されている。

【 0 0 5 8 】

第 2 のオプトエレクトロニクス半導体チップ 2 3 0 1 の上面には、第 2 の変換要素 2 3 4 1 が配置されている。これらの変換要素 2 3 4 0 , 2 3 4 1 は、波長変換粒子が埋め込まれている材料を含むことができる。波長変換粒子は、例えば、有機発光材料または無機

50

発光材料、あるいは量子ドットを含むことができる。変換要素 2340, 2341 は、オプトエレクトロニクス半導体チップ 2300, 2301 によって放出される電磁放射の波長を変換するように構成することができる。これを目的として、変換要素 2340, 2341 に埋め込まれる波長変換粒子は、第 1 の波長を有する電磁放射を吸収して異なる（一般にはより長い）波長を有する電磁放射を放出するように、構成することができる。例えば、変換要素 2340, 2341 を、青色スペクトル領域における波長を有する電磁放射を可視光に変換するように構成することができる。

【0059】

図 8 は、図 7 に示したハウジング 2100 から、さらなる処理によって製造された第 3 のオプトエレクトロニクス部品 30 の概略平面図を示している。時間的に図 7 の説明図に
10
続く処理ステップにおいて、ハウジング 2100 の第 1 の凹部 2110 を封止材料 2400 によって満たす。第 2 の凹部 2120、第 3 の凹部 2121、および第 4 の凹部 2122 は、満たされないままであることが好ましい。

【0060】

封止材料 2400 には、第 1 の凹部 2110 の中に配置されている半導体チップ 2300, 2301 と、これら半導体チップ 2300, 2301 の上面に配置されている変換要素 2340, 2341 とが埋め込まれている。さらに、第 1 のボンディングワイヤ 2310 および第 2 のボンディングワイヤ 2311 も、封止材料 2400 に埋め込まれており、したがって、外部の影響による損傷に対して保護されている。オプトエレクトロニクス半
20
導体チップ 2300, 2301 とは反対側の、変換要素 2340, 2341 の上面のみが、封止材料 2400 によって覆われていない。封止材料 2400 の表面は、変換要素 2340, 2341 の上面とほぼ同一平面にあることが好ましい。

【0061】

封止材料 2400 は、例えば、シリコンを含むことができる。封止材料 2400 は、封止材料 2400 が白色の外観を呈し高い反射率を有するようにする充填材を含むことができる。充填材は、例えば、 TiO_2 を含むことができる。

【0062】

第 2 の凹部 2120、第 3 の凹部 2121、および第 4 の凹部 2122 においては、それぞれ、第 1 のリードフレームセクション 2210、第 3 のリードフレームセクション 2230、および第 2 のリードフレームセクション 2220 にアクセスすることができる。
30
これにより、第 1 のオプトエレクトロニクス半導体チップ 2300 および第 2 のオプトエレクトロニクス半導体チップ 2301 との電氣的接触を、リードフレーム 2200 の下面 2202 に形成される、第 3 のオプトエレクトロニクス部品 30 の電氣接続パッドにこの目的のために接触せずに、形成することが可能である。これによって、第 3 のオプトエレクトロニクス部品 30 を最終的に実装する前に、オプトエレクトロニクス半導体チップ 2300, 2301 の機能的な能力をチェックすることが可能である。凹部 2120, 2121, 2122 においてそれぞれアクセスすることのできるリードフレームセクション 2210, 2230, 2220 には、例えば、ポイントプローブステーション (point probe station) の接触チップ (サンプラーニードル) を使用して電氣的に接触することができ
40
る。

【0063】

第 2 の凹部 2120 においてアクセスすることのできる第 1 のリードフレームセクション 2210 の第 2 の上側部分 2212 と、第 4 の凹部 2122 においてアクセスすることのできる第 2 のリードフレームセクション 2220 の第 4 の上側部分 2222 との間に電圧を印加すると、第 3 のオプトエレクトロニクス部品 30 の第 1 のオプトエレクトロニクス半導体チップ 2300 を、第 2 のオプトエレクトロニクス半導体チップ 2301 とは個別にチェックすることができる。第 3 の凹部 2121 においてアクセスすることのできる第 3 のリードフレームセクション 2230 の第 6 の上側部分 2232 と、第 2 の凹部 2120 においてアクセスすることのできる第 1 のリードフレームセクション 2210 の第 2 の上側部分 2212 との間に電圧を印加すると、第 3 のオプトエレクトロニクス部品 30
50

の第2のオプトエレクトロニクス半導体チップ2301を、第1のオプトエレクトロニクス半導体チップ2300とは独立して動作させてチェックすることができる。第3の凹部2121においてアクセスすることのできる第3のリードフレームセクション2230の第6の上側部分2232と、第4の凹部2122においてアクセスすることのできる第2のリードフレームセクション2220の第4の上側部分2222との間に電圧を印加すると、第1のオプトエレクトロニクス半導体チップ2300および第2のオプトエレクトロニクス半導体チップ2301の直列回路を一緒に動作させてチェックすることができる。さらに多数のオプトエレクトロニクス半導体チップを有する部品にも、上記の原理を同様に適用することができる。

【0064】

10

第1のオプトエレクトロニクス半導体チップ2300もしくは第2のオプトエレクトロニクス半導体チップ2301またはその両方が動作すると、第1の変換要素2340もしくは第2の変換要素2341またはその両方の上面において電磁放射が放出される。この場合、第1の変換要素2340および/または第2の変換要素2341の上面は、変換要素2340、2341を囲む封止材料2400の表面とは明確に区別することができる。このことを利用して、第3のオプトエレクトロニクス部品30のハウジング2100の上にさらなる構成要素(例えば光学レンズ)を配置して位置合わせすることができる。

【0065】

本発明について、好ましい例示的な実施形態に関連して図示および詳しく説明してきた。しかしながら、本発明はこれらの開示した例に限定されない。当業者には、本発明の保護範囲から逸脱することなく、これらの実施形態から別の変形形態を導くことができるであろう。

20

【0066】

本特許出願は、独国特許出願第102013219063.8号の優先権を主張し、この文書の開示内容は参照によって本明細書に組み込まれている。

【符号の説明】

【0067】

- 10 第1のオプトエレクトロニクス部品
- 20 第2のオプトエレクトロニクス部品
- 30 第3のオプトエレクトロニクス部品
- 100 ハウジング
- 110 第1の凹部
- 120 第2の凹部
- 130 プラスチック材料
- 131 一部分
- 140 ソーイング経路
- 200 リードフレーム
- 201 上面
- 202 下面
- 210 第1のリードフレームセクション
- 211 第1の上側部分
- 212 第2の上側部分
- 213 第1の下側部分
- 214 第2の下側部分
- 215 マーキング
- 220 第2のリードフレームセクション
- 221 第3の上側部分
- 300 オプトエレクトロニクス半導体チップ
- 301 上面
- 302 下面

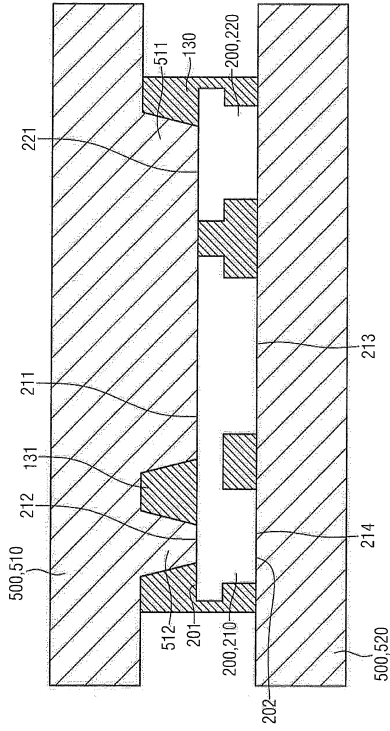
30

40

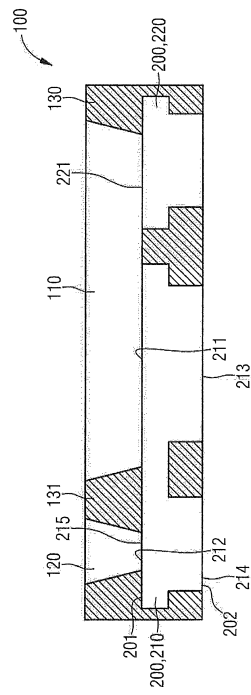
50

3 1 0	ボンディングワイヤ	
4 0 0	光学レンズ	
4 1 0	固定構造部	
5 0 0	成形型	
5 1 0	第 1 の金型	
5 1 1	第 1 の型部分	
5 1 2	第 2 の型部分	
5 2 0	第 2 の金型	
1 1 0 0	ハウジング	
1 1 2 0	第 2 の凹部	10
2 1 0 0	ハウジング	
2 1 1 0	第 1 の凹部	
2 1 2 0	第 2 の凹部	
2 1 2 1	第 3 の凹部	
2 1 2 2	第 4 の凹部	
2 1 3 0	プラスチック材料	
2 1 3 1	一部分	
2 2 0 0	リードフレーム	
2 2 0 1	上面	
2 2 0 2	下面	20
2 2 1 0	第 1 のリードフレームセクション	
2 2 1 1	第 1 の上側部分	
2 2 1 2	第 2 の上側部分	
2 2 1 3	第 1 の下側部分	
2 2 1 4	第 2 の下側部分	
2 2 1 5	第 7 の上側部分	
2 2 2 0	第 2 のリードフレームセクション	
2 2 2 1	第 3 の上側部分	
2 2 2 2	第 4 の上側部分	
2 2 3 0	第 3 のリードフレームセクション	30
2 2 3 1	第 5 の上側部分	
2 2 3 2	第 6 の上側部分	
2 3 0 0	第 1 のオプトエレクトロニクス半導体チップ	
2 3 0 1	第 2 のオプトエレクトロニクス半導体チップ	
2 3 1 0	第 1 のボンディングワイヤ	
2 3 1 1	第 2 のボンディングワイヤ	
2 3 2 0	第 1 の保護チップ	
2 3 2 1	第 2 の保護チップ	
2 3 3 0	第 3 のボンディングワイヤ	
2 3 3 1	第 4 のボンディングワイヤ	40
2 3 4 0	第 1 の変換要素	
2 3 4 1	第 2 の変換要素	
2 4 0 0	封止材料	

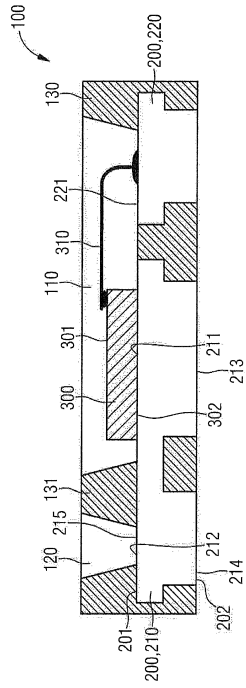
【図 1】



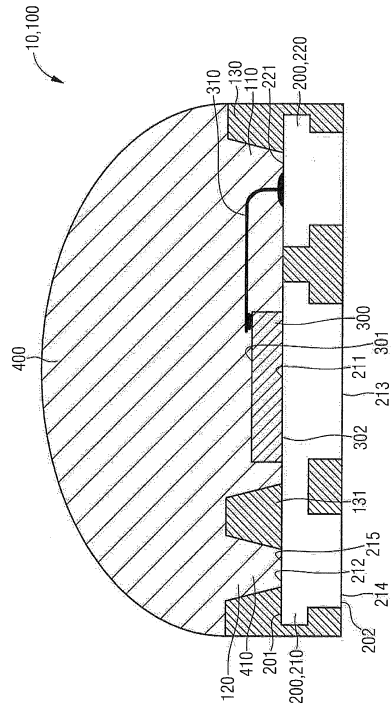
【図 2】



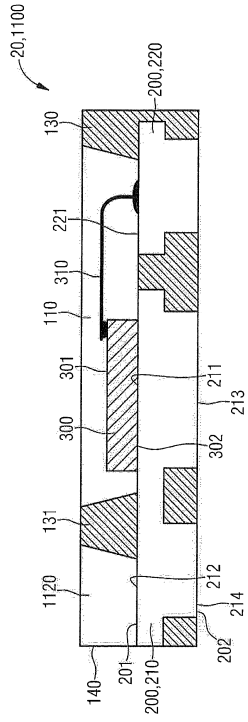
【図 3】



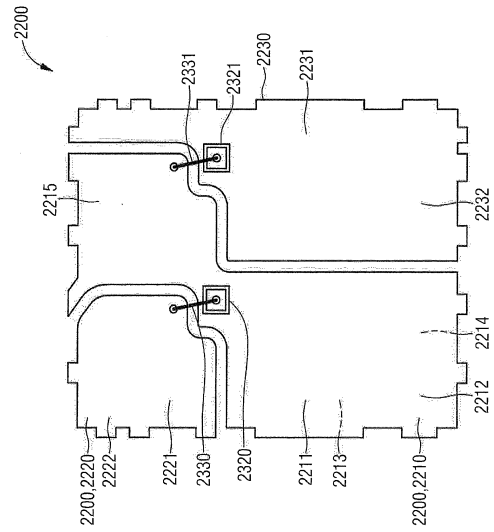
【図 4】



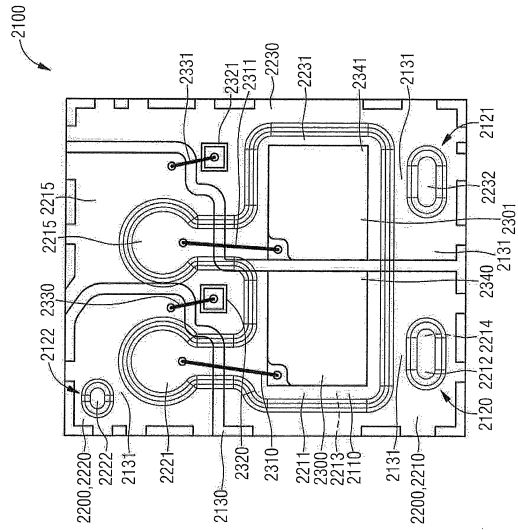
【図5】



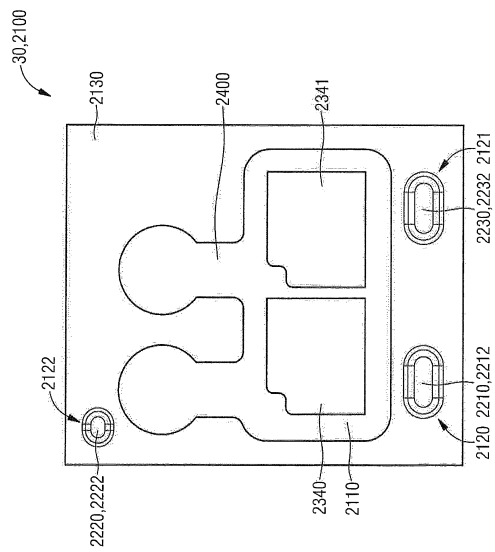
【図6】



【図7】



【図8】



フロントページの続き

- (72)発明者 ツィッツルスベルガー ミヒャエル
ドイツ国 レーゲンスブルク シャッテンホーファーガッセ 4
- (72)発明者 ツィライス クリスティアン
ドイツ国 ラッパースドルフ ミッテルヴェーク 48
- (72)発明者 ゲブール トビアス
ドイツ国 レーゲンスブルク グッテンシュタインヴェーク 4

審査官 吉野 三寛

(56)参考文献 特開2006-303458(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00-33/64