#### (19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

### 特許第3625236号

(P3625236)

(45) 発行日 平成17年3月2日(2005.3.2)

(24) 登録日 平成16年12月10日 (2004.12.10)

F

(51) Int.C1.<sup>7</sup>

GO1B 11/24

GO1N 21/956

F I GO1B 11/24 GO1N 21/956

請求項の数	25	(全	29	頁)
-------	----	----	----	----

		0	
(21) 出願番号 (22) 出願日	特願平8-12880 平成8年1月29日 (1996.1.29)	(73) 特許権者	音 503121103 株式会社ルネサステクノロジ
(65) 公開番号	特開平9-203621		東京都千代田区丸の内二丁目4番1号
(43) 公開日	平成9年8月5日 (1997.8.5)	(74) 代理人	100068504
審査請求日	平成15年1月24日 (2003.1.24)		弁理士 小川 勝男
		(72)発明者	前田俊二
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所生産技術研究所内
		(72)発明者	田中麻紀
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所生産技術研究所内
		(72)発明者	窪田(仁志
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所生産技術研究所内
			最終頁に続く

(54) 【発明の名称】被検査パターンの欠陥検査方法および半導体製造プロセス評価方法

(57)【特許請求の範囲】

【請求項1】

同一となるように形成されたチップを複数個配置した被検査パターンの欠陥検査方法において、

前記被検査パターンの定めたチップから画像信号を検出し、<u>該検出された</u>画像信号から統 計画像を生成し、前記統計画像と基準画像と比較することによって欠陥を検出することを 特徴とする被検査パターンの欠陥検査方法。

【請求項2】

前記チップは、セルである繰返しパターン領域からなるメモリマット部と非繰返しパター ン領域からなる周辺回路部とを有することを特徴とする請求項1記載の被検査パターンの 1 欠陥検査方法。

10

【請求項3】

メモリマット部の複数の繰返しパターンから統計画像を生成し、周辺回路部では複数のチップの対応する非繰返しパターンから統計画像を生成することを特徴とする請求項2記載の被検査パターンの欠陥検査方法。

【請求項4】

統計画像は、検出された一もしくは複数の画像からパターン各位置の明るさの平均値もし くはメディアンまたは標準偏差を検出し、これらの値をその画素に有する画像であること を特徴とする請求項1ないし3記載のいずれかの被検査パターンの欠陥検査方法。 【請求項5】

統計画像は、検出された一もしくは複数の画像から一もしくは複数の微分画像を求め、パ ターンの各位置において前記微分画像の明るさの平均値もしくはメディアンまたは標準偏 差を検出し、これらの値をその画素に有する画像であることを特徴とする請求項1ないし 3記載のいずれかの被検査パターンの欠陥検査方法。 【請求項6】 統計画像は、検出された一もしくは複数の画像またはこれらの微分画像からパターンの各 位置にて前記パターンの明るさの範囲を検出し、この明るさをその画素に有する画像であ ることを特徴とする請求項1ないし3記載のいずれかの被検査パターンの欠陥検査方法。 【請求項7】 統計画像は、検出された複数の画像からパターンの各位置にて、対応するパターンエッジ 10 位置の範囲もしくは平均値もしくはメディアンまたは標準偏差を検出し、これらの値をそ の画素に有する画像であることを特徴とする請求項1ないし3記載のいずれかの被検査パ ターンの欠陥検査方法。 【請求項8】 基準画像は、請求項1ないし7記載のいずれかの統計画像であることを特徴とする請求項 1ないし7記載のいずれかの被検査パターンの欠陥検査方法。 【請求項9】 統計画像と基準画像との比較は、その不一致量もしくはその項目を検出することを特徴と する請求項1ないし8記載のいずれかの被検査パターンの欠陥検査方法。 【請求項10】 20 統計画像と基準画像との比較は、パターンエッジで囲まれた各領域でその不一致量もしく は不一致項目を検出することを特徴とする請求項1ないし8記載のいずれかの被検査パタ ーンの欠陥検査方法。 【請求項11】 請求項1ないし10記載のいずれかの被検査パターンの欠陥検査方法を用いて、製造プロ セスの評価を行うことを特徴とする半導体製造プロセス評価方法。 【請求項12】 製造プロセスの評価は、パターンの解像度とその膜厚とそのエッジの明確度とのうち、少 なくとも一つを項目とすることを特徴とする請求項11記載の半導体製造プロセス評価方 法。 30 【請求項13】 同一となるように形成されたチップを複数個配置した被検査パターンの欠陥検査方法にお いて、 前記被検査パターンの定めたチップから画像信号を検出し、この検出された画像信号に対 して統計量からなる統計画像を生成し、前記統計画像と検出画像とを比較することによっ て欠陥を検出することを特徴とする被検査パターンの欠陥検査方法。 【請求項14】 前記チップは、セルである繰返しパターン領域からなるメモリマット部と非繰返しパター ン領域からなる周辺回路部とを有することを特徴とする請求項13記載の被検査パターン の欠陥検査方法。 40 【請求項15】 メモリマット部の複数の繰返しパターンから統計画像を生成し、周辺回路部の複数のチッ プの対応する非繰返しパターンから統計画像を生成することを特徴とする請求項14記載 の被検査パターンの欠陥検査方法。 【請求項16】 統計画像は、検出された一もしくは複数の画像からパターン各位置の明るさの平均値もし くはメディアンまたは標準偏差を検出し、これらの値をその画素に有する画像であること を特徴とする請求項13ないし15記載のいずれかの被検査パターンの欠陥検査方法。 【請求項17】 統計画像は、検出された一もしくは複数の画像から一もしくは複数の微分画像を求め、パ 50

ターンの各位置において前記微分画像の明るさの平均値もしくはメディアンまたは標準偏 差を検出し、これらの値をその画素に有する画像であることを特徴とする請求項13ない し15記載のいずれかの被検査パターンの欠陥検査方法。 【請求項18】 統計画像は、検出された一もしくは複数の画像またはこれらの微分画像からパターンの各

位置において前記パターンの明るさの範囲を検出し、この明るさをその画素に有する画像 であることを特徴とする請求項13ないし15記載のいずれかの被検査パターンの欠陥検 査方法。

【請求項19】

統計画像は、検出された複数の画像からパターンの各位置にて、対応するパターンエッジ 10 位置の範囲もしくは平均値もしくはメディアンまたは標準偏差などを検出し、これらの値 をその画素に有する画像であることを特徴とする請求項13ないし15記載のいずれかの 被検査パターンの欠陥検査方法。

【請求項20】

統計画像と検出画像との比較は、その不一致量もしくは不一致の項目を検出することを特 徴とする請求項13ないし19記載のい<u>ず</u>れかの被検査パターンの欠陥検査方法。

【請求項21】

統計画像と検出画像との比較は、パターンエッジで囲まれた各領域に、前記統計画像と前 記検出画像の不一致量もしくは不一致項目を検出することを特徴とする請求項13ないし 19記載のいずれかの被検査パターンの欠陥検査方法。

20

【請求項22】

- 請求項13ないし20記載のいずれかの被検査パターンの欠陥検査方法を用いて、製造プロセスの評価を行うことを特徴とする半導体製造プロセス評価方法。
- 【請求項23】
- 製造プロセスの評価は、パターンの解像度とその膜厚とそのエッジの明確度のうち、少な くとも一つを項目とすることを特徴とする請求項 2 2 記載の半導体製造プロセス評価方法

【請求項24】

 被検査パターンから画像信号を検出し、該検出された画像信号から統計画像を生成し、該
 統計画像と基準画像との間の位置ずれ検出を、前記各画像を線形補間もしくは前記各画像
 30
 の微分画像を線形補間し、これ<u>ら補</u>間画像間の不一致量もしくは該不一致量の線形結合が
 最小になるように<u>前記補間画像間の位置ずれ量</u>を画素未満単位の分解能で求め<u>ることによ
 り行い、前記統計画像と前記基準画像との間の位置合せを、前記求められた</u>位置ずれ量に
 基づき前記各画像を線形補間若しくは畳み込み補間をすることにより行い、該位置合せさ
 れた統計画像と基準画像とを比較することによって欠陥を検出することを特徴とする
 被検
 査パターンの欠陥検査方法。

【請求項25】

<u>同一となるように形成されたチップを複数個配置した被検査パターンの欠陥検査方法にお</u> いて、

前記隣接するチップの各々から第1及び第2の画像信号を検出し、該検出された第1及び 第2の画像信号の各々から第1及び第2の統計画像を生成し、該第1の統計画像と第2の 統計画像との間の位置ずれ検出を、前記各画像を線形補間もしくは前記各画像の微分画像 を線形補間し、これら補間画像間の不一致量もしくは該不一致量の線形結合が最小になる ように前記補間画像間の位置ずれ量を画素未満単位の分解能で求めることによって行い、 前記第1の統計画像と前記第2の統計画像との間の位置合せを、前記求められた位置ずれ 量に基づき前記各画像を線形補間若しくは畳み込み補間をすることによって行い、該位置 合せされた第1の統計画像と第2の統計画像とを比較することによって欠陥を検出するこ とを特徴とする被検査パターンの欠陥検査方法。

【0001】

【発明の詳細な説明】

10

20

40

【発明の属する技術分野】

本発明は、被検査パターンの欠陥を検出する外観検査に係り、特に半導体ウェハや液晶ディスプレイなどにおける被検査パターンの欠陥検査方法に関するものである。特に、これらを利用することにより、製造プロセスを評価するのに最適な方法に関するものである。 【0002】

【従来の技術】

従来、この種の検査装置は、特開昭55-74409号公報記載の技術の如く、被検査パ ターンを移動させつつ、ラインセンサ等の撮像素子により被検査パターンの画像を検出し 、前記検出した画像信号と所定時間だけ遅延させた画像信号の濃淡を比較することにより 、単にその不一致を欠陥として認識するものであった。

【 0 0 0 3 】

上記従来の欠陥の認識方法を詳しく、図10、11、12を参照して説明する。図10は 、従来技術の被検査パターンのメモリチップにおけるメモリマット部と周辺回路部の略示 説明図、図11は、図10のメモリチップにおけるメモリマット部と周辺回路部における 明るさのヒストグラム、図12は、図10のメモリマット部にグレインがあるの被検査パ ターンの略示図である。

図10に示す如く、半導体ウエハ4上にはメモリチップ20が多数配設されて形成されて いる。前記メモリのチップ20は、メモリマット部21と周辺回路部22とに大別するこ とができる。前記メモリマット部21は小さな繰返しパターンの集合であり、前記周辺回 路部22はランダムパターンの集合である。

[0004]

図11には、図10のメモリマット部21および周辺回路部22における明るさの分布、 すなわち、10ビット構成で最大1024ビットのメモリチップの濃淡に対する頻度をヒ ストグラムで示したものであるが、前記メモリマット部21はパターン密度が高く一般的 に暗い。一方、前記周辺回路部22はパターン密度が低く一般的に明るい。

したがって、このメモリマット部21では欠陥が検出しづらく、この周辺回路部22では 正常部を欠陥として誤検出するという傾向があった。

【 0 0 0 5 】

さらに、図12に示す如く、メモリマット部21内の回路パターンの特定層は、当該パタ ーンの表面にグレインと呼ばれる微少な突起が多数生じており、これが明るさの違いを生 30 じさせている。前記グレインを生じるパターンは、表層になったり、下層になったりして 位置が一定せず、その見え方は不均一である。

したがって、グレインが存在すると、検査感度が低下していたのが現実であった。

[0006]

【発明が解決しようとする課題】

ところで、半導体ウエハなどの被検査パターンでは、パターンが種々の材料で形成されて おり、しかも多層に積重されている。このような多層パターンでは、例えばある層の表面 が正常でありながら、その面が荒れている場合がある。上記従来の検査方法では、このよ うな正常であるが面荒れの生じたパターンにより検査性能が律束されてしまい、面荒れの ないパターンは感度を高く検査可能であるはずが、面荒れの生じたパターンに合わせて感 度を低くして検査せざるを得ないということがあり、上記誤検出が起こりやすいという課 題があった。

【 0 0 0 7 】

また、前記の如く、面荒れにより感度の低下が生じるが、上記の如く、パターンにグレイ ンが生じた場合も感度を低下させる要因でもある。しかも、面荒れのある層およびグレイ ンのある層が常時表面に現れるものでなく、表面層になったり、下層になったりして一定 しないので、複雑な見え方をすることとなる。このようなことは従来の技術では考慮され ていないという課題であった。

さらに、従来の検査方法は、単に欠陥の有無のみの判定であり、ステッパなどの解像度や エッチングの良否などに関し欠陥とまではいえないが、正常部としては問題であるような 50

パターンのでき具合を直接的に定量評価するには不向きであるという課題があった。 さらに、従来の検査方法は、上記の如く直接的に定量的評価ができないので、半導体製造 プロセス評価には不適当であるという課題があった。  $\begin{bmatrix} 0 & 0 & 0 & 8 \end{bmatrix}$ 本発明の目的は、上記従来の技術課題を解決すべくなされたもので、面荒れ、グレイン等 の各パターンの出来具合の違いに影響されることなく、つねに高感度で、欠陥を信頼性高 く検査することができる被検査パターンの欠陥検査方法を提供することにある。 また、本発明の他の目的は、上記従来の技術課題を解決すべく、各パターンのでき具合を 定量的に表現し、かつこの定量値を用いて、欠陥を高信頼度で検査できるようにした被検 査パターンの欠陥検査方法を提供することにある。 10 また、本発明のさらに他の目的は、上記被検査パターンの欠陥検査方法を用いた半導体製 造プロセス評価方法を提供することにある。 また、本発明のさらに他の目的は、複数の画像の位置ずれと位置合わせによる高精度の画 像位置合わせ法および前記位置合わせ法を用いた被検査パターンの欠陥検査方法を提供す ることにある。  $\begin{bmatrix} 0 & 0 & 0 & 9 \end{bmatrix}$ 【課題を解決するための手段】 上記目的を達成するため、本発明に係る被検査パターンの欠陥検査方法の構成は、同一と なるように形成されたチップを複数個配置した被検査パターンの欠陥検査方法において、 前記被検査パターンの定めたチップから画像信号を検出し、当該検出画像信号から統計画 20 像を生成し、前記統計画像と基準画像と比較することによって欠陥を検出することを特徴 とするものである。 前記被検査パターンの欠陥検査方法において、前記チップは、セルである繰返しパターン 領域からなるメモリマット部と非繰返しパターン領域からなる周辺回路部とを有すること を特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記メモリマット部の複数の繰返しパター ンから統計画像を生成し、前記周辺回路部では複数のチップの対応する非繰返しパターン から統計画像を生成することを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像は、検出したーもしくは複数 の画像からパターン各位置の明るさの平均値もしくはメディアンまたは標準偏差を検出し 30 、これらの値をその画素に有する画像であることを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像は、検出したーもしくは複数 の画像から一もしくは複数の微分画像を求め、パターンの各位置において前記微分画像の 明るさの平均値もしくはメディアンまたは標準偏差を検出し、これらの値をその画素に有 する画像であることを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像は、検出した一もしくは複数 の画像またはこれらの微分画像からパターンの各位置にて前記パターンの明るさの範囲を 検出し、この明るさをその画素に有する画像であることを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像は、検出した複数の画像から パターンの各位置にて、対応するパターンエッジ位置の範囲もしくは平均値もしくはメデ 40 ィアンまたは標準偏差を検出し、これらの値をその画素に有する画像であることを特徴と するものである。 前記被検査パターンの欠陥検査方法において、前記基準画像は、前項記載の統計画像であ ることを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像と前記基準画像との比較は、 その不一致量もしくはその項目を検出することを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像と前記基準画像との比較は、 パターンエッジで囲まれた各領域でその不一致量もしくは不一致項目を検出することを特 徴とするものである。 [0010]50

(5)

上記目的を達成するため、本発明に係る半導体製造プロセス評価方法の構成は、前記記載のいずれかの被検査パターンの欠陥検査方法を用いて、製造プロセスの評価を行うことを 特徴とするものである。

前記半導体製造プロセス評価方法において、製造プロセスの評価項目は、パターンの解像 度とその膜厚とそのエッジの明確度のうち、少なくとも一つであることを特徴とするもの である。

【0011】

上記目的を達成するため、本発明に係る他の被検査パターンの欠陥検査方法の構成は、同 ーとなるように形成されたチップを複数個配置した被検査パターンにおける欠陥検査方法 において、前記被検査パターンの定めたチップから画像信号を検出し、この検出された画 像信号に対して統計量からなる統計画像を生成し、前記統計画像と検出画像とを比較する ことによって欠陥を検出することを特徴とするものである。

10

前記被検査パターンの欠陥検査方法において、前記チップは、セルである繰返しパターン 領域からなるメモリマット部と非繰返しパターン領域からなる周辺回路部とを有すること を特徴とするものである。

前記被検査パターンの欠陥検査方法において、前記メモリマット部の複数の繰返しパター ンから統計画像を生成し、前記周辺回路部の複数のチップの対応する非繰返しパターンか ら統計画像を生成することを特徴とすることを特徴とするものである。

前記被検査パターンの欠陥検査方法において、前記統計画像は、検出された一もしくは複 数の画像からパターン各位置の明るさの平均値もしくはメディアンまたは標準偏差を検出 20 し、これらの値をその画素に有する画像であることを特徴とするものである。

前記被検査パターンの欠陥検査方法において、前記統計画像は、検出された一もしくは複数の画像から一もしくは複数の微分画像を求め、パターンの各位置において前記微分画像の明るさの平均値もしくはメディアンまたは標準偏差を検出し、これらの値をその画素に 有する画像であることを特徴とするものである。

前記被検査パターンの欠陥検査方法において、前記統計画像は、検出された一もしくは複数の画像またはこれらの微分画像からパターンの各位置において前記パターンの明るさの範囲を検出し、この明るさをその画素に有する画像であることを特徴とするものである。 前記被検査パターンの欠陥検査方法において、前記統計画像は、検出された複数の画像からパターンの各位置にて、対応するパターンエッジ位置の範囲もしくは平均値もしくはメディアンまたは標準偏差などを検出し、これらの値をその画素に有する画像であることを特徴とするものである。

30

前記被検査パターンの欠陥検査方法において、前記統計画像と前記検出画像との比較は、 その不一致量もしくは不一致の項目を検出することを特徴とするものである。

前記被検査パターンの欠陥検査方法において、前記統計画像と前記検出画像との比較は、 パターンエッジで囲まれた各領域に、前記統計画像と前記検出画像の不一致量もしくは不 一致項目を検出することを特徴とするものである。

[0012]

上記目的を達成するため、本発明に係る半導体製造プロセス評価方法の他の構成は、前項 記載のいずれかの被検査パターンの欠陥検査方法を用いて、製造プロセスの評価を行うこ 40 とを特徴とするものである。

前記半導体製造プロセス評価方法において、製造プロセスの評価項目として、パターンの 解像度とその膜厚とそのエッジの明確度のうち、少なくとも一つであることを特徴とする ものである。

【0013】

上記目的を達成するため、本発明に係る複数画像の位置合わせ方法の構成は、画像の位置 ずれ検出と位置合わせとからなる複数画像の位置合わせ方法において、前記位置ずれ検出 を、前記各画像を線形補間もしくは前記各画像の微分画像を線形補間し、これらの補間画 像間のそれぞれの不一致量もしくは当該不一致量の線形結合が最小になるように当該補間 画像のずれ量を画素未満単位の分解能で求め、前記位置合わせを、当該位置ずれ量に基づ き前記各画像を線形補間もしくは畳み込み補間することにより行なうことを特徴とするも のである。

上記目的を達成するため、本発明に係る被検査パターンの欠陥検査方法のさらに他の構成 は、統計画像と基準画像との比較に、前記の複数画像の位置合わせ方法を用いることを特 徴とするものである。

前記被検査パターンの欠陥検査方法において、被検査パターンの隣接複数チップ間の共通の欠陥を、前記の複数画像の位置合わせ方法を用いて検出することを特徴とするものである。

[0014]

上記構成を機能面から詳しく説明する。

10

セルである繰返しパターン領域からなるメモリマット部と非繰返しパターン領域からなる 周辺回路部とを有するチップを複数配列した被検査パターンにおいて、各パターンの仕上 り具合を定量的に表現し、かつこれを用いて欠陥を検出するため、これら多層のパターン の仕上り具合の悪い層、すなわちパターンの面荒れやグレインなどのある層によって、チ ップ全体の検査感度が律束されることなく、発生した欠陥を高感度に検出することができ るようにしたものである。

【 0 0 1 5 】

また、パターンの仕上り具合を定量的に表現する統計画像を用いれば、ステッパなどの解 像度やエッチングの良否などに関し、欠陥にはならないが正常部としては限界にあるよう な各パターンのでき具合を、正確かつ直接的に定量評価することができるようにしたもの である。また、いうまでもなく、この統計画像を用い、多層パターンにおいてもでき具合 を詳細、かつ直接的に定量評価することができるようにしたものである。

20

また、統計画像の採用やこれを用いた欠陥検査方法により製造プロセスそのものを定量的 に評価することができる。

【0016】

【発明の実施の形態】

図1ないし図9を参照して本発明の各実施の形態を説明する。

〔実施の形態 1〕

本発明に係わる被検査パターンの欠陥検査方法及び製造プロセス評価方法の実施例を説明 する。図1は、本発明の一実施例に係わる被検査パターンの欠陥検査装置の構成図、図2 30 は、図1の被検査パターンのメモリマット部における統計画像の略示説明図、図3は図1 の被検査パターンの周辺回路部における統計画像の略示説明図、図4は、図1の被検査パ ターンのパータンエッジの略示説明図、図5は図1の被検査パターンの局所領域マッチン グの略示説明図である。

[0017]

本実施の形態においては、半導体ウエハを被検査パターン例として説明する。 図1において、1はイメージセンサであり、被検査パターンである半導体ウエハ4からの 反射光の明るさ、すなわち濃淡に応じた濃淡画像信号を出力するものであり、2はイメー ジセンサ1から得られる濃淡画像信号をディジタル画像信号9に変換するA/D変換器、 3 a は濃淡画像信号を遅延させる第1の遅延メモリ、3bは濃淡画像信号を遅延させる第 40 2の遅延メモリ、4は被検査パターンのある半導体ウエハ、5は被検査パターンの半導体 ウエハ4を載置するX方向とY方向とZ方向と 方向(回転)の移動するステージ、6は 半導体ウエハ4に対する対物レンズ、7は被検査パターンの半導体ウエハ4を照明する照 明光源、8は照明光の反射して対物レンズ6を通して半導体ウエハ4に照射すると共に、 半導体ウエハ4からの反射光を透過するハーフミラー、9は濃淡画像信号がA/D変換器 で変換されたディジタル画像信号である。このようにして、照明光源7からの照明光を反 射させて対物レンズ6を通して半導体ウエハ4に対して、例えば明視野照明を施すように 構成している。

【0018】

前記17aは、A/D変換器2から出力されるディジタル画像信号9に対してメモリマッ 50

ト部21に対応する統計画像生成を施す第1の統計画像生成回路であり、すなわち、前記 第1の統計画像生成回路17aは、メモリマット部21において複数の繰り返しパターン から、対応する位置の明るさの平均値もしくはメディアン、標準偏差、最大値、最小値、 もしくは最大値と最小値との差を検出するものである。

また、第1の統計画像生成回路17aは、メモリマット部21において複数の繰り返しパ ターンから、対応する位置において、パターンエッジの平均的な位置もしくは位置のメデ ィアン、とりうる位置の範囲、位置の標準偏差などを検出するものである。

また、第1の統計画像生成回路17aは、ディジタル画像信号9を微分して、微分した画像に対して対応する位置の明るさの平均値もしくはメディアン、標準偏差、最大値、最小 値、もしくは最大値と最小値の差を検出するものである。

10

このような第1の統計画像生成回路17 aからは、上記各統計量に対応して、例えば複数の8ビットディジタル信号で出力するように構成する。

【0019】

17 b は、A / D 変換器 2 から出力されるディジタル画像信号 9 に対して周辺回路部 2 2 に対応するA / D 変換器 2 から出力されるディジタル画像信号 9 に対して周辺回路部 2 2 に対応する統計画像生成を施す第 2 の統計画像生成回路である。

すなわち、第2の統計画像生成回路17bは、周辺回路部において複数チップのパターンから、対応する位置の明るさの平均値もしくはメディアン、標準偏差、最大値、最小値、 もしくは最大値と最小値との差を検出するものである。

また、第2の統計画像生成回路17bは、周辺回路部において複数チップのパターンから 20 、対応する位置において、パターンエッジの平均的な位置あるいは位置のメディアン、と りうる位置の範囲などを検出するものである。

また、第2の統計画像生成回路17bは、ディジタル画像信号9を微分して、微分した画 像に対して対応する位置の明るさの平均値あるいはメディアン、標準偏差、最大値、最小 値、または最大値と最小値との差を検出するものである。

また、第2の統計画像生成回路17bからも、例えば8ビットディジタル信号で出力する ように構成する。

【0020】

また、3 a は、第1の統計画像生成回路17 a から出力される画像信号10 a を繰り返される1セルまたは複数セルピッチ分を記憶して遅延させる第1の遅延メモリである。 3 b は、第2の統計画像生成回路17 b から出力される画像信号10 b を繰り返される1 チップまたは複数チップピッチ分記憶して遅延させ第2の遅延メモリである。

ここで、これらの第1、第2の遅延メモリ3a、3bは、統計画像生成回路17a、17 bから出力される画像信号10a、10bにかかわりなく、基準となる画像を対象に応じ て常時記憶しておき、これを出力するものでもよい。

【0021】

また、前記第1の統計画像生成回路17 a および前記第2の統計画像生成回路17 b に、 A / D 変換器 2 から入力するディジタル画像信号 9 をそのまま出力する信号部を設ける。 これらにより、統計画像同士の比較、統計画像と基準画像の比較、統計画像と検出画像の 比較など、用途に応じて選択可能になる。

40

30

ここで、統計画像と基準画像の比較は、統計画像を手本となる基準画像と比較して、不一 致の量を出力するものである。また、不一致量に対し、しきい値処理を施して欠陥抽出し てもよい。

また、統計画像と検出画像の比較は、検出画像と手本となる統計画像とを比較して、不一 致の量を出力するものである。また、不一致量に対し、しきい値処理を施して欠陥抽出し てもよい。

統計画像同士の比較は、例えばウェーハ内の局所的な領域の統計画像同士を比較するもの で、ウェーハ内のパターンのでき具合のばらつきを評価するものである。 【 0 0 2 2 】

18.aはメモリマット部2.1に対応した第1の比較器であり、第1の統計画像生成回路1 50

7 a から出力される画像信号10 a と、第1の遅延メモリ3 a から得られる1 セルまたは 複数セルピッチ分を遅延した画像信号11 a とを比較するセル比較を行ってメモリマット 部21における欠陥を検出するものである。

18 bは周辺回路部22に対応した第2の比較器であり、第2の統計画像生成回路17b から出力される画像信号10bと、第2の遅延メモリ3bから得られる1チップまたは複 数チップピッチ分遅延した画像信号11bとを比較するチップ比較を行って周辺回路部2 2における欠陥を検出するものである。

【0023】

例えば、統計画像と検出画像の場合、検出画像の着目画素の明るさが、統計画像の対応画 素において、その明るさ平均値に対して標準偏差のk倍(例えばk=3)のレンジ内にあ 10 れば正常と判断し、そのレンジ外にあれば欠陥と判断するものである。

また、レンジからのずれ量を不一致として、出力してもよい。あるいは、統計画像そのも のを出力することもできる。

【0024】

19は、CPUであり、例えば半導体ウエハの座標情報に基づいてメモリマット部21で あるか、周辺回路部22であるかを識別して第1の比較器18aからの比較結果と第2の 比較器18bからの比較結果とを選択して最終判断を行うものである。

なお、上記例では照明として、明視野照明を採用したが、これに限るものでなく、暗視野 照明、輪帯照明などの顕微鏡照明として使用できるものならば、差し支えない。

ただし、例えば、パターンエッジは明視野照明では暗く観察されるが、暗視野照明では明 20 るく観察されるなど、見え方の違いは存在するため、統計画像において、その認識が異な ってくる。従って、主に何を比較するかがその照明によって異なるものとなる。

これらの照明条件を種々変えて、複数回検査し、これら複数回の検査結果の論理和を取っ て最終結果としても差し支えない。

【0025】

次に上記構成の検査装置の動作について図1、2、3を参照して説明をする。図1において、対物レンズ6で収束させた照明光で、ステージ5を走査して被検査パターンの半導体ウエハ4の対象領域について等速度で移動させつつ、イメージセンサ1により前記半導体ウエハ4上に形成された被検査パターン、すなわちチップ20内のメモリマット部21および周辺回路部22の明るさ情報(濃淡画像信号)を検出する。そして、前記対象領域と前記対象領域の間は高速に移動させる。

30

すなわち、等速移動と高速移動の繰り返しに検査を行うものである。もちろん、ステップ &リピート型の検査でも差し支えない。そして、A/D変換器2は、イメージセンサ1の 出力(濃淡画像信号)をディジタル画像信号9に変換する。このディジタル画像信号9は 10ビット構成である。

[0026]

次いで、前記ディジタル画像信号9を、第1の統計画像生成回路17aにより統計画像を 生成する。この第1の統計画像生成回路17aにおいて出力画像信号10aの例を図2に 示す。この出力は、8ビットで構成されている。

また上記ディジタル画像信号9を、第2の統計画像生成回路17bにより統計画像を生成 40 させる。この第2の統計画像生成回路17bにおいて出力画像信号10bの例を図3に示 されている。この出力も8ビット構成である。

【 0 0 2 7 】

前記の如く、図2に示すように、第1の統計画像生成回路17aは、メモリマット部21 において複数の繰り返しパターンから、対応する位置の明るさの平均値あるいはメディア ン、標準偏差、最大値、最小値、あるいは最大値と最小値との差を検出するものである。 あるいは、対応する位置において、パターンエッジの平均的な位置あるいは位置のメディ アン、とりうる位置の範囲、位置の標準偏差などを検出するものである。また、微分した 画像に対して対応する位置の明るさの平均値あるいはメディアン、標準偏差、最大値、最 小値、あるいは最大値と最小値との差を検出するものである。 【0028】

ここで、図2は、繰り返しパターンのうち、1つのみを示しており、(a)は標準偏差、 (b)は平均値、(c)は最小値である。

以下、これら統計画像の各項目をパラメータと呼ぶことにする。ここで、対応する位置の 画像の明るさは、第1の統計画像生成回路17aの場合ではメモリマット部21において 繰り返しパターンのピッチだけ離れた画素の明るさをさすものである。

第2の統計画像生成回路17bの場合は、図3に示すような周辺回路を対象とするので、 対応する位置の画像の明るさは、チップピッチだけ離れた画素の明るさを示すことになる 。(a)はパターンエッヂの平均位置、(b)は標準偏差、(c)は平均値である。

[0029]

10

統計画像を得るために対象とするパターンの範囲は、繰り返しパターンの場合例えば20 個の繰り返しパターン、周辺回路パターンの場合、例えば5個のチップの周辺回路などで ある。

例えば、パターンの或る層にグレインが有る場合、このパターンの明るさは繰り返しパタ ーンごとに大きくばらつくため、統計画像において明るさの標準偏差なるパラメータは大 きくなる。

あるいは、統計画像において明るさがとりうる最大値は大きくなり、最小値は小さくなる 。また、明るさがとりうる範囲である最大値と最小値の差は大きくなる。

【 0 0 3 0 】

また、図4(a)、(b)に示す如く、パターンのエッジがエッチング等によって明確度 20 (以下、だれ具合という)がウェーハ内で部分的にばらつく場合がある。繰り返しパター ンごとに、図4(a)に示すエッジのだれ具合が、図4(b)に示すエッジのだれ具合よ り小であるように、繰り返しパターンごとにだれ具合が大きく異なり、微分画像の明るさ の標準偏差であるパラメータは大きくなる。

また、微分画像の明るさの最大値は大きくなり、最小値は小さくなる。さらに、パターン エッジのとりうる位置の範囲は大きくなる。

また、パターンエッジの位置の標準偏差は大きくなる。また、パターンエッジの位置の標 準偏差は大きくなる。

例えば、図5の右に示すようなパターンエッジ位置の平均値の統計画像と図5左に示すような理想的な基準画像との局所領域毎のマッチングを矢印のように取り、局所領域毎にず 30 れ量を求める。このずれ量の総和をとれば、パターンの線幅変動やパターンエッジのだれ 具合の変化等を定量的に把握できる。

このように、統計画像のパラメータから、パターンの仕上り具合がわかる。あるいは大き な面積領域でパターンエッジがだれている場合でも、基準となる理想的な統計画像と比較 することによって、パターンの変形度合いが定量化できる。

【0031】

従って、統計画像を基準となる画像と比較して、各パラメータについて不一致となる量を 出力し、これをモニターすれば、パターンの製造プロセスが監視できることになる。

これらのパラメータを種々変えて複数回検査し、これら複数回の検査結果の論理和をとって、最終結果としてもよいことは、照明条件の場合と同様である。

40

50

また、統計画像と検出した画像を比較し、検出した画像の各パラメータが統計画像がとり うる値よりはみ出す量を定めたしきい値で 2 値化し、抽出すれば、各パターンの仕上り具 合に応じて、これより悪いものを欠陥として出力できる。

【0032】

さらには、統計画像そのものを出力し、これをプロセスと対応づけること、またはこれと 素子の電気特性データの相関をとり、プロセスの改善に役立たせることもできる。 ここで、電気特性データとは、メモリ素子のアクセス時間等をさすものであり、統計画像 と電気特性の結果の良否データと相関をとって、プロセス改善に役立たせることもできる 。ここで、例えばパターンエッジの位置の標準偏差は、パターンエッジのばらつきを表す ので、露光装置やエッチング装置の状態モニターとして活用できる。設計データを利用し

(10)

て、どの層がパターンエッジばらつきが大きいかを調べれば、その特定層と関係するプロ セス装置まで特定することができる。

【 0 0 3 3 】

次に、統計画像と、検出画像あるいは統計画像の比較の場合を説明する。

第1の統計画像生成回路17 a により出力される画像信号10 a を第1の遅延メモリ3 a に格納するとともに、すでに格納してあった画像信号11 a を読みだして第1の比較器1 8 a においてセル比較することにより、メモリマット部21における欠陥を検出すること ができる。

また、第2の統計画像生成回路17bにより出力される画像信号10bを第2の遅延メモ リ3bに格納するとともに、すでに格納してあった画像信号11bを読みだして第2の比 10 較器18bにおいてチップ比較することにより、周辺回路部22における欠陥を検出する ことができる。

【 0 0 3 4 】

第1の比較器18aは、第1の遅延メモリ3aから出力されるセルピッチに相当する量だ け遅延した画像と検出した画像を比較するセル比較であり、第2の比較器18bは、第2 の遅延メモリ3bから出力されるチップピッチに相当する量だけ遅延した画像と検出した 画像を比較するチップ比較である。

設計情報に基づいて得られる半導体ウエハ4上におけるチップ内の配列データ等の座標を 、キーボード、ディスク等から構成された入力手段12で入力しておくことにより、CP U19は、第1の比較器18aによるセル比較の結果と第2の比較器18bにおけるチッ プ比較の結果とを、入力された半導体ウエハ4上におけるチップ内の配列データ等の座標 に基づいて選択し、欠陥検査データを作成して記憶装置13に格納する。

20

この欠陥検査データは、必要に応じてディスプレイ等の表示手段に表示することもできる し、また出力手段により出力することもできる。

【0035】

上記実施の形態においては、第1の比較器18aによるセル比較の結果と第2の比較器1 8bにおけるチップ比較の結果との選択をCPU19に行わせたが、第1の比較器18a および第2の比較器18bにおいて行わさせてもよいことはいうまでもない。

また、上記第1の比較器18aによるセル比較と上記第2の比較器18bによるしたチップ比較との選択は、下記のように行ってもよい。

30

すなわち、CPU19が、上記第1の比較器18aから得られるセル比較による不一致情 報、例えば不一致画素数を定めた範囲の画像ごとに算出し、これがしきい値より大きい場 合には、上記第2の比較器18bから得られる対応する画像を用いたチップ比較による結 果を選択し、不一致画素数がしきい値より小さい場合には上記第1の比較器18aから得 られるセル比較結果を選択することができる。この方法によれば、チップ内の配列情報が なくてもチップ比較とセル比較の選択が可能となる。

[0036]

上記実施の形態において説明した如く、メモリマット部に対応する統計画像と周辺回路部 に対応した統計画像とを、それぞれ比較、すなわちセル比較とチップ比較することを特徴 とするものである。

40

なお、第1の比較器18aおよび第2の比較器18bは、本発明者らが開発した方式、特開昭61-212708号公報記載の技術に示したもの等で差し支えなく、例えば画像の 位置合わせ回路や、位置合わせされた画像の差画像検出回路、差画像を2値化する不一致 検出回路、2値化された出力より面積や長さ(投影長)、座標などを算出する特徴抽出回 路から構成される。

【0037】

さらに、ここで画像の高精度な位置ずれ量と位置合わせについて図6、図7を参照して説 明する。図6は本発明の一実施形態に係る被検査パターンの画像位置合わせ方法の略示説 明図、図7は図6の画像位置合わせ方法の二つの画像のサンプリング位置関係略示説明図 である。前記位置ずれ量の検出は下記のものが考えられる。

(a)線形補間方式(濃淡の差を最小にする方式) (b) 二次関数補間方式(微分値の差を最小にする方式) (c) 正則化補間方式(微分値の差を小さくなる拘束条件付きの濃淡の差最小方式) 方式(a)は、対象である二枚の画像の濃淡の二乗誤差を最小にして一致させるものであ る。方式(b)は、微分画像に対して線形補間の適用を狙ったものである。また、方式( c)は、方式(b)を拘束条件として方式(a)を満たすもので、微分値の差の二乗和に 対し、正則化パラメータ を重みとして与えている。前記パラメータ = 0 のときは、方 式(a)と同じ結果を与える。いずれの方式も、繰返し演算などが不要であり、一回で実 現可能なものである。 10 [0039] 上記(a)線形補間方式を説明する。 画像のアライアメントは、図6に示すようにピクセルアライアメント及びサブピクセルア ライメントにより、統計画像と基準画像とを用いて行なわれる。 前記ピクセルアライアメントは、比較する二枚の画像の一方を画素の単位でずらしながら 濃淡差(基準画像の各画素の値と統計画像の対応画素の値の差)を演算し、濃淡差が最小 となる位置ずれ量を求めるものである。画像の位置ずれ検出の範囲は、例えば最大±3画 素とし、またパターンの設計ルールに応じて可変とする。得られた位置ずれ量だけ片方の 画像位置をずらせることにより、二枚の画像の位置合わせを行なうものである。 [0040]20 まず、ピクセルアライアメントを説明する。 図6の(A)枠内に記載されている下記〔数1〕を用いて説明する。 【数1】  $S(\Delta \times, \Delta y) = \Sigma | f_{i,j} - g_{i+\Delta \times, j+\Delta y} |$ …〔数1〕 ピクセルアライメント用位置ずれ検出は、上記〔数1〕のS( ×、 y)をminとす 30 る x、 yを検出するものである。 ただし、最小となる位置は画素単位でしか求められないため、真の位置が求めた x、 y のどちらの近くにあるかにより、オフセットとして加える。  $\begin{bmatrix} 0 & 0 & 4 & 1 \end{bmatrix}$ 下記の式に基づき、 ×、 yに1を加えたりもしくは、そのままにする。 すなわち、 S ( 1 、 0 ) + S ( 1 、 - 1 ) + S ( 0 、 - 1 )が最小ならば x + + S(-1、0)+S(-1、-1)+S(0、-1)が最小ならば、そのまま S(-1、0)+S(-1、-1)+S(0、1)が最小ならば、 y + + 40 S(-1、0)+S(1、1)+S(0、1)が最小ならば、 x++, y++ x = x + 1 の意である。 なお、 ×++は、 [0042]

このように位置合わせ、ピクセルアライメントにより、統計画像fをつねに得られた位置 ずれ量だけ片方の画像の位置をずらせることにより、二枚の画像の位置合わせが行なわれ る。すなわち、統計画像fを常に右上移動して、新たな画像f を求めることになり、移 動方向を4種類(右下移動、左上移動、左下移動、右上移動)から1種類に特定すること ができる。これはハードウエアの簡単化につながるものである。 【0043】

前記サブピクセルアライメントは、画素より小さい単位の位置ずれ量を求め、二枚の画像 を高精度に位置合わせするものである。前記画素単位アライアメント及び当該サブピクセ 50

(12)

(13)

ルアライメントは、いずれも例えば256ライン毎に一括して行なわれている。 サブピクセルアライメントは、位置ずれ検出部と位置合わせ部とから構成される。 [0044]まず、前記位置ずれ検出部を図6の(B)枠を用いて説明する。 前記位置ずれ検出部は、線形補間に基づき画像f 、g を求める。ただし、位置ずれ量 、 は f 、 g との差の二乗誤差が最も小さくなるものを位置ずれ量として検出して いる。すなわち、位置ずれ検出の規範は、二つの補間画像の濃淡を一致させることである つぎに、位置合わせ部では、図6の(C)枠を用いて説明する。この位置ずれ量、 に 基づくSと、統計画像f、基準画像gとのとのコンボリューション(畳み込み和)により 10 、画像を補間して新たな画像f 、g を得ている。図示〇内に×が有る記号はコンボリ ューションを表すものである。 このようにして元の画像 f と新たな画像 f とのサンプリング位置との関係が図 7 に示さ れている。サンプリング位置の違いが位置ずれ量 、 に相当している。 【0045】 上記方式の特徴は、位置合わせすべき二枚の画像の濃淡が、二乗の誤差最小の意味でよく 一致するように位置ずれ量 、 を求めるのであって、必ずしも画像の位置ずれ量の真値 を求めているのではない。しかし、位置合わせ後の比較において、正常部の濃淡の違いを 小さくでき、比較検査においては都合のよい方式であると考えられる。 また、位置ずれ量 、 の算出は、繰返し演算することなく解析的に行うことができ、ハ 20 ードウエア化するのに適しているという特長がある。 [0046]次に、方式(b)の二次関数補間方式について説明する。 本方式は、微分画像に対して線形補間の適用を目的とするものである。 まず、下記〔数2〕、〔数3〕の微分型の補間式を仮定する。 【数 2 】

$$f'_{i+\alpha,j+\beta} = \alpha \left[ (f_{i+1,j} - f_{i,j}) - (f_{i,j} - f_{i-1,j}) \right] + \beta \left[ (f_{i,j+1} - f_{i,j}) - (f_{i,j} - f_{i,j-1}) \right] + \left[ (f_{i+1,j} - f_{i,j}) + (f_{i,j} - f_{i-1,j}) + (f_{i,j+1} - f_{i,j}) \right] + (f_{i,j} - f_{i,j-1}) \right] / 2$$
... (数2)

### 【数3】

$$g'_{i-\alpha,j-\beta} = -\alpha[(g_{i+1,j} - g_{i,j}) - (g_{i,j} - g_{i-1,j})] -\beta[(g_{i,j+1} - g_{i,j}) - (g_{i,j} - g_{i,j-1})] +[(g_{i+1,j} - g_{i,j}) + (g_{i,j} - g_{i-1,j}) + (g_{i,j+1} - g_{i,j}) + (g_{i,j} - g_{i,j-1})]/2 \cdots (33)$$

上記〔数2〕、〔数3〕で示される微分型の補間式のとる値が、〔数4〕で示されるSが 最小となるように、位置ずれ量、 を求める。 【数4】

$$S = \Sigma \left( f'_{i+\alpha, j+\beta} - g'_{i-\alpha, j-\beta} \right)^{2} \qquad \cdots \quad [\mbox{3}4]$$

(14)

【 0 0 4 7 】 上式において、下記〔数 5 〕、〔数 6 〕、〔数 7 〕に示す C <sub>1</sub> 、 C <sub>2</sub> 、 C <sub>3</sub> を定める。 【数 5 】

$$f_{i+1,j} = 2 f_{i,j} + f_{i-1,j} + g_{i+1,j} = 2 g_{i,j} + g_{i-1,j} = C_1 \quad \dots \quad [35]$$

【数6】

$$f_{i,j+1} - 2f_{i,j} + f_{i,j-1} + g_{i,j+1} - 2g_{i,j} + g_{i,j-1} = C_2 \quad \dots \quad [\texttt{数6}]$$

20

10

## 【数7】

$$(f_{i+1,j} - f_{i-1,j} + f_{i,j+1} - f_{i,j-1}) / 2 - (g_{i+1,j} - g_{i-1,j} + g_{i,j+1} - g_{i,j-1}) / 2 = C_3 \qquad \cdots (37)$$

$$\alpha = \frac{\Sigma C_2 C_3 \cdot \Sigma C_1 C_2 - \Sigma C_1 C_3 \cdot \Sigma C_2 C_2}{\Sigma C_1 C_1 \cdot \Sigma C_2 C_2 - (\Sigma C_1 C_2)^2} \qquad \cdots \quad (X8)$$

40

【数9】

$$\beta = \frac{\Sigma C_2 C_3 \cdot \Sigma C_1 C_1 - \Sigma C_1 C_3 \cdot \Sigma C_1 C_2}{(\Sigma C_1 C_2)^2 - \Sigma C_2 C_2 \cdot \Sigma C_1 C_1} \qquad \cdots \quad (\texttt{W9})$$

次に、方式(C)の正則化補間方式について説明する。 下記〔数10〕で示されるS、すなわち微分値の差が最小となるという拘束条件付きで、 濃淡の差を最小にする位置ずれ量、を求める。 【数10】

$$S = \Sigma \left( f_{|+\alpha,j+\beta} - g_{|-\alpha,j-\beta} \right)^{2} + \gamma \Sigma \left( f'_{|+\alpha,j+\beta} - g'_{|-\alpha,j-\beta} \right)^{2} \cdots \left( \sum_{k=1}^{n} \sum_{j=1}^{n} \sum_{j=1}^{$$

10

# 【0050】 下記〔数11〕、〔数12〕、〔数13〕、〔数14〕、〔数15〕、〔数16〕で示さ れるC<sub>1</sub>、C<sub>2</sub>、C<sub>3</sub>、C<sub>4</sub>、C<sub>5</sub>、C<sub>6</sub>を定める。 【数11】

$$f_{i+1,j} - 2 f_{i,j} + f_{i-1,j} + g_{i+1,j} - 2 g_{i,j} + g_{i-1,j} = C_1 \cdots (3 \pm 1)$$

2	Λ
2	υ

30

40

### 【数12】

 $f_{i,j+1} - 2 f_{i,j} + f_{i,j-1} + g_{i,j+1} - 2 g_{i,j} + g_{i,j-1} = C_2 \cdots (X + 12)$ 

$$(f_{i+1,j} - f_{i-1,j} + f_{i,j+1} - f_{i,j-1}) / 2 - (g_{i+1,j} - g_{i-1,j} + g_{i,j+1} - g_{i,j-1}) / 2 = C_3 \qquad \cdots (\mbox{x13})$$

### 【数14】

$$f_{i+1,j} - f_{i,j} + g_{i,j} - g_{i-1,j} = C_4$$
 ... (数14)

### 【数15】

(15)

 $f_{i,j+1} - f_{i,j} + g_{i,j-1} = C_5$  ... (数15)

【数16】

$$f_{i,j} - g_{i,j} = C_6$$
 ... (数16) 10

(16)

【0051】 このC<sub>1</sub>、C<sub>2</sub>、C<sub>3</sub>、C<sub>4</sub>、C<sub>5</sub>、C<sub>6</sub>を用い、正則化パラメータを とすると、上記 〔数10〕は下記〔数17〕で表される。 【数17】

$$S = \Sigma (f_{i+\alpha, j+\beta} - g_{i-\alpha, j-\beta})^{2} + \gamma \Sigma (f'_{i+\alpha, j+\beta} - g'_{i-\alpha, j-\beta})^{2}$$

$$= \Sigma (C_{4} \alpha + C_{5} \beta + C_{6})^{2} + \gamma \Sigma (C_{1} \alpha + C_{2} \beta + C_{3})^{2} \qquad \cdots (X17)$$

【0052】 この〔数17〕より下記〔数18〕、〔数19〕で示される 、 が得られる。 【数18】

$$\alpha = \frac{\Sigma(\gamma C_2 C_3 + C_5 C_6) \cdot \Sigma(\gamma C_1 C_2 + C_4 C_5) - \Sigma(\gamma C_1 C_3 + C_4 C_6) \cdot \Sigma(\gamma C_2^2 + C_5^2)}{\Sigma(\gamma C_1^2 + C_4^2) \cdot \Sigma(\gamma C_2^2 + C_5^2) - (\Sigma(\gamma C_1 C_2 + C_4 C_5))^2} \qquad 30$$

【数19】

なお、上式において、正則化パラメータ を0とすると、従来の線形補間と一致する。 【0053】

また、サブピクセルアライメントの位置合わせの方式には、下記の方式が考えられる。

- (a) 線形補間方式(濃淡の差を最小にする方式)
- (b) 共一次内挿方式
- (c) 二次関数補間方式

( ( ( ( 、 シ 【 数	は) C D A A A A A A A A A A A A A	) 5 ) に ノに 2 0	三4線基よ】	次】形ずり	た 補く 得	た 間 下 る	み い う に し し	入 式 の た	ひっこ くうしょう しょうしょう しょう	ちょう よう ちょう ちょう ちょう ちょう しんしょう しんしょう しょうしん しょうしん ちょうしん ちょうしん しょうしん しょうしん ちょうしん ちょうしん ちょうしん ちょうしん しょうしん ちょうしん ちょうしん しょうしん しょうしん ちょうしん しょうしん ちょうしん しょうしん ちょうしん しょうしん しょうしょう しょう しょう しょう しょう しょう しょう しょう しょう	式 る 2 さ そ	( <i>こ</i> 〔 巻 ひ E る 。	ス こ 女 2 3 〕	プラ 2 ( 1 つ	ラ ^ 0 ぷ	イン A 〕 表	ン i ) : :	補 f で え れ る	間表る	)ア され S <sub>i</sub>	זד ז י	代 5 新 。	新 た ラ	た一元	なī のī		像 <sup>,</sup>	f f <sub>i</sub>	i. . j	j d	しの	t、 >⊐	位 ン	置 <sup>·</sup> ボ	ず; リ.	れ量 ユー
[ #	f	, , , 1	i,	= ر	= S	i,	' ز	8	fi	ij																				(	、数	2 (	ΟA	()		
		5 ;	۔ ز		- ( ( ( (		1	-	0 α β 0		β	( ( () ()	2 x )		00000															•	〔数	t 2	0	B)		
【( 同 、 の 【 数	)(は こ)ション のり り	) 5 こし コン 2 2 。	5 て基ボ】 +	】 、 ず リ	( < ` _ , ,	数 下 一 + 4	2 记 で ショ		A 〕 ( 娄 ン II S 」	〕 <sup></sup> 汝 こ 。	でえ 2 ´ より j <b>を</b>	表 c c c c c c c c c c c c c c c c c c c	され〕 3 引き 1 i	1 7 1 7 3 7 + 4	る ぞ こ い x	新表と ,	こ さ ざ ・	な i i i i i i i i i i i i i i i i i i i	画 る き	像 g S る。	j	-	i +	+ と	, 元(	× 、 Di	画作	i + 象 {	B i	у +	, は 〔数	t、 × ;2	位 、 1,	置 <sup>-</sup> յ	す れ +	れ量 y
【 娄	牧 2 S	23			0000	) ) )		) ) (	1		0 β α 0		β		00000																〔数	2	11	3)		
【ま置ボ【	)(、 オ ニ ジ ノ ン ケ ノ ン ケ ノ ノ ン 、 オ ニ ン ク 、 ク 、 ク	)5( 1量-24 ,	6 b シ ン 】	】 )、 」 」	: ン = S	共 - <sup>1</sup> ,	- 基よ 」	欠 F 「 イ S · ·	ちくう fi	重下る ,	方記こ	式のた	こまで	と次で	5 2 ÷	〔 娄 E 2 E る。	汷 B	2 :	2 . で <sup>.</sup>	A 〕 表 c	て ≥ ∤		表る	さ: S	<b>れ</b> :	<b>3</b> :	新 とう	たん	は 回 画 …	「「「」	象 f 象 f 〔数	i 2	i j 2 /	; と(	は、	. 位 コン

30

【数25】

$$S_{i,j} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 1 - \alpha - \beta & \alpha & 0 \\ 0 & \beta & \alpha \beta & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \dots (\begin{tabular}{l}{0}{122}\begin{tabular}{l}{0}{122}\end{tabular}$$

【0057】

同様にして、〔数23A〕で表される新たな画像g i + x、j + yは、位置ずれ量、 に基ずく下記の〔数23B〕で表されるS i jと元の画像g i + x、j + y 10 とのコンボリューションにより得ることができる。 【数26】

$$g'_{i+\Delta x, j+\Delta y} = S'_{i, j} \otimes g_{i+\Delta x, j+\Delta y}$$
 ... (数23A)

【数27】

$$S_{1,j} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & \alpha \beta & \beta & 0 \\ 0 & \alpha & 1 - \alpha - \beta & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix}$$
 ... (数23B)

【0058】

( c ) 二次関数補間方式は下記の〔数 2 4 〕、〔数 2 5 〕の補間式を微分して得られる。 【数 2 8 】

$$f_{i+\alpha,j+\beta} = f_{i,j}$$

$$+ \frac{(f_{i+1,j} - 2f_{i,j} + f_{i-1,j})}{2} \alpha^{2} + \frac{f_{i+1,j} - f_{i-1,j}}{2} \alpha$$

$$+ \frac{f_{i,j+1} - 2f_{i,j} + f_{i,j-1}}{2} \beta^{2} + \frac{f_{i,j+1} - f_{i,j-1}}{2} \beta$$
... (数24)

【数29】

$$g_{1-\alpha,j-\beta} = g_{1,j}$$

$$+ \frac{(g_{1+1,j} - 2g_{1,j} + g_{1-1,j})}{2} \alpha^{2} + \frac{g_{1+1,j} - g_{1-1,j}}{2} \alpha$$

$$+ \frac{g_{1,j+1} - 2g_{1,j} + g_{1,j-1}}{2} \beta^{2} + \frac{g_{1,j+1} - g_{1,j-1}}{2} \beta$$
.... (数25)

【0059】

上式を4×4のコンボルーションで表現すると、下記の〔数26〕、〔数27〕で表される。

【数30】

$$S_{i,j} = \begin{bmatrix} 0 & (\beta^{2} - \beta)/2 & 0 & 0 \\ (\alpha^{2} - \alpha)/2 & 1 - \alpha^{2} - \beta^{2} & (\alpha^{2} + \alpha)/2 & 0 \\ 0 & (\beta^{2} + \beta)/2 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \cdots [ \begin{tabular}{l} \begin{tabular}{l} & & & \\ \end{tabular} \\ \end{tabular} \end$$

【数31】

$$S'_{i,j} = \begin{bmatrix} 0 & (\beta^2 + \beta)/2 & 0 & 0 \\ (\alpha^2 + \alpha)/2 & 1 - \alpha^2 - \beta^2 & (\alpha^2 - \alpha)/2 & 0 \\ 0 & (\beta^2 - \beta)/2 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \cdots [327]$$

30

10

【 0 0 6 0 】

(d) 三次たたみ込み方式(スプライン補間)方式は、新たな画像f <sub>i j</sub>は下記の〔
 数28A〕で表され、位置ずれ量、に〔数28B〕で表されるS<sub>i j</sub>と元の画像f<sub>i</sub> <sub>j</sub>とのコンボリューションにより得られる。
 【数32】

$$f'_{i,j} = S_{i,j} \otimes f_{i,j}$$
 ... (数28A)

40

【数33】

$$S_{i,j} = \begin{bmatrix} h(x_1) & h(y_1) & h(x_1) & h(y_2) & h(x_1) & h(y_3) & h(x_1) & h(y_4) \\ h(x_2) & h(y_1) & h(x_2) & h(y_2) & h(x_2) & h(y_3) & h(x_2) & h(y_4) \\ h(x_3) & h(y_1) & h(x_3) & h(y_2) & h(x_3) & h(y_3) & h(x_3) & h(y_4) \\ h(x_4) & h(y_1) & h(x_4) & h(y_2) & h(x_4) & h(y_3) & h(x_4) & h(y_4) \end{bmatrix}$$

…〔数28B〕

10

上記〔数28B〕において、h(t) = sin( t) / tとおき、近似式で展開する と、h(t)は下記の〔数29〕で表される。 【数34】

 $h(t) = sin(\pi t) / \pi t$ 

$$= \begin{cases} 1 - 2 |t|^{2} + |t|^{3} & 0 \leq |t| \leq 1 & \cdots (229) \\ 4 - 8 |t| + 5 |t|^{2} - |t|^{3} & 1 \leq |t| < 2 \\ 0 & 2 \leq |t| \end{cases}$$
 20

また、〔数28B〕において、x<sub>1</sub> = 1 + 、x<sub>2</sub> = 、x<sub>3</sub> = 1 - 、x<sub>4</sub> = 2 - 、 y<sub>1</sub> = 1 + 、y<sub>2</sub> = 、y<sub>3</sub> = 1 - 、y<sub>4</sub> = 2 - である。 【0061】 同様にして、〔数30A〕で表される新たな画像g <sub>i + x、j + y</sub>は、位置ずれ量 、 に基ずく下記の〔数30B〕で表されるS <sub>i j</sub>と元の画像g<sub>i + x、j + y</sub> とのコンボリューションにより得ることができる。 【数35】

$$g'_{i+\Delta x, j+\Delta y} = S'_{i,j} \otimes g_{i+\Delta x, j+\Delta y}$$
 ... (数30A)

【数36】

$$S'_{i,j} = \begin{bmatrix} h(x_1) & h(y_1) & h(x_1) & h(y_2) & h(x_1) & h(y_3) & h(x_1) & h(y_4) \\ h(x_2) & h(y_1) & h(x_2) & h(y_2) & h(x_2) & h(y_3) & h(x_2) & h(y_4) \\ h(x_3) & h(y_1) & h(x_3) & h(y_2) & h(x_3) & h(y_3) & h(x_3) & h(y_4) \\ h(x_4) & h(y_1) & h(x_4) & h(y_2) & h(x_4) & h(y_3) & h(x_4) & h(y_4) \end{bmatrix}$$

…〔数30B〕

上式において、x<sub>1</sub> = 1 + (1 - )、x<sub>2</sub> = (1 - )、x<sub>3</sub> = 1 - (1 - )、x<sub>4</sub> = 2 - (1 - )、y<sub>1</sub> = 1 + (1 - )、y<sub>2</sub> = 1 - 、y<sub>3</sub> = 1 - (1 - )、y<sub>4</sub> = 2 - (1 - )である。

40

【 0 0 6 2 】

これらの方式の中で、(d) 三次たたみ込み方式(スプライン補間)方式は、平滑効果 か最も小さく、方向性がないと考えられるものである。ここでは、いずれの方式も併用で きるように、4×4画素の畳み込み(コンボルーション)により実現する。〔数31〕、 〔数32〕においてコンボルーションのウエイトの例を示すものである。 【数37】

(21)

$$\begin{array}{l} \alpha = 0.1, \\ \beta = 0.10 ) と き \\ \\ S_{1,1} = \begin{bmatrix} 0.00656 & -0.07946 & -0.00883 & 0.00073 \\ -0.07946 & 0.96236 & 0.10693 & -0.00883 \\ -0.00883 & 0.10693 & 0.01188 & -0.00098 \\ 0.00073 & -0.00883 & -0.00098 & 0.00008 \end{bmatrix} \cdots (数31)$$

【数38】

$$S_{1,1} = \begin{bmatrix} 0.02074 & -0.10714 & -0.07142 & 0.01382 \\ -0.10714 & 0.55354 & 0.36902 & -0.07142 \\ -0.07142 & 0.36902 & 0.24602 & -0.04762 \\ 0.01382 & -0.07142 & -0.04762 & 0.00922 \end{bmatrix} \cdots [3 \times 3]{2}$$

ただし、これらの位置合わせは、チップ比較において特に必要となるもので、セル比較に おいては固定量のずれ補正でも構わない。

【 0 0 6 3 】

いずれにせよ、画像の位置合わせにおいて、位置ずれ検出は、画像を線形補間、あるいは 微分画像を線形補間し、この補間画像間のそれぞれの不一致量、あるいは不一致量の線形 結合が最小になるように、画像のずれ量を画素未満の分解能で求め、位置合わせはこの検 出した位置ずれ量に基づき、画像を線形補間、あるいは畳み込み補間することにより、得 ることができる。これにより、きわめて高精度に画像を位置合わせすることができ、本発 明で意図した目的がより高感度に実現できることになる。

上記実施例においては、第1の統計画像生成回路17 a 及び第2の統計画像生成回路17 b から 8 ビット構成で出力する場合について説明したが、10ビット構成で出力しても差 し支えない。

【0064】

〔実施の形態 2〕

また、上記図1の〔発明の実施の形態 1〕においては、被検査パターンの欠陥検査画像 処理装置を、すなわち、A/D変換器2からCPU19までの各機器を、ステージ5、対 物レンズ6、照明光源7、ハーフミラー8、イメージセンサ1からなる光学顕微鏡系から 構成される装置に適用した場合について説明したが、走査型電子顕微鏡系に適用すること もできることはいうまでもない。

ただし、本発明に係る被検査パターンの欠陥検査画像処理装置、すなわち、図1のA/D 変換器2からCPU19までを、走査型電子顕微鏡系に適用した場合、イメージセンサ1 の代わりに、シンチレータ等のディテクタで構成されることになる。 【0065】 20

10



図8を参照して走査型電子顕微鏡に適用した場合を説明する。図8は、本発明の他の一実施形態に係る被検査パターンの欠陥検査装置の略示説明図である。図8は、被検査パターンの欠陥検査画像処理装置に走査型電子顕微鏡を用いた場合の電子光学系の略示説明図である。

(22)

図8において、101は電子線を発射する電子源、102は電子源から放出された電子線、103、104は電子線を集束する対物レンズを構成する電極、105は電子線を偏向 させる偏向器、106は被検査パターンを有するウェーハ、108はウェーハからでる二 次電子、109は二次電子検出器、110は装置構成各機器を制御する表示・制御機器で ある。

【 0 0 6 6 】

図8に示す如く、電子源101から放出された電子線102は、2つの電極103、10 4からなる対物レンズによって試料であるウェーハ106上に集束される。この対物レン ズを構成する2つの電極103、104のうち、電子源101側に位置する第1の電極1 03の電圧をウェーハ106側に位置するアース電位にある第2の電極104に対して正 側の電圧とし、この電圧を調整して、第1の電極103と第2の電極104との間の電界 を調節することで、対物レンズのレンズ作用が調節される。これにより、対物レンズのレ ンズ主面が第2の電極104の下側に形成される。

[0067]

さらに、前記電子線102は、第1の電極103に囲繞されることによって、第1の電極 103と同電位に保たれている空間内において、静電型または磁界型の偏向器105によ 20 り偏向され、ウェーハ106上で2次元的に走査される。

前記電子線102の照射によってウェーハ106から発生した2次電子または反射電子は 、電子線102の対称の位置で、チルト軸に垂直な面内に配置された2組の2次電子検出 器または反射電子検出器108によって検出され、この検出信号を映像信号として表示制 御装置110内の表示部においてウェーハ106の画像が得られる。

【0068】

上記構成は、本発明者らによる特開平4 - 5 1 4 4 1 号公報記載の荷電粒子線観察装置と 同一の構成である。

ここで、静電型の対物レンズとした場合には、磁界型レンズの場合のように励磁コイルを 巻く必要がないため、レンズ自体を小型化できる。たとえば、従来の磁界型レンズの大き さが直径100~150mmであるのに対し、静電型対物レンズでは直径10mm以下に することもできる。

[0069]

しかし、このように走査型電子顕微鏡に本発明へ適用した場合は、画像検出過程において 画像歪みなどが生じやすいという問題に対応する必要がある。

従って、メモリマット部21のような小さな繰返しパターンの集合を対象にした場合でも、画像の位置合わせを確実に行うことが重要である。

なお、上記発明の実施の形態では、統計画像を求める際に、画像ヒストグラムの変換等に よる階調変換を行っていないが、ヒストグラムイコライゼイション等を前処理として実施 しても差し支えない。これは、電子ビームによるチャージアップ等の対策に有効である。 【0070】

上記発明の実施の形態によれば、場所によるパターンの明るさの違いに影響されることな く、欠陥を高感度に検出することができる。したがって、メモリマット部21など暗い領 域も高感度に検査をすることができ、さらにその内部の明るさがばらつきの大きいパター ンにおいても高感度に検査できる。

また、周辺回路部22なども最適な検査をすることができる。しかも、画像の濃淡差を検 出するだけでなく、画像のもつ各種情報をきわめて的確な形で比較でき、有効である。従 って、従来に比べ、信頼性の高い検査を実現することができる。

以上、本発明に係る実施の形態について、主に光学顕微鏡や走査型電子顕微鏡を用いた画 像検出に基づく画像の統計画像の生成、比較検査方法について述べたが、他の赤外線やX 50

10

線により得られた画像検出に用いた場合にも、同様に有効であることはいうまでもない。 【 0 0 7 1 】

〔実施の形態 3〕

次に、図9を参照して、本発明の半導体の製造プロセスにおける欠陥発生原因を解析への 応用を説明する。図9は、本発明に係る画像処理装置の半導体製造プロセスへ適用図であ る。

本実施の形態は、第1の比較器と第2の比較器からの比較結果およびCPUから出力され る欠陥情報を入力して、半導体の製造プロセスにおける欠陥発生原因を解析し、この解析 された欠陥発生原因を取り除くことによって、良品の半導体チップを高歩留まりで生産す ることについて説明する。

10

50

【0072】

図9において、380は半導体の製造ライン、381は半導体ウエハ1aの搬送経路、3 82は半導体製造工程の内、絶縁膜を形成するCVD成膜工程を実行するCVD装置、3 83は半導体製造工程の内、配線膜を形成するスパッタリング工程を実行するスパッタリ ング装置、384は半導体製造工程の内、レジスト塗布、露光、現像等を行う露光工程を 実行する露光装置、385は半導体製造工程の内、パターニングをするエッチング工程を 実行するエッチング装置であり、このように半導体ウエハは様々な製造工程を経て製造さ れる。

【0073】

また、391は比較器18およびCPU19から出力される欠陥情報13を入力するイン20 ターフェース、392は解析等の処理を実行するCPU、393は解析等のプログラムを 格納したメモリ、394、395、396、397は制御回路、398は欠陥発生原因等 の解析結果を出力する印刷装置等の出力装置、399は各種データを表示する表示装置、 400はデータを各装置間に移送するバスライン、401はキーボード、ディスク等から なる入力装置、402は、図示しないが欠陥検査画像処理装置からは得られない欠陥を発 生させた欠陥発生原因又は欠陥発生要因との因果関係の履歴データまたはデータベースを 記憶させる外部記憶装置、403は、情報410を製造ラインへ提供するインターフェー ス、410は解析された欠陥発生原因または欠陥発生要因に関する情報である。

【0074】

また、 3 9 0 は、比較器 1 8 a、 1 8 b および C P U 1 9 (図 1 を参照)に示される装置 30 から出力される欠陥情報 1 3 を入力して、製造ライン 3 8 0 における欠陥発生原因または 欠陥発生要因を解析する解析用コンピュータである。

前記製造ライン380は、半導体を製造する各プロセス装置382、383、384、385とからなっている。

【0075】

解析用コンピュータ390は、図示しない比較器18a、18bおよびCPU19から出 力される欠陥情報13を入力するインターフェース391と、解析等の処理を実行するC PU392と、解析プログラム等を格納したメモリ393と、制御回路394、395、 396、397と、欠陥発生原因等の解析結果を出力する印刷装置等の出力装置398と

、各種データを表示する表示装置399と、製造ライン380に関するデータおよび前記 40 製造ライン380に流される半導体ウエハ1aに関するデータ等を入力する入力装置40 1と、前記半導体ウエハ1a上に発生した欠陥と欠陥発生原因または欠陥発生要因との因 果関係の履歴データまたはデータベースを記憶した外部記憶装置402と、前記CPU3 92によって解析された欠陥発生原因または欠陥発生要因に関する情報410を前記製造 ライン380へ提供するインターフェース403とおよびこれらを接続するバスライン4 00で構成されている。

【0076】

したがって、解析用コンピュータ390におけるCPU392は、入力された欠陥情報1 3と、外部記憶装置402に記憶された半導体ウエハ1a上に発生した欠陥と、各プロセ ス装置382、383、384、385からなる製造ライン380において欠陥を発生さ せた欠陥発生原因または欠陥発生要因との因果関係の履歴データまたはデータベースとに 基づいて、各プロセス装置382、383、384、385からなる製造ライン380に おける欠陥を発生させた欠陥発生原因または欠陥発生要因を解析し、この解析された欠陥 発生原因または欠陥発生要因に関する情報410を各プロセス装置382、383、38 4、385へ提供する。

[0077]

この欠陥発生原因または欠陥発生要因に関する情報410が提供された各プロセス装置3 82、383、384、385は、洗浄も含めて各種プロセス条件を制御して欠陥発生原 因または欠陥発生要因を取り除くことによって良品の半導体ウエハ1aを、次の工場へ送 り出すことができる。その結果、半導体を高歩留まりで製造することができる。なお、欠 陥検査が行われる半導体ウエハ1aは、上記製造ライン380において、欠陥を発生しや すい個所の前後工程から、半導体ウエハ1a単位、またはロット単位でサンプリングされ る。

【0078】

また、解析用コンピュータ390におけるCPU392は、図示しないイメージセンサ1 から検出された異物信号に基づいてCPU19から得られて入力された異物情報と、外部 記憶装置402に記憶された半導体ウエハ1a上に発生した異物と各プロセス装置382 、383、384、385からなる製造ライン380において異物を発生させた異物発生 原因または異物発生要因との因果関係の履歴データまたはデータベースとに基づいて、前 記各プロセス装置382、383、384、385からなる製造ライン380における異 物を発生させた異物発生原因または異物発生要因を解析する。

【0079】

前記解析された異物発生原因または異物発生要因に関する情報410を前記製造ライン380の各プロセス装置382、383、384、385へ提供する。この異物発生原因または異物発生要因に関する情報410が提供された各プロセス装置382、383、384、385は、洗浄も含めて各種プロセス条件を制御して異物発生原因または異物発生要因を取り除くことによって欠陥のない良品の半導体ウエハ1aを次工程へ送り出すことができ、その結果半導体を高歩留まりで製造することができる。

【 0 0 8 0 】

【発明の効果】

30

10

20

本発明の構成によれば、各パターンの出来具合を定量的に表現し、かつこれを用いて欠陥 を検出するため、セルである繰返しパターン領域からなるメモリマット部と非繰返しパタ ーン領域からなる周辺回路部とを有するチップを複数配列されている被検査パターンにお いて、これら多層のパターンの出来具合の悪い層によって全体の検査感度が律束されるこ となく、欠陥を高感度に検出することができる効果を奏する。

したがって、パターンの面荒れやグレインなどの影響を受けない。即ち、場所による被検 査パターンの明るさの違いやばらつきに影響されることなく、欠陥を高感度に検出するこ とができる効果を奏する。

また、ステッパなどの解像度やエッチングの良否などに関し、欠陥にはならないが正常部 としては限界にあるようなパターンのでき具合を直接的に定量評価することが可能になり 40 、この欠陥検査方法により製造プロセスを定量的に評価する効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態に係る被検査パターンの欠陥検査装置の構成図である。

【図2】図1の被検査パターンのメモリマット部における統計画像の略示説明図である。

【図3】図1の被検査パターンの周辺回路部における統計画像の略示説明図である。

- 【図4】図1の被検査パターンのパターンエッジの略示説明図である。
- 【図5】図1の被検査パターンの局所領域マッチングの略示説明図である。
- 【図 6】本発明の一実施形態に係る被検査パターンの画像位置合わせ方法の略示説明図で ある。
- 【図7】図6の画像位置合わせ方法における二つの画像のサンプリング位置関係略示説明 50

(25)

図である。 【図8】本発明の他の一実施形態に係る被検査パターンの欠陥検査装置の略示説明図であ 3. 【図9】本発明の一実施形態に係る画像処理装置の半導体製造プロセスへの適用説明図で ある。 【図10】被検査パターンのメモリチップにおけるメモリマット部と周辺回路部の略示説 明図である。 【図11】図10のメモリチップにおけるメモリマット部と周辺回路部における明るさの ヒストグラムである。 【図12】図10のメモリマット部にグレインがある場合の被検査パターンの略示説明図 である。 【符号の説明】 1...イメージセンサ 2 ... A / D 変換器 3 a … 第 1 の 遅 延 メ モ リ 3 b ... 第 1 の遅延メモリ 4...半導体ウエハ 5...X,Y,Z, ステージ 6...対物レンズ 7...照明光源 8...ハーフミラ 9...画像信号 12...入力手段 13…欠陥もしくは不一致量記憶装置 17a…第1の階調変換器 17b…第2の階調変換器 18a…第1の比較器 18b...第2の比較器 19...CPU 20…チップメモリ 21...メモリマット部 2 2 ... 周辺回路部 101... 電子源 102...電子線 103…第1の電極 104…第2の電極 105...偏向器 106…半導体ウェーハ 108...二次電子 109...二次電子検出器 110...表示·制御装置 380…半導体の製造ライン 3 8 1 … 半 導 体 ウ エ ハ 1 a の 搬 送 経 路 382…絶縁膜を形成する実行するCVD装置 383… 配線膜を形成するスパッタリング装置 384…露光工程を実行する露光装置 385…エッチング工程を実行するエッチング装置 391...インターフェース 392…解析等の処理を実行するCPU 393…解析等のプログラムを格納したメモリ

10

20

30

3 9 4、395、396、397…制御回路
3 9 8…印刷装置等の出力装置
3 9 9…各種データを表示する表示装置
4 0 0…データを各装置間に移送するバスライン
4 0 1…キーボード、ディスク等からなる入力装置
4 0 2…データベースを記憶させる外部記憶装置
4 0 3…インターフェース

410…欠陥発生に関する情報

【図1】





【図2】





【図6】



ØD

Ħ

【図4】



【図5】

図 5



【図7】

図 7







図 8



図 9







【図12】

図 12









フロントページの続き

審査官 白石 光男

(56)参考文献 特開平06-323824(JP,A) 特開平08-021802(JP,A) 特開2001-310032(JP,A) 特開2002-159642(JP,A)

(58)調査した分野(Int.CI.<sup>7</sup>, DB名) GO1B 11/24 GO1N 21/956