



(12) 发明专利申请

(10) 申请公布号 CN 114121863 A

(43) 申请公布日 2022.03.01

(21) 申请号 202111004226.5

H01L 23/367 (2006.01)

(22) 申请日 2021.08.30

H01L 21/50 (2006.01)

H01L 21/60 (2006.01)

(30) 优先权数据

102020122662.4 2020.08.31 DE

(71) 申请人 英飞凌科技股份有限公司

地址 德国瑙伊比贝尔格市

(72) 发明人 P·韦斯特马兰 S·卡德韦尔

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 周家新

(51) Int. Cl.

H01L 23/495 (2006.01)

H01L 23/31 (2006.01)

H01L 25/07 (2006.01)

H01L 25/18 (2006.01)

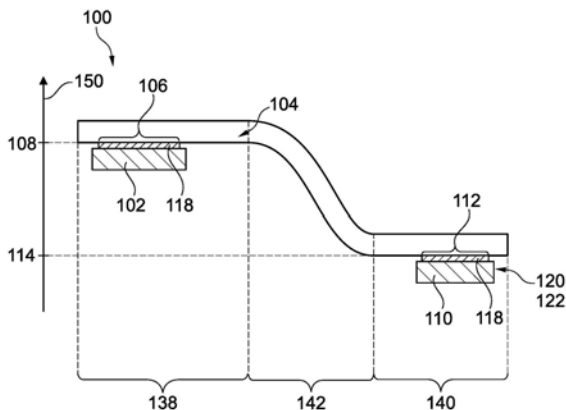
权利要求书2页 说明书12页 附图4页

(54) 发明名称

用于于不同竖直高度水平处连接的弯曲半导体芯片

(57) 摘要

一种封装体 (100) 包括:载体 (102);具有第一连接区域 (106) 的半导体芯片 (104), 半导体芯片 (104) 在第一连接区域 (106) 于第一竖直高度水平 (108) 处安装在载体 (102) 上或上方;和连接体 (110);其中, 半导体芯片 (104) 被弯曲, 从而在半导体芯片 (104) 的第二连接区域 (112) 于与第一竖直高度水平 (108) 不同的第二竖直高度水平 (114) 处与连接体 (110) 连接。



1. 一种封装体(100),包括:

- 载体(102);
- 具有第一连接区域(106)的半导体芯片(104),半导体芯片(104)在第一连接区域(106)于第一竖直高度水平(108)处安装在载体(102)上或上方;和
- 连接体(110);
- 其中,半导体芯片(104)被弯曲,从而在半导体芯片(104)的第二连接区域(112)于与第一竖直高度水平(108)不同的第二竖直高度水平(114)处与连接体(110)连接;
- 其中,半导体芯片(104)包括安装在载体(102)上或上方的第一平坦部分(138)、安装在连接体(110)上的第二平坦部分(140)以及位于第一平坦部分(138)与第二平坦部分(140)之间的倾斜和/或弯曲部分(142)。

2. 根据权利要求1所述的封装体(100),其中,所述封装体(100)包括布置在载体(102)与半导体芯片(104)之间的另外的电子部件(116)。

3. 根据权利要求2所述的封装体(100),其中,所述封装体(100)包括以下特征中的至少一个:

所述另外的电子部件(116)是有源半导体部件,特别是晶体管、二极管、双极晶体管和绝缘栅双极晶体管中的一种;

封装体(100)在半导体芯片(104)与所述另外的电子部件(116)之间包括导电连接结构(118)、特别是焊料结构,特别是用于电耦合半导体芯片(104)的焊盘和所述另外的电子部件(116)的焊盘;

半导体芯片(104)和所述另外的电子部件(116)互连以形成半桥;

半导体芯片(104)和所述另外的电子部件(116)是晶体管芯片、特别是金属氧化物半导体场效应晶体管芯片;或

半导体芯片(104)和所述另外的电子部件(116)中的一个晶体管芯片、特别是绝缘栅双极晶体管芯片,并且半导体芯片(104)和所述另外的电子部件(116)中的另一个是二极管芯片。

4. 根据权利要求1-3中任一项所述的封装体(100),其中,所述封装体(100)包括以下特征中的一个:

连接体(110)包括导电结构(120),特别是引线、焊盘和引线框架的区段中的一种;

连接体(110)包括又一个电子部件(122)。

5. 根据权利要求1-4中任一项所述的封装体(100),其中,所述封装体(100)包括以下特征中的至少一个:

弯曲的半导体芯片(104)的厚度(d)低于 $20\mu\text{m}$;

半导体芯片(104)是硅芯片、碳化硅芯片或氮化镓芯片中的一种;

半导体芯片(104)是有源半导体部件,特别是晶体管、二极管、双极晶体管和绝缘栅双极晶体管中的一种。

6. 根据权利要求1-5中任一项所述的封装体(100),其中,所述载体(102)和所述连接体(110)共面。

7. 根据权利要求1-6中任一项所述的封装体(100),其中,所述载体(102)和所述连接体(110)属于共同的引线框架。

8. 根据权利要求1-7中任一项所述的封装体(100),其中,所述封装体(100)包括包封半导体芯片(104)的至少一部分、载体(102)的至少一部分和连接体(110)的至少一部分的包封材料(124)。

9. 根据权利要求8所述的封装体(100),其中,所述封装体(100)包括在所述半导体芯片(104)上并且相对于所述包封材料(124)暴露的散热体(126)。

10. 根据权利要求8或9所述的封装体(100),其中,载体(102)和连接体(110)中的至少一个相对于包封材料(124)暴露。

11. 根据权利要求1-10中任一项所述的封装体(100),其中,所述封装体(100)包括与所述半导体芯片(104)连接的另外的连接体(128)。

12. 根据权利要求11所述的封装体(100),其中,所述封装体(100)包括导电连接元件(130),特别是连接导线、连接带或夹,以将所述另外的连接体(128)与所述半导体芯片(104)连接。

13. 根据权利要求11所述的封装体(100),其中,所述半导体芯片(104)被附加地弯曲,从而在半导体芯片(104)的第三连接区域(132)于第三竖直高度水平(134)处与所述另外的连接体(110)连接。

14. 根据权利要求13所述的封装体(100),其中,所述封装体(100)包括以下特征中的一个:

第三竖直高度水平(134)不同于第一竖直高度水平(108),也不同于第二竖直高度水平(114);

第三竖直高度水平(134)不同于第一竖直高度水平(108)和第二竖直高度水平(114)中的一个并且与第一竖直高度水平(108)和第二竖直高度水平(114)中的另一个相同。

15. 根据权利要求9和11所述的封装体(100),其中,所述散热体(126)将所述另外的连接体(128)与所述半导体芯片(104)连接。

16. 根据权利要求1-15中任一项所述的封装体(100),其中,所述半导体芯片(104)被弯曲而以永久弯曲应变连接在所述载体(102)与所述连接体(110)之间。

17. 根据权利要求1-16中任一项所述的封装体(100),其中,所述半导体芯片(104)在其与所述载体(102)和所述连接体(110)连接的状态下弹性变形。

18. 根据权利要求1-17中任一项所述的封装体(100),其中,所述第一连接区域(106)和所述第二连接区域(112)都形成所述半导体芯片(104)的同一主表面的一部分,特别地两者都形成半导体芯片(104)的下主表面的一部分。

19. 一种制造封装体(100)的方法,其中,所述方法包括:

- 将具有第一连接区域(106)的半导体芯片(104)于第一竖直高度水平(108)处安装在载体(102)上或上方;和

- 弯曲半导体芯片(104),从而在半导体芯片(104)的第二连接区域(112)于不同于第一竖直高度水平(108)的第二竖直高度水平(114)处将半导体芯片(104)与连接体(110)连接,使得半导体芯片(104)包括安装在载体(102)上或上方的第一平坦部分(138)、安装在连接体(110)上的第二平坦部分(140)以及位于第一平坦部分(138)与第二平坦部分(140)之间的倾斜和/或弯曲部分(142)。

用于于不同竖直高度水平处连接的弯曲半导体芯片

技术领域

[0001] 各种实施例总体上涉及一种封装体和一种制造封装体的方法。

背景技术

[0002] 封装体可以表示为具有延伸出包封材料的电连接结构的包封的半导体芯片。例如,封装体可以连接到外围电子设备,例如安装在印刷电路板上,或安装到散热器上并经由连接器连接到更大的系统。

[0003] 封装成本是该行业的重要驱动因素。与此相关的是性能、尺寸和可靠性。不同的封装解决方案是多种多样的,必须满足特定应用的需求。

发明内容

[0004] 可能需要提供以简单且紧凑的方式封装半导体芯片的可能性。

[0005] 根据一个示例性实施例,提供了一种封装体,其包括:载体;具有第一连接区域的半导体芯片,在所述第一连接区域处,半导体芯片于第一竖直高度水平处安装在所述载体上或所述载体上方;以及连接体,其中,所述半导体芯片弯曲(或挠曲),从而在半导体芯片的第二连接区域于不同于所述第一竖直高度水平的第二竖直高度水平处与连接体连接。

[0006] 根据另一个示例性实施例,提供了一种制造封装体的方法,其中,所述方法包括:将具有第一连接区域的半导体芯片于第一竖直高度水平处安装在载体上或载体上方;以及弯曲(或挠曲)半导体芯片,从而将半导体芯片在半导体芯片的第二连接区域于不同于第一竖直高度水平的第二竖直高度水平处与连接体连接。

[0007] 根据一个示例性实施例,提供了一种封装体,其中,柔性或可弯曲半导体芯片由于其小厚度和/或可弯曲或柔性材料而被处理以在至少一个弯曲部分中产生半导体芯片的弯曲部,使得半导体芯片的不同连接区域可以经由至少一个弯曲部分来桥接高度差。因此,弯曲的半导体芯片可以在不同的高度水平上与载体和另一个连接体连接,并且可选地与至少一个另外的连接体连接。通过采取这种措施,可以至少部分有利地避免用于桥接半导体芯片和与其连接的实体之间的高度差的任何常规措施(例如夹、连接导线或诸如此类)。关于半导体芯片,由于涉及通常高的厚度,这种方法在过去是不可能的。然而,随着极薄半导体芯片或诸如此类的出现,这种弯曲或挠曲已经成为可能,并且可以根据一个示例性实施例非常有利地用于以简单的方式桥接封装体内的竖直高度差。因此,可以获得可以简单制造的高度紧凑的封装体。同时,使用弯曲的半导体芯片的直接耦合可以缩短电路路径,这可以带来更低的损耗和/或更高的信号传输质量。因此,可以获得具有改进性能的封装体。

[0008] 进一步示例性实施例的描述

[0009] 在下面,将解释封装体和方法的进一步示例性实施例。

[0010] 在本申请的上下文中,术语“封装体”可以特别地表示可以包括安装在载体上的一个或多个半导体芯片的电子器件,所述载体包括或由单个部分、经由包封材料或其它封装体部件连接的多个部分、或载体的子组件组成。封装体的所述构成部分可以可选地至少部

分地由包封材料包封。

[0011] 在本申请的上下文中,术语“半导体芯片”可以特别地包括包含半导体材料的结构体,例如功率半导体芯片、有源电子器件(例如晶体管)、无源电子器件(例如电容或电感或欧姆电阻)、传感器(例如麦克风、光传感器或气体传感器)、致动器(例如扬声器)和微机电系统(MEMS:Microelectromechanical System)。特别地,半导体芯片可以在其表面部分中具有至少一个集成电路元件(例如二极管或晶体管)。半导体芯片可以是裸露的裸片或者可以已经被封装或包封。根据示例性实施例实施的半导体芯片可以以硅技术、氮化镓技术、碳化硅技术等形成。

[0012] 在本申请的上下文中,术语“载体”可以特别地表示用作对一个或多个半导体芯片的机械支撑并且也可以有助于半导体芯片与封装体的外围设备之间的电互连的支撑结构。换句话说,载体可以实现机械支撑功能和电连接功能。载体可以包括或由单个部分、经由包封体或其它封装体部件连接的多个部分、或载体的子组件组成。

[0013] 在本申请的上下文中,术语“连接区域”可以特别地表示半导体芯片的表面区域部分,在所述表面区域部分处半导体芯片例如直接地或经由诸如可焊接材料的连接介质与另一个实体、特别是载体、另外的电子部件或任何其它连接体连接。例如,连接区域可以对应于半导体芯片的导电焊盘(或诸如此类),在所述导电焊盘处不仅可以在半导体芯片与连接体或载体之间建立继续连接,而且还可以建立电连接。

[0014] 在本申请的上下文中,术语“竖直高度水平”可以特别地表示封装体的高度水平,特别是根据从例如基本上平坦的载体向上方向定向的竖直方向。可以沿着限定所述竖直高度水平的竖直方向从封装体的底部侧开始直至顶部侧进行封装体的构成部分的堆叠或组装。

[0015] 在本申请的上下文中,术语“连接体”可以特别地表示半导体芯片直接或间接连接到的任何物理结构。例如,这样的连接体可以是导电引线(其可以例如形成引线框架的一部分,更特别地还包括载体)、另一个电子部件或任何其它结构体,例如另外的载体或夹。

[0016] 在本申请的上下文中,术语“弯曲”可以特别地指半导体芯片的挠曲或变形以在半导体芯片的一个或多个弯曲或挠曲部分中建立半导体芯片的弯曲部。例如,半导体芯片在无力状态下可以是平面的,并且可以通过在其连接区域强制连接来施加弯曲应变来重新成形。特别地,可以完成半导体芯片的弯曲以桥接第一连接区与第二连接区之间的竖直高度差。半导体芯片的这种弯曲或挠曲可以通过产生半导体芯片的弹性或非弹性变形来执行。因此,可以通过向半导体芯片施加机械应力来弯曲半导体芯片。在施加应力的情况下,然后可以例如通过焊接将相应的连接区域与连接的实体(例如载体或连接体)固定。特别地,在无力状态下为平面的半导体芯片可以以其一个或多个弯曲部分弯曲,以在其两个或更多个连接区域处连接半导体芯片。

[0017] 示例性实施例的思想可以是提供一种使用半导体芯片的柔性特性(特别是非常薄的硅裸片的附带柔性特性)以连接到不同几何平面中的载体(例如引线框架的裸片焊盘)或者另一个连接体(例如另一个裸片)的封装体。更特别地,可以使用薄裸片型半导体芯片的柔性特性来创建非常有利的封装几何结构。更特别地,示例性实施例可以减小封装体尺寸并增加封装体的功率密度。特别地,可以提供低导通电阻封装体,例如在半桥配置中。除此之外,还可以为半导体芯片(例如集成栅极双极晶体管(IGBT:Insulated-Gate Bipolar

Transistor) 和二极管) 之间的连接形成显著更短的路径, 从而可以高效地抑制不希望的电感源。

[0018] 在一个实施例中, 封装体包括布置 (特别是夹持在) 载体与半导体芯片之间的另外的电子部件 (例如另外的半导体芯片)。更特别地, 另外的电子部件可以是例如有源半导体部件, 特别是晶体管、二极管、双极晶体管和绝缘栅双极晶体管中的一个。在这样的实施例中, 前述半导体芯片和所述另外的电子部件可以竖直方向上堆叠, 使得前述半导体芯片相对于之上可以直接安装 (例如焊接) 另外的电子部件的载体竖直间隔开。因此, 前述半导体芯片与载体之间的高度差由于其间的另外的电子部件而出现。尽管如此, 为了使间隔开的半导体芯片与连接体接触, 连接体可以例如布置在与载体相同的高度水平 (例如因为它形成同一平面图案化金属板、例如引线框架的一部分), 可以执行上部半导体芯片的弯曲, 以便简单地桥接所产生的高度距离。

[0019] 在一个实施例中, 封装体包括位于半导体芯片与另外的电子部件之间的导电连接结构、特别是焊料结构。在这样的实施例中, 两个提到的电子部件或半导体芯片可以通过直接在它们之间的导电连接结构机械地互连并且优选地也电互连。这例如还可以创建从上部半导体芯片的底部主表面和下部电子部件的上部主表面的直接电路径。当电子部件/半导体芯片在功能上协作 (例如是处理器和存储器芯片、两个协作的存储器芯片或传感器芯片和控制器芯片) 时, 电子部件/半导体芯片的相对主表面之间的这种直接连接可能是非常有利的。这可能使得电信号路径较短, 从而带来低损耗和高信号质量。当电子部件/半导体芯片在封装体的操作期间经历竖直电流流动时, 与电子部件/半导体芯片的直接电耦合相结合的直接堆叠可能是特别有利的。作为钎焊的替代方案, 导电连接结构还可以在堆叠的电子部件/半导体芯片之间产生烧结连接、熔接连接或粘合连接。

[0020] 特别地, 导电连接结构可以被配置用于电耦合半导体芯片的和另外的电子部件的相面对的焊盘。因此, 可以在彼此面对的电子部件/半导体芯片的主表面之间建立直接的竖直功能耦合。

[0021] 在一个实施例中, 半导体芯片和另外的电子部件互连以形成半桥。在这种半桥配置中, 两个电子部件/半导体芯片可以是场效应晶体管芯片, 其可以互连以用于功率半导体应用, 例如开关应用。例如, 这样的半桥可以是逆变器或三相全桥的构成部分。

[0022] 在一个实施例中, 半导体芯片和另外的电子部件是晶体管芯片, 特别是金属氧化物半导体场效应晶体管 (MOSFET: Metal Oxide Semiconductor Field Effect Transistor) 芯片。当实施为晶体管芯片时, 电子部件/半导体芯片可以例如是 MOSFET 或 IGBT (绝缘栅双极晶体管: Insulated Gate Bipolar Transistor) 芯片。这种晶体管芯片可以用作功率半导体封装体的构成部分。

[0023] 在一个实施例中, 半导体芯片和另外的电子部件中的一个晶体管芯片、特别是绝缘栅双极晶体管 (IGBT) 芯片, 并且半导体芯片和另外的电子部件中的另一个是二极管芯片。晶体管芯片和二极管芯片的这种组合也可以满足功率半导体技术中的电子需求。

[0024] 在一个实施例中, 连接体包括导电结构, 特别是引线、焊盘和引线框架的区段中的一种。在这样的实施例中, 弯曲的半导体芯片与连接体之间的连接可以建立另外的导电连接。优选地, 载体可以是裸片焊盘, 连接体可以是共同的引线框架结构的引线或任何其它图案化的平面金属片。

[0025] 在另一个实施例中,连接体包括又一个电子部件。因此,通过弯曲所述电子部件/半导体芯片中的至少一个来桥接两个电子部件/半导体芯片之间的高度差可以用于通过挠曲来创建部件-部件连接。这可以特别地实现而使得电子部件/半导体芯片中的一个的下部主表面与电子部件/半导体芯片中的另一个的上部主表面之间的垂直间隙通过弯曲所述电子部件/半导体芯片中的一个或两者而被跨过。

[0026] 在一个实施例中,弯曲或挠曲的半导体芯片的厚度低于 $100\mu\text{m}$ 、特别是低于 $50\mu\text{m}$ 、更特别是不超过 $20\mu\text{m}$ 。已经证明,特别是对于所提及的厚度值,半导体芯片并且特别是硅芯片表现出足够的弹性和可弯曲性,用于在封装体中创建固定的半导体芯片的永久弯曲配置。特别是当半导体芯片的厚度小于 $50\mu\text{m}$ 时,可弯曲性可能会如此显著而可以通过以永久弯曲应变安装的弯曲的半导体芯片来创建具有高机械可靠性和电可靠性的封装体。

[0027] 在一个实施例中,载体和连接体是共面的。换句话说,载体和连接体可以位于相同的平面和相同的垂直高度水平,特别是它们相应的上部主表面位于相同的平面和相同的垂直高度水平。例如,当载体和连接体分别形成共同的平面图案化金属板、例如引线框架的一部分时,可能会出现这样的情况。除了载体与半导体芯片之间的电连接之外,在弯曲的半导体芯片与连接体之间建立另外的电连接可能是非常有利的,特别是当另外的构件(例如另外的电子部件)夹持在载体与前述半导体芯片之间时。

[0028] 在一个实施例中,载体和连接体属于共同的引线框架。这样的引线框架可以包括裸片焊盘和多个引线。这样的引线框架可以是片状金属结构,其可以被图案化以便形成:用于安装封装体的一个或多个半导体芯片的一个或多个裸片焊盘或安装区段,以及用于当半导体芯片安装在引线框架上时封装体到电子环境的电连接的一个或多个引线区段。在一个实施例中,引线框架可以是金属板(特别是由铜制成),其可以被图案化,例如通过冲压或蚀刻。将芯片载体形成为引线框架是成本高效且机械和电学上有利的配置,其中,至少一个半导体芯片的低欧姆连接可以与引线框架的稳健支撑能力相结合。此外,由于引线框架的金属(特别是铜)材料的高热导率,引线框架可以有助于封装体的导热性并且可去除在半导体芯片的操作期间产生的热量。引线框架可以包括例如铝和/或铜。优选地,所描述的实施例可以将引线框架安装技术与堆叠封装体的半导体芯片的可能性相结合。

[0029] 在另一实施例中,载体包括:由中央电绝缘导热层(例如陶瓷层)和覆盖在该层的两个相反的主表面上的相应的导电层(例如铜层或铝层,其中,所述相应的导电层可以是连续的或图案化的层)组成的堆叠体、直接铜接合(DCB)衬底和直接铝接合(DAB)衬底。

[0030] 在一个实施例中,封装体包括包封半导体芯片的至少一部分、载体的至少一部分和连接体的至少一部分中的至少一个的包封材料。在本申请的上下文中,术语“包封材料”可以特别地表示包围半导体芯片的至少一部分和载体和/或连接体的至少一部分的基本上电绝缘的并且优选地导热的材料,以提供机械保护、电绝缘,并且可选地在操作期间有助于散热。通过特别是包封弯曲的半导体芯片(其因此可能仍处于机械张力下,即使在两个或所有连接区域处都被焊接时),可以实现弯曲的半导体芯片在包封材料中的机械稳固嵌埋。因此,优选地通过模制进行的包封在封装体的一个或多个弯曲的半导体芯片方面具有特别的优势,因为这可以稳定在包封材料内保持在永久弯曲应变下的挠曲的半导体芯片。

[0031] 在一个实施例中,封装体包括半导体芯片上的散热体,散热体相对于包封材料暴露。特别地,在半导体芯片的与其另一主表面相反的主表面处半导体芯片与载体和连接体

两者连接,并且可以配备有散热体。这种散热体可以是具有高导热率(特别是至少50W/mK)的块体,其能够去除在封装体的操作期间由弯曲的半导体芯片产生的热量。通过这样的散热,可高效地抑制在温度循环期间或在封装体的操作期间发生的热应力。因此,当欧姆损耗或诸如此类加热封装体时弯曲的半导体芯片所经受的内部应力可以通过提供上述散热体而高效地减小。优选地,散热体相对于包封材料暴露,优选地散热体的整个主表面都暴露。这可以进一步增强散热体从封装体的内部去除热量的能力。

[0032] 在一个实施例中,载体和连接体中的至少一个相对于包封材料暴露。通过使连接体的一部分和/或载体的一部分相对于包封材料(例如诸如模制化合物的介电包封材料)暴露,可以进一步提高封装体的散热能力,并且可选地还可以通过采取这种措施建立封装体与外围电子设备的电耦合。

[0033] 在一个实施例中,封装体包括与半导体芯片连接的另外的连接体。例如,这样的另外的连接体可以是另外的电子部件或引线框架的另外的引线。

[0034] 仍然参考先前描述的实施例,封装体可以包括将另外的连接体与半导体芯片连接的导电连接元件、特别是连接导线或夹。因此,弯曲的半导体芯片与另外的连接体之间的高度差可以通过导线连接、夹组件或诸如此类来桥接。

[0035] 在另一个实施例中,半导体芯片以第二弯曲部分(除了用于连接半导体芯片与前述连接体的第一弯曲部分之外)附加弯曲,从而在半导体芯片的第三连接区域于第三竖直高度水平处与另外的连接体连接。非常有利地,半导体芯片可以弯曲而使得它可以于三个竖直高度水平处直接与三个其它实体、即载体、连接体和另外的连接体连接。因此,弯曲的半导体芯片的更复杂的弯曲可以创建用户可定义的其多个凹部和/或多个凸部的序列。有利地,弯曲的半导体芯片的这种复杂的弯曲使得能够于两个、三个(或更多)不同竖直高度水平处耦合半导体芯片而无需提供附加的耦合元件,例如夹或连接导线,从而可以显著有助于封装体的紧凑性和低损耗操作。

[0036] 在一个实施例中,第三竖直高度水平不同于第一竖直高度水平并且不同于第二竖直高度水平。在这样的配置中,三个不同竖直高度水平处的元件可以直接与半导体芯片连接,而其间不需要附加的元件。

[0037] 在另一个实施例中,第三竖直高度水平与第一竖直高度水平和第二竖直高度水平中的一个不同并且与第一竖直高度水平和第二竖直高度水平中的另一个相同。例如,弯曲的半导体芯片的中央部分的中央竖直高度水平可以不同于(特别是高于)布置在相同(特别是较低的)竖直高度水平处的半导体芯片的两个外部连接区域。

[0038] 在一个实施例中,上述散热体还优选将另外的连接体与半导体芯片电连接。在这样的配置中,散热体可以实施为夹或任何其它导电导热体。因此,弯曲的或挠曲的半导体芯片与另外的连接体的电连接可以协同地产生与弯曲的半导体芯片的导热连接。因此,散热体可以实现从封装体中去除半导体芯片的热量和建立半导体芯片的进一步电连接路径的双重功能。

[0039] 在一个实施例中,半导体芯片包括安装在载体上或上方的第一平坦部分、安装在连接体上的第二平坦部分以及位于第一平坦部分和第二平坦部分之间的倾斜和/或弯曲部分。因此,弯曲的半导体芯片可以成形为两个平坦区段之间的斜坡。然而,在弯曲的半导体芯片处预见到多个倾斜和/或多个弯曲区段也是可能的,其中例如两个倾斜和/或弯曲区段

被平坦区段分开。特别是当薄硅芯片用作半导体芯片时，它们可以通过基本上任何期望的弯曲轨迹灵活地适配它们的形状。例如，可以首先将半导体芯片的第一连接区域连接到诸如载体的第一连接实体。此后，半导体芯片可以弯曲或变形，使得其第二连接区域连接到第二连接实体、例如引线。可选地，然后已经在两个部分处连接的半导体芯片可被弯曲以再改变，从而可以形成更复杂的配置。

[0040] 在一个实施例中，半导体芯片被弯曲以便在永久弯曲应变下连接。在这样的配置中，弯曲应变可以永久地作用在封装体的弯曲的半导体芯片上。半导体芯片的所述连接区域可以在相应的连接实体上固定不动。这可以避免在永久弯曲半导体芯片方面的任何努力。

[0041] 然而，在一个替代实施例中，半导体芯片也可以在没有任何永久弯曲应变的情况下进行三维弯曲，以便在无力弯曲状态下与连接实体、例如载体和连接体连接。通过采取该措施可以创建无力配置。

[0042] 在一个实施例中，半导体芯片在与载体和连接体连接时发生弹性变形。弹性变形的特征在于弯曲的半导体芯片的这种行为：根据该行为，当去除挠曲或弯曲应力或力时，弯曲的半导体芯片移回平面配置。

[0043] 然而，弯曲的半导体芯片也可能发生塑性变形，即在释放弯曲应变或力之后保持变形后的配置。

[0044] 在一个实施例中，第一连接区域和第二连接区域分别形成半导体芯片的同一主表面的一部分，特别是两者形成半导体芯片的下主表面的一部分。在这种配置中，不同的连接区域形成在半导体芯片的同一主表面上、即形成在其下主表面上或在其上主表面上。然而，替代性地，也可以在弯曲的半导体芯片的两个相反的主表面处提供连接区域，这进一步增加了封装体设计者的设计自由度。

[0045] 在一个实施例中，载体的所有引线或端子可以侧向突出到包封材料之外（其可以对应于带引线的封装体架构）。然而，封装体也可以是无引线的封装体。

[0046] 在一个实施例中，半导体芯片与载体和/或连接体之间的连接由连接介质形成。例如，连接介质可以是钎焊结构、烧结结构、熔接结构和/或胶合结构。因此，将半导体芯片安装在载体上可以通过钎焊、烧结或熔接，或者通过粘附或胶合来实现。

[0047] 在一个实施例中，封装体包括安装在载体上的多个半导体芯片。因此，封装体可以包括一个或多个半导体芯片（例如至少一个无源部件、例如电容器，以及至少一个有源部件、例如半导体芯片）。

[0048] 在一个实施例中，至少一个半导体芯片包括由控制器电路、驱动器电路和功率半导体电路组成的组中的至少一个。所有这些电路可以集成在一个半导体芯片中，或者也可以分别集成在不同的芯片中。例如，相应的功率半导体应用可以由芯片实现，其中，这种功率半导体芯片的集成电路元件可以包括至少一个晶体管（特别是MOSFET，金属氧化物半导体场效应晶体管）、至少一个二极管等。特别地，可以制造实现半桥功能、全桥功能等的电路。

[0049] 在一个实施例中，封装体被配置为功率转换器，特别是AC/DC功率转换器和DC/DC功率转换器中的一个。然而，其它电子应用，例如逆变器等也是可能的。

[0050] 作为半导体芯片的衬底或晶片，可以使用半导体衬底、即硅衬底。或者，可以提供

氧化硅或另一绝缘体衬底。也可以采用锗衬底或III-V族半导体材料。例如, 示例性实施例可以以GaN或SiC技术实现。

[0051] 此外, 示例性实施例可以利用标准半导体加工技术, 例如适当的蚀刻技术(包括各向同性和各向异性蚀刻技术, 特别是等离子体蚀刻、干蚀刻、湿蚀刻)、图案化技术(其可能涉及光刻掩模)、沉积技术(例如如化学气相沉积(CVD)、等离子体增强化学气相沉积(PECVD)、原子层沉积(ALD)、溅射等)。

[0052] 根据以下描述和所附权利要求并结合附图, 上述和其它目的、特征和优点将变得显而易见, 其中相同或相应的部分或元件由相同或相应的附图标记表示。

附图说明

[0053] 所包括的附图用于提供对示例性实施例的进一步理解并且构成说明书的一部分, 而且示出了示例性实施例。

[0054] 在附图中:

[0055] 图1示出了根据一个示例性实施例的封装体的剖视图。

[0056] 图2示出了根据一个示例性实施例的制造封装体的方法的流程图。

[0057] 图3示出了根据另一个示例性实施例的封装体在包封之前的不同视图。

[0058] 图4示出了包封之后的根据图3的封装体。

[0059] 图5示出了根据另一个示例性实施例的封装体在包封之前的不同视图。

[0060] 图6示出了包封之后的根据图5的封装体。

[0061] 图7示出了根据另一个示例性实施例的封装体在包封之前的不同视图。

[0062] 图8示出了包封之后的根据图7的封装体。

具体实施方式

[0063] 附图中的图示是示意性的而不是按比例绘制的。

[0064] 在将参考附图更详细地描述示例性实施例之前, 将基于已经开发的示例性实施例来总结一些一般性考虑。

[0065] 根据一个示例性实施例, 薄半导体芯片(特别是硅芯片)的柔性特性可用于克服半导体芯片的不同连接区域相对于连接实体(例如载体和另一个连接体)之间的竖直距离。通过弯曲或挠曲半导体芯片, 可以部分或全部省略用于桥接不同竖直高度水平的连接实体之间的距离的常规措施, 例如夹或连接导线。因此, 可以获得更简单的封装体设计, 并且可以显著减少制造工作量。

[0066] 根据一个示例性实施例, 半导体芯片的一个接触区域可以布置在第一竖直高度水平上, 同一半导体芯片的另一个第二接触区域可以布置在另一第二竖直高度水平上。这可以通过将半导体芯片弯曲到所述不同竖直高度水平或在所述不同竖直高度水平之间弯曲来实现。

[0067] 为了提高半导体芯片的可弯曲性, 它可以由足够薄的半导体材料制成, 优选采用硅材料, 优选具有恒定厚度。例如, 这样的厚度可以低于 $50\mu\text{m}$ 或者最优选地等于或低于 $20\mu\text{m}$ 。硅或其它半导体(例如氮化镓)在足够薄时可特别适合于创建弯曲的半导体芯片。例如, 由于半导体芯片的弹性变形, 这种半导体芯片可以在永久弹性弯曲应变下连接。

[0068] 特别是当在封装体内将多个半导体芯片彼此上下堆叠时,通过所描述的制造架构可以实现显著的空间节省。此外,可以在封装体内创建更短的连接路径,这又可以带来更小的损耗和更好的信号质量。

[0069] 半导体封装体一直面临着物理上更小的占位面积的挑战,减少占用的印刷电路板(PCB)面积允许实现更小、更密集的产品。其它电气要求包括降低漏源导通电阻(RDSON)、集电极-发射极导通电压、VCEON值等,以提高功率使用效率。此外,低电感对于某些应用可能是有利的,例如电机驱动中的操作。示例性实施例可以帮助解决这些和/或其它物理挑战,并且可以特别有助于功率密度的增加。

[0070] 根据一个示例性实施例,提供了一种封装体,其可以例如设计为MOSFET半桥配置。这种封装体可以包括至少一个足够薄且因此柔性的半导体芯片(特别是薄裸片)。更特别地,这样的封装体可以包括(例如引线框架型)载体、接合到(例如引线框架型)载体的第一薄半导体芯片(例如第一薄裸片)、在第一半导体芯片之上(特别是顶侧)设置的第二电子部件(例如第二裸片)。例如,可以将顶侧焊盘(例如漏极焊盘)添加到第二电子部件的背侧以建立用于顶部半导体芯片的顶侧连接和热路径。此外,可以在顶侧半导体芯片上提供栅极,其可以优选地连接(特别是焊接)到引线框架。此外,可以建立到第二电子部件的进一步连接(特别是栅极连接)(例如经由导线或夹)。优选地但不是必须地,所述组件可以被包封(特别是包覆成型)。

[0071] 示例性实施例利用诸如已减薄至约100 μm 或更小的硅裸片之类的半导体芯片的柔性特性来改善电路内导通电阻。通过翻转一个电子部件(例如半导体裸片)并将其放置在另一个(优选类似减薄的)电子部件(例如其它半导体裸片)的顶部,可以在两个电子部件/半导体芯片(优选是裸片)之间创建非常低电阻和电感的电配置。由于电子部件/半导体芯片可以一个堆叠在另一个顶部,这也可以在安装基座(例如印刷电路板)上为下表面区域封装体提供机会。此外,还可以经由顶部放置的芯片建立双面冷却。

[0072] 在MOSFET型半导体芯片的情况下,特别是半桥配置可以通过以所描述的方式利用电子部件/半导体芯片中的至少一个的柔性接合电子部件/半导体芯片来实现。为了在具有二极管的IGBT中实现相应的电子实施方式,二极管可以使其阴极(特别是对应于裸片的基极)端子通过裸片的顶部引出(例如通过提供翻转的场效应晶体管)。

[0073] 为了确保裸片边缘终端结构之间不发生电短路,对该区域的保护和隔离可能是有利的。此外,裸片正面金属(FSM)可以被加厚,并且可以有利地实施一种或多种适合于焊接在一起的金属。

[0074] 在一个实施例中,第一裸片可以接合到引线框架。此后,第二裸片可以在第一裸片的顶部之上布置。然后,薄顶部裸片可以弯曲以满足与下部裸片的裸片附接和引线框架相同的高度水平。顶部漏极焊盘也可以添加到第二裸片的背面,以便为顶部裸片提供顶侧连接和热路径。顶部裸片上的栅极也可以焊接到指定的引线框架焊盘。然后,在对组件进行包覆成型之前,可以将栅极连接添加到下部裸片(例如,可以使用导线或夹)。特别地,在封装体的紧凑性和性能方面,利用裸片弯曲以在不同平面上形成连接可能是非常有利的。

[0075] 图1示出了根据一个示例性实施例的封装体100的剖视图。

[0076] 所示封装体100包括载体102。此外,封装体100包括具有第一连接区域106的半导体芯片104,在第一连接区域106处,半导体芯片104安装在载体102上或上方的第一竖直高

度水平108处。此外,提供连接体110。半导体芯片104被弯曲,从而在半导体芯片104的第二连接区域112处在不同于第一竖直高度水平108的第二竖直高度水平114处与连接体110连接。如图所示,第一连接区域106和第二连接区域112都形成半导体芯片104的下主表面的一部分。

[0077] 如图1示意性所示,连接体110可以包括导电结构120(例如引线、焊盘或引线框架的区段)或另一个电子部件122。

[0078] 更具体地,示出的半导体芯片104可以包括安装在载体102上或上方的第一平坦部分138、安装在连接体110上的第二平坦部分140以及在第一平坦部分138和第二平坦部分140之间的倾斜和弯曲部分142。

[0079] 根据图1,封装体100具有高度型廓,如沿竖直轴线150其弯曲配置所指示的。可以在载体102和半导体芯片104之间在布置于第一竖直高度水平108的第一连接区域106处建立纯机械或导电连接,例如通过导电连接结构118(例如粘合剂或焊料)。相应地,半导体芯片104的布置在较低的第二竖直高度水平114处的第二连接区域112可以与连接体110纯机械地连接或者也可以电连接。这可以通过另外的导电连接结构118、例如粘合剂或焊料来实现。

[0080] 图2示出了根据一个示例性实施例的制造封装体100的方法的流程图200。用于制造封装体100的所述方法的以下描述的附图标记涉及图1的实施例。

[0081] 如框202所示,该方法包括在载体102上或上方的第一竖直高度水平108处安装具有第一连接区域106的半导体芯片104。如框204所示,该方法还包括弯曲半导体芯片104,从而在与第一竖直高度水平108不同的第二竖直高度水平114处在半导体芯片104的第二连接区域112将半导体芯片104与连接体110连接。

[0082] 参照图3至图8,将解释根据示例性实施例的封装体100的进一步示例性实施例。在图3至图8的每一个中,示出了相应封装体100的俯视图(图示在左下侧)和两个剖视图(图示在顶侧和右下侧)。

[0083] 图3示出了根据一个示例性实施例的封装体100在包封之前的不同视图。图4示出了包封之后的根据图3的封装体100。

[0084] 所示封装体100包括载体102,其可以实施为平坦金属片。载体102可以形成图案化的平坦金属板、例如引线框架的一部分。载体102例如可以是裸片焊盘。例如,载体102由铜和/或铝制成。

[0085] 此外,封装体100包括半导体芯片104,其可以是具有例如20 μm 的厚度的薄硅裸片。半导体芯片104可以具有第一连接区域106,在该第一连接区域处半导体芯片104安装在载体102上方的第一竖直高度水平108处。

[0086] 如图3所示,可以在载体102和半导体芯片104之间布置另外的电子部件116(例如,另外的半导体裸片),使得部件104、116可以形成堆叠裸片配置。导电连接结构118、例如焊料结构可以布置在半导体芯片104和另外的电子部件116之间,用于将部件104、116彼此机械和电耦合。优选地,半导体芯片104和另外的电子部件116互连以形成半桥。为此,半导体芯片104和另外的电子部件116都可以是金属氧化物半导体场效应晶体管(MOSFET)芯片。

[0087] 除此之外,封装体100包括导电连接体110、例如焊盘或引脚。例如,连接体110可以与载体102形成同一结构化平坦金属板(特别是引线框架)的一部分。因此,连接体110可以

布置在与载体102相同的竖直高度水平处。换句话说,载体102和连接体110可以共面并且可以属于共同的引线框架。

[0088] 由于竖直方向上在载体102和半导体芯片104之间存在电子部件116,因此,与连接体110的上主表面相比,半导体芯片104的下主表面处的第一连接区域106位于更高的竖直高度水平。为了桥接半导体芯片104和连接体110之间的竖直间隙,半导体芯片104被弯曲以呈现三维弯曲配置。从而,半导体芯片104的第二连接区域112在与第一竖直高度水平108不同的第二竖直高度水平114处直接与连接体110连接。通过薄半导体芯片104的所述弯曲或挠曲,上述竖直间隙可以由半导体芯片104本身桥接而无需夹、连接导线等。这可以允许以紧凑和轻量化的方式以及低工作量地制造根据图3和图4的封装体100。此外,所描述的半导体芯片104和连接体110之间的直接连接可以保持信号路径短,这可以获得低损耗和高质量的信号传输。

[0089] 在制造封装体100期间,半导体芯片104可以弯曲成挠曲状态并且可以相应地在电子部件116和连接体110处以永久挠曲应变固定连接。在弯曲过程中,半导体芯片104在与电子部件116和连接体110连接(例如通过焊接)时会发生弹性变形。为了提高半导体芯片104的可弯曲性,半导体芯片104的芯片厚度 d 可以做得足够小,优选地低于 $50\mu\text{m}$,最优选地等于或低于 $20\mu\text{m}$ 。

[0090] 如图4所示,封装体100可以包括包封半导体芯片104、载体102的一部分和连接体110的一部分的包封材料124。包封材料124可以例如是模制型包封材料。包封可以通过包覆成型进行。由于半导体芯片104可以通过焊接等连接到另外的电子部件116的顶侧以及连接体110的顶侧,优选地弹性弯曲的半导体芯片104可以在永久张力下连接到另外的电子部件116和连接体110。通过模制型包封材料124来包封弯曲的半导体芯片104对于将弯曲的半导体芯片104机械地稳定在期望的图示弯曲状态可能是非常有利的。这可以提高机械和电可靠性,从而提高封装体100的性能。

[0091] 同样如图3和图4所示,散热体126安装在半导体芯片104的顶部上。例如,散热体126可以是金属片或层。特别地,散热体126可以是金属块、例如铜块。散热体126可以由具有高导热率(例如至少 50W/mK)的材料制成。如图4所示,散热体126的上主表面在封装体100的上主表面处相对于包封材料124暴露以促进顶侧冷却。在封装体100的操作期间,半导体芯片104、116可以产生大量的热量,这些热量可以至少部分地通过顶侧的散热体126从封装体100中去除。

[0092] 如图所示,载体102的下主表面和连接体110的下主表面也相对于包封材料124暴露。因此,载体102和连接体110也可以有助于在底侧从封装体100去除热量。因此,封装体100的双面冷却可以通过散热体126、载体102和连接体110的协作来实现。除此之外,载体102和连接体110的暴露表面可以用作封装体100的电端子,用于将电子部件/半导体芯片104、116连接到封装体100的外围电子装置(例如连接到印刷电路板,封装体100可以例如通过焊接安装在印刷电路板上,未示出)。

[0093] 如图3和图4所示,封装体100包括经由焊接材料与半导体芯片104连接的另外的连接体128。例如,另外的连接体128可以是另外的焊盘或引脚。另外的连接体128可与载体102和连接体110形成同一结构化平坦金属板(特别是引线框架)的一部分。因此,另外的连接体128可以与载体102和连接体110布置在相同的竖直高度水平上。换句话说,载体102、连接体

110和另外的连接体128是共面的并且可以属于共同的引线框架。

[0094] 仍然参考另外的连接体128,可以提供导电连接元件130(例如连接导线,其可以为栅极线),用于经由焊料材料将另外的连接体128与半导体芯片104连接。

[0095] 如已经提到的,图3和图4中所示的封装体100包括两个电子部件/半导体芯片104、116,它们可以被配置为以半桥配置连接的薄裸片MOSFET。下电子部件116和上半导体芯片104可以通过在正面金属处焊接以建立裸片到裸片连接来连接。上半导体芯片104是被弯曲以另外还接触连接体110的MOSFET裸片,连接体110在此被配置为引线框架焊盘。

[0096] 更特别地,所述连接体110可以构成源极焊盘。图3还以附图标记158示出了上半导体芯片104上的栅极焊盘。如附图标记160所指示,漏极焊盘可以被焊接到半导体芯片104的背面上。相应地,还指示了另外的漏极焊盘164和另外的栅极焊盘166。

[0097] 图4示出了被模制化合物包封之后的图3的封装体100。换句话说,半桥配置中的薄裸片MOSFET可以用包封材料124包覆成型。图4还示出了成暴露在包封材料124之外的散热体126的形式的顶侧冷却连接结构。

[0098] 图5示出了根据另一个示例性实施例的封装体100在包封之前的不同视图。图6示出了包封之后的根据图5的封装体100。

[0099] 根据图5和图6,散热体126不仅从半导体芯片104中去除热量,而且实现了将另外的连接体128与半导体芯片104的顶侧端子电耦合的附加功能。为此目的,图5和图6的散热体126实施为夹170,即实施为三维弯曲金属板。

[0100] 此外,图5和图6的实施例与图3和图4的实施例的不同之处特别在于,以半桥配置连接的薄裸片MOSFET具有根据图5和图6的替代漏极焊盘连接架构。所提到的夹170也可以具有漏极焊盘连接功能,参见附图标记174并且因此可以被表示为漏极焊盘夹。如在图6中最佳地看到的,在包封之后夹170的上主表面暴露在包封材料124之外,从而形成顶侧冷却设计。

[0101] 图7示出了根据另一个示例性实施例的封装体100在包封之前的不同视图。图8示出了包封之后的根据图7的封装体100。

[0102] 根据图7和图8,半导体芯片104在其两个相反端部相对于其中央部分弯曲,从而在第三竖直高度水平134在半导体芯片104的第三连接区域132处与另外的连接体128连接。在所示的实施例中,第三竖直高度水平134不同于(更特别地低于)第一竖直高度水平108并且与第二竖直高度水平114相同(或者,第三竖直高度水平134也可以不同于第二竖直高度水平114,未示出)。

[0103] 根据图7和图8,半导体芯片104和另外的电子部件116中的一个可以是绝缘栅双极晶体管芯片(IGBT,参见附图标记111),而半导体芯片104和另外的电子部件116中的另一个可以是二极管芯片(参见附图标记113)。更详细地参考图7和图8的实施例,电子部件116形式的IGBT 111可以初始接合到引线框架集电极或阴极焊盘。然后可以将包含用于阴极端子的正面出口的二极管芯片113(对应于半导体芯片104)放置在IGBT裸片的顶部之上,以便其薄硅的柔性特性然后可以在与IGBT裸片附接相同的竖直高度水平处提供到引线框架的连接。然后可以将栅极连接添加到IGBT 111,并且可以例如通过模制来包封该组件。因此,图7和图8的配置示出了薄裸片IGBT和FRED(快速恢复外延二极管)配置,其中FRED的阴极通过顶侧引出。

[0104] 图7和图8的实施例与图3至图6的实施例的不同之处不仅在于双极晶体管和二极管的组合(而不是两个MOSFET的组合),而且还在于,根据图7和图8,上半导体芯片104包括两个弯曲区段。通过这两个弯曲的、弯曲状的或挠曲的区段,封装体100在不同的竖直高度水平处提供三个连接,更特别地,在两个较低的(并且例如相同的)竖直高度水平之间具有升高的竖直高度水平。

[0105] 更特别地,图7和图8示出了导电连接元件130(例如连接导线,这里实施为栅极线)和发射极/阳极引线框架焊盘180。附图标记182表示二极管上的阳极区域。附图标记184表示集电极/阴极引线框架焊盘,附图标记186表示焊盘上的阴极区域。IGBT栅极焊盘用附图标记188表示,栅极引线框架焊盘用附图标记190表示。如图所示,上半导体芯片104弯曲以在两端接触引线框架焊盘。

[0106] 应当注意,术语“包括”不排除其它元件或特征,并且“一个”或“一种”不排除多个或多种。此外,可以组合针对不同实施例描述的元件。还应当注意的是,附图标记不应被解释为限制权利要求的范围。此外,本申请的范围不旨在限于说明书中描述的过程、机器、制造、物质组成、手段、方法和步骤的特定实施例。因此,所附权利要求旨在将这样的过程、机器、制造、物质组成、手段、方法或步骤包括在它们的范围内。

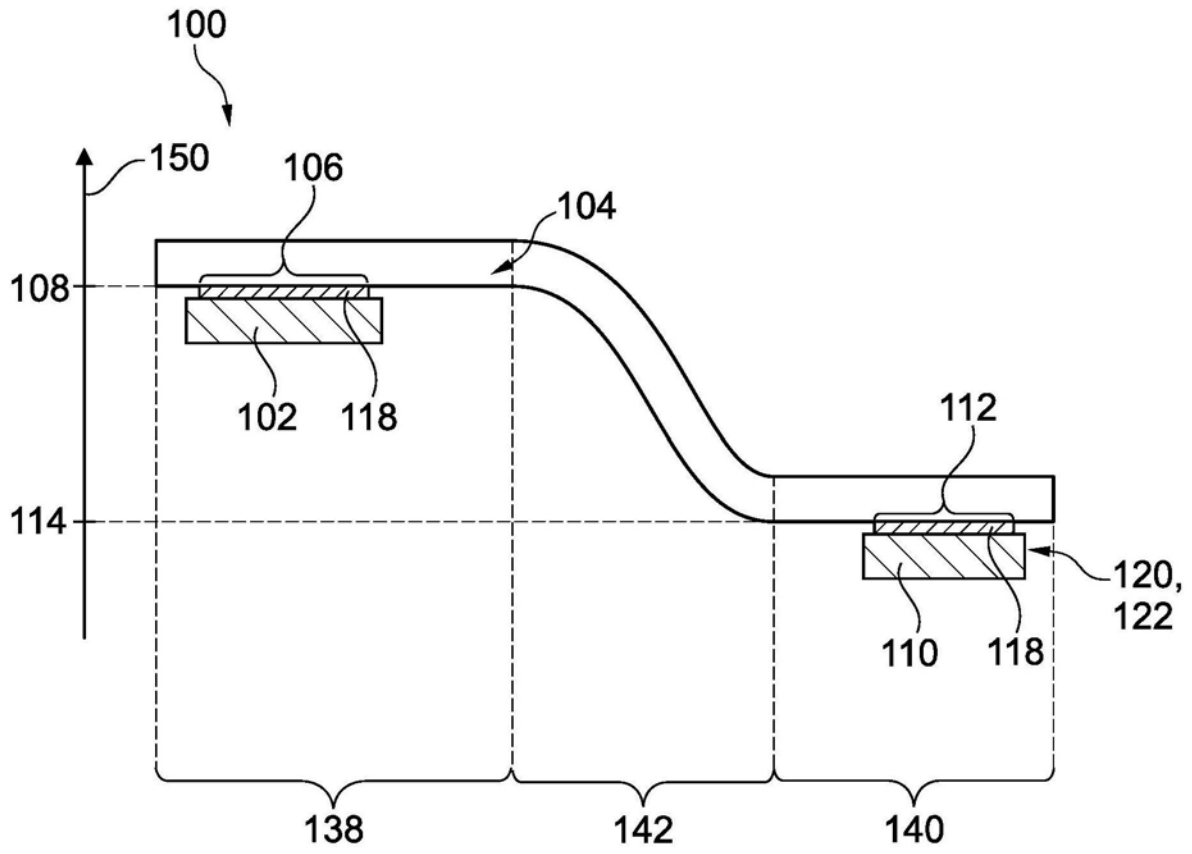


图1

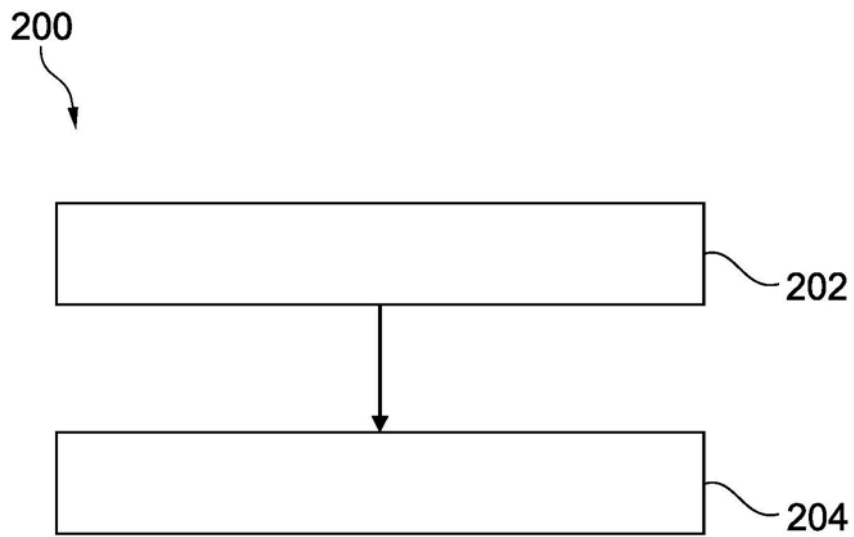


图2

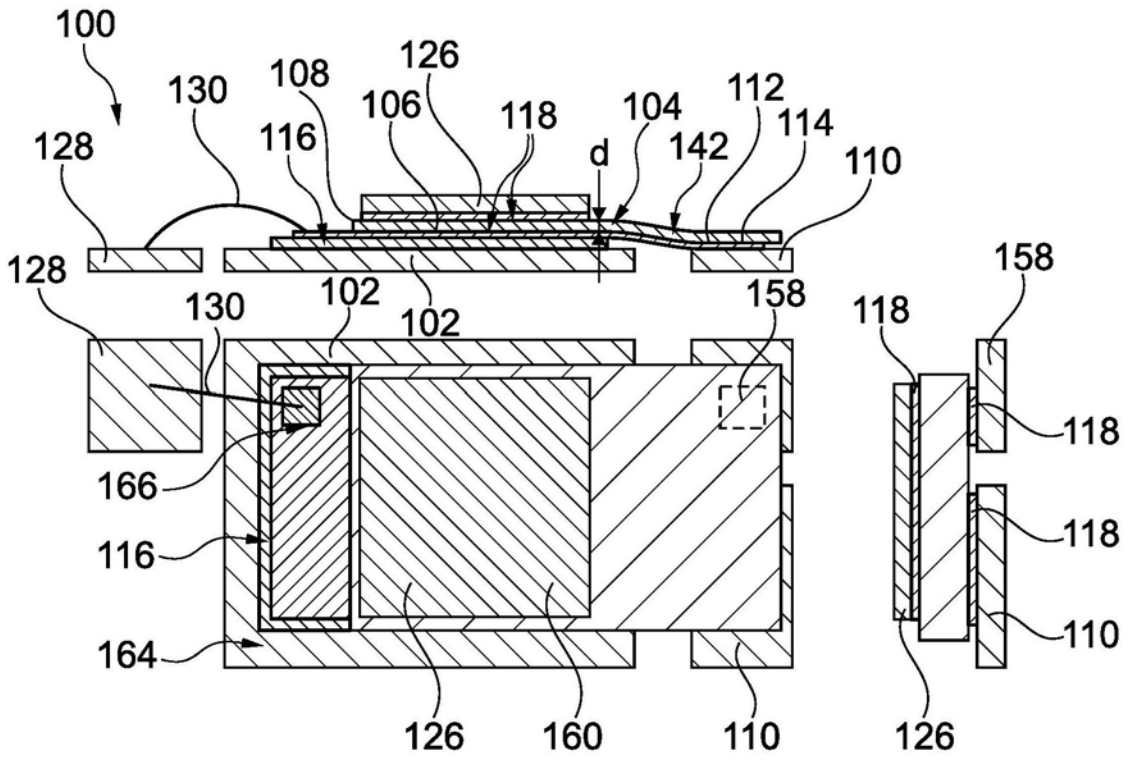


图3

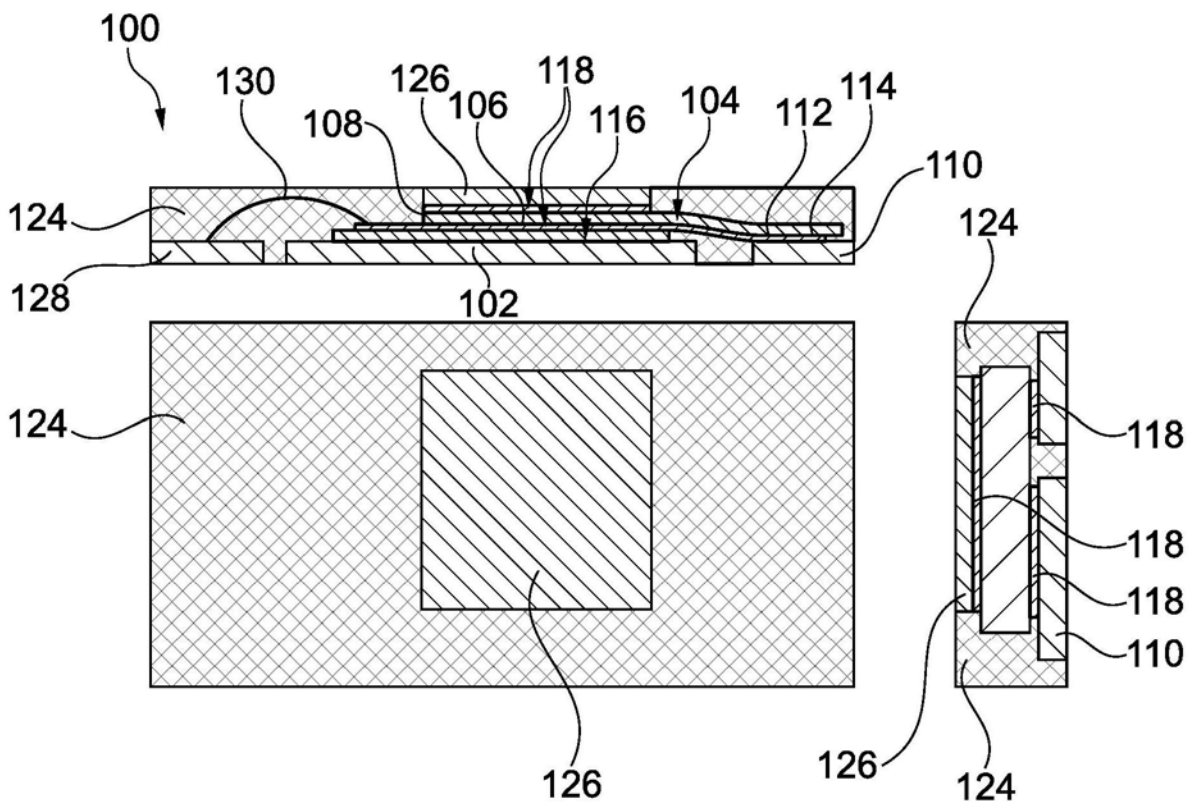


图4

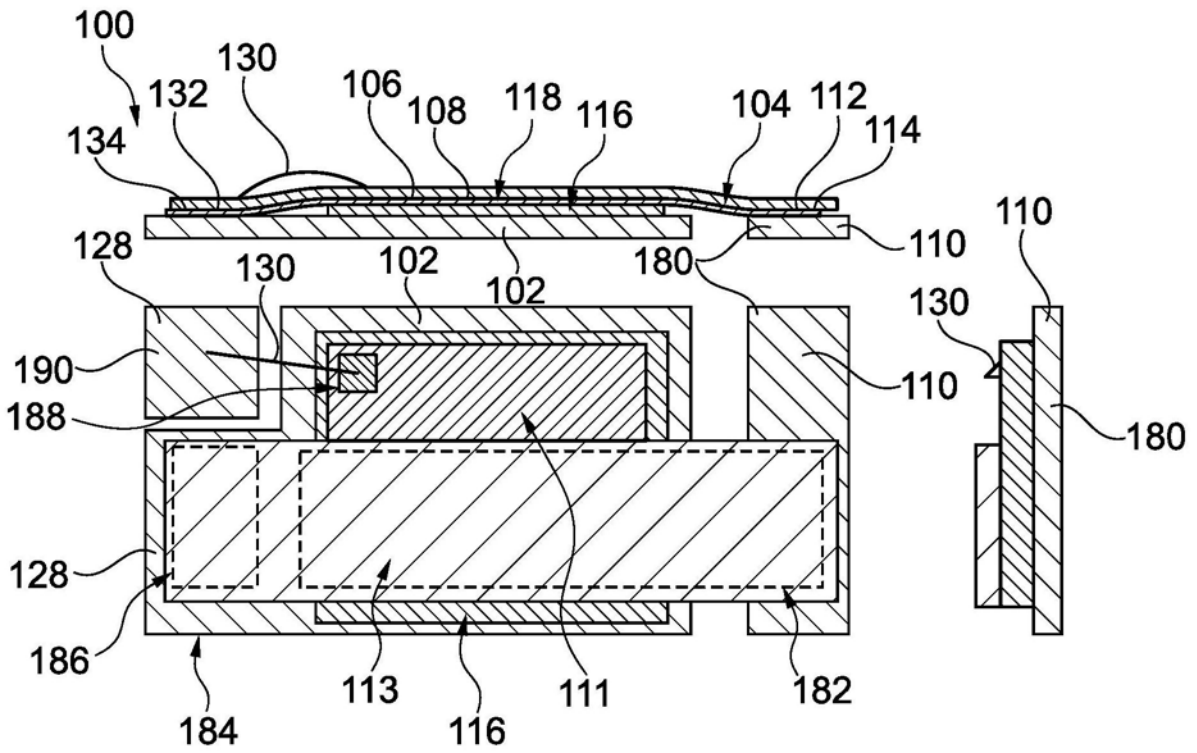


图7

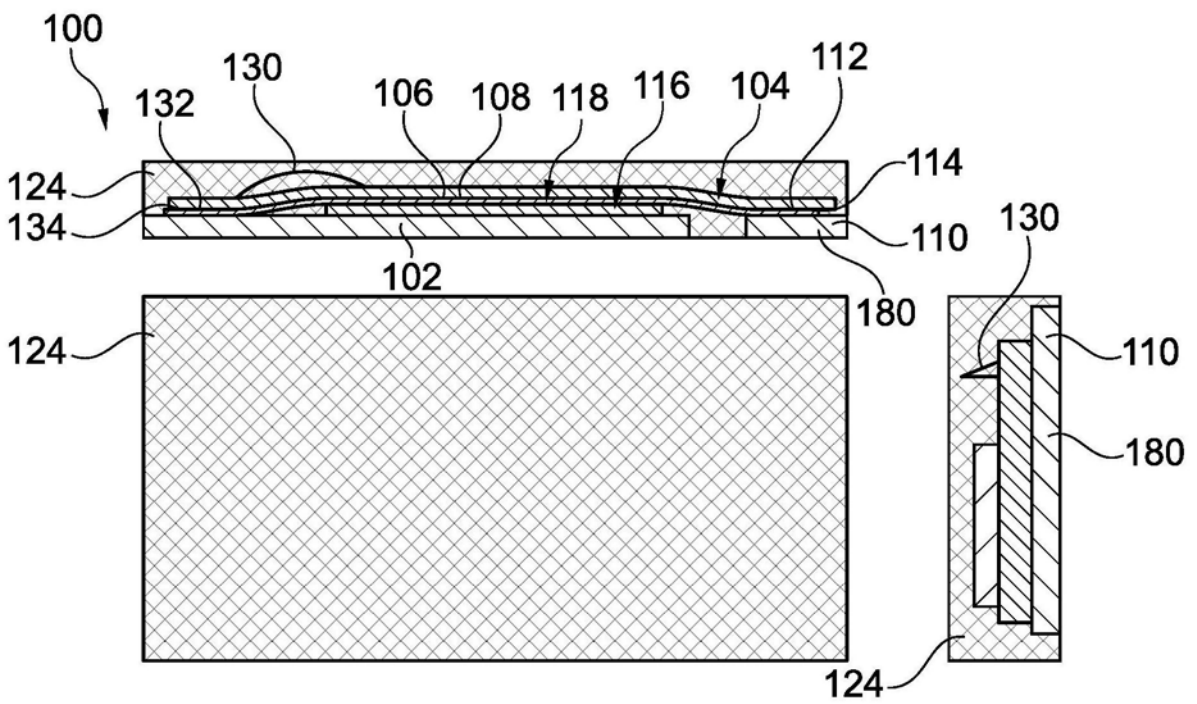


图8