



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년06월12일
(11) 등록번호 10-2542472
(24) 등록일자 2023년06월07일

(51) 국제특허분류(Int. Cl.)
H10K 59/00 (2023.01) G09G 3/00 (2006.01)
H10K 99/00 (2023.01)
(52) CPC특허분류
H10K 59/131 (2023.02)
G09G 3/006 (2013.01)
(21) 출원번호 10-2016-0125537
(22) 출원일자 2016년09월29일
심사청구일자 2021년07월12일
(65) 공개번호 10-2018-0035446
(43) 공개일자 2018년04월06일
(56) 선행기술조사문헌
KR100894606 B1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정기문
경기도 파주시 해솔로 85 (목동동, 해솔마을1단지
두산위브) 108동 503호
(74) 대리인
특허법인다나

전체 청구항 수 : 총 4 항

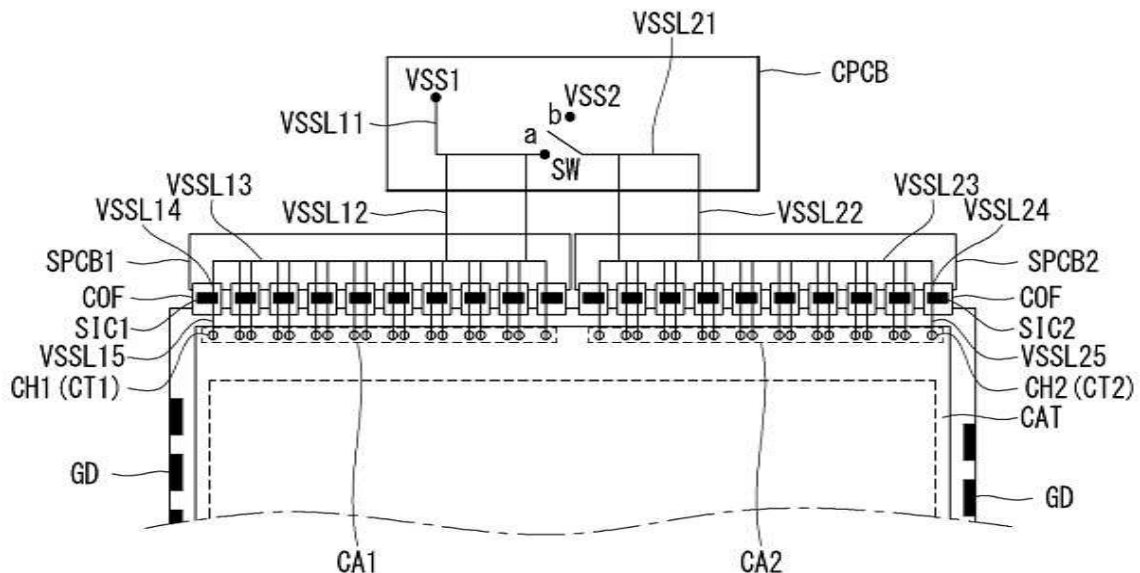
심사관 : 이창용

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명은 저전위 전원전압 공급라인과 캐소드 전극의 콘택부에 전압을 인가하여 전류를 흐르게 함으로써 사전에 표시패널의 불량위치를 검출해 낼 수 있는 유기발광 표시장치에 관한 것으로, 애노드 전극, 유기발광층 및 캐소드 전극을 포함하는 유기발광 다이오드를 구비하는 표시패널; 제 1 전압을 공급하는 제 1 전원; 상기 제 1 전압보다 높은 제 2 전압을 공급하는 제 2 전원; 및 상기 제 1 전압 및 상기 제 2 전압의 적어도 하나를 상기 캐소드 전극에 공급하는 스위칭부를 포함한다.

대표도 - 도4



(52) CPC특허분류

H10K 71/70 (2023.02)

H10K 71/861 (2023.02)

H01L 2924/12044 (2013.01)

명세서

청구범위

청구항 1

애노드 전극, 유기발광층 및 일측 단부에 서로 인접한 제 1 및 제 2 영역을 갖는 캐소드 전극을 포함하는 유기 발광 다이오드를 구비하는 표시패널;

제 1 접촉부를 통해 상기 캐소드 전극의 제 1 영역에 제 1 저전위 전압을 공급하는 제 1 전원;

상기 제 1 접촉부와 인접 배치된 제 2 접촉부를 통해 상기 캐소드 전극의 제 2 영역에 상기 제 1 저전위 전압보다 높은 제 2 저전위 전압을 공급하는 제 2 전원; 및

상기 표시패널의 디스플레이 구동시 상기 제 1 및 제 2 접촉부들에 상기 제 1 저전위 전압을 공급하고, 상기 표시패널의 이상 검출모드시 상기 제 1 접촉부에 상기 제 1 저전위 전압을 공급하고, 상기 제 2 접촉부에 상기 제 2 저전위 전압을 공급하여, 상기 제 1 접촉부와 상기 제 2 접촉부 사이에 전압차를 발생시키는 전류경로를 형성하는 스위칭부를 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 표시패널의 비표시부에 형성되며, 상기 제 1 저전위 전압을 상기 제 1 접촉부에 공급하는 제 1 전원전압 공급라인; 및

상기 표시패널의 비표시부에 형성되며, 상기 제 2 저전위 전압을 상기 제 2 접촉부에 공급하거나, 상기 제 1 저전위 전압을 상기 제 2 접촉부에 공급하는 제 2 전원전압 공급라인을 더 포함하는 유기발광 표시장치.

청구항 3

삭제

청구항 4

제 2 항에 있어서,

상기 전류경로가 형성될 때, 상기 제 1 전원전압 공급라인에 접속되어 상기 제 1 접촉부의 전류를 센싱하는 제 1 소스 IC와, 상기 제 2 전원전압 공급라인에 접속되어 상기 제 2 접촉부의 전류를 센싱하는 제 2 소스 IC를 구비하는 데이터 구동부를 더 포함하는 유기발광 표시장치.

청구항 5

제 2항 또는 제 4 항에 있어서,

상기 표시패널의 기관 상에 서로 나란하게 배치되는 상기 제 1 및 제 2 전원전압 공급라인들;

상기 제 1 및 제 2 전원전압 공급라인들을 커버하는 절연막 상에 배치되며, 상기 제 1 및 제 2 전원전압 공급라인들을 각각 노출시키는 콘택홀들을 통해 상기 제 1 및 제 2 전원전압 공급라인들에 접속되는 제 1 보조 캐소드 전극;

상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층;

상기 패시베이션막 및 오버코트층의 일부분을 제거한 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되는 제 2 보조 캐소드 전극; 및

상기 제 2 보조 캐소드 전극 및 상기 오버코트층 상에 배치되는 상기 캐소드 전극을 포함하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 저전위 공급라인과 캐소드 전극의 콘택부의 불량을 용이하게 검출할 수 있는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(CRT: Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한, 평판 표시장치의 예로는, 액정 표시장치(LCD: Liquid Crystal Display), 전계방출 표시장치(FED: Field Emission Display), 플라즈마 표시장치(PDP: Plasma Display Panel) 및 유기발광 다이오드 표시장치(OLED: Organic Light Emitting Display) 등이 있다.

[0003] 이들 평판 표시장치 중에서 유기발광 다이오드 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자기 발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0004] 유기 발광 다이오드 표시장치는 전기 에너지를 빛 에너지로 전환하는 유기 발광 다이오드(Organic Light Emitting Diode)를 포함한다. 유기 발광 다이오드는 애노드 전극, 캐소드 전극, 및 이들 전극 사이에 배치되는 유기 발광층을 포함한다. 애노드 전극으로부터는 정공이 주입되며 캐소드 전극으로부터는 전자가 주입된다. 애노드 전극과 캐소드 전극을 통해 각각 주입된 정공과 유기 발광층(emission layer: EML)에 주입되면 여기자인 엑시톤(exciton)을 형성하고, 이 엑시톤은 에너지를 빛으로 방출하면서 발광하게 된다.

[0005] 이러한 유기 발광 다이오드 표시장치는 게이트 라인들, 데이터 라인들 및 공통전원라인들의 교차에 의해 구획되는 다수의 화소들을 포함한다. 각 화소는 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 스토리지 커패시터 및 유기발광 다이오드를 포함한다. 스위칭 박막 트랜지스터는 게이트 라인에 스캔 펄스가 공급되면 턴-온되어 데이터 라인에 공급된 데이터 신호를 스토리지 커패시터 및 구동 박막 트랜지스터의 게이트 전극으로 공급한다. 구동 박막 트랜지스터는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원라인으로부터 유기 발광 다이오드로 공급되는 전류를 제어함으로써 유기 발광 다이오드의 발광량을 조절하게 된다. 스토리지 커패시터는 스위칭 박막 트랜지스터가 턴-오프되더라도 구동 박막 트랜지스터가 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 유기 발광 다이오드의 발광을 유지할 수 있도록 스위칭 박막 트랜지스터를 통해 데이터 라인으로부터 공급되는 데이터 전압을 충전한다.

[0006] 이하, 도 1을 참조하여, 종래의 유기발광 표시장치에 대해 설명하기로 한다.

[0007] 도 1은 종래의 유기발광 표시장치의 일부 영역을 도시한 단면도이다.

[0008] 도 1을 참조하면, 종래의 유기발광 표시장치는 표시패널(10), 콘트롤 PCB(20), 소스 PCB(22), 칩온필름(Chip On Film)(24)을 포함한다.

[0009] 칩온필름(24)은 소스 PCB(22)의 패드들과 표시패널(25)의 데이터패드들에 전기적으로 접속된다. 칩온필름(24)에는 소스 구동회로로서의 소스 집적회로(Integrated Circuit)(이하, "소스 IC"라 함)(SIC)가 실장된다.

[0010] 소스 PCB(22)에는 콘트롤 PCB(20)로부터의 디지털 비디오 데이터들과 타이밍 제어신호들 및 표시패널에 필요한 전원전압을 공급하기 위한 각종 배선들이 형성된다.

[0011] 콘트롤 PCB(20)에는 제어회로와 데이터 전송회로 등이 실장된다. 이 콘트롤 PCB(20)는 데이터와 함께 데이터 IC(SIC)의 동작을 제어하기 위한 타이밍 제어신호들 및 각종 전원전압을 소스 PCB(22)를 통해 소스 COF(24)의 소스 IC(SIC)에 공급한다.

[0012] 도 1에서는 도면이 복잡하게 되는 것을 피하기 위해, 타이밍 제어신호, 데이터 신호 등을 공급하기 위한 신호라

인들과, 고전위 전원을 공급하기 위한 공급라인 등은 생략하고, 유기발광 표시장치의 캐소드 전극(CAT)에 저전위 전원전압(VSS)을 공급하기 위한 저전위 전원 공급라인(VSSL1~VSSL5)만을 도시하고 있다.

[0013] 종래의 유기발광 표시장치에서는 도 1에 도시된 바와 같이 저전위 전원(VSS)은 콘트롤 PCB(20)로부터 소스 PCB(22), 및 소스 IC를 거쳐 표시패널(10)에 형성된 캐소드 전극(CAT)에 공급된다.

[0014] 저전위 전원전압(VSS)을 공급하기 위한 저전위 전원전압 공급라인은 콘트롤 PCB(20)에 형성된 제 1 공급라인(VSSL1), 소스 PCB(22)에 형성된 제 3 공급라인(VSSL3), 제 1 공급라인(VSSL1)과 제 3 공급라인(VSSL3)을 연결하는 제 2 공급라인(VSSL2), 칩온글라스(24)에 형성된 제 4 공급라인(VSSL4), 및 표시패널(10)에 형성된 제 5 공급라인(VSSL5)을 포함한다. 저전위 전원전압(VSS)은 제 1 내지 제 5 공급라인(VSSL1~VSSL5)을 통해 캐소드 전극(CAT)에 공급된다.

[0015] 그런데, 제 1 내지 제 5 공급라인(VSSL1~VSSL5)은 공정수를 줄이기 위해 유기발광 표시장치의 표시패널(10)에 형성되는 게이트 라인 형성시 형성되고, 캐소드 전극(CAT)은 데이터 라인 형성 후 유기발광 다이오드(OLED)를 형성할 때 형성되므로, 제 1 내지 제 5 공급라인(VSSL1~VSSL5)과 캐소드 전극(CAT)은 서로 다른 층에 형성된다. 따라서, 제 1 내지 제 5 공급라인(VSSL1~VSSL5)과 캐소드 전극(CAT)을 서로 연결하기 위해서는 이들 사이에 존재하는 층에 다수의 콘택홀들(CH)이 형성되어야 한다.

[0016] 이와 같은 구성에서, 제 5 공급라인(VSSL5)과 캐소드 전극(CAT) 사이에는, 제 5 공급라인(VSSL5)을 커버하는 절연막, 절연막 상에 형성되며 표시패널의 표시영역(액티브 영역)에 배치되는 박막 트랜지스터의 소스/드레인 전극과 동일층에 형성되는 제 1 보조 캐소드 전극, 제 1 보조 캐소드 전극을 커버하는 패시베이션막, 평탄화를 위해 패시베이션막 상에 위치하는 오버코트층, 오버코트층 상에 배치되는 화소전극과 동일층에 형성되는 제 2 보조 캐소드 전극이 배치된다. 제 5 공급라인(VSSL5)과 캐소드 전극(CAT)의 콘택영역에서는 제 1 보조 캐소드 전극이 층간 절연막을 관통하는 스루홀을 통해 제 5 공급라인(VSSL5)에 접속되고, 제 5 공급라인(VSSL5) 상의 패시베이션막 및 오버코트층이 제거되어 제 1 보조전극 및 제 2 보조전극이 직접 접속되고, 캐소드 전극은 제 2 보조전극 상에 배치되는 구성으로 되어 있다.

[0017] 그런데, 캐소드 전극을 제 2 보조전극 상에 배치할 때, 제 2 보조전극과 오버코트층의 접촉성이 좋지 않아 공극이 발생되고, 제 2 보조전극 상에 캐소드 전극을 배치할 때 공극 사이로 캐소드 전극을 형성하기 위한 물질이 스며들면, 캐소드 전극의 두께가 얇아지게 된다.

[0018] 따라서, 제 5 공급라인(VSSL5)과 두께가 얇아진 캐소드 전극(CAT)의 콘택부에서는 전류밀도가 상승하여 온도가 상승하는 문제가 있었다. 즉, 제 5 공급라인(VSSL5)과 캐소드 전극이 콘택되는 위치에서 캐소드 전극(CAT)이 정상적인 부분과 두께가 얇아진 부분이 있을 경우, 캐소드 전극(CAT)의 저항이 낮은 쪽으로 전류가 집중되어 과전류가 흐르게 되므로 저항이 낮은 위치에서 과전류에 의해 온도가 상승하는 문제점이 있었다.

[0019] 이와 같이, 제 5 공급라인(VSSL5)과 캐소드 전극(CAT)의 콘택위치에서 상술한 문제점의 발생 가능성은 표시패널을 파괴 분석하지 않고는 이를 알 수 있는 방법이 없어 표시패널의 불량률을 사전 검증하기 곤란하다는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0020] 따라서, 본 발명은 상술한 문제점을 해결하기 위한 것으로, 저전위 전원전압 공급라인과 캐소드 전극의 콘택부에 전압을 인가하여 전류를 흐르게 함으로써 사전에 표시패널의 불량위치를 검출해 낼 수 있는 유기발광 표시장치를 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

[0021] 상기 목적달성을 위한 본 발명의 유기발광 표시장치는 애노드 전극, 유기발광층 및 캐소드 전극을 포함하는 유기발광 다이오드를 구비하는 표시패널; 제 1 전압을 공급하는 제 1 전원; 상기 제 1 전압보다 높은 제 2 전압을 공급하는 제 2 전원; 및 상기 제 1 전압 및 상기 제 2 전압의 적어도 하나를 상기 캐소드 전극에 공급하는 스위칭부를 포함한다.

[0022] 상기 구성에서, 유기발광 표시장치는 상기 표시패널의 비표시부에 형성되며, 상기 제 1 전압을 상기 캐소드 전극의 일측 단부의 일부 영역에 위치하는 복수의 제 1 접촉부들에 공급하는 복수의 제 1 전원전압 공급라인들;

및 상기 표시패널의 비표시부에 형성되며, 상기 제 2 전압을 상기 캐소드 전극의 일측 단부의 일부 영역에 인접한 나머지 영역에 위치하는 복수의 제 2 접촉부들에 공급하거나, 상기 제 1 전압을 상기 복수의 제 2 접촉부들에 공급하는 복수의 제 2 전원전압 공급라인들을 더 포함할 수 있다.

[0023] 또한, 상기 표시패널의 디스플레이 구동시에는, 상기 스위칭부가 상기 제 1 전원에 접속되어 상기 제 1 전압을 상기 복수의 제 1 접촉부들 및 상기 복수의 제 2 접촉부들에 공급하고, 상기 표시패널의 이상 검출모드에서는, 상기 스위칭부가 상기 제 2 전원에 연결되어, 상기 제 1 전압을 상기 복수의 제 1 접촉부들에 공급하고, 상기 제 2 전압을 상기 복수의 제 2 접촉부들에 공급하여 상기 일부 영역과 상기 나머지 영역 사이에 전압 차를 발생시켜 전류경로를 형성할 수 있다.

[0024] 또한, 본 발명에 따르는 유기발광 표시장치는, 상기 전류경로가 형성될 때, 상기 복수의 제 1 전원전압 공급라인들에 접속되어 상기 복수의 제 1 접촉부들의 전류를 센싱하는 적어도 하나의 제 1 소스 IC, 상기 복수의 제 2 전원전압 공급라인들에 접속되어 상기 복수의 제 2 접촉부들의 전류를 센싱하는 적어도 하나의 제 2 소스 IC를 구비하는 데이터 구동부를 더 포함할 수 있다.

[0025] 또한, 본 발명에 따르는 유기발광 표시장치는, 상기 표시패널의 기판 상에 서로 나란하게 배치되는 복수의 제 1 및 제 2 전원전압 공급라인들; 복수의 제 1 및 제 2 전원전압 공급라인들을 커버하는 절연막 상에 배치되며, 상기 복수의 제 1 및 제 2 전원전압 공급라인들을 각각 노출시키는 복수의 콘택홀들을 통해 상기 복수의 제 1 및 제 2 전원전압 공급라인들에 접속되는 제 1 보조 캐소드 전극; 상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층; 상기 패시베이션막 및 오버코트층의 일부분을 제거한 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되는 제 2 보조 캐소드 전극; 및 상기 제 2 보조 캐소드 전극 및 상기 오버코트층 상에 배치되는 상기 캐소드 전극을 포함할 수 있다.

발명의 효과

[0026] 본 발명에 따르는 유기발광 표시장치에 의하면, 캐소드 전극의 2개의 영역에 제 1 저전위 전원전압과 제 2 저전위 전원전압을 공급하여 전류경로를 형성하고, 전원이 공급되는 라인들과 캐소드 전극의 접촉위치의 전류밀도 등을 측정하여 이상이 발생한 접촉부의 위치를 판단할 수 있게 되므로 유기발광 표시장치의 불량률을 현저히 줄일 수 있는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0027] 도 1은 종래의 유기발광 표시장치의 일부분을 도시한 평면도,
- 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도,
- 도 3은 도 2에 도시된 유기발광 표시장치의 표시패널의 1화소영역을 개략적으로 도시한 등가 회로도,
- 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 일부 영역을 도시한 평면도,
- 도 5는 도 4의 일부 영역을 도시한 단면도,
- 도 6은 정상 모드(디스플레이 구동)에서의 유기발광 표시장치의 캐소드 전극에 공급되는 전류의 경로를 설명하기 위한 도면,
- 도 7은 이상 부위 검출모드에서의 유기발광 표시장치의 캐소드 전극에 공급되는 전류의 경로를 설명하기 위한 도면.

발명을 실시하기 위한 구체적인 내용

[0028] 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예에 대해 상세히 설명하기로 한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0029] 이하, 도 2 및 도 3을 참조하여 본 발명의 실시예에 따르는 유기발광 표시장치에 대해 설명하기로 한다.

[0030] 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도이고, 도 3은 도 2에 도시된

유기발광 다이오드 표시장치의 표시패널의 1화소영역을 개략적으로 도시한 등가 회로도이다.

- [0031] 도 2 및 도 3을 참조하면, 본 발명에 따르는 유기발광 표시장치는 표시패널(DP), 표시패널(DP)의 일측에 배치된 데이터 구동부(DD), 데이터 구동부(DD)에 타이밍 신호를 제공하는 타이밍 컨트롤러(TC), 표시패널(DP)의 다른 일측에 배치된 게이트 구동부(GD), 및 표시패널(DP)에 전원을 공급하는 고전위 전압라인(ELVDD) 및 저전위 전압라인(ELVSS)을 포함할 수 있다.
- [0032] 데이터 구동부(DD)는 소스 IC(SIC)가 실장되며, 일측은 소스 인쇄회로기판(DPCB)의 일단부에 접속되고, 타측은 표시패널(DP)의 일단부에 부착되는 칩온필름(COF)을 포함한다.
- [0033] 데이터 구동부(DD)는 타이밍 컨트롤러(TC)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환하여 데이터전압을 발생한다. 데이터 구동부(DD)로부터 출력된 데이터 전압은 데이터라인들(DL)에 공급된다.
- [0034] 게이트 구동부(GD)는 게이트 IC(GIC)를 포함하며, 데이터전압에 동기되는 게이트펄스를 게이트라인들(GL)에 순차적으로 공급하여 데이터 전압이 기입되는 표시 패널(DP)의 화소들을 선택한다.
- [0035] 타이밍 컨트롤러(TC)는 호스트 시스템(HS)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력 받아 데이터 구동부(DD)와 게이트 구동부(GD)의 동작 타이밍을 동기시킨다. 데이터 구동부(DD)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동부(GD)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 타이밍 컨트롤러(TC)는 컨트롤 PCB(CPCB)에 실장될 수 있다.
- [0036] 호스트 시스템(HS)은 텔레비전 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템(Home Theater System), 폰 시스템(Phone System) 중 어느 하나로 구현될 수 있다. 호스트 시스템(HS)은 스케일러 scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시 패널(DP)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(HS)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 컨트롤러(TC)로 전송한다.
- [0037] 표시 패널(DP)의 화소 어레이는 데이터라인들(DL)과 게이트라인들(GL)의 교차에 의해 정의된 화소들을 포함한다. 화소들 각각은 자기발광 소자인 유기발광 다이오드(Organic Light Emitting Diode, OLED)를 포함한다.
- [0038] 도 3을 참조하면, 표시 패널(DP)에는 다수의 데이터라인들(DL)과, 다수의 게이트라인들(GL)이 교차되고, 이 교차영역마다 화소들이 매트릭스 형태로 배치된다. 화소 각각은 유기발광 다이오드(OLED), 유기발광 다이오드(OLED)에 흐르는 전류량을 제어하는 구동 박막 트랜지스터(Thin Film Transistor, 이하 TFT라 함)(DT), 구동 TFT(DT)의 게이트-소스간 전압을 세팅하기 위한 프로그래밍부(SC)를 포함한다.
- [0039] 프로그래밍부(SC)는 적어도 하나 이상의 스위칭부 TFT와, 적어도 하나 이상의 스토리지 캐패시터를 포함할 수 있다.
- [0040] 스위칭부 TFT는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 턴 온 됨으로써, 데이터라인(DL)으로부터의 데이터전압을 스토리지 캐패시터의 일측 전극에 인가한다.
- [0041] 구동 TFT(DT)는 스토리지 캐패시터에 충전된 전압의 크기에 따라 유기발광 다이오드(OLED)로 공급되는 전류량을 제어하여 유기발광 다이오드(OLED)의 발광량을 조절한다. 유기발광 다이오드(OLED)의 발광량은 구동 TFT(DT)로부터 공급되는 전류량에 비례한다.
- [0042] 각각의 화소는 고전위 전원 전압원(VDD)과 저전위 전원 전압원(VSS)에 연결되어, 전원 발생부(도시생략)로부터 각각 고전위 전원 전압과 저전위 전원 전압을 공급받는다.
- [0043] 화소를 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 화소를 구성하는 TFT들의 반도체층은, 비정질 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 유기발광 다이오드(OLED)는 애노드 전극(ANO), 캐소드 전극(CAT), 및 애노드 전극(ANO)과 캐소드 전극(CAT) 사이에 개재된 유기 발광층(도시 생략)을 포함한다. 애노드 전극(ANO)은 구동 TFT(DT)와 접속된다. 유기 발광층은 발광층(Emission layer, EML)을 포함하고, 발광층을 사이에 두고 정공 주입층(Hole injection layer, HIL) 및 정공

수송층(Hole transport layer, HTL)과 전자 수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)이 배치될 수 있다.

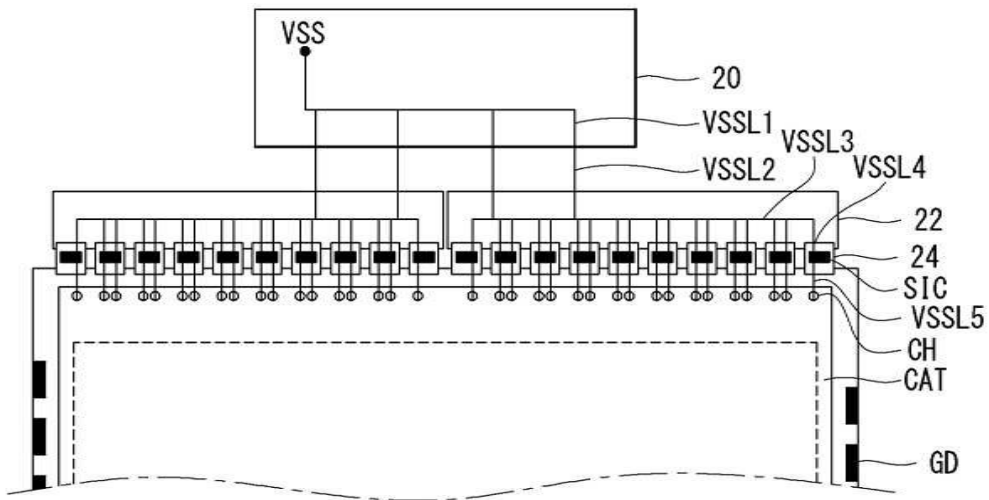
- [0044] 다음으로 도 4 및 도 5를 참조하여 본 발명의 실시예에 따르는 표시패널의 불량위치를 검출해 낼 수 있는 유기 발광 표시장치에 대해 보다 구체적으로 설명하기로 한다.
- [0045] 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 일부영역을 도시한 평면도이고, 도 5는 도 4의 일부 영역을 도시한 단면도이다.
- [0046] 우선, 도 4를 참조하면, 본 발명의 실시예에 따르는 유기발광 표시장치는 표시패널(DP), 콘트롤 PCB(CPCB), 소스 PCB(SPCB), 칩온필름(COF)을 포함한다.
- [0047] 칩온필름(COF)은 소스 PCB(SPCB)의 패드들과 표시패널(DP)의 패드들에 전기적으로 접속된다. 칩온필름(24)에는 데이터 구동회로로서의 소스 집적회로(Integrated Circuit)(이하, "소스 IC"라 함)(SIC)가 실장된다.
- [0048] 소스 PCB(SPCB)에는 콘트롤 PCB(CPCB)로부터의 디지털 비디오 데이터들과 타이밍 제어신호들 및 표시패널에 필요한 전원전압을 공급하기 위한 각종 배선들이 형성된다.
- [0049] 콘트롤 PCB(CPCB)에는 표시패널을 제어하기 위한 제어회로와 표시패널에 비디오 데이터를 공급하기 위한 데이터 전송회로 등이 실장된다. 이 콘트롤 PCB(CPCB)는 비디오 데이터와 함께 소스 IC(SIC)의 동작을 제어하기 위한 타이밍 제어신호들 및 각종 전원전압을 소스 PCB(SPCB)를 통해 칩온필름(COF)에 실장된 소스 IC(SIC)에 공급한다.
- [0050] 도 4에서는 도면이 복잡하게 되는 것을 피하기 위해, 타이밍 제어신호, 데이터 신호 등을 공급하기 위한 신호라인들과, 고전위 전원을 공급하기 위한 고전위 전원전압 공급라인 등은 생략하고, 유기발광 표시장치의 캐소드 전극(CAT)에 제 1 저전위 전원(VSS1)과 제 2 저전위 전원(VSS2)의 적어도 하나를 공급하기 위한 제 1 공급라인들(VSSL11~VSSL15)과 제 2 공급라인들(VSSL21~VSSL25)만을 도시하고 있다.
- [0051] 도 4에서 제 1 저전위 전원(VSS1)과 제 2 저전위 전원(VSS2)은 콘트롤 PCB(CPCB)에 구비되는 것으로 도시되어 있으나, 본 발명이 이에 한정되는 것은 아니며, 제 1 저전위 전원(VSS1)과 제 2 저전위 전원(VSS2)은 외부에 별도로 구비될 수도 있다. 또한, 제 1 공급라인들(VSSL11~VSSL15)과 제 2 공급라인들(VSSL21~VSSL25)도 제 1 저전위 전원(VSS1)과 제 2 저전위 전원(VSS2)으로부터 캐소드 전극(CAT)로 공급되는 전류경로를 나타내기 위한 하나의 예일 뿐, 다양하게 구현될 수 있으므로, 본 발명이 이에 한정되는 것은 아니다. 따라서, 본 발명이 도 4에 도시된 실시예로 한정되는 것은 아니라는 점을 이해하여야 한다.
- [0052] 다음으로 도 4 및 도 5를 참조하면, 콘트롤 PCB(CPCB)는 제 1 저전위 전원전압(VSS1)을 공급하는 제 1 저전위 전원(VSS1)과, 제 1 저전위 전원전압(VSS1)보다 높은 제 2 저전위 전원전압(VSS2)을 공급하는 제 2 저전위 전원(VSS2)과, 상기 제 1 저전위 전원전압(VSS1) 및 상기 제 2 저전위 전원전압(VSS2)의 적어도 하나를 표시패널(DP)에 형성된 캐소드 전극(CAT)에 공급하기 위한 스위칭부(SW)를 구비한다.
- [0053] 본 발명의 실시예에 따르는 유기발광 표시장치에서, 제 1 저전위 전원전압(VSS1)은 콘트롤 PCB(CPCB)로부터 제 1 소스 PCB(SPCB1), 및 적어도 하나의 제 1 소스 IC(SIC1)를 거쳐 표시패널(DP)에 형성된 캐소드 전극(CAT)의 제 1 콘택부(CT1)에 공급되거나, 스위칭부(SW)에 의해 제 2 소스 PCB(SPCB2), 및 적어도 하나의 제 2 소스 IC들(SIC2)를 거쳐 표시패널(DP)에 형성된 캐소드 전극(CAT)의 제 2 콘택부(CT2)에 공급된다.
- [0054] 제 1 저전위 전원전압(VSS1)을 공급하기 위한 제 1 저전위 전원전압 공급라인은 콘트롤 PCB(CPCB)에 형성된 제 1-1 공급라인(VSSL11), 제 1 소스 PCB(SPCB1)에 형성된 제 1-3 공급라인(VSSL13), 제 1-1 공급라인(VSSL11)과 제 1-3 공급라인(VSSL13)을 연결하는 제 1-2 공급라인(VSSL12), 칩온글라스(COF)에 형성된 제 1-4 공급라인(VSSL14), 및 표시패널(DP)에 형성된 제 1-5 공급라인(VSSL15)을 포함한다. 칩온글라스(COF)에 형성된 제 1-4 공급라인(VSSL14)은 후술하는 제 1-5 공급라인(VSSL15)에 접속된 캐소드 전극(CAT)의 제 1 접촉부들(CT1)의 전류량을 센싱할 수 있도록 제 1 소스 IC(SIC1)의 아날로그 디지털 컨버터(도시생략)에 접속된다.
- [0055] 제 1 저전위 전원전압(VSS1) 또는 제 2 저전위 전원전압(VSS2)을 공급하기 위한 제 1 및 제 2 저전위 전원전압 공급라인은 콘트롤 PCB(CPCB)에 형성된 제 2-1 공급라인(VSSL21), 제 2 소스 PCB(SPCB2)에 형성된 제 2-3 공급라인(VSSL23), 제 2-1 공급라인(VSSL21)과 제 2-3 공급라인(VSSL23)을 연결하는 제 2-2 공급라인(VSSL22), 칩온글라스(COF)에 형성된 제 2-4 공급라인(VSSL24), 및 표시패널(DP)에 형성된 제 2-5 공급라인(VSSL25)을 포함한다. 칩온글라스(COF)에 형성된 제 2-4 공급라인(VSSL24)은 후술하는 제 2-5 공급라인(VSSL25)에 접속된 캐소드 전극(CAT)의 제 2 접촉부들(CT2)의 전류량을 센싱할 수 있도록 제 2 소스 IC(SIC2)의 아날로그 디지털 컨버

터에 접속된다.

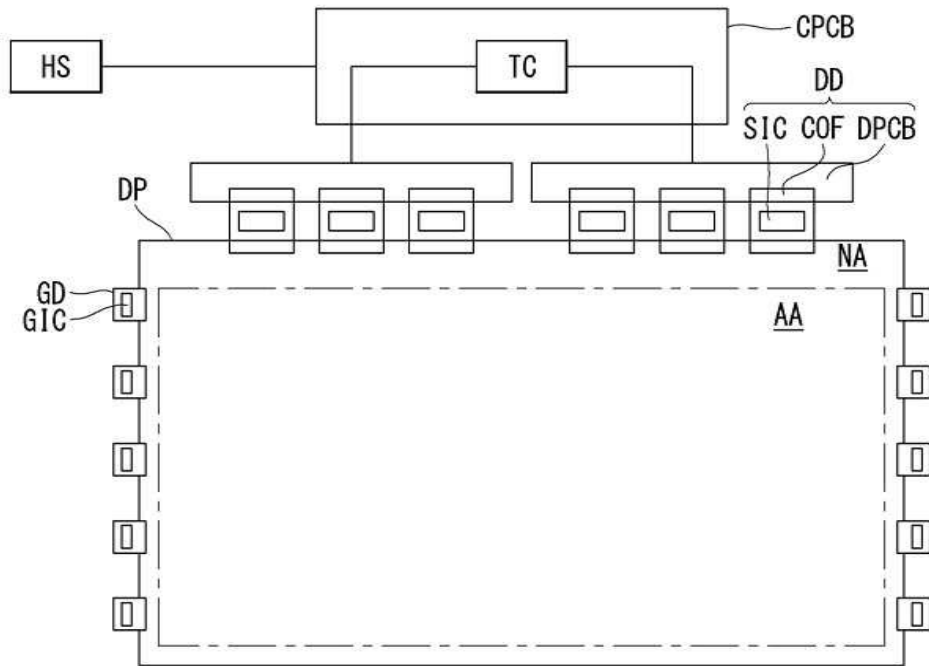
- [0056] 복수의 제 1-5 공급라인들(VSSL15)은 표시패널(DP)의 비표시부에 형성되는 캐소드 전극(CAT)의 복수의 제 1 접촉부들(CT1)에 각각 접속된다. 복수의 제 1 접촉부들(CT1)은 캐소드 전극(CAT)의 일측 단부 중 일부 영역인 제 1 접촉영역(CA1)에 배치된다.
- [0057] 복수의 제 2-5 공급라인들(VSSL25)은 표시패널(DP)의 비표시부에 형성되는 캐소드 전극(CAT)의 복수의 제 2 접촉부들(CT2)에 각각 접속된다. 복수의 제 2 접촉부들(CT2)은 캐소드 전극(CAT)의 일측 단부 중 나머지 영역인 제 2 접촉영역(CA2)에 배치되며, 제 1 접촉영역(CA1)에 인접하여 배치된다.
- [0058] 다음으로, 도 5를 참조하여, 복수의 제 1-5 공급라인들(VSSL15)과 캐소드 전극(CAT)의 복수의 제 1 접촉부들(CT1)의 접촉관계에 대해 보다 상세히 설명하기로 한다. 복수의 제 2-5 공급라인들(VSSL25)과 캐소드 전극(CAT)의 복수의 제 2 접촉부들(CT2)의 접촉관계는 도 5와 도면부호만 다를 뿐 실질적으로 동일하므로, 복수의 제 1-5 공급라인들(VSSL15)과 관련된 부분만 설명하고, 복수의 제 2-5 공급라인들(VSSL25)과 관련된 부분에 대한 설명은 생략하기로 한다.
- [0059] 도 5는 도 4의 일부 영역, 즉, 복수의 제 1-5 공급라인들(VSSL15)과 캐소드 전극(CAT)의 복수의 제 1 접촉영역(CA1)을 도시한 단면도이다.
- [0060] 도 5를 참조하면, 본 발명의 실시예에 따르는 유기발광 표시장치의 기관(SUB)에는 버퍼층(BUF)이 배치되고, 버퍼층(BUF) 상에는 복수의 제 1-5 공급라인들(VSSL15)이 서로 나란하게 배치된다.
- [0061] 복수의 제 1-5 공급라인들(VSSL15) 상에는 이들을 커버하도록 절연막(ILD)이 적층된다.
- [0062] 절연막(ILD) 상에는 복수의 제 1 콘택홀들(CH1)을 통해 복수의 제 1-5 공급라인들(VSSL15)이 각각 접속되는 복수의 제 1 접촉부들(CT1)을 형성하도록 제 1 보조 캐소드 전극(ACATa)이 배치된다.
- [0063] 제 1 보조 캐소드 전극(ACATa) 상에는 이를 커버하는 패시베이션막(PAS)과, 패시베이션막(PAS)을 평탄화하기 위한 오버코트층(OC)이 순차적으로 적층된다. 패시베이션막(PAS)과 오버코트층(OC)은 제 1 보조 캐소드 전극(ACATa)을 노출시키는 개구부(OP)를 갖는다.
- [0064] 오버코트층(OC) 상에는 개구부를 통해 노출된 제 1 보조 캐소드 전극(ACATa)과 접촉하도록 제 2 보조 캐소드 전극(ACATb)이 형성된다.
- [0065] 제 2 보조 캐소드 전극(ACATb) 및 오버코트층(OC) 상에는 유기발광 다이오드의 캐소드 전극(CAT)이 배치된다.
- [0066] 상술한 바와 같은 구성에 의하면, 복수의 제 1-5 공급라인들(VSSL15)은 제 1 보조 캐소드 전극(ACATa) 및 제 2 보조 캐소드 전극(ACATb)을 경유하여 제 1 접촉영역(CA1) 내에 위치한 캐소드 전극(CAT)의 제 1 접촉부들(CT1)에 각각 접속된다.
- [0067] 또한, 도 5에 도시되지는 않았지만 복수의 제 1-5 공급라인들(VSSL15)과 마찬가지로, 복수의 제 2-5 공급라인들(VSSL25)은 제 1 보조 캐소드 전극(ACATa) 및 제 2 보조 캐소드 전극(ACATb)을 경유하여 제 2 접촉영역(CA2) 내에 위치한 캐소드 전극(CAT)의 제 2 접촉부들(CT2)에 각각 접속된다.
- [0068] 도 5에서는 하나의 제 1-5 공급라인(VSSL15)은 하나의 콘택홀(CH1)을 통해 제 1 보조 캐소드 전극(ACATa)에 접속되는 것으로 도시되어 있으나, 실질적으로는 다수의 콘택홀을 통해 제 1 보조 캐소드 전극(ACATa)에 접속될 수 있다.
- [0069] 다음으로, 도 6 및 도 7을 참조하여, 정상 모드(즉, 디스플레이 구동)와 이상부위 검출모드에서의 유기발광 표시장치의 캐소드 전극에 공급되는 전류에 대해 설명하기로 한다.
- [0070] 도 6은 정상 모드(즉, 디스플레이 구동)에서의 유기발광 표시장치의 캐소드 전극에 공급되는 전류의 경로를 설명하기 위한 도면이고, 도 7은 이상 부위 검출모드에서의 유기발광 표시장치의 캐소드 전극에 공급되는 전류의 경로를 설명하기 위한 도면이다.
- [0071] 도 6을 참조하면, 정상 모드(즉, 디스플레이 구동)에서는 스위칭부부(SW)가 노드 a로 스위칭된다. 이에 따라, 제 1 저전위 전원전압(VSS1)이 제 1-1 공급라인(VSSL11)에 연결된다. 제 1-1 공급라인(VSSL11)은 제 1-2 내지 제 1-5 공급라인(VSSL12~VSSL15)에 연결되므로, 제 1 저전위 전원전압(VSS1)은 제 1-1 내지 제 1-5 공급라인(VSSL11~VSS115)을 통해 캐소드 전극(CAT)의 제 1 접촉부들(CT1)에 공급된다.
- [0072] 또한, 제 1 저전위 전원전압(VSS1)은 제 2-1 공급라인(VSSL21)에 연결된다. 제 2-1 공급라인(VSSL21)은 제 2-

도면

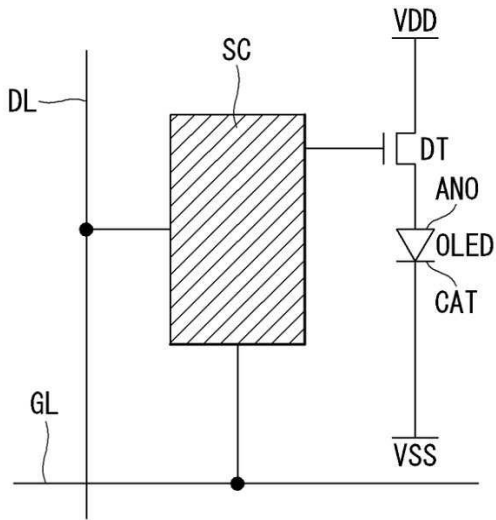
도면1



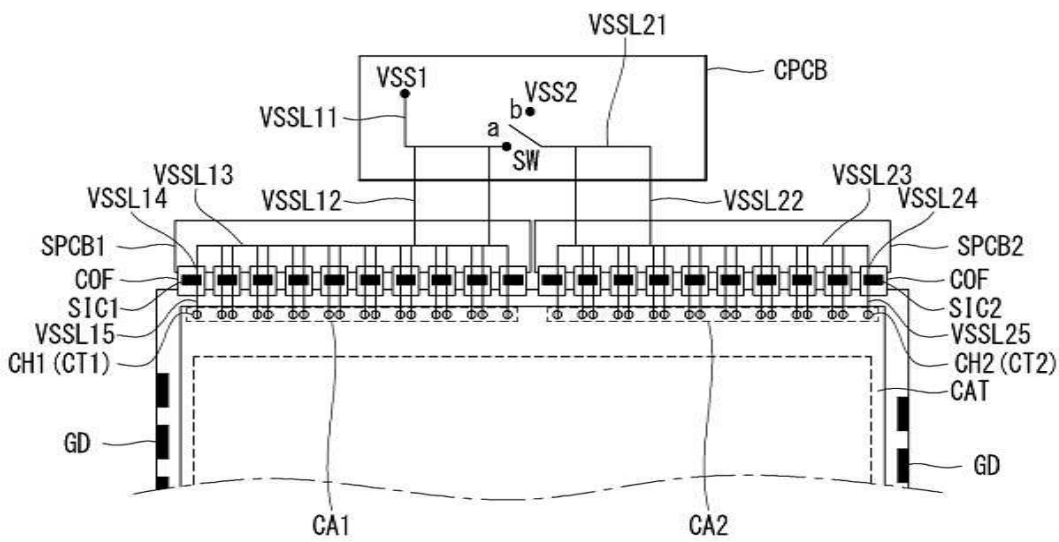
도면2



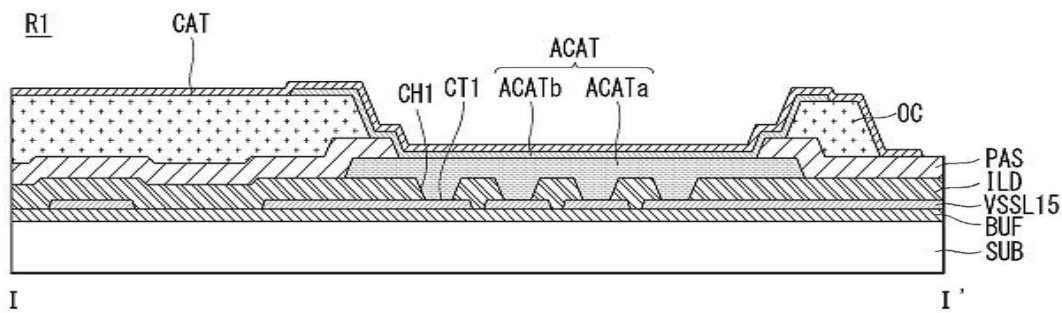
도면3



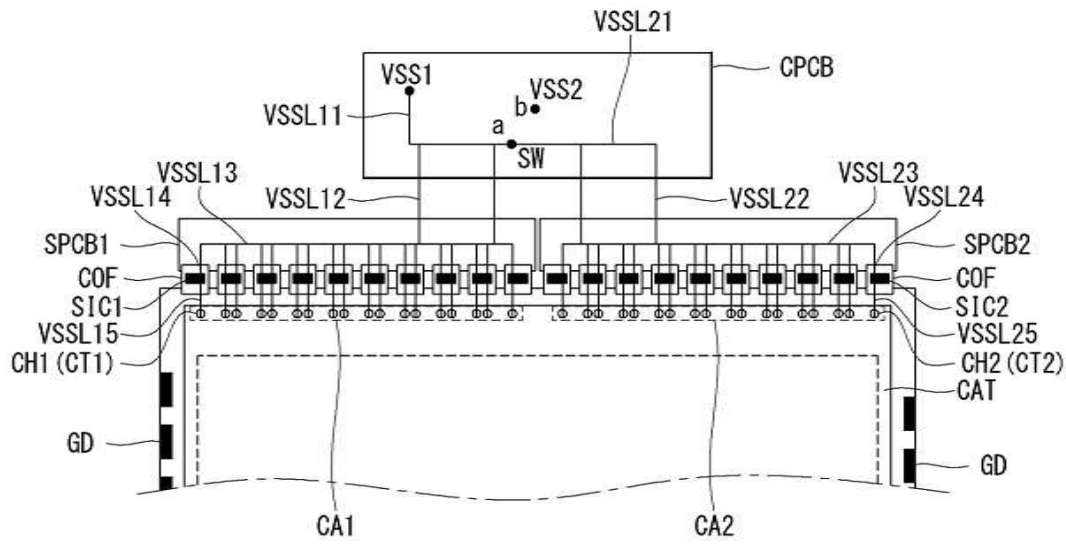
도면4



도면5



도면6



도면7

