



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2011-0099026  
(43) 공개일자 2011년09월05일

- |  |  |
|--|--|
| <p>(51) Int. Cl.<br/>H04L 27/26 (2006.01) H04W 72/12 (2009.01)<br/>H04B 7/26 (2006.01)</p> <p>(21) 출원번호 10-2011-7015205</p> <p>(22) 출원일자(국제출원일자) 2009년12월02일<br/>심사청구일자 없음</p> <p>(85) 번역문제출일자 2011년06월30일</p> <p>(86) 국제출원번호 PCT/KR2009/007157</p> <p>(87) 국제공개번호 WO 2010/064844<br/>국제공개일자 2010년06월10일</p> <p>(30) 우선권주장<br/>61/119,216 2008년12월02일 미국(US)</p> | <p>(71) 출원인<br/>삼성전자주식회사<br/>경기도 수원시 영통구 매탄동 416</p> <p>(72) 발명자<br/>파파스켈라리오, 아리스<br/>미국, 텍사스 77098, 휴스턴, 유닛 비, 헤롤드 스트리트 2128</p> <p>한진규<br/>서울특별시 동작구 사당2동 극동아파트 112동 1113호</p> <p>조준영<br/>경기도 수원시 영통구 영통동 황골마을2단지아파트 224동 101호</p> <p>(74) 대리인<br/>이건주</p> |
|--|--|

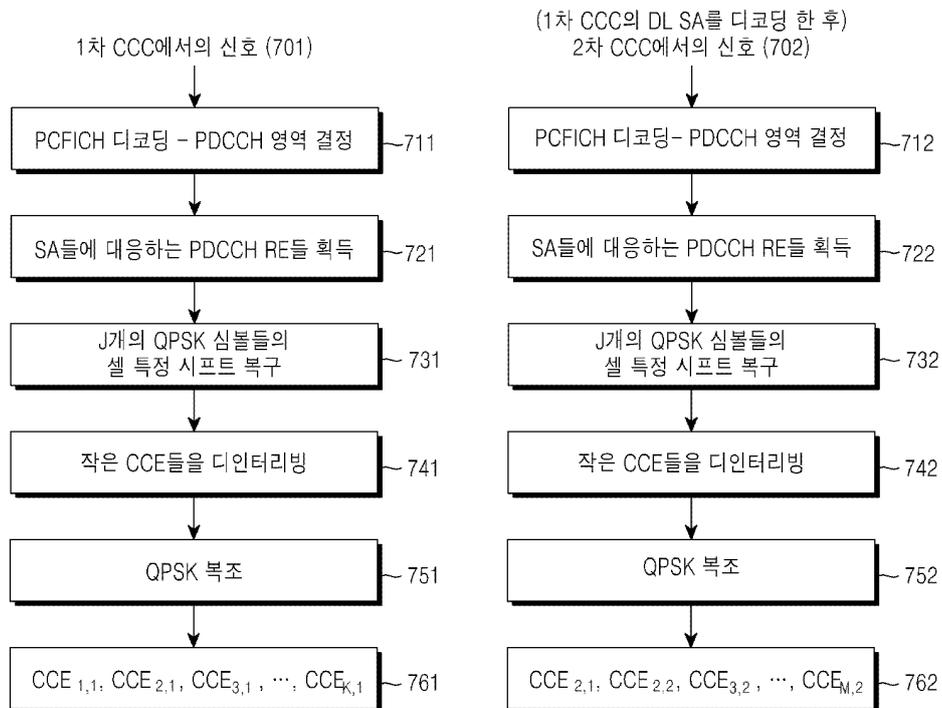
전체 청구항 수 : 총 11 항

**(54) 다중 동작 대역폭들에서 스케줄링 할당들의 송신**

**(57) 요약**

다수의 요소 반송파(CC: Component Carrier)들로 구성된 통신 시스템의 다운링크에서의 데이터 수신 또는 업링크에서의 데이터 송신을 위해 기지국으로부터 사용자 기기(UE: User Equipment)들로 스케줄링 할당(SA: Scheduling Assignment)들을 송신하기 위한 방법들 및 장치들이 설명된다. 상기 SA들은 기본(elementary) 유닛들(제어 채널 요소(CCE: Control Channel Element)들을 이용하여 별도로 코딩되고 송신된다. CCE들의 위치는 SA가 제1 CC를 위한 것인지 제2 CC를 위한 것인지를 결정한다. 또한, 제1 CC를 위한 SA에 대한 CCE들의 위치는 제2 CC를 위한 SA에 대한 CCE들의 위치를 결정하는데 이용된다.

**대표도**



## 특허청구의 범위

### 청구항 1

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 제 2 CC를 위한 스케줄링 할당(SA: Scheduling Assignment)을 송신하는 방법에 있어서, 사용자 기기(UE: User Equipment)는 상기 다수의 CC들 중 제 1 CC와 제 2 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 제어 채널 요소(CCE: Control Channel Element)들을 이용하여 상기 UE로 별개의 SA들을 송신하며, 상기 송신 방법은,

제 1 CCE 세트를 이용하여 상기 제1 CC를 위한 SA를 송신하는 단계; 및

제 2 CCE 세트를 이용하여 상기 제 2 CC를 위한 상기 SA를 송신하는 단계를 포함하며,

상기 제2 CCE 세트의 위치는 상기 제1 CCE 세트의 위치로부터 결정되는 것을 특징으로 하는 송신 방법.

### 청구항 2

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 스케줄링 할당(SA: Scheduling Assignment)들을 지시하는 방법에 있어서, 사용자 기기(UE: User Equipment)는 상기 다수의 CC들 중 제 1 CC와 제 2 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 제어 채널 요소(CCE: Control Channel Element)들을 이용하여 상기 UE로 별개의 SA들을 송신하며, 상기 지시 방법은,

상기 BS가 상기 제1 CC와 상기 제2 CC로 구성된 상기 UE에 대한 SA에 CC 지시자를 포함시키는 단계를 포함하며,

상기 BS는 상기 SA가 상기 제1 CC를 위한 것이면 상기 CC 지시자에 대해 제1값을 이용하고, 상기 SA가 상기 제2 CC를 위한 것이면 상기 CC 지시자에 대해 제2값을 이용하는 것을 특징으로 하는 지시 방법.

### 청구항 3

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 제1 사용자 기기(UE: User Equipment) 및 제2 UE로 스케줄링 할당(SA: Scheduling Assignment)들을 송신하는 방법에 있어서, 상기 제1 UE는 상기 다수의 CC들 중 단일 CC로 구성되고, 상기 제2 UE는 상기 다수의 CC들 중 하나 이상의 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 상기 제1 UE 및 상기 제2 UE로 상기 SA들을 송신하며, 상기 송신 방법은,

$M_1^{(1)}$  개의 총 후보 CCE 위치들 중 하나에서 L 개의 제어 채널 요소(CCE: Control Channel Element)들을 이용하여 상기 제1 UE로 SA를 송신하는 단계; 및

$M_2^{(1)}$  개의 총 후보 CCE 위치들 중 하나에서 L 개의 CCE들을 이용하여 상기 제2 UE로 SA를 송신하는 단계를 포함하며,

상기  $M_2^{(1)}$ 은 상기  $M_1^{(1)}$ 와는 다른 것을 특징으로 하는 송신 방법.

### 청구항 4

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 제 2 CC를 위한 스케줄링 할당(SA: Scheduling Assignment)을 송신하는 장치에 있어서, 사용자 기기(UE: User Equipment)는 상기 다수의 CC들 중 제 1 CC와 제 2 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 제어 채널 요소(CCE: Control Channel Element)들을 이용하여 상기 UE로 별개

의 SA들을 송신하며, 상기 송신 장치는,  
 제 1 CCE 세트를 이용하여 상기 제1 CC를 위한 SA를 송신하는 수단; 및  
 제 2 CCE 세트를 이용하여 상기 제 2 CC를 위한 상기 SA를 송신하는 수단을 포함하며,  
 상기 제2 CCE 세트의 위치는 상기 제1 CCE 세트의 위치로부터 결정되는 것을 특징으로 하는 송신 장치.

**청구항 5**

제1항 또는 제4항에 있어서, 상기 제2 CCE 세트에 포함된 제1 CCE의 위치는 상기 제1 CCE 세트에 포함된 제1 CCE의 위치와 동일한 것을 특징으로 하는 송신 방법 또는 송신 장치.

**청구항 6**

제1항 또는 제4항에 있어서, 상기 제2 CCE 세트에 포함된 제1 CCE의 위치는 상기 제1 CCE 세트에 포함된 제1 CCE의 위치에 대해 소정 개수의 CCE들 만큼 시프트된 것을 특징으로 하는 송신 방법 또는 송신 장치.

**청구항 7**

제1항 또는 제4항에 있어서, 상기 제2 CCE 세트에 포함된 제1 CCE의 위치는 상기 제1 CCE 세트에 포함된 제1 CCE의 위치에 대해 의사 랜덤 CCE 시프트만큼 시프트된 것을 특징으로 하는 송신 방법 또는 송신 장치.

**청구항 8**

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 스케줄링 할당(SA: Scheduling Assignment)들을 지시하는 장치에 있어서, 사용자 기기(UE: User Equipment)는 상기 다수의 CC들 중 제 1 CC와 제 2 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 제어 채널 요소(CCE: Control Channel Element)들을 이용하여 상기 UE로 별개의 SA들을 송신하며, 상기 지시 장치는,

상기 제1 CC와 상기 제2 CC로 구성된 상기 UE에 대해 송신될 SA에 CC 지시자를 포함시키는 수단을 포함하며,  
 상기 BS는 상기 SA가 상기 제1 CC를 위한 것이면 상기 CC 지시자에 대해 제1값을 이용하고, 상기 SA가 상기 제2 CC를 위한 것이면 상기 CC 지시자에 대해 제2값을 이용하는 것을 특징으로 하는 지시 장치.

**청구항 9**

제2항 또는 제8항에 있어, 상기 CC 지시자는 단일 CC로 구성된 UE에 대한 SA에 포함되지 않는 것을 특징으로 하는 지시 방법 또는 지시 장치.

**청구항 10**

다수의 요소 반송파(CC: Component Carrier)들을 포함한 통신 시스템에서 제1 사용자 기기(UE: User Equipment) 및 제2 UE로 스케줄링 할당(SA: Scheduling Assignment)들을 송신하는 장치에 있어서, 상기 제1 UE는 상기 다수의 CC들 중 단일 CC로 구성되고, 상기 제2 UE는 상기 다수의 CC들 중 하나 이상의 CC로 구성되며, 기지국(BS: Base Station)은 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)에서 상기 제1 UE 및 상기 제2 UE로 상기 SA들을 송신하며, 상기 송신 장치는,

$M_1^{(1)}$  개의 총 후보 CCE 위치들 중 하나에서 L 개의 제어 채널 요소(CCE: Control Channel Element)들을 이용하

여 상기 제1 UE로 SA를 송신하는 수단; 및

$M_2^{(1)}$  개의 총 후보 CCE 위치들 중 하나에서 L 개의 CCE들을 이용하여 상기 제2 UE로 SA를 송신하는 수단을 포함하며,

상기  $M_2^{(1)}$  은 상기  $M_1^{(1)}$ 와는 다른 것을 특징으로 하는 송신 장치.

**청구항 11**

제3항 또는 제10항에 있어서, 4개의 가능한 CCE 개수들 {a,b,c,d}이 있고, 상기 제1 UE에 대해 각각  $M_1^{(a)}$ ,  $M_1^{(b)}$ ,  $M_1^{(c)}$  및  $M_1^{(d)}$ 의 SA 후보 위치들과 상기 제2 UE에 대해 각각  $M_2^{(a)}$ ,  $M_2^{(b)}$ ,  $M_2^{(c)}$  및  $M_2^{(d)}$ 의 SA 후보 위치들이 존재하며,

$$L \in \{a, b, c, d\}$$

적어도 하나의 CCE 수  $L$ 에 대해, 상기 제1 UE에 대한 SA 후보 위치들  $M_1^{(L)}$ 의 수는 상기 제2 UE에 대한 SA 후보 위치들  $M_2^{(L)}$ 의 수와는 다른 것을 특징으로 하는 송신 방법 또는 송신 장치.

**명세서**

**기술분야**

[0001] 본 발명은 무선 통신 시스템에 관한 것으로, 특히, 배타적이지는 않지만, 통신 시스템의 다수개의 구별되는 대역폭들에서 데이터 수신 또는 데이터 송신을 위한 스케줄링 할당들을 전달하는 제어 신호들의 송신에 관한 것이다.

**배경기술**

[0002] 유니캐스트(unicast) 통신 시스템은 다운링크(DL)와 업링크(UL)로 구성된다. DL은 서빙 기지국(BS 또는 노드 B)으로부터 사용자 기기(UE)들로 신호의 송신을 전달한다. DL 신호는 정보 내용을 운반하는 데이터 신호, 제어 신호, 그리고 파일럿 신호라고도 알려진 기준 신호(RS: Reference Signal)로 구성된다. 데이터 신호는 물리적 다운링크 공유 채널(PDSCH: Physical Downlink Shared Channel)을 통해 서빙 노드 B로부터 각 UE들로 송신된다. UL은 UE들로부터 그들의 서빙 노드 B로 신호의 송신을 전달한다. UL도 데이터 신호, 제어 신호 및 RS로 구성된다. 데이터 신호는 물리적 업링크 공유 채널(PUSCH: Physical Uplink Shared Channel)를 통해 UE로부터 자신의 서빙 노드 B로 송신된다.

[0003] 단말기 또는 이동국이라고도 칭하는 UE는 고정되거나 이동할 수도 있으며, 무선 장치, 셀룰러 폰, 개인용 컴퓨터 장치 등일 수 있다. 노드 B는 일반적으로 고정된 스테이션이며, BTS(Base Transceiver System), 액세스 포인트 또는 기타 관련 용어로 불리우기도 한다.

[0004] DL 제어 신호는 브로드캐스트 또는 UE에 특정한(유니캐스트) 특성을 가질 수 있다. 브로드캐스트 제어 신호는 시스템 정보를 모든 UE들에 전달한다. UE 특정 제어 신호는 다른 목적들 중에서도 PUSCH 송신(UL SA들)의 PDSCH 수신(DL SA들)을 위한 스케줄링 할당들(SA: Scheduling Assignment)을 UE들에 제공하기 위해서 이용될 수 있다. 서빙 노드 B로부터 UE들로 UE 특정 제어 신호들을 송신하는 것은, 보통 물리적 다운링크 제어 채널(PDCCH: Physical Downlink Control Channel)를 통해 이루어진다. UL 제어 신호는 PDSCH 송신을 위한 HARQ(Hybrid Automatic Repeat reQuest)의 적용과 연관된 ACK(acknowledgement) 신호와 서빙 노드 B에게 DL에서 UE가 경험하고 있는 채널 상태를 알려주는 채널 품질 지시(CQI: Channel Quality Indication) 신호를 포함한다. 데이터 송신이 없는 경우, UE은 이러한 제어 신호를 물리적 업링크 제어 채널(PUCCH: Physical Uplink Control Channel)를 통해 송신한다.

[0005] 통상적으로, PDCCH는 전체 DL 오버헤드의 주요한 부분이며, 달성 가능한 DL 처리량에 직접적으로 영향을 미친다. PDCCH 오버헤드를 줄이기 위한 일 방법은 각 PDSCH TTI(Transmission Time Interval) 중에 SA를 송신

하는데 요구되는 자원들에 따라 그 크기를 스케일링(scale)하는 것이다. 노드 B가 DL 송신 방법으로서 직교 주파수 분할 다중 접속(OFDMA: Orthogonal Frequency Division Multiple Access)를 이용하는 3GPP(3rd Generation Partnership Project) LTE(Long Term Evolution)에서는, 물리적 제어 포맷 지시자 채널(PCFICH: Physical Control Format Indicator Channel)을 통해 송신되는 제어 채널 포맷 지시자(CCFI: Control Channel Format Indicator) 파라미터가 PDCCH가 차지하는 OFDM 심볼들의 수를 나타낸다.

- [0006] 도 1은 단순성을 위해  $M$ 개의 OFDM 심볼들을 갖는 하나의 서브 프레임으로 구성된다고 가정한 DL TTI에서의 PDCCH 송신을 도시하고 있다.
- [0007] 도 1을 참조하면, PDCCH(120)는 전체 심볼들(110) 중 첫 번째  $M$ 개의 심볼들을 차지한다. 상기 서브 프레임의 나머지 ( $M-N$ ) 개의 심볼들(130)은 PDSCH 송신을 위해 우선적으로 사용된다고 가정한다. PCFICH(140)은 첫 번째 심볼의 일부 부반송파들(자원 요소(RE: Resource Element)들이라고도 함)에서 송신된다. 특정 서브 프레임 심볼들은 노드 B 송신기 안테나들(도 1에서는 2개인 것으로 가정함) 각각에 대한 RS RE들(150, 160)을 포함한다. RS의 주요한 목적은 UE가 자신의 DL 채널 매체에 대한 채널 추정값을 얻고 다른 측정과 기능들을 수행할 수 있도록 하는 것이다.
- [0008] 선택적으로, 도 1에 도시되지는 않았지만 부가적인 제어 채널들이 PDCCH 영역(120)에서 송신될 수 있다. 예를 들어, PUSCH 데이터 송신을 위해 HARQ를 이용한다고 가정하면, 이전 PUSCH 송신이 노드 B에 의해 제대로 수신되었는지를 UE 그룹들에 알리기 위해 PCFICH와 유사한 방식으로 물리적 하이브리드-HARQ 지시자 채널(PHICH: Physical Hybrid-HARQ Indicator Channel)이 노드 B에 의해 송신될 수 있다.
- [0009] 노드 B는 PDCCH에서 DL SA들과 UL SA들 각각을 별도로 코딩하고 송신할 수 있다.
- [0010] 도 2는 SA 코딩을 위한 처리 체인을 도시하고 있다.
- [0011] 도 2를 참조하면, 220 단계에서, PDSCH 수신 또는 PUSCH 송신을 위한 정보를 UE에 전달하는 SA 정보 비트들(210)에 CRC(Cyclic Redundancy Check) 비트들이 부가되고, 예를 들면 길쌈(convolutional) 코드를 이용하여 230 단계에서 인코딩되고, 240 단계에서 할당된 자원들에 레이트 매칭(rate matched)되고, 250 단계에서 송신된다. 따라서, 각 UE는 자신이 DL SA 또는 UL SA를 할당 받았는지를 판단하기 위해 자신의 각 PDCCH 영역에서 다수의 디코딩 동작들을 수행한다. 통상적으로, 각 SA의 CRC는 SA가 의도된(미도시) UE의 ID로 스크램블링된다. UE는 자신의 ID로 디스크램블링한 후, CRC 체크를 수행하여 SA가 자신을 위한 것인지를 판단할 수 있다.
- [0012] 도 3에서, 도 2에 도시된 동작들의 역 동작들이 UE 수신기의 SA 디코딩을 위해 수행된다.
- [0013] 도 3을 참조하면, 수신된 SA(310)가 320 단계에서 레이트 디매칭되고, 330 단계에서 디코딩된 후, 340 단계에서 CRC가 추출된다. CRC 추출 후에, SA 정보 비트들이 350 단계에서 획득된다. 전술한 바와 같이, CRC 체크가 통과되면, UE는 SA를 자신을 위한 것으로 간주할 수 있다.
- [0014] 상기 SA 정보 비트들은 예를 들어, PDSCH 수신(DL SA) 또는 PUSCH 송신(UL SA)을 위해 UE에 할당된 동작 대역폭(BW)의 일부를 나타내는 자원 할당(RA) 필드, 변조 및 코딩 방식(MSC) 필드, HARQ 동작과 연관된 필드 등과 같이 여러 개의 필드들에 대응한다. 정상적으로는, PDSCH 또는 PUSCH 송신을 위한 BW 단위는 예를 들어 12 RE들과 같은 여러 개의 RE들로 구성되며, 여기서는 이를 자원 블록(RB)이라 한다.
- [0015] 다수의 디코딩 동작들에 있어 UE를 돕기 위해, 각 SA를 운반하는 RE들을 논리적 도메인에서 제어 채널 요소(CCE: Control Channel Element)들로 그룹화한다. 도 2에서 주어진 개수의 SA 비트들에 대해, SA 송신을 위한 CCE들의 수는 채널 코딩율(예를 들어, 변조 방식으로서 QPSK(Quadrature Phase Shift Keying))에 따른다. 낮은 신호 대 간섭 및 잡음 비(SINR: Signal-to-Interference and Noise Ratio)를 갖는 UE에 대해, 서빙 노드 B는 원하는 블록 에러율(BLER: BLock Error Rate)을 달성하기 위해 각 SA 송신에 대해 높은 채널 코딩율을 이용할 수 있다. 따라서, 통신 시스템의 DL에서 높은 SINR을 경험하는 UE로의 SA 송신은 통상적으로 낮은 SINR을 경험하는 UE로의 SA 송신에서의 경우보다 더 많은 CCE들이 요구된다(동일한 SA BLER을 달성하기 위해서, CCE 송신에 이용되는 RE들의 서로 다른 전력 부스팅이 코딩율에 있어서의 차이를 어느 정도 보상할 수 있다). SA 송신에 대한 통상적인 CCE 집합(aggregation)은 예를 들어, 1, 2, 4 및 8개의 CCE들로 구성된 "트리 기반" 구조를 따르는 것으로 가정한다.
- [0016] SA 디코딩 과정에 대해, UE는 모든 UE들에 대한 CCE들의 공통 세트(UE 공통 검색 공간) 및 CCE들의 UE 특정 세트(UE 특정 검색 공간)에 따라, (CCE 인터리빙 이전에) 논리적 영역에서 CCE들을 복구한 후, 후보 SA들에 대한 검색 공간을 결정할 수 있다. 서브 프레임 개수 또는 CCE들의 총 개수와 같은 UE 공통 파라미터들 및 UE에 할당

된 ID(UE\_ID)와 같은 UE 특정 파라미터들을 입력으로 갖는 의사 랜덤 함수(pseudo-random function)에 따라, UE 특정 검색 공간이 결정될 수 있다.

[0017] 예를 들어, 3GPP LTE에서, CCE 집합 레벨들  $L \in \{1,2,4,8\}$  의 경우, SA 후보 m에 대응하는 CCE들은

$$L \cdot \left\{ (Y_k + m) \bmod \left\lfloor \frac{N_{\text{CCE},k}}{L} \right\rfloor \right\} + i$$

로 주어지며,  $N_{\text{CCE},k}$ 은 서브 프레임 k의 CCE들의 총 개수이며,  $i=0, \dots, L-1$ 이고,  $m=0, \dots, M^{(L)}-1$ 이며,  $M^{(L)}$ 은 (UE 공통 또는 UE 특정) 검색 공간에서 모니터 할 SA 후보들의 개

수이다. UE 특정 검색 공간에서  $L \in \{1,2,4,8\}$ 에 대한  $M^{(L)}$ 의 값은 각각 {6, 6, 2, 2}일 수 있다. 변수  $Y_k$ 는

$$Y_k = (A \cdot Y_{k-1}) \bmod D$$

로 정의되며, 여기서

$$Y_{-1} = \text{UE\_ID} \neq 0$$

이고,  $A=39827$ 이며  $D=65537$ 이다.

[0018] 도 4는 CCE들을 이용한 SA들의 구성 및 송신을 예시하고 있다.

[0019] 도 4를 참조하면, CCE들은 논리적 영역(400)에서 연속적으로 번호가 주어진다. 채널 코딩 및 레이트 매칭 후에, 도 2에 도시된 바와 같이, 인코딩된 SA 비트들이 논리적 영역에서 CCE들에 맵핑된다. 더 자세히는, 처음 4개의 CCE들(L=4)인 CCE1(401), CCE2(402), CCE3(403) 및 CCE4(404)가 UE1로의 SA 송신에 이용된다. 다음 2개의 CCE들(L=2)인 CCE5(411) 및 CCE6(412)은 UE2로의 SA 송신에 이용된다. 다음 2개의 CCE들(L=2)인 CCE7(421) 및 CCE8(422)은 UE3로의 SA 송신에 이용된다. 마지막으로, 마지막 CCE (L=1)인 CCE9(431)은 UE4로의 SA 송신에 이용된다.

[0020] 440 단계에서, SA 비트들은 통상적으로 셀 특정한 이진 스크램블링 코드를 이용하여 스크램블링되고, 450 단계에서 변조된다. 각 CCE는 작은 CCE들로 분할된다. 예를 들어, 36 RE들로 구성된 CCE는 각각이 4개의 RE들로 구성된 9개의 작은 CCE들(mini-CCEs)로 분할될 수 있다. 460 단계에서, 작은 CCE들(4개의 QPSK 심볼들로 이루어진 블록들)간에 인터리빙이 적용된다. 예를 들면, 3GPP LTE에서 이용되는 것과 같은 블록 인터리버가 이용될 수 있는데, 상기 인터리빙은 각각의 비트들 대신 심볼의 4개 한 세트(작은 CCE 하나의 4개의 RE들에 대응하는 4개의 QPSK 심볼들)에 수행된다.

[0021] 작은 CCE들을 인터리빙 한 후, 단계 470에서 결과적인 일련의 QPSK 심볼들은 J 개의 심볼들에 의해 시프트(shift)되고, 480 단계에서는 DL 서브 프레임의 PDCCH 영역에서 각 QPSK 심볼이 RE에 맵핑된다.

[0022] 따라서, 상기 2개의 노드 B 송신기 안테나들(491, 492)과, PCFICH(493) 및 PHICH(미도시)와 같은 기타 제어 채널들로부터의 RS에 더하여, PDCCH의 RE들은 UE1(494), UE2(495), UE3(496) 및 UE4(497)에 대한 SA들에 대응하는 QPSK 심볼들을 포함한다.

[0023] 더 높은 데이터율을 지원하고 레거시(legacy) 통신 시스템들을 지원하는 요소 반송파(CC: Component Carrier)들의 BW들보다 더 넓은 BW들을 통한 신호 송신의 스케줄링을 가능하게 하기 위해, 다수의 CC들의 집합(aggregation)이 고려된다. 예를 들어, 100 MHz를 통한 통신을 지원하기 위해서, 5개의 20 MHz CC들의 집합이 이용될 수 있다. 여기서 참조를 쉽게 하기 위해, 기존의 통신 방법에 따라 단일 CC를 통해 동작하는 UE들을 "레거시(legacy) UE들"이라 하고, 다수의 CC들을 통해 동작하는 UE들을 "향상(advanced) UE들"이라 한다.

[0024] 레거시 UE들과 향상 UE들에 대한 SA들의 공존과 향상 UE들에 대한 SA들의 송신의 설계는 다수의 CC들을 통한 통신을 지원하기 위해 풀어야 할 근본적인 과제이다.

[0025] 도 5는 CC 집합의 원리를 보여주고 있다.

[0026] 도 5를 참조하면, 100 MHz(510)의 동작 BW는 각각이 20 MHz의 BW를 갖는 5개의 (단순성을 위해 연속된) CC들(521, 522, 523, 524 및 525)의 집합에 의해 구성된다. 도 1에 도시된 단일 CC를 통한 통신을 위한 서브 프레임 구조와 유사하게, 다수의 CC들을 통한 통신을 위한 서브 프레임 구조는 예를 들어 531 내지 535와 같은 PDCCH 영역과 예를 들어, 541 및 545와 같은 PDSCH 영역으로 구성된다.

[0027] 상기 PDCCH 영역 크기는 CC 마다 다양하며, 그 값은 기준 서브 프레임 구간에서 각 CC에서 PCFICH에 의해 시그널링 된다. PDCCH가 다양한 크기를 갖도록 함으로써, 각 오버헤드가 최소화되면서, 동시에 PDSCH 또는 PUSCH 스케줄링 제한을 실제적으로 피할 수 있게 된다. 또한, 향상 UE를 소정의 CC들에서 PDSCH를 수신하도록 구성함으

로써, 상기 향상 UE는 모든 CC들이 아니라 이러한 CC들에서만 PCFICH를 디코딩하고, 이로써 PCFICH 디코딩 에러들의 영향을 최소화할 수 있다. CC들(1, 5)의 경우, PDCCH 크기는 각각 PDCCH\_1 = 3개의 심볼들(531) 및 PDCCH\_5 = 1개의 심볼(535)이다. 각 CC에서의 PDSCH 크기는 서브프레임 크기로부터 각 PDCCH 크기를 뺀 값이므로, 이는 PDSCH\_1 = 11개의 심볼들(541)과 PDSCH\_5 = 13개의 심볼들(545)이다.

[0028] 도 5는 또한 향상 UE들에 대한 SA 송신을 위한 PDCCH 설계의 직접적인 확장을 보여주고 있다. 스케줄링은 CC들 간에 독립적이고, PDSCH 수신 또는 PUSCH 송신을 위해 향상 UE가 이용하는 CC들의 개수에 관계없이, 각 CC 내에 포함되는 PDCCH에 의해 수행된다. 예를 들어, 향상 UE(550)는 제2 및/또는 제3 CC들 각각에서 각 PDSCH 수신을 위해 2개의 별도의 SA들인 SA2(552)와 SA3(553)을 수신하고, 향상 UE(560)는 제5 CC에서 PDSCH 수신을 위해 SA5(565)를 수신한다. 서로 다른 송신 블록들은 서로 다른 SA들과 연관된다.

## 발명의 내용

### 해결하려는 과제

[0029] 그러나, 각 CC에서 개별적인 SA를 이용하는 것의 단점은, 향상 UE가 모든 가능한 CC들에서 SA들을 식별하기 위해 레거시 UE가 수행해야 하는 디코딩 동작들의 횟수만큼인 5회(예를 들어, 도 5에서 5개의 CC들의 설정의 경우)의 디코딩 동작을 수행해야 한다는 것이다.

[0030] 다른 설계 문제는, 레거시 UE들에 대한 SA 디코딩 과정에 영향을 끼치거나 향상 UE들에 대한 디코딩 동작의 횟수를 증가시키지 않고도, 레거시 UE들과 향상 UE들에 대한 SA들에 대응하는 CCE들을 다중화하는 것이다.

[0031] 따라서, 본 발명은 선행기술에서 적어도 전술한 문제들을 해결하도록 설계되었으며, 본 발명은 통신 시스템의 다중의 CC들에서 기지국이 SA들을 송신하기 위한 방법들과 장치를 제공한다. 상기 SA들은 PDSCH 수신 또는 PUSCH를 위해 UE에 스케줄링 정보를 제공한다. 상기 SA들은 PDCCH에서 CCE들을 이용하여 송신된다.

### 과제의 해결 수단

[0032] 본 발명의 일 측면은 다수의 CC들에서 PDSCH 수신 또는 PUSCH 송신의 스케줄링을 지원한다.

[0033] 본 발명의 다른 측면은 향상 UE가 수행하는 SA 디코딩 동작들을 단순화하고 줄인다.

[0034] 본 발명의 다른 측면은 향상 UE들을 위한 SA들의 검출 신뢰성을 향상시킨다.

[0035] 본 발명의 다른 측면은 레거시 UE들의 SA 디코딩 과정에 영향을 주지 않고, 레거시 UE들에 대응하는 SA들에 대한 CCE들 및 향상 UE들에 대응하는 SA들에 대한 CCE들의 다중화를 정의한다.

[0036] 본 발명의 일 측면에 따르면, 제1 CC에서 UE로의 SA의 송신을 위한 CCE들의 논리적 영역 위치가 제2 CC에서 UE로의 SA의 송신을 위한 CCE들의 논리적 영역 위치를 결정한다.

[0037] 본 발명의 다른 측면에 따르면, PDCCH에서의 CCE들의 위치는, UE로의 SA가 제1 CC에서 혹은 제2 CC에서 PDSCH 또는 PUSCH 스케줄링을 수행하기 위한 것인지를 결정한다.

[0038] 본 발명의 다른 측면에 따르면, CC 지시자는 UE로의 SA가 제1 CC에서 혹은 제2 CC에서 PDSCH 또는 PUSCH 스케줄링을 수행하기 위한 것인지를 나타내기 위해 UE로의 SA에 포함될 수 있다.

[0039] 본 발명의 다른 측면에 따르면, 제1 CC를 위한 SA 송신에 이용되는 CCE들의 수는 제2 CC를 위한 SA 송신에 이용되는 CCE들의 수를 결정한다.

[0040] 본 발명의 다른 측면에 따르면, 다수의 CC들로 구성되는 UE에 의해 검색 공간에서 모니터링 되는 후보 SA들의 수는 단일 CC로 구성되는 UE에 의해 해당 검색 공간에서 모니터링 되는 후보 SA들의 수와 다르다.

[0041] 본 발명의 다른 측면에 따르면, 다수의 CC들로 구성된 UE로의 SA에 대한 CCE들의 논리적 영역에서의 위치는 단일 CC로 구성된 UE로의 SA에 대한 CCE들의 논리적 영역에서의 위치 보다 앞선다.

**도면의 간단한 설명**

- [0042] 본 발명의 상기 및 다른 측면들, 특징들 및 장점들이 첨부된 도면들과 연관되어 제공되는 하기의 상세한 설명으로부터 명백해질 것이다.
- 도 1은 통신 시스템의 DL에서 PDCCH와 PDSCH 송신들을 위한 기존의 DL 서브프레임 구조를 예시한 도면.
- 도 2는 노드 B에서의 기존의 SA 코딩 과정을 도시한 블록도.
- 도 3은 UE에서의 기존의 SA 디코딩 과정을 도시한 블록도.
- 도 4는 PDCCH에서 CCE들을 이용한 기존의 SA 구성 및 송신을 도시한 도면.
- 도 5는 CC 집합의 원리를 도시한 도면.
- 도 6은 본 발명의 일 실시예에 따라, 다중 CC들에서 항상 UE들로, 단일 CC에서 레저시 UE들로의 SA 송신을 위한 CCE들의 배치를 도시한 도면.
- 도 7은 본 발명의 일 실시예에 따라, 제1 CC 및 제2 CC를 위한 SA들을 송신하는데 이용되는 CCE들을 UE에서 결정하는 것을 도시한 도면.
- 도 8은 본 발명의 일 실시예에 따라, 제1 CC를 위한 DL SA의 디코딩 후, 제2 CC를 위한 DL SA를 UE에서 검색 및 디코딩하는 과정을 도시한 도면.
- 도 9는 본 발명의 일 실시예에 따라, 제1 CC를 위한 UL SA의 디코딩 후, 제2 CC를 위한 UL SA를 UE에서 검색 및 디코딩하는 과정을 도시한 도면.
- 도 10은 본 발명의 일 실시예에 따라, UL SA 송신을 운반하는 DL CC와 각 PUSCH 송신의 UL CC 간의 일대일 맵핑을 도시한 도면.
- 도 11은 본 발명의 일 실시예에 따라, PUSCH 송신에 대한 UL CC를 해당 UL SA를 위한 각 CCE들의 위치에 맵핑하는 방법을 도시한 도면.
- 도 12는 본 발명의 일 실시예에 따라, UE로부터 DTX 상태의 명시적 송신을 도시한 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0043] 본 발명을 첨부한 도면들을 참조하여 더 자세히 설명할 것이다. 그러나, 본 발명은 많은 다른 형태들로 구현될 수 있으며, 여기서 상술된 특정 실시예들에 한정되는 것으로 해석되어서는 안 된다. 오히려, 이러한 실시예들은, 본 개시가 철저하고 완성되며, 당업자에게 본 발명의 범위를 완전히 전달하도록 제공된다.
- [0044] 또한, 본 발명이 직교 주파수 분할 다중 접속(OFDMA: Orthogonal Frequency Division Multiple Access) 통신 시스템과 관련하여 설명되었지만, 본 발명은 일반적으로 모든 주파수 분할 다중화(FDM: Frequency Division Multiplexing) 시스템들과, 특히 단일 반송파 주파수 분할 다중 접속(SC-FDMA: Single-Carrier Frequency Division Multiple Access), OFDM, FDMA, DFT(Discrete Fourier Transform)-확산 OFDM, DFT-확산 OFDMA, SC-OFDMA 및 SC-OFDM에도 적용된다.
- [0045] 본 발명의 일 실시예에 따라, 항상 UE는 PDSCH 수신(DL CC들) 또는 PUSCH 송신(UL CC들)이 이루어질 수 있는 CC들로 반-정적으로(semi-statically) 구성된다. 항상 UE로의 DL SA들 및 UL SA들의 송신은 PDSCH 수신에 구성된 CC들(CCC들)을 통해 이루어지며, 다른 송신 블록이 각 DL SA 또는 UL SA와 연관된다.
- [0046] 각 DL SA 또는 UL SA는 하나의 DL CCC에서 노드 B로부터 항상 UE로 송신된다. DL SA와 연관된 PDSCH 수신은 DL SA 송신의 DL CCC에서 이루어지거나, DL SA들이 어드레싱한 다수의 DL CCC들을 통해서 이루어질 수도 있다. 따라서, UL SA와 연관된 PUSCH 수신은 하나의 UL CCC에서 이루어지거나, UL SA들이 어드레싱한 다수의 UL CCC들을 통해서 이루어질 수도 있다. UL CCC를 DL CCC에서 송신된 UL SA와 연관시키기 위해, DL CCC들과 UL CCC들 간에 일대일 맵핑이 미리 구성되거나, UL SA들의 암묵적인 오더링(ordering)이 UL CCC를 나타내거나, 이후에 설명되는 바와 같이 암묵적인 인덱싱(indexing)이 UL SA에 포함되어 PUSCH 송신에 대한 UL CCC를 나타낼 수 있다.
- [0047] 항상 UE는 자신의 DL CC들 중 1차(primary) DL CCC로 구성될 수 있다. 상기 1차 DL CCC는 나머지 2차(secondary) DL CCC들에 대해 기존의 역할을 한다. 예를 들어, 도 5를 참조하면, CC 2는 항상 UE1에 대한 1차 DL CCC일 수 있으며, CC 3은 2차 DL CCC이다. 상기 2차 DL CCC들은 오더링(ordering)될 수 있는 데, 이 경우

DL CCC들은 1차(primary), 첫 번째 2차(first secondary), 두 번째 2차(second secondary) 등으로 칭할 수 있다. 동일하게, 향상 UE에 대한 DL CCC들은 제1 DL CCC, 제2 DL CCC 등으로 오더링될 수 있으며, DL SA 또는 UL SA는 상기 제1 DL CCC에서 송신된다. 단순성을 위해, "1차(primary)" 및 "2차(secondary)"라는 용어가 사용될 것이지만, "제1(first)", "제2(second)" 등도 적용된다.

[0048] 향상 UE에 대한 DL SA들의 검색 및 디코딩 과정이 아래에서 설명될 것이다.

[0049] 향상 UE에 대해 레거시 UE와 유사한 횡수의 디코딩 동작들을 유지하고 레거시 UE들의 SA 검색 및 디코딩 과정을 방해하는 것을 피하기 위해, 본 발명의 일 실시예에 따르면, 2차 DL CCC들에서의 향상 UE에 대한 DL SA에 대한 CCE들의 논리적 영역에서의 위치는 1차 DL CCC에서의 DL SA에 대한 CCE들의 논리적 영역에서의 위치로부터 결정된다. 각 DL CCC에서의 향상 UE에 대한 DL SA 후보들을 형성하는 CCE들은 레거시 UE에 대한 SA 후보들을 구성하는 CCE들과 유사한 방식으로 DL SA 검색 및 디코딩 과정에 의해 처리될 수 있다. 또한, 아래에 설명되는 바와 같이, 향상 UE는, 2차 DL CCC에서의 DL SA에 대한 CCE들의 위치가 1차 DL CCC에서의 DL SA에 대한 CCE들의 위치로부터 결정된다는 조건에 기반하여, 그 DL CCC들의 수와 관계없이, 레거시 UE의 경우와 유사한 복잡도의 DL SA 검색 및 디코딩 과정을 따를 수 있다.

[0050] 도 6은 본 발명의 일 실시예에 따라 다수의 CC들에서의 향상 UE들과 단일 CC에서의 레거시 UE들에 대한 SA 송신을 위한 CCE들의 배치를 도시한 도면이다. 더 자세히 설명하면, 도 6은 예로서 5개의 CC들을 도시하고 있다.

[0051] 도 6을 참조하면, 제1 CC(611)는 SA 송신을 위해 4개의 CCE들(1~4)을 필요로 하는 L-UE<sub>1</sub>(621)와 SA 송신을 위해 2개의 CCE들(K, K+1)을 필요로 하는 L-UE<sub>k</sub>(622)와 같은 레거시 UE들만을 지원하도록 구성된다. 제2 및 제3 CC들(612, 613)은 A-UE<sub>1</sub>와 같은 향상 UE들 및 L-UE<sub>1</sub>와 같은 레거시 UE들의 혼합을 지원한다. A-UE<sub>1</sub>은 2개의 DL CCC들을 갖는다. 상기 1차 DL CCC는 CC 2이고, 2차 DL CCC는 CC 3이다. A-UE<sub>1</sub>로의 SA 송신을 위해 4개의 CCE들이 요구된다. 1차 CCC(623)와 2차 CCC(625) 모두에서 동일한 CCE들(1~4)이 이용된다. SA들은 레거시 UE들로, CCE L(624)를 이용하여 L-UE<sub>k</sub>로의 경우와 같이, CC 2에서 송신되고, CCE M과 M+1(626)을 이용하여 L-UE<sub>k</sub>로의 경우와 같이, CC 3에서도 송신된다.

[0052] CC 4(614)는 또한 향상 UE들과 레거시 UE들의 혼합을 지원하고, CC 5(615)는 향상 UE들만을 지원한다. A-UE<sub>2</sub>는 또한 2개의 DL CCC들을 갖는다. 1차 DL CCC는 CC 4이고, 2차 DL CCC는 CC 5이다. A-UE<sub>2</sub>로의 DL SA 송신을 위해, 2차 DL CCC(627)에서는 2개의 CCE들이 이용되고, 2차 DL CCC(629)에서는 하나의 CCE가 이용된다. 1차 CCC에서 DL SA 송신을 위해 더 양호한 코딩 보호를 제공하기 위해 더 많은 CCC들이 이용되는데, 이는 향상 UE가 DL SA들을 디코딩하는데 실패한다면, 2차 DL CCC들에서의 DL SA들의 디코딩도 1차 DL CCC에서의 DL SA가 발견되고 2차 DL CCC들에서의 각 CCE들만이 고려되므로, 2차 DL CCC들에서의 DL SA들의 디코딩도 실패할 것이다. 전술한 바와 같이 논리적 영역에서 각 CC에 CCE들을 배열한 후, 도 4를 참조하여 설명한 바와 같이 CC들(631, 632, 633, 634, 635) 각각에 대한 스캐램블링, 변조, 인터리빙 및 RE-맵핑 과정이 수행된다.

[0053] 레거시 UE와 유사하게, 각 DL CCC에 대해, 향상 UE는 PCFICH를 디코딩하여 각 PDCCH 크기를 결정하고, DL SA 검색 및 디코딩 과정에 대한 DL SA 송신을 운반하는 RE들을 고려함으로써(즉, RS, PCFICH, PHICH 또는 다른 채널들의 소정의 송신들을 운반하는 소정의 RE들을 버림으로써), 도 4에 예시된 기능들의 역 기능들을 수행한다. 따라서, 향상 UE는 RE들에 디인터리빙, 복조 및 디스캐램블링을 수행하여 수신된 CCE들을 얻는다. 상기 DL SA 검색 및 디코딩 과정은 1차 DL CCC에서 CCE들을 거친다.

[0054] 레거시 UE들 또는 향상 UE들로의 DL SA 송신을 위한 CCE 집합 레벨들 L의 예로서, 1개, 2개, 4개 및 8개의 CCE

$$L \in \{1, 2, 4, 8\}$$

들을 들 수 있다. 1차 DL CCC에서 DL SA 후보 m에 대한 CCE들의 위치는, CCC들에서 가능한 서로 다른 PDCCH 크기들로 인해, 총 CCE들의 개수 N<sub>CCE,k</sub>의 가능한 예외에 대한 동일한 논점들(arguments)로, 이

$$L \cdot \left\{ (Y_k + m) \bmod \left\lfloor N_{CCE,k} / L \right\rfloor \right\} + i$$

전에 설명된 바와 같이, 동일한 함수에 의해 결정된다. 기준 향상 UE가 자신의 1차 DL CCC에서 DL SA를 발견하면, 2차 DL CCC들에서 추가적인 DL SA들을 검색한다. 그렇지 않은 경우에는, 검색 및 디코딩 과정이 1차 DL CCC에서 종료된다.

- [0055] 하나 이상의 2차 DL CCC가 있으면, 1차 DL CCC의 제1 DL SA 후에 DL SA들이 2차 DL CCC들에 위치한 시리즈(series)를 나타내기 위해 반 정적 혹은 동적 인덱싱이 적용될 수 있다. 예를 들어, 항상 UE가 자신의 1차 DL CCC와 함께 2개의 2차 DL CCC들로 구성된 경우, 두 번째 2차 DL CCC에서의 검색 전에 첫 번째 2차 DL CCC에서 DL SA를 검색하기 위해 상위 계층들을 통해 반 정적으로 구성될 수 있다. 첫 번째 2차 DL CCC에서 DL SA가 발견되지 않으면, 검색 과정이 종료될 수 있다.
- [0056] 선택적으로, DL SA를 갖는 다음 DL CCC를 나타내기 위해 DL SA에 인덱스가 포함될 수 있는데, 이를 통해 서브프레임 기반의 동적 인덱싱이 가능하다. 예를 들어, 1개의 1차 DL CCC와 3개의 2차 DL CCC들에 대응하는 총 4개의 DL CCC들의 경우, DL SA를 갖는 다음 2차 DL CCC를 나타내기 위해 2비트 인덱스(값이 '0'이면 2차 DL CCC가 DL SA를 운반하지 않는다는 것을 나타냄)가 DL SA에 포함될 수 있다.
- [0057] 선택적으로, 어떤 2차 DL CCC가 DL SA를 갖는지를 나타내기 위해 1차 DL CCC의 DL SA에 3비트의 비트맵이 포함될 수도 있다. 그럼에도 불구하고, 인덱싱을 이용하지 않을 수도 있는데, 이 경우, 항상 UE는 1차 DL CCC에서 DL SA를 성공적으로 디코딩한 후에 결정된 CCE 위치들에서 모든 2차 DL CCC들을 검색한다.
- [0058] 도 7은 본 발명의 일 실시예에 따라, 제1 CC와 제2 CC를 위한 SA들을 송신하는데 이용되는 CCE들을 UE에서 결정하는 것을 예시한 도면이다.
- [0059] 도 7을 참조하면, 기준 항상 UE(reference advanced UE)는 2개의 CC들, 즉 1차 DL CCC(701) 및 2차 DL CCC(702)에서 DL SA 수신을 위해 구성된다. 1차 DL CCC에서 신호를 수신하면, 711 단계에서 항상 UE는 PCFICH를 디코딩하여 각 PDCCH 영역을 결정한다. 항상 UE는 721 단계에서 RS, PCFICH, PHICH 및 기타 소정의 채널들의 송신을 위해 이용된 RE들을 제거한 후, 731 단계에서 J 개의 QPSK 심볼들의 셀 특정 시프트(shift)를 복구하고, 741 단계에서 작은 CCE들(mini-CCEs)을 디인터리빙하고, 751 단계에서 QPSK 복조를 수행하여 761 단계에서 송신된 K개의 CCE들( $CCE_{1,1}$ ,  $CCE_{2,1}$ ,  $CCE_{3,1}, \dots, CCE_{k,1}$ )을 복구한다.
- [0060] CCE들이 논리적 영역에서 복구된 후, SA 검색 및 디코딩 과정의 제2단계는 전술한 바와 같이 모든 UE들에 대한 CCE들의 공통 세트(UE 공통 검색 공간) 및 CCE들의 UE 특정 세트(UE 특정 검색 공간)에 따라 1차 DL CCC에서 검색 공간들을 결정한다. 항상 UE가 1차 DL CCC에서 DL SA를 발견하면, 2차 DL CCC에서 계속 진행한다.
- [0061] 1차 DL CCC(701)과 유사하게, 2차 DL CCC(702)에서, 항상 UE는 712 단계에서 PCFICH를 디코딩하여 각 PDCCH 영역을 결정한다. 722 단계에서 RS, PCFICH, PHICH 및 기타 소정의 채널들의 송신에 이용된 RE들을 제거한 후, 732 단계에서 J 개의 QPSK 심볼들의 셀 특정 시프트(shift)를 복구하고, 742 단계에서 작은 CCE들을 디인터리빙하고, 752 단계에서 QPSK 복조를 수행하여 762 단계에서 송신된 M 개의 CCE들( $CCE_{1,2}$ ,  $CCE_{2,2}$ ,  $CCE_{3,2}, \dots, CCE_{M,2}$ )을 복구한다.
- [0062] CCE들이 논리적 영역에서 복구된 후, 2차 DL CCC에서의 DL SA 검색 및 디코딩 과정의 제2단계는 후보 CCE들을 결정하고 디코딩한다. 이 과정은, 2차 DL CCC의 후보 CCE들이 1차 DL CCC의 DL SA가 이용한 CCE들로부터 파생될 수 있으므로, 1차 DL CCC에서 보다 더 간단하다. 즉, 1차 DL CCC의 DL SA가 2차 CCE의 DL SA와 동일하거나 더 나은 코딩 보호를 요구한다고 가정할 때, 1차 DL CCC의 DL SA에 이용되는 레벨 보다 더 낮거나 그와 동일한 집합 레벨들 L이 고려될 수 있다.
- [0063] 예를 들어, 1차 DL CCC에서 L=4이면, 2차 DL CCC에서 가능한 값들은 L=1,2,4일 수 있다. L=1의 경우, 4번의 디코딩 동작이 필요하다(즉, 각 CCE에 대해 한 번의 디코딩 동작이 필요함). L=2의 경우, 2번의 디코딩 동작이 필요하다(즉, 처음 2개의 CCE들에 대해 한 번의 디코딩 동작이, 나머지 2개의 CCE들에 대해 한 번의 디코딩 동작이 필요함). L=4의 경우에도, 1번의 디코딩 동작이 요구되어, 총 7회의 디코딩 동작들이 요구된다. 유사하게, 디코딩 동작의 최대 횟수는 15이고, 이는 1차 DL CCC에서 L=8이고 2차 DL CCC에서 L=1,2,4,8일 경우에 얻어진다. 디코딩 동작들을 최소화하기 위해, 모든 DL CCC들에서 동일한 CCE 집합 레벨 L이 이용될 수도 있다.
- [0064] 도 8은 본 발명의 일 실시예에 따라, 제1 CC를 위한 DL SA의 디코딩 후, 제2 CC를 위한 DL SA를 UE에서 검색 및 디코딩하는 과정을 도시한 도면이다. 더 자세하게 말하면, 도 8은 기준 항상 UE가 L = 4의 경우에 대해 1차 DL CCC에서 DL SA를 검출한다는 가정하에, 2차 DL CCC에서의 검색 과정을 도시하고 있다.
- [0065] 전술한 바와 같이, 2차 DL CCC에서의 검색 과정에 의해 고려되는 CCE들은 1차 DL CCC의 DL SA에 대한 CCE들로부터 결정론적으로(deterministically) 알려진다. 이는, 예를 들면, 동일한 위치를 이용하거나 시프트(예를 들어, 2차 DL CCC에서 PCFICH 값에 따른 소정의 시프트)를 적용 또는 의사 랜덤 함수를 이용함으로써 달성될 수 있다.

의사 랜덤 함수에 대한 논점들(즉, 독립 변수들)은 서브 프레임 수, CC 수, PCFICH 값 및 UE\_ID일 수 있다.

- [0066] 도 8은 2차 DL CCC에서의 CCE 집합 레벨들이 1차 DL CCC에서의 DL SA에 이용되는 CCE 집합 레벨과 동일하거나 그 보다 높다고 가정한다. 1차 DL CCC에서 DL SA를 검출한 후 검색 과정에 의해 검사되는 첫 번째 2차 DL CCC는 그 서빙 노드 B에 의해 항상 UE로 반 정적으로 또는 동적으로 구성되거나, 이전에 기술된 바와 같이 항상 UE가 2차 DL CCC들 중에서 랜덤하게 선택할 수 있다.
- [0067] 도 8을 참조하면, 항상 UE는 도 7에 설명된 제1단계를 완료한 다음 1차 DL CCC에서 DL SA를 성공적으로 디코딩한 후, 인덱싱 방법에 의해 결정된 2차 DL CCC(800)에서 계속한다. 2차 DL CCC에서, 항상 UE는 1차 DL CCC에서 DL SA에 이용되는 CCE들로부터 결정된 CCE들(810)만을 고려한다. 단순성을 위해, L=4와 L=2 CCE 집합 레벨들만이 고려된다. 필요한 경우, 동일한 방식으로 L=8와 L=1 CCE 집합 레벨들도 어드레싱될 수 있다. 또한, 이전에 기술한 바와 같이, 2차 DL CCC들에서의 CCE 집합 레벨 L은 1차 DL CCC에서와 동일하게 유지된다(2차 DL CCC당 한 번의 디코딩 동작이 수행될 것이다).
- [0068] 820 단계에서, 항상 UE는 우선 L=4 집합 레벨을 디코딩 한다. CRC 테스트에서 지시된 바와 같이, 830 단계에서 디코딩이 성공적이면, 832 단계에서 항상 UE는 2차 DL CCC가 마지막 DL CCC인지를 검사한다. 2차 DL CCC가 마지막 DL CCC이면, 834 단계에서 DL SA에 대한 검색 과정이 종료된다. 그러나, 2차 DL CCC가 마지막 DL CCC가 아니면, 836 단계에서 DL SA들에 대한 검색 과정은 다음 2차 DL CCC에 대해 계속된다.
- [0069] 830 단계에서 디코딩이 성공적이지 않으면, 840 단계에서 처음 2개의 CCE들을 고려하여 다른 디코딩이 수행된다. 850 단계에서 디코딩이 성공적이면, 852 단계에서 항상 UE가 2차 DL CCC가 마지막 DL CCC인지를 검사한다. 2차 DL CCC가 마지막 DL CCC이면, 854 단계에서 DL SA에 대한 검색 과정이 종료된다. 그러나, 2차 DL CCC가 마지막 DL CCC가 아니면, 856 단계에서 검색 과정이 다음 2차 DL CCC에 대해 계속된다.
- [0070] 850 단계에서 디코딩이 성공적이지 않으면, 860 단계에서 마지막 2개의 CCE들을 고려하여 다른 디코딩이 수행된다. 870 단계에서 디코딩이 성공적이면, 872 단계에서 항상 UE는 2차 DL CCC가 마지막 DL CCC인지를 검사한다. 2차 DL CCC가 마지막 DL CCC이면, 874 단계에서 DL SA에 대한 검색 과정이 종료된다. 2차 DL CCC가 마지막 DL CCC가 아니면, 876 단계에서 다음 2차 DL CCC에 대해 검색 과정이 계속된다.
- [0071] 870 단계에서 디코딩이 성공적이지 않으면, 880 단계에서 2차 DL CCC가 마지막 DL CCC이면 항상 UE가 검색 과정을 종료하거나, 그렇지 않으면, 다음 2차 DL CCC에 대해 검색 과정을 계속한다. 하나(1) 이상의 CCE 집합 레벨이 고려되면, 항상 UE가 이러한 집합 레벨들을 검색/디코딩하는 순서가 임의적(arbitrary)일 수 있다. 예를 들어, 도 8에서, L=4 CCE 집합 레벨 전에 L=2 CCE 집합 레벨이 먼저 검색될 수 있다.
- [0072] 본 발명의 일 실시예에 따른 UL SA들의 송신을 위해, 첫 번째 UL SA의 경우, CCE들이 1차 DL CCC에 위치되고 레거시 UE들의 경우와 동일한 검색 과정이 적용된다(이하, "제1 접근법"이라 함). 상기 1차 DL CCC에서의 첫 번째 UL SA에 대한 CCE들에 대해, 상기 첫 번째 UL SA 이외의 모든 가능한 UL SA들에 대한 CCE들이 소정의 위치들에 배치된다. 예를 들어, UL SA들에 대한 CCE들은 첫 번째 UL SA에 대한 CCE들에 연속하여 배치되거나, 소정 개수의 CCE들에 의해 시프트되거나(1차 DL CCC의 PCFICH 값에 따라 수 있음), 의사 랜덤 맵핑이 적용될 수 있다.
- [0073] 본 발명의 다른 실시예에 따른 UL SA들의 송신을 위해, UL CCC가 DL CCC와 연관되는 DL SA들의 경우에서와 동일한 인덱싱 옵션들을 이용하여 DL SA들과 유사한 방식으로 DL CCC들 사이에 UL SA들이 분산된다(이하, "제2 접근법"이라 함). 도 8에서 이전에 설명되고 도시된 바와 같이, UL SA들에 대한 CCE들의 위치는 DL SA들에 대한 CCE들의 위치에 적용되는 바와 동일한 원리를 따른다. 따라서, 이러한 설명은 반복되지 않는다.
- [0074] 도 9는 본 발명의 일 실시예에 따라, 제1 CC를 위한 UL SA의 디코딩 후, 제2 CC를 위한 UL SA를 UE에서 검색 및 디코딩하는 과정을 도시한 도면이다. 더 자세하게, 도 9는 항상 UE에 대한 스케줄링된 PUSCH 송신으로 UL CCC들을 나타내는데 인덱싱이 이용되지 않는다는 가정 하에, 위의 제1 접근법을 도시하고 있다.
- [0075] 도 9를 참조하면, 레거시 UE와 동일한 검색 및 디코딩 과정을 통해, L = 4 CCE들(910)로 구성된다고 가정한 첫 번째 UL SA(900)를 성공적으로 디코딩 한 후, 항상 UE는 추가적인 UL SA들을 포함할 수 있는 소정의 CCE들을 검사한다. 단순성을 위해, UL SA들에 할당된 CCE들은 연속되는 것으로 가정하며, 가능한 후속 UL SA들은 L=4 CCE들 또는 L=2 CCE들로 구성되는 것으로 가정한다. 모든 나머지 UL SA들에 대해, 다른 CCE 집합 레벨들이 가능할 수 있으며, 동일한 CCE 집합 레벨이 이용될 수도 있다. 다음 UL CCC에 대응하는 다음 두 번째 가능한 UL SA는 다음 4개의 CCE들(920)로 구성된다.
- [0076] CRC 테스트에 의해 지시된 바와 같이, 930 단계에서 디코딩이 성공적이면, 932 단계에서 항상 UE는 UL CCC가 마

지막 UL CCC인지를 검사한다. UL CCC가 마지막 UL CCC이면, 934 단계에서 검색 과정이 종료된다. UL CCC가 마지막 UL CCC가 아니면, 936 단계에서 다음 UL CCC에 대해 검색 과정이 계속된다. 그러나, 930 단계에서 디코딩이 성공적이지 않으면, 940 단계에서 첫 번째 UL SA의 송신에 이용되는 CCE들 이후의 다음 2개의 CCE들이 검사되고 두 번째 UL CCC에 대응된다.

- [0077] 950 단계에서 디코딩이 성공적이면, 952 단계에서 항상 UE는 UL CCC가 마지막 UL CCC인지 검사한다. UL CCC가 마지막 UL CCC이면, 954 단계에서 검색 과정이 종료된다. 그러나, UL CCC가 마지막 UL CCC가 아니면, 956 단계에서 다음 UL CCC에 대해 검색 과정이 계속된다.
- [0078] 950 단계에서 디코딩이 성공적이지 않으면, 960 단계에서, 첫 번째 UL SA의 송신에 이용된 CCE들 및 이전의 다음 2개의 CCE들 뒤의 다음 2개의 CCE들이 검사된다.
- [0079] 970 단계에서 디코딩이 성공적이면, 972 단계에서 항상 UE는 UL CCC가 마지막 UL CCC인지 검사한다. UL CCC가 마지막 UL CCC이면, 974 단계에서 검색 과정이 종료된다. 그러나, UL CCC가 마지막 UL CCC가 아니면, 976 단계에서 다음 UL CCC에 대해 검색 과정이 계속된다.
- [0080] 970 단계에서 디코딩이 성공적이지 않으면, 도 9에서 가정한 모든 가능한 CCE 집합 레벨들에 대해 모든 UL CCC들이 검사되면 UL SA 검색 과정이 종료되거나 또는 그렇지 않으면(otherwise), 980 단계에서 다음 UL CCC에 대응하는 추가적인 CCE 집합 레벨들로 UL SA 검색 과정이 계속된다.
- [0081] 진술한 과정은 첫 번째 UL SA가 첫 번째 UL CCC에 대응하는 것으로 가정한다. 따라서, 첫 번째 UL CCC는 항상 PUSCH 송신을 스케줄링 받아야 한다. 이러한 제한을 피하기 위해, 첫 번째 UL SA는 유효한 UL SA들을 갖는 UL CCC들을 나타내기 위한 인덱스를 포함할 수도 있다. 이러한 인덱스(예를 들어, 비트들)는 UE가 구성되는 UL CCC들의 수에 따르거나, UL CCC들의 총 개수로 설정될 수 있다.
- [0082] 예를 들어, 4개의 UL CCC들의 경우, 첫 번째 UL SA에 4개의 비트들을 포함하는 비트맵이 항상 UE가 UL SA를 갖는 해당 UL CCC들을 나타낼 수 있으며, 첫 번째 UL SA는 그러한 UL CCC들 중 첫 번째 UL CCC에 대응된다. 항상 UE가 UL CCC들의 총 수 보다 더 적은 수의 UL CCC들로 구성되는 경우, 비트맵의 나머지 비트들은 소정의 값으로 설정되거나, 예를 들어 항상 UE로부터의 각 PUSCH 송신에 대응하는 서빙 노드 B로부터의 HARQ 확인응답(acknowledgement) 신호들의 후속 송신에 이용되는 자원을 조정하기 위한 것과 같이 다른 해석을 가질 수 있다. 선택적으로, 각 UL SA는 RA 지시(indication)에 요구되는 추가적인 비트들을 희생하여 모든 UL CCC들을 어드레싱 할 수도 있다.
- [0083] 도 10은 본 발명의 일 실시예에 따라, UL SA 송신을 운반하는 DL CC와 각 PUSCH 송신의 UL CC 간의 일대일 맵핑을 도시한 도면이다. 더 자세하게, 도 10은 각 UL SA의 RA 필드가 하나의 UL CCC만을 어드레싱 한다는 가정에, 각 UL SA가 참조하는 UL CCC를 결정하기 위한 일대일 맵핑 접근법을 도시하고 있다. 상기 제2 접근법은 UL SA 송신에 적용되고, 즉, UL SA들이 1차 DL CCC와 2차 DL CCC들 모두에서 송신되며, UL CCC들이 오더링되는 것으로 가정한다.
- [0084] 도 10을 참조하면, 1010 단계에서 UL SA가 1차 DL CCC에서 성공적으로 디코딩되면, 1020 단계에서 각 PUSCH 송신은 첫 번째 UL CCC에 있으며, 1030 단계에서 UL SA가 첫 번째 2차 DL CCC에서 성공적으로 디코딩되면, 1040 단계에서 각 PUSCH 송신은 두 번째 UL CCC에 있으며, 1070 단계에서 UL SA가 N번째 2차 DL CCC에서 성공적으로 디코딩되면, 1080 단계에서 각 PUSCH 송신은 (N+1)번째 UL CCC에 있다.
- [0085] 검색 과정이 마지막 UL SA가 성공적으로 디코딩될 때까지 지속되도록 하기 위해, UL SA가 DL CCC들의 중간에 존재하거나 성공적으로 디코딩될 필요는 없다. 대신에, 항상 UE는 단순히 각 UL CCC들에 맵핑되는 후속 DL CCC들에서 검색 과정을 지속할 수 있다. UL CCC들의 수가 DL CCC들의 수 보다 큰 경우, 하나 이상의 UL CCC들이 DL CCC에 맵핑되고, UL CCC들의 순서는 각 UL SA들에 대한 CCE들의 순서에 의해 결정된다.
- [0086] 예를 들어, 2개의 DL CCC들과 3개의 UL CCC들의 경우, 첫 번째 및 두 번째 UL CCC들이 각각 첫 번째 및 두 번째 DL CCC들에 맵핑될 수 있으며, 세 번째 UL CCC는 첫 번째 DL CCC에 맵핑될 수 있다. 상기 제1 및 제2 접근법들은 하나의 DL CCC가 있고 다수의 UL CCC들이 있는 경우 동일해진다.
- [0087] 도 11은 본 발명의 일 실시예에 따라, PUSCH 송신에 대한 UL CC를 해당 UL SA를 위한 각 CCE들의 위치에 맵핑하는 방법을 도시한 도면이다. 더 자세하게 말하면, 도 11은 각 UL SA가 참조하는 UL CCC를 결정하기 위해, 각 UL SA 위치에 기반한 암묵적 맵핑 접근법을 도시하고 있다. 모든 UL SA들이 1차 DL CCC에서 논리적 영역에서 연속한 CCE들을 이용하여 송신되고, 각 UL SA는 하나의 UL CCC만을 어드레싱하는 것으로 가정한다. 명백하게는, 일

대일 맵핑 접근법의 경우에서 가정되는 바와 같이 UL SA들이 서로 다른 DL CCC들에서 송신되면, 일대일 맵핑과 암묵적 맵핑 접근법들은 동일하고 도 10의 설명이 적용된다.

- [0088] 도 11을 참조하면, 1차 DL CCC의 첫 번째 UL SA(1110)은 첫 번째 UL CCC에서의 각 PUSCH 송신(1120)에 맵핑되고, 1차 DL CCC의 두 번째 UL SA(1130)은 두 번째 UL CCC의 각 PUSCH 송신(1140)에 맵핑되고, 1차 DL CCC의 N 번째 UL SA(1170)는 N번째 UL CCC의 각 PUSCH 송신(1180)에 맵핑된다. 명시적인 맵핑을 통해, UL CCC들은 각 UL SA에서 시그널링될 수 있다.
- [0089] 예를 들어, 4개의 UL CCC들은 각 UL SA의 2 비트들로 어드레싱될 수 있는데, 예를 들어, '00'은 첫 번째 UL CCC에 맵핑되고, '01'은 두 번째 UL CCC에 맵핑되고, '10'은 세 번째 UL CCC에 맵핑되고, '11'은 네 번째 UL CCC에 맵핑된다. UL SA들은 소정의 맵핑을 통하거나 제한 없이 랜덤하게 1차 DL CCC에 있거나 2차 DL CCC들에 위치될 수 있다.
- [0090] 선택적으로, 이전에 기술된 맵핑 접근법들 중 어느 하나를 이용하여, UL SA가 송신되는 해당 UL CCC들을 나타내기 위해 1차 DL CCC의 UL SA에서 비트맵이 이용될 수 있다. 모든 UL CCC들의 RB들을 어드레싱 하도록 각 UL SA의 RA 필드를 확장함으로써 UL CCC들의 명시적 맵핑을 피할 수 있다.
- [0091] 상기 명시적 맵핑 접근법은 DL SA들 및 HARQ 재송신의 스케줄링을 위해 이용될 수 있다. 각 DL SA가 하나의 DL CCC만을 어드레싱 할 수 있는 경우, 이 DL CCC는 명시적 시그널링을 통해 식별될 수 있다.
- [0092] 예를 들어, DL SA는 1차 DL CCC에서 송신될 수 있지만, DL CCC들을 어드레싱 하는 명시적 맵핑 비트들을 통해 DL SA에서 식별되는 각 PDSCH 송신은 2차 DL CCC에 있을 수 있다. 따라서, HARQ 재송신이 2차 DL CCC에서 스케줄링된다면, 1차 DL CCC에서 기준 항상 UE에 대해 스케줄링된 PDSCH 송신이 없는 경우에도 각 DL SA가 1차 DL CCC에서 송신될 수 있다.
- [0093] 항상 UE는 또한 각각 동일한 DL CCC 또는 UL CCC에서 다수의 PDSCH 수신들 또는 다수의 PUSCH 송신들을 스케줄링 받을 수 있다.
- [0094] 예를 들면, 첫 번째 PDSCH 수신은 VoIP(Voice over Internet Protocol) 패킷에 대응되는 반면, 두 번째 PDSCH 수신은 데이터 파일의 다운로드에 대응할 수 있다. 이러한 PDSCH 수신들 또는 PUSCH 송신들은 각 DL SA들 또는 UL SA들에 대해 동일한 포맷 또는 서로 다른 포맷들을 이용하여 스케줄링 될 수 있다. 항상 UE는 그러한 특성 (behavior)에 대해 미리 구성될 수 있으며, 검색 및 디코딩 과정은 다수의 DL SA들 또는 다수의 UL SA들을 담당하도록 수정된다. 예를 들어, 서로 다른 DL SA들 또는 UL SA들 포맷들 각각에 대해 별도의 검색 및 디코딩 과정이 채용될 수 있다.

$$L \in \{1, 2, 4, 8\}$$

- [0095] CCE 집합 레벨들의 경우, 레거시 UE들과 항상 UE들에 대해 서로 다른 값들인  $M^{(1)}$ ,  $M^{(2)}$ ,  $M^{(4)}$  및  $M^{(8)}$ 가 이용될 수 있다. 그 이유는, 항상 UE들의 수가 더 적을 수도 있고, 더 높은 데이터율과 더 넓은 BW들(다수의 CC들)로 송신을 지원하는데 필요한 조건들이 만족되지 않으면, 항상 레거시 UE들로서 동작하도록 구성될 수 있기 때문이다. 또한, 많은 UE들이 시스템에 존재한다고 해도, 그러한 UE들은 통상적으로 높은 SINR들을 경험하여 각 SA 송신에 대해 레거시 UE들 보다 더 큰 CCE 집합이 이루어질 가능성이 낮기 때문에, 더 큰 (또는 더 작은) CCE 집합 레벨들을 위한 항상 UE들에 대한 SA 후보들이 레거시 UE들에 대한 SA 후보들보다 더 적어야(또는 더 많아야) 한다.

- [0096] 각 CC에서 PDCCH 크기를 최소화하기 위해서, 항상 UE들로의 SA들에 대한 CCE들에는, 도 6에 도시된 바와 같은 레거시 UE들로의 SA들에 대한 CCE들에 우선하는 우선권이 논리적 영역에서 주어진다. 그렇지 않으면, 레거시 UE들로의 SA들의 수가 CC들 간에 다를 수 있으므로, 항상 UE들로의 SA들에 대한 1차 및 2차 DL CCC들 사이에 CCE들의 위치를 동일하게 유지하기 위해, 하나의 CC에서 레거시로의 SA들에 대해 이용되는 CCE들이 다른 CC에서 비어있을 수 있어서, 다음 CC에서 PDCCH 크기를 불필요하게 증가시킨다.

- [0097] 항상 UE로의 SA 송신을 위한 간섭 랜덤화를 향상시키고 DL CCC들 간에 PDCCH 로딩을 정적으로 평균화하기 위해서, 항상 UE가 구성되는 1차 DL CCC가 모든 DL CCC들 간에 의사 랜덤하게 다양할 수 있다. 본 발명의 일 실시예에 따르면, 의사 랜덤 함수는 UE에 할당된 ID(UE\_ID) 또는 항상 UE가 구성되는 DL CCC들의 총 개수 C와 같은 UE 특정 파라미터들과 서브 프레임 수 k와 같은 UE 공통 파라미터들을 입력으로서 갖는다. 서브 프레임 k의 1차 DL

CCC  $C_{P,k}$ 는  $C_{P,k} = Z_k \bmod C$  로서 결정될 수 있으며, 여기서  $Y_k = (A \cdot Y_{k-1}) \bmod D$  이고,

$$Z_{-1} = UE\_ID \neq 0$$

이며,  $A=39827$ 이고  $D=65537$ 이다. 1차 DL CCC은 덜 빈번한 변화가 적용될 수 있다. 예를 들어, 그러한 변화는 프레임 당(프레임은 10개의 서브 프레임들로 구성되는 것으로 가정함)일 수 있으며, 이러한 경우  $k$ 는 프레임 번호를 나타낸다.

[0098] 항상 UE가 스케줄링된 PDSCH 수신을 갖는 해당 DL CCC들 또는 스케줄링된 PUSCH 송신을 갖는 해당 UL CCC들을 항상 UE에 알림으로써, 항상 UE는 각 DL SA 또는 UL SA를 검출하는데 실패하였을 때 알게 된다. 이전에 설명된 바와 같이, 그러한 정보는 항상 UE가 성공적으로 디코딩한 것으로 가정한 첫 번째 DL SA 또는 첫 번째 UL SA 각에서 명시적 시그널링을 통해 전달될 수 있다.

[0099] 항상 UE는 추가적인 DL SA를 할당 받았지만 디코딩이 실패한 것을 알게 되었을 때, PDSCH 수신 없이 긍정 HARQ 확인응답(ACK) 또는 부정 HARQ 확인응답(NAK) 대신에, 비연속적 송신(DTX: discontinuous transmission) 신호를 명시적으로 송신할 수 있다. ACK/NAK 송신이 PUCCH에 있는 경우, DTX를 나타내기 위해 다른 상태가 신호 송신에 적용될 수 있다. ACK/NAK 송신이 PUSCH에 있는 경우, PUSCH의 ACK/NAK 송신을 위해 예비된 자원들 중에, 예를 들어  $\{+1, -1\}$  비트들의 시리즈 또는 일반적으로 반대값들(opposite values)의 시리즈를 송신하여, DTX 검출에 있어 자신의 서빙 노드 B를 도울 수 있다.

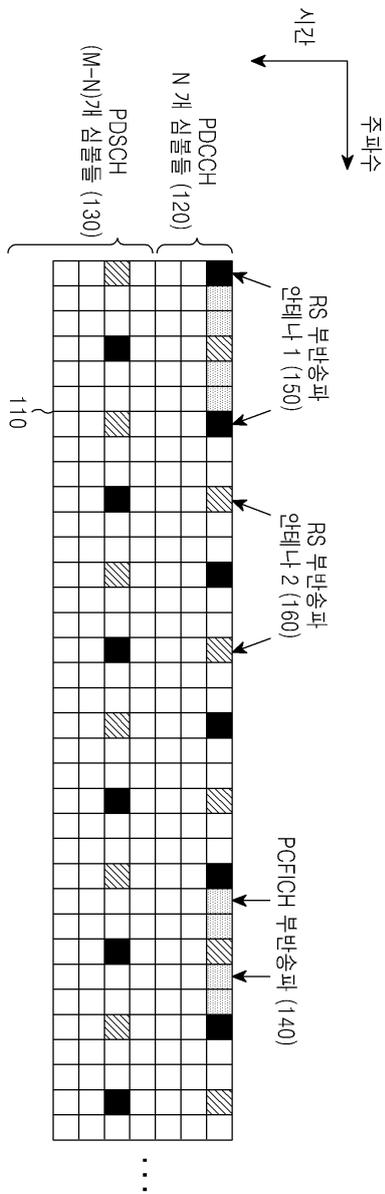
[0100] 도 12는 본 발명의 일 실시예에 따라, UE로부터 DTX 상태의 명시적 송신을 도시한 도면이다. 더 자세하게, 도 12는 첫 번째 DL SA를 제외한 손실된 DL SA들에 대한 PUCCH에서의 UE로부터의 명시적 DTX 송신을 도시하고 있다. ACK, NAK 및 DTX에 이용되는 값들은 일 예로서만 제공된다.

[0101] 도 12를 참조하면, 1 비트 ACK/NAK 송신을 고려하여, 종래의 접근법은 UE가 부정확하거나 정확한 PDSCH 수신 각을 나타내기 위해 NAK(1210) 또는 ACK(1220)을 송신한다고 가정한다. 그러나, 본 발명의 일 실시예에 따르면, UE가 디코딩을 실패한 DL SA를 알게 되면, ACK/NAK 신호 송신에 DTX 상태(1230)가 도입된다. 2비트 ACK/NAK 송신이 서빙 노드 B에 의해 예상되는 경우에도 동일한 내용이 적용되는데, 값 '1'은  $\{NAK, NAK\}$ 을 나타내고, 값 'j'는  $\{NAK, ACK\}$ 을 나타내고, 값 '-1'은 "ACK, ACK"을 나타내고, 값 '-j'은  $\{ACK, NAK\}$ 을 나타낼 수 있다.

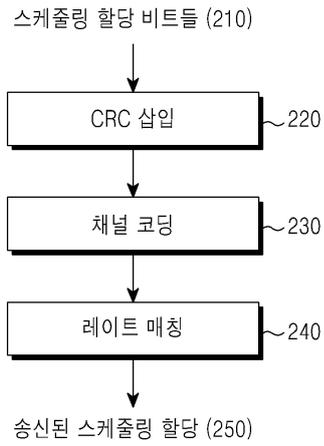
[0102] 본 발명이 그 특정 실시예들을 참조하여 도시되고 설명되었으나, 당업자는 첨부된 청구항들에 의해 정의된 바와 같은 본 발명의 범위를 벗어나지 않고 형태 및 세부 사항에 있어 다양한 변경이 있을 수 있음을 이해할 것이다.

도면

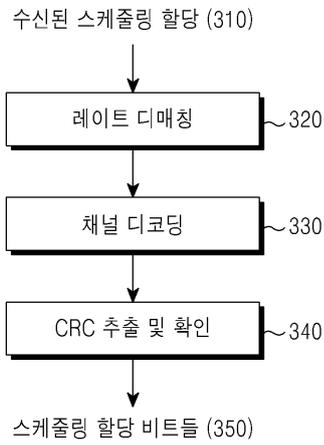
도면1



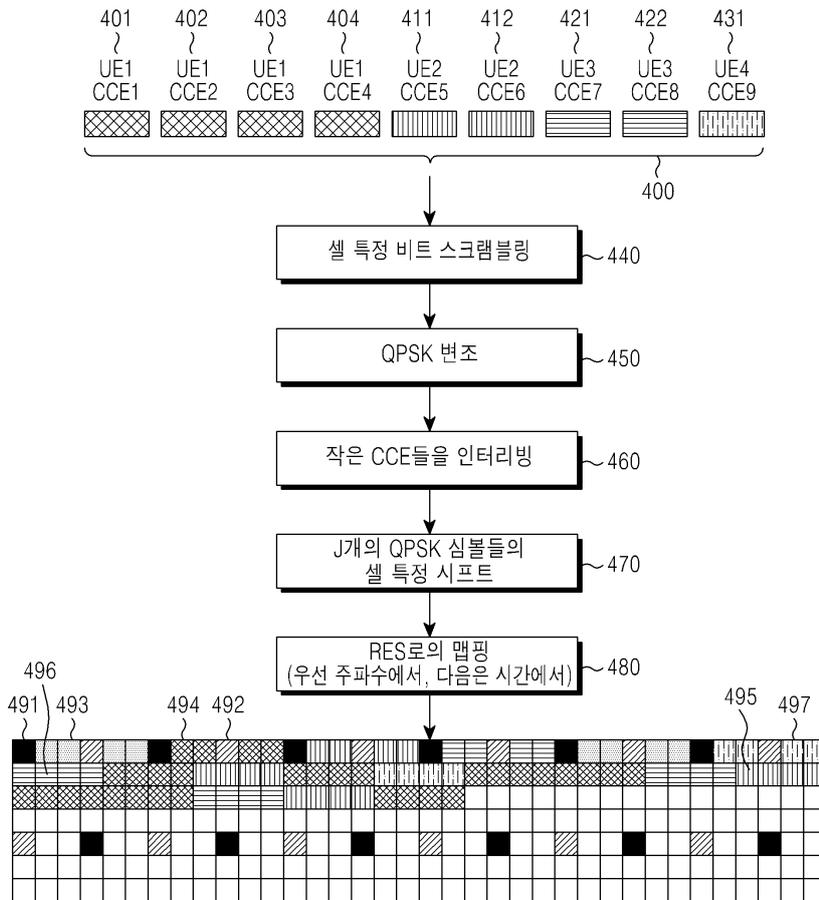
도면2



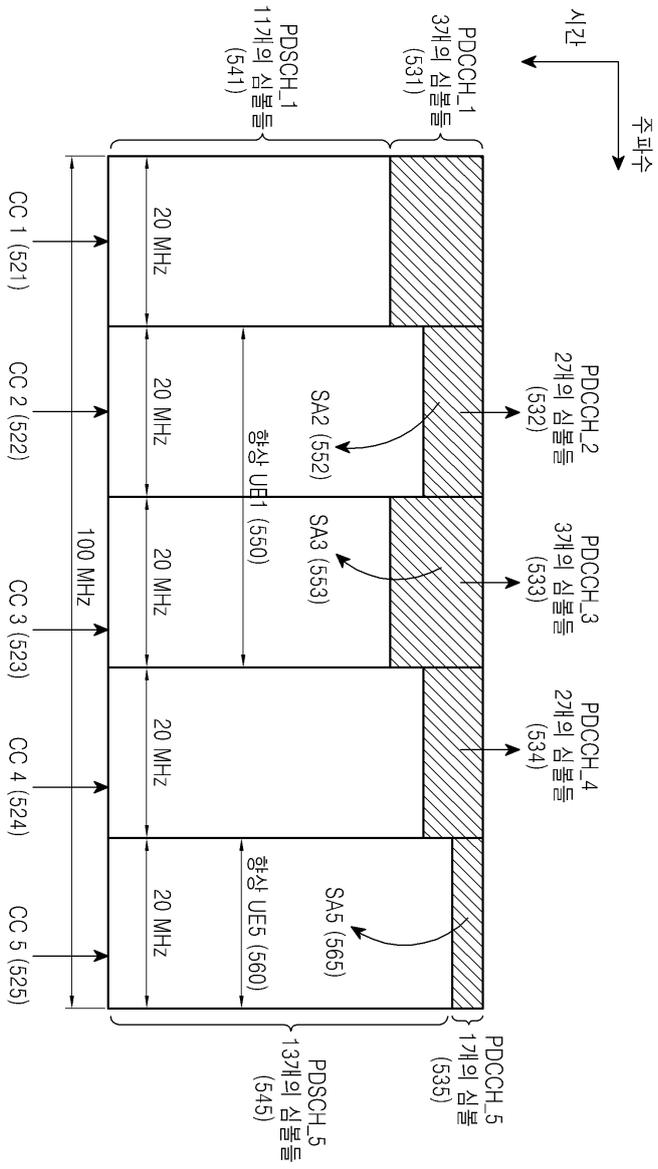
도면3



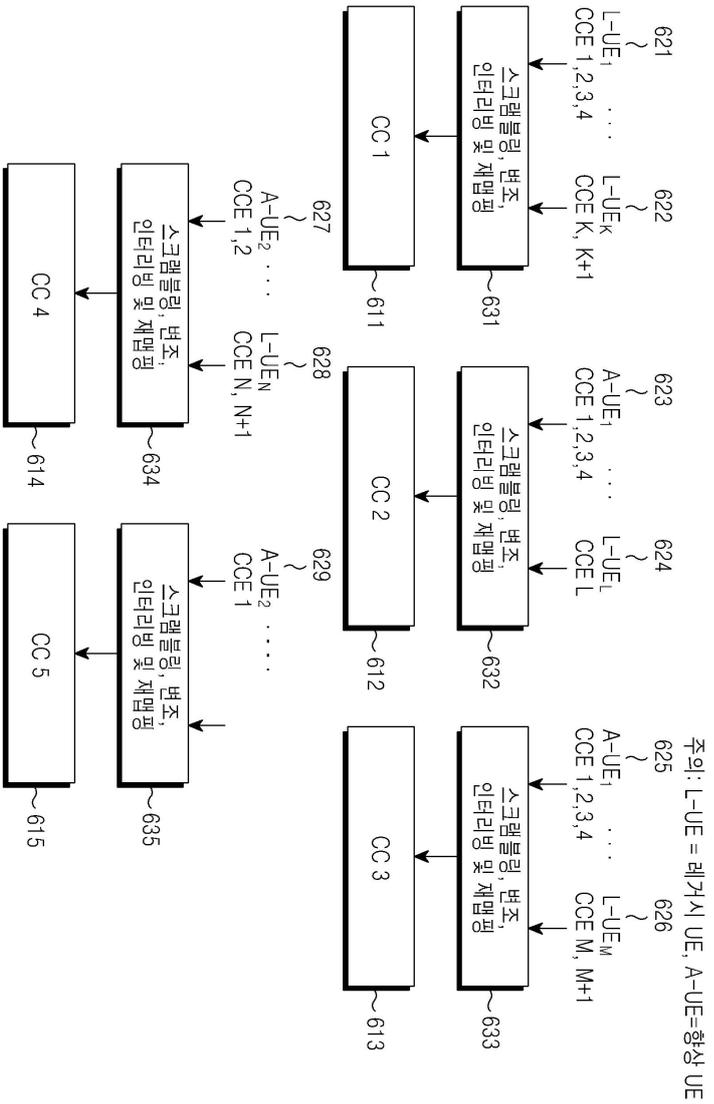
도면4



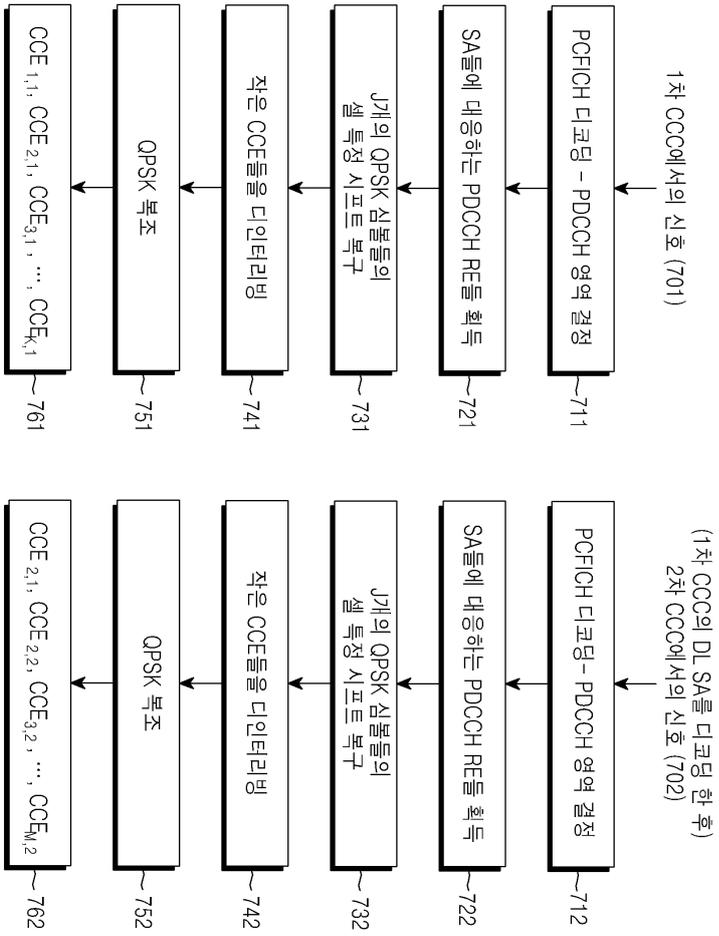
도면5



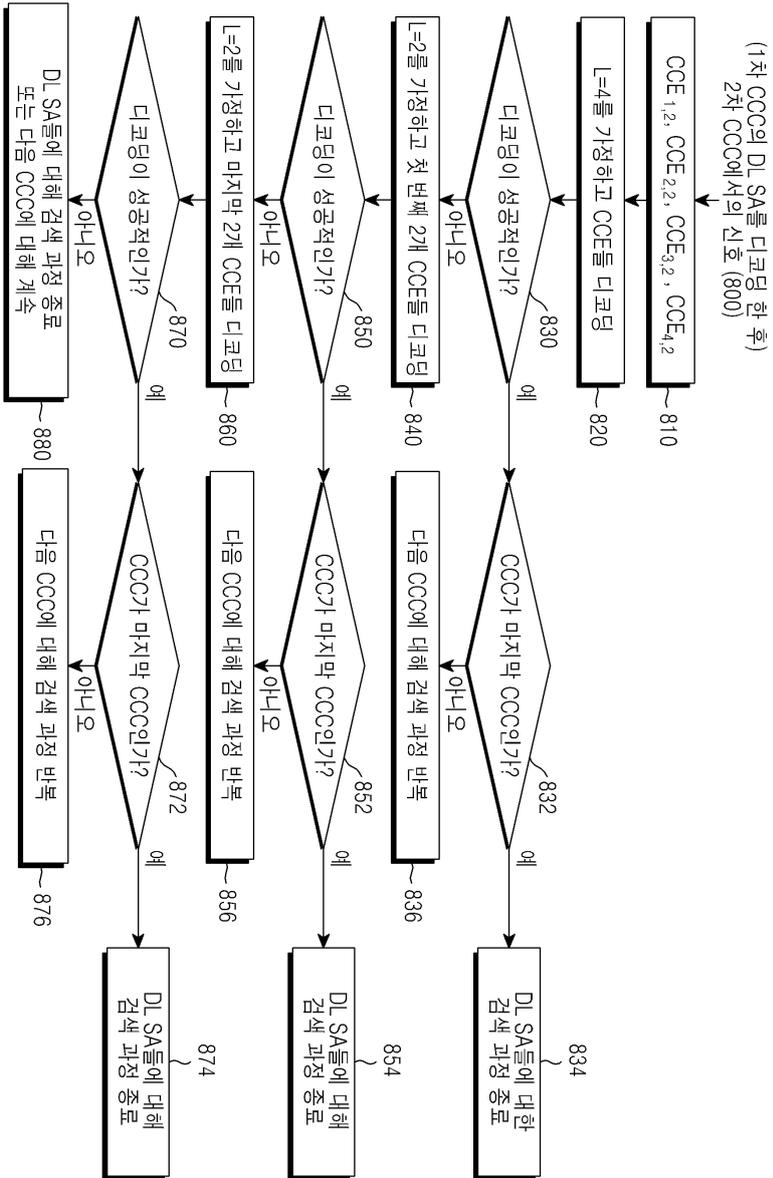
도면6



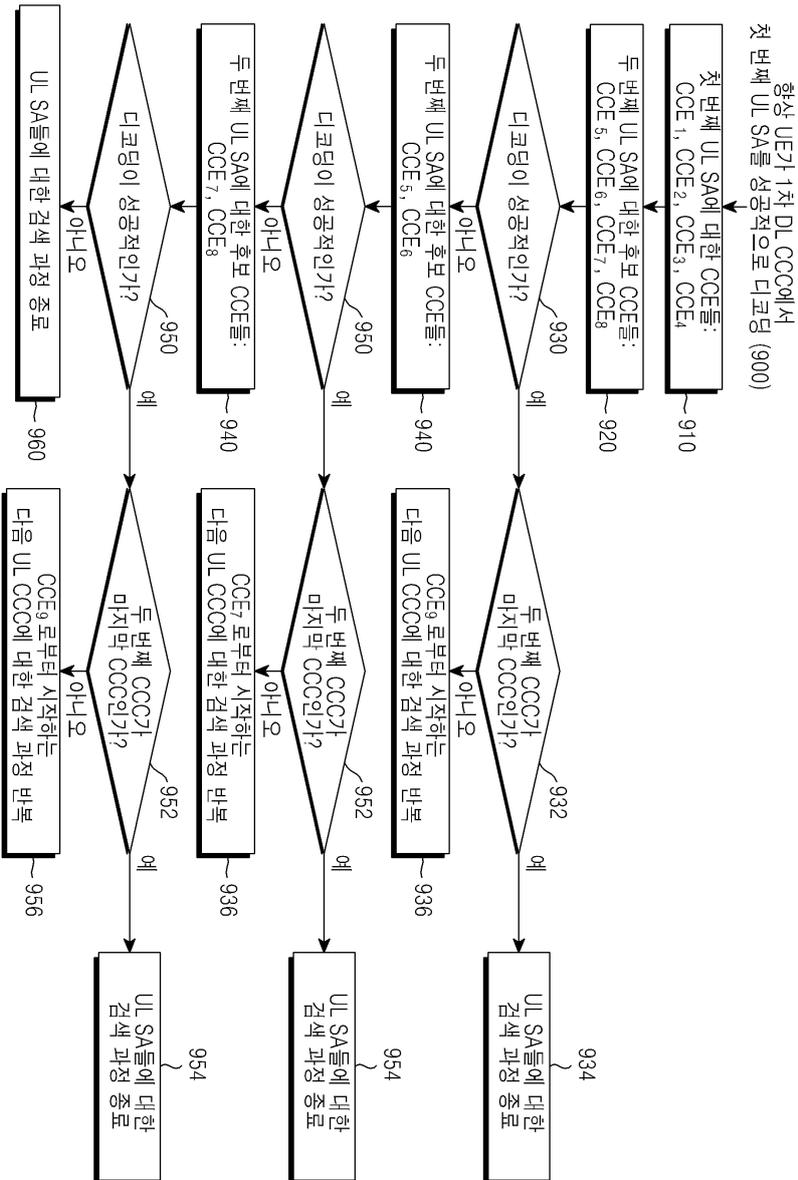
도면7



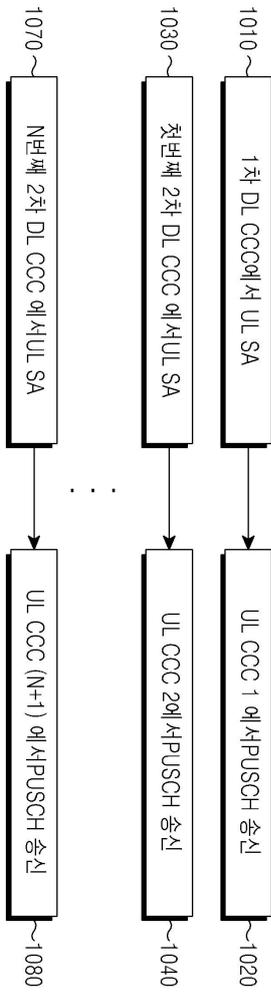
도면8



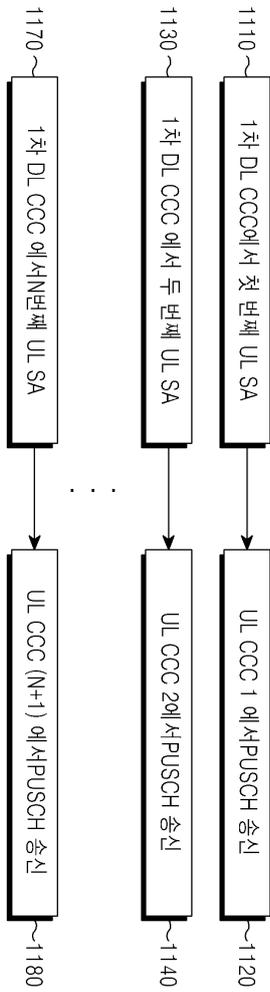
도면9



도면10



도면11



도면12

