### (19) 日本国特許庁(JP)

# (12) 特許公報(B2)

(11)特許番号

# 特許第4622225号

(P4622225)

(45) 発行日 平成23年2月2日 (2011.2.2)

- (24) 登録日 平成22年11月12日 (2010.11.12)
- (51) Int.Cl. F I HO1S 5/22 (2006.01) HO1S 5/22

請求項の数	15	(全	26	百)
	10	£	20	一只儿

(21) 出願番号	特願2003-346625 (P2003-346625)	(73)特許権者	
(22) 出願日	平成15年10月6日 (2003.10.6)		ソニー株式会社
(65)公開番号	特開2005-116659 (P2005-116659A)		東京都港区港南1丁目7番1号
(43) 公開日	平成17年4月28日 (2005.4.28)	(74) 代理人	100094363
審査請求日	平成18年5月25日 (2006.5.25)		弁理士 山本 孝久
		(72)発明者	藤本強
			東京都品川区北品川6丁目7番35号 ソ
			二一株式会社内
		(72)発明者	池田 昌夫
			東京都品川区北品川6丁目7番35号 ソ
			二一株式会社内
		(72)発明者	竹谷 元伸
			東京都品川区北品川6丁目7番35号 ソ
			二一株式会社内
			最終頁に続く

- (54) 【発明の名称】半導体レーザ素子及びその製造方法
- (57)【特許請求の範囲】
- 【請求項1】

下部クラッド層、活性層、及び、上部クラッド層を少なくとも備えており、
該上部クラッド層は、下層、及び、リッジ構造を有する上層の2層構造を有し、
該下部クラッド層、該活性層、及び、上部クラッド層の該下層は、メサ構造を有し、
上部クラッド層の該上層は、該メサ構造の幅よりも狭い幅のリッジ構造を有し、
該上部クラッド層の上層の上には電極が形成されており、
該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部クラッド
層の下層の頂面上には、絶縁膜が形成されており、
該電極と接し、且つ、該絶縁膜上を延在する金属層及びパッド電極が形成されて<u>おり、</u>
該メサ構造の側面から、該絶縁膜上を経て、該パッド電極及び該金属層の側部近傍に亙
り、保護膜が形成されているリッジ導波路型の半導体レーザ素子であって、
該絶縁膜は、シリコン膜を含む多層構造膜から構成されており、
該絶縁膜全体の厚さは、1.2×10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、

- 該パッド電極<u>及び該金属層</u>の幅は、1 . 0 × 1 0 <sup>-5</sup> m 乃至1 . 4 × 1 0 <sup>-4</sup> m であること を特徴とする半導体レーザ素子。
- 【請求項2】
  - 下部クラッド層、活性層、及び、上部クラッド層を少なくとも備えており、 該上部クラッド層は、下層、及び、リッジ構造を有する上層の2層構造を有し、 該下部クラッド層、該活性層、及び、上部クラッド層の該下層は、メサ構造を有し、

上部クラッド層の該上層は、該メサ構造の幅よりも狭い幅のリッジ構造を有し、 該上部クラッド層の上層の上には電極が形成されており、 該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部クラッド 層の下層の頂面上には、絶縁膜が形成されており、 該電極と接し、且つ、該絶縁膜上を延在する金属層及びパッド電極が形成されており、 該メサ構造の側面から、該絶縁膜上を経て、該パッド電極及び該金属層の側部近傍に亙 り、保護膜が形成されているリッジ導波路型の半導体レーザ素子であって、 該絶縁膜は、シリコン膜を含む多層構造膜から構成されており、 該絶縁膜全体の厚さは、1.2×10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、 該パッド電極及び該金属層の面積は、6×10<sup>-9</sup>m<sup>2</sup>乃至1.3×10<sup>-7</sup>m<sup>2</sup>であること 10 を特徴とする半導体レーザ素子。 【請求項3】 前記絶縁膜は、下から、酸化シリコン膜及びシリコン膜の多層構造膜から構成されてお IJ, 酸化シリコン膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項1 又は請求項2に記載の半導体レーザ素子。 【請求項4】 前記絶縁膜は、下から、窒化シリコン膜及びシリコン膜の多層構造膜から構成されてお 20 IJ, 窒化シリコン膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項1 又は請求項2に記載の半導体レーザ素子。 【請求項5】 前記絶縁膜は、下から、Ta<sub>2</sub>O<sub>5</sub>膜及びシリコン膜の多層構造膜から構成されており、 Ta<sub>2</sub>O<sub>5</sub>膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項1 又は請求項2に記載の半導体レーザ素子。 【請求項6】 30 前記絶縁膜は、下から、ZrO。膜及びシリコン膜の多層構造膜から構成されており、 ZrO。膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項1 又は請求項2に記載の半導体レーザ素子。 【請求項7】 下部クラッド層、活性層、及び、上部クラッド層は、GaN系材料から成ることを特徴 とする請求項1乃至請求項6のいずれか1項に記載の半導体レーザ素子。 【請求項8】 下部クラッド層、活性層、及び、上部クラッド層を少なくとも備えており、 該上部クラッド層は、下層、及び、リッジ構造を有する上層の2層構造を有し、 40 該下部クラッド層、該活性層、及び、上部クラッド層の該下層は、メサ構造を有し、 上部クラッド層の該上層は、該メサ構造の幅よりも狭い幅のリッジ構造を有し、 該上部クラッド層の上層の上には電極が形成されており、 該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部クラッド 層の下層の頂面上には、絶縁膜が形成されており、 該電極と接し、且つ、該絶縁膜上を延在する金属層及びパッド電極が形成されているリ ッジ導波路型の半導体レーザ素子の製造方法であって、 (a) 基板上に、少なくとも、下部クラッド層、活性層、及び、上部クラッド層を順次 、形成する工程と、

(b)該上部クラッド層の上に電極を形成する工程と、

(c)該上部クラッド層の上部をエッチングして、該上部クラッド層の上部にリッジ構 <sup>50</sup>

(2)

造を有する上層を形成し、該上層の上に電極を残す工程と、 (d)該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部ク ラッド層の下層の頂面上に、絶縁膜を形成する工程と、 (e)絶縁膜の頂面から電極の頂面に亙り、形成すべきメサ構造の幅と実質的に同じ幅 を有する金属層を形成し、次いで、金属層をエッチング用マスクとして、上部クラッド層 の下層、活性層、下部クラッド層の一部分をエッチングしてメサ構造を得る工程と、 (f)該絶縁膜及び該電極上にパッド電極を形成する工程と、 (g)該パッド電極及び該金属層を所望の幅にエッチングする工程と、 (h)該メサ構造の側面から、絶縁膜上を経て、該パッド電極及び該金属層の側部近傍 10 に亙り、保護膜を形成する工程、 を具備することを特徴とする半導体レーザ素子の製造方法。 【請求項9】 前記絶縁膜は、シリコン膜を含む多層構造膜から構成されており、 該絶縁膜全体の厚さは、1.2×10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、 前記パッド電極の幅は、1.0×10<sup>-5</sup>m乃至1.4×10<sup>-4</sup>mであることを特徴とす る請求項8に記載の半導体レーザ素子の製造方法。 【請求項10】 前記絶縁膜は、シリコン膜を含む多層構造膜から構成されており、 該絶縁膜全体の厚さは、1.2×10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、 20 前記パッド電極の面積は、6×10<sup>-9</sup>m<sup>2</sup>乃至1.3×10<sup>-7</sup>m<sup>2</sup>であることを特徴とす る請求項8に記載の半導体レーザ素子の製造方法。 【請求項11】 前記絶縁膜は、下から、酸化シリコン膜及びシリコン膜の多層構造膜から構成されてお 1). 酸化シリコン膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項9 乃至請求項10のいずれか1項に記載の半導体レーザ素子の製造方法。 【請求項12】 前記絶縁膜は、下から、窒化シリコン膜及びシリコン膜の多層構造膜から構成されてお 30 IJ、 窒化シリコン膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項9 乃至請求項10のいずれか1項に記載の半導体レーザ素子の製造方法。 【請求項13】 前記絶縁膜は、下から、Ta<sub>2</sub>O<sub>5</sub>膜及びシリコン膜の多層構造膜から構成されており、 Ta<sub>2</sub>O<sub>5</sub>膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項9 乃至請求項10のいずれか1項に記載の半導体レーザ素子の製造方法。 【請求項14】 40 前記絶縁膜は、下から、ZrO。膜及びシリコン膜の多層構造膜から構成されており、 ZrO<sub>2</sub>膜の厚さは、2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mであることを特徴とする請求項9 乃至請求項10のいずれか1項に記載の半導体レーザ素子の製造方法。 【請求項15】 下部クラッド層、活性層、及び、上部クラッド層は、GaN系材料から成ることを特徴 とする請求項8乃至請求項14のいずれか1項に記載の半導体レーザ素子の製造方法。 【発明の詳細な説明】 【技術分野】 [0001]本発明は、半導体レーザ素子及びその製造方法に関する。 50 【背景技術】

[0002]

サファイヤ基板やGaN基板、SiC基板上にGaN系化合物半導体層の積層構造が形成されたGaN系半導体レーザ素子が、紫外線領域から緑色に至る短波長域の光を発光す る発光素子として注目されている。

(4)

[0003]

ところで、光ディスク等からの情報の読出し、あるいは、光ディスク等への情報の書込みのための光源として半導体レーザ素子を使用する場合、通常、半導体レーザ素子は駆動ドライバ回路によって駆動される。具体的には、駆動ドライバ回路から出力された、例えば10ナノ秒乃至30ナノ秒程度の矩形波形のパルス電圧が、半導体レーザ素子に印加される。

[0004]

以下、従来のインデックス・ガイド型の窒化物系半導体レーザ素子の一例を、特開20 02-314197に添付された図1に基づき説明する。

[0005]

この特開2002-314197に開示されたリッジ導波路型の窒化物系半導体レーザ 素子10は、基本的には、例えばサファイア基板12上に形成された、GaN横方向成長 層14、n-GaNコンタクト層16、n-AlGaNクラッド層18、活性層20、p - A 1 G a N クラッド層 2 2 、及び、 p - G a N コンタクト層 2 4 の積層構造を備えてい る。ここで、リッジ導波路型の半導体レーザ素子は、インデックス・ガイド(屈折率導波 型)半導体レーザ素子の一種であり、上部クラッド層の上部及びコンタクト層をストライ プ状リッジとして形成し、リッジ両側面及びリッジ両脇の上部クラッド層上を絶縁膜で被 覆して電流狭窄層にすると共に横方向の実効屈折率差を設け、モード制御を行う。そして 、積層構造のうち、p-A1GaNクラッド層22の上部及びp-GaNコンタクト層2 4は、ストライプ状リッジ26として形成されている。また、n-GaNコンタクト層1 6の上部、n-AlGaNクラッド層18、活性層20、及び、p-AlGaNクラッド 層22の残り層22aは、リッジ26と同じ方向に延在するメサ構造として形成されてい る。リッジ26のリッジ幅Wは例えば1.7μm、リッジ26の両脇のρ-ΑlGaNク ラッド層22の残り層22aの厚さTは例えば0.17µmである。リッジ26の両脇の 上部クラッド層22上の電流狭窄層として、発振波長に対して実質的に透明なSiO。蒸 着膜42(膜厚600)と、SiO。蒸着膜42上に積層され、発振波長を吸収するア モルファスSi蒸着膜44(膜厚300)との積層膜が、リッジ26の両側面及びリッ ジ両脇のp-AlGaNクラッド層22上に設けられている。

[0006]

【特許文献1】特開2002-314197 【特許文献2】特開2002-335048 【発明の開示】

【発明が解決しようとする課題】

[0007]

このような半導体レーザ素子の駆動特性を向上させるためには、駆動ドライバ回路の設 40 計の最適化のみならず、駆動の際の時定数 を小さくすることが重要である。ここで は 、抵抗と容量の積に比例するので、半導体レーザ素子の寄生容量を低減させることが駆動 の際の時定数 を小さくするために効果的である。半導体レーザ素子の寄生容量が大きい 場合、半導体レーザ素子に印加される矩形波形のパルス電圧の立上りや立下りに急峻性が 失われるといった問題が生じる。

【0008】

特開2002-314197あるいは特開2002-335048には、リッジの両側 面及びリッジ両脇のp-AlGaNクラッド層(あるいは第2クラッド層)上に、下から SiO<sub>2</sub>層/Si層を形成する技術が開示されているものの、半導体レーザ素子の寄生容 量を低減させることに関しては、何ら言及されていない。

10

(5)

[0009]

従って、本発明の目的は、寄生容量の低減を可能とする構造を有する半導体レーザ素子 、及び、係る半導体レーザ素子の製造方法を提供することにある。

【課題を解決するための手段】

【0010】

上記の目的を達成するための本発明の第1の態様及び第2の態様に係る半導体レーザ素 子は、

下部クラッド層、活性層、及び、上部クラッド層を少なくとも備えて、

該上部クラッド層は、下層、及び、リッジ構造を有する上層の2層構造を有し、

該上部クラッド層の上層の上には電極が形成されており、

該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部クラッド 層の下層の頂面上には、絶縁膜が形成されており、

該電極と接し、且つ、該絶縁膜上を延在するパッド電極が形成されているリッジ導波路 型の半導体レーザ素子であって、

該絶縁膜は、シリコン膜を含む多層構造膜から構成されている。

[0011]

そして、本発明の第1の態様に係る半導体レーザ素子は、絶縁膜全体の厚さが1.2× 10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、パッド電極の幅が1.0×10<sup>-5</sup>m乃至1.4× 10<sup>-4</sup>mであることを特徴とする。

[0012]

また、本発明の第2の態様に係る半導体レーザ素子は、絶縁膜全体の厚さが1.2×1 0<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、パッド電極の面積が6×10<sup>-9</sup>m<sup>2</sup>乃至1.3×1 0<sup>-7</sup>m<sup>2</sup>であることを特徴とする。

【0013】

尚、本発明の第1の態様及び第2の態様に係る半導体レーザ素子において、上部クラッ ド層の上層と電極との間に上部コンタクト層が形成されている場合がある。このような場 合には、電極は上部クラッド層の上方に形成されるが(即ち、電極は上部コンタクト層の 頂面に形成されるが)、このような形態も、電極が上部クラッド層の上層の上に形成され ているといった構成に包含される。尚、上部コンタクト層が形成される場合には、上部コ ンタクト層は、上部クラッド層の上層と同様にリッジ構造を有する。

【0014】

上記の目的を達成するための本発明の第1の態様 ~ 第3の態様に係る半導体レーザ素子の製造方法は、

下部クラッド層、活性層、及び、上部クラッド層を少なくとも備えており、

該上部クラッド層は、下層、及び、リッジ構造を有する上層の2層構造を有し、

該上部クラッド層の上層の上には電極が形成されており、

該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部クラッド 層の下層の頂面上には、絶縁膜が形成されており、

該電極と接し、且つ、該絶縁膜上を延在するパッド電極が形成されているリッジ導波路 型の半導体レーザ素子の製造方法であって、

40

10

20

30

(a)基板上に、少なくとも、下部クラッド層、活性層、及び、上部クラッド層を順次 、形成する工程と、

(b)該上部クラッド層の上に電極を形成する工程と、

(c)該上部クラッド層の上部をエッチングして、該上部クラッド層の上部にリッジ構造を有する上層を形成し、該上層の上に電極を残す工程と、

(d)該上部クラッド層の上層の両側面、及び、該側面のそれぞれから延在する上部ク ラッド層の下層の頂面上に、絶縁膜を形成する工程と、

(e)該絶縁膜及び該電極上にパッド電極を形成する工程、

を具備している。

【0015】

	第	3	Ø	態	様	に	係	る	¥	導	体	レ	_	ザ	素	子	Ø	製	造	方	法	に	お	L١	τ	、
-	Ø	間	に	上	部	コ	ン	タ	ク	۲	層	を	形	成	す	る	場	合	が	あ	る	0	こ	Ø	よ	1
,	ド	層	Ø	上	方	に	形	成	さ	n	る	が	(	即	ち	、	電	極	は	上	部	コ	ン	タ	ク	ł
	Ø	よ	う	な	形	態	も	、	電	極	が	上	部	ク	∍	ッ	ド	層	Ø	上	層	Ø	F	に	形	Б
ì	さ	n	る	0	尚	、	F	部	コ	ン	タ	ク	۲	層	が	形	成	さ	n	る	場	合	に	は	、	
,	ド	層	Ø	上	層	と	同	様	に	IJ	ッ	ジ	構	造	を	有	す	る	0	よ	IJ	貝	体	的	に	1
	基	板	上	に	、	少	な	<	と	ŧ	、	下	部	ク	∍	ッ	ド	層	、	活	性	層	、	F	部	ŗ
,	۲	層	を	順	次	、	形	成	し	;	前	記	I	程	(	b	)	に	お	t١	τ	は	、	上	部	-
ì	し	;	前	記	I	程	(	с	)	に	お	ι١	τ	は	、	上	部	コ	ン	タ	ク	۲	層	及	び	
,	グ	し	τ	、	上	部	コ	ン	タ	ク	ト	層	に	IJ	ッ	ジ	構	造	を	形	成	し	、	更	に	1
,	ジ	構	造	を	有	す	る	上	層	を	形	成	し	、	上	部	コ	ン	タ	ク	۲	層	<sub>ກ</sub>	頂	面	6
	は	第	2	<sub>ກ</sub>	態	様	に	係	る	半	導	体	レ	_	ザ	素	子	、	あ	る	ι١	は	ע	、	本	ž
111	に	係	る	半	導	体	レ	_	ザ	素	子	<sub>ກ</sub>	製	造	方	法	、	本	発	明	<sub>ກ</sub>	第	2	<sub>ກ</sub>	態	柞
Ì	体	レ	_	ザ	素	子	<sub>ກ</sub>	製	造	方	法	に	あ	っ	τ	は	、	絶	縁	膜	全	体	<sub>ກ</sub>	厚	さ	
2	2	. (	) >	<u>،</u> ،	1 (	) -	<sup>6</sup> n	n (	( .	1.	. 2	2 >	к <sup>.</sup>	1 (	) -	<sup>7</sup> r	n	٦	Γ <sub>τ</sub>	от	Δ Ι		2		0	>
	は	1		5	×	1	0	- 7	m	љ	至	1		0	×	1	0	- 6	m	(	1		5	×	1	(
-	<sup>6</sup> n	n)	)、	_	- 扂	雪 y	₹ ∄	ŧι	ہ ر	< 1.	ť	1	. 8	3,	<b>、</b> `	1 (	) -	<sup>7</sup> n	nЈ	3 <u>3</u>	ē 4	1.	. (	) >	<b>(</b> 1	I
г	от	Δ Ι		4		0	×	1	0	- 7	m	)	で	あ	る	こ	と	が	望	ま	し	ı١	0	絶	縁	朖
-	ן פֿי	ット	ド層	喜り	ר מ	上層	雪の	り同	「何	則配	፲ ፲	丘伐	旁じ	人夕	1 O	D、	L	- 音	厚ク	7 5	<b>7</b> 5	<i>y</i>	ド層	喜 <i>0</i> ,	רכ	5
Į	さ	<sub>ກ</sub>	平	均	値	Ł	す	3	0																	
									-																	

尚、本発明の第1の態様に係る半導体レーザ素子の製造方法にあっては、絶縁膜はシリ コン膜を含む多層構造膜から構成されており、絶縁膜全体の厚さは1.2×10<sup>-7</sup>m乃至 2.0×10<sup>-6</sup>mであり、パッド電極の幅は1.0×10<sup>-5</sup>m乃至1.4×10<sup>-4</sup>mであ ることが好ましい。 [0017]あるいは又、本発明の第1の態様に係る半導体レーザ素子の製造方法にあっては、絶縁 膜はシリコン膜を含む多層構造膜から構成されており、絶縁膜全体の厚さは1.2×10 <sup>- 7</sup> m 乃至2.0×10<sup>-6</sup> m であり、パッド電極の面積は6×10<sup>-9</sup> m <sup>2</sup>乃至1.3×10<sup>-</sup> <sup>7</sup>m<sup>2</sup>であることが好ましい。 [0018]また、本発明の第2の態様に係る半導体レーザ素子の製造方法にあっては、 前記絶縁膜は、シリコン膜を含む多層構造膜から構成されており、 該絶縁膜全体の厚さは、1.2×10<sup>-7</sup>m乃至2.0×10<sup>-6</sup>mであり、 前記パッド電極の幅は、1.0×10<sup>-5</sup>m乃至1.4×10<sup>-4</sup>mであることを特徴とす る。 [0019]一方、本発明の第3の態様に係る半導体レーザ素子の製造方法にあっては、 前記絶縁膜は、シリコン膜を含む多層構造膜から構成されており、 該絶縁膜全体の厚さは、1 . 2 × 1 0 <sup>-7</sup>m乃至 2 . 0 × 1 0 <sup>-6</sup>mであり、 前記パッド電極の面積は、6×10<sup>-9</sup>m<sup>2</sup>乃至1.3×10<sup>-7</sup>m<sup>2</sup>であることを特徴とす

る。

 $\begin{bmatrix} 0 & 0 & 2 & 0 \end{bmatrix}$ 

(e)に続き、

[0016]

を具備していることを特徴とする。

尚、本発明の第1の熊様~ 上 部クラッド層の上層と電極と うな 場合には、電極は上部クラッ ト 層 の頂面に形成されるが)、こ 成さ れているといった構成に包含 上部 コンタクト層は、上部クラッ t、 前記工程(a)においては、 クラ ッド層、及び、上部コンタク コン タクト層の頂面に電極を形成 上部 クラッド層の上部をエッチン よ、 上部クラッド層の上部にリッ こ電 極を残す。

[0021]

本発明の第1の態様若しく 発明 の第1の態様の好ましい形態 羕若 しくは第3の態様に係る半導 т <sub>то</sub> <sub>TAL</sub>は1.2×10<sup>-7</sup>m乃至 **x** 1 0<sup>-6</sup>m)であるが、好ましく 0 - 7 m T<sub>TOTAL</sub> 1.0×10 0 -<sup>7</sup>m(1.8×10<sup>-7</sup>m T 莫全 体の厚さ T<sub>TOTAL</sub>は、上部ク 層 の頂面上における絶縁膜の厚 [0022]

50

30

20

40

10

(6)

そして、本発明の第1の態様に係る半導体レーザ素子の製造方法にあっては、前記工程

(f)該パッド電極を所望の幅にエッチングする工程、

また、本発明の第1の態様に係る半導体レーザ素子、あるいは又、本発明の第1の態様 の好ましい形態に係る半導体レーザ素子の製造方法、本発明の第2の態様に係る半導体レ ーザ素子の製造方法にあっては、パッド電極の幅W<sub>PAD</sub>は1.0×10<sup>-5</sup>m乃至1.4× 10<sup>-4</sup>m(1.0×10<sup>-5</sup>m W<sub>PAD</sub> 1.4×10<sup>-4</sup>m)であるが、好ましくは1.0 ×10<sup>-5</sup>m乃至1.2×10<sup>-4</sup>m(1.0×10<sup>-5</sup>m W<sub>PAD</sub> 1.2×10<sup>-4</sup>m)、一 層好ましくは1.0×10<sup>-5</sup>m乃至6.0×10<sup>-5</sup>m(1.0×10<sup>-5</sup>m W<sub>PAD</sub> 6. 0×10<sup>-5</sup>m)であることが望ましい。パッド電極に凹凸が存在する場合には、パッド電 極の幅W<sub>PAD</sub>は、パッド電極の凹凸に沿った長さ(幅)とする。また、半導体レーザ素子 のレーザ光射出方向をX軸、半導体レーザ素子の厚さ方向(例えば基板表面に対する法線 方向)をZ軸としたとき、パッド電極の幅W<sub>PAD</sub>とはY軸方向における(場合によっては 、YZ平面における)長さを意味する。

[0023]

また、本発明の第2の態様に係る半導体レーザ素子、あるいは又、本発明の第1の態様の好ましい形態に係る半導体レーザ素子の製造方法、本発明の第3の態様に係る半導体レーザ素子の製造方法にあっては、パッド電極の面積 $S_{PAD}$ は $6 \times 10^{-9} m^2$ (例えば、幅1 $0 \mu m \times$ 長さ $6 0 0 \mu m$ )乃至1.3 ×  $10^{-7} m^2$ (例えば、幅1 $4 0 \mu m \times$ 長さ $9 0 0 \mu m$ )( $6 \times 10^{-9} m^2$   $S_{PAD}$  1.3 ×  $10^{-7} m^2$ )であるが、好ましくは $6 \times 10^{-9} m^2$ (例えば、幅 $10 \mu m \times$ 長さ $6 0 0 \mu m$ )乃至1.1 ×  $10^{-7} m^2$ (例えば、幅 $12 0 \mu m \times$ 長さ $9 0 0 \mu m$ )( $6 \times 10^{-9} m^2$   $S_{PAD}$  1.1 ×  $10^{-7} m^2$ )、一層好ましくは $6 \times 10^{-9} m^2$ (例えば、幅 $10 \mu m \times$ 長さ $6 0 0 \mu m$ )乃至5.4 ×  $10^{-8} m^2$ (例えば、幅 $6 0 \mu m \times$ 長さ $9 0 0 \mu m$ )( $6 \times 10^{-9} m^2$   $S_{PAD}$  5.4 ×  $10^{-8} m^2$ )であることが望ましい。パッド電極に凹凸が存在する場合には、パッド電極の凹凸に沿った長さ(幅 $W_{PAD}$ )とパッド電極の長さとの積が、パッド電極の面積 $S_{PAD}$ である。

本発明の第1の態様若しくは第2の態様に係る半導体レーザ素子、あるいは又、好まし い形態を含む本発明の第1の態様に係る半導体レーザ素子の製造方法、本発明の第2の態 様若しくは第3の態様に係る半導体レーザ素子の製造方法(以下、これらを総称して、単 に、本発明と呼ぶ場合がある)にあっては、絶縁膜は、下から、酸化シリコン膜(SiO x膜)及びシリコン膜の多層構造膜から構成されており、酸化シリコン膜の厚さは2×1 0<sup>-8</sup> m乃至2×10<sup>-7</sup> mであり、シリコン膜の厚さは1×10<sup>-7</sup> m乃至2×10<sup>-7</sup> mであ る構成とすることができる。尚、下から、酸化シリコン膜/シリコン膜/酸化シリコン膜 の多層構造膜、酸化シリコン膜/シリコン膜/酸化シリコン膜/シリコン膜の多層構造膜 とすることもできる。

【0025】

あるいは又、本発明にあっては、絶縁膜は、下から、窒化シリコン膜(SiN<sub>×</sub>膜)及 びシリコン膜の多層構造膜から構成されており、窒化シリコン膜の厚さは2×10<sup>-8</sup>m乃 至2×10<sup>-7</sup>mであり、シリコン膜の厚さは1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mである構成と することができる。尚、下から、窒化シリコン膜/シリコン膜/窒化シリコン膜の多層構 造膜、窒化シリコン膜/シリコン膜/窒化シリコン膜/シリコン膜の多層構造膜とするこ ともできる。

[0026]

あるいは又、本発明にあっては、絶縁膜は、下から、 T a<sub>2</sub>O<sub>5</sub>膜及びシリコン膜の多層 構造膜から構成されており、 T a<sub>2</sub>O<sub>5</sub>膜の厚さは 2 × 1 0<sup>-8</sup> m乃至 2 × 1 0<sup>-7</sup> mであり、 シリコン膜の厚さは 1 × 1 0<sup>-7</sup> m乃至 2 × 1 0<sup>-7</sup> mである構成とすることができる。尚、 下から、 T a<sub>2</sub>O<sub>5</sub>膜 / シリコン膜 / T a<sub>2</sub>O<sub>5</sub>膜の多層構造膜、 T a<sub>2</sub>O<sub>5</sub>膜 / シリコン膜 / T a<sub>2</sub>O<sub>5</sub>膜 / シリコン膜の多層構造膜とすることもできる。

【0027】

あるいは又、本発明にあっては、絶縁膜は、下から、 Z r O<sub>2</sub>膜及びシリコン膜の多層 構造膜から構成されており、 Z r O<sub>2</sub>膜の厚さは 2 × 1 0<sup>-8</sup> m乃至 2 × 1 0<sup>-7</sup> mであり、 シリコン膜の厚さは 1 × 1 0<sup>-7</sup> m乃至 2 × 1 0<sup>-7</sup> mである構成とすることができる。尚、 10

下から、 Z r O<sub>2</sub>膜 / シリコン膜 / Z r O<sub>2</sub>膜の多層構造膜、 Z r O<sub>2</sub>膜 / シリコン膜 / Z r O<sub>2</sub>膜 / シリコン膜の多層構造膜とすることもできる。 【 0 0 2 8 】

あるいは又、本発明にあっては、絶縁膜は、下から、AIN膜及びシリコン膜の多層構 造膜から構成されており、AIN膜の厚さは2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、シリ コン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mである構成とすることができる。尚、下 から、AIN膜 / シリコン膜 / AIN膜の多層構造膜、AIN膜 / シリコン膜 / AIN膜 / シリコン膜の多層構造膜とすることもできる。

【0029】

あるいは又、本発明にあっては、絶縁膜は、下から、Al<sub>2</sub>O<sub>3</sub>膜及びシリコン膜の多層<sup>10</sup> 構造膜から構成されており、Al<sub>2</sub>O<sub>3</sub>膜の厚さは2×10<sup>-8</sup>m乃至2×10<sup>-7</sup>mであり、 シリコン膜の厚さは、1×10<sup>-7</sup>m乃至2×10<sup>-7</sup>mである構成とすることができる。尚 、下から、Al<sub>2</sub>O<sub>3</sub>膜/シリコン膜/Al<sub>2</sub>O<sub>3</sub>膜の多層構造膜、Al<sub>2</sub>O<sub>3</sub>膜/シリコン膜 /Al<sub>2</sub>O<sub>3</sub>膜/シリコン膜の多層構造膜とすることもできる。

【 0 0 3 0 】

あるいは又、酸化シリコン膜(SiO<sub>x</sub>膜)、窒化シリコン膜(SiN<sub>x</sub>膜)、Ta<sub>2</sub>O<sub>5</sub> 膜、ZrO<sub>2</sub>膜、AlN膜及びAl<sub>2</sub>O<sub>3</sub>膜から成る群から選択された第1番目の膜/シリ コン膜/酸化シリコン膜(SiO<sub>x</sub>膜)、窒化シリコン膜(SiN<sub>x</sub>膜)、Ta<sub>2</sub>O<sub>5</sub>膜、Z rO<sub>2</sub>膜、AlN膜及びAl<sub>2</sub>O<sub>3</sub>膜から成る群から選択された第2番目の膜(但し、第1 番目の膜を構成する材料と異なる)といった多層構造膜、あるいは又、酸化シリコン膜( SiO<sub>x</sub>膜)、窒化シリコン膜(SiN<sub>x</sub>膜)、Ta<sub>2</sub>O<sub>5</sub>膜、ZrO<sub>2</sub>膜、AlN膜及びA l<sub>2</sub>O<sub>3</sub>膜から成る群から選択された第1番目の膜/シリコン膜/酸化シリコン膜(SiO x膜)、窒化シリコン膜(SiN<sub>x</sub>膜)、Ta<sub>2</sub>O<sub>5</sub>膜、ZrO<sub>2</sub>膜、AlN膜及びAl<sub>2</sub>O<sub>3</sub> 膜から成る群から選択された第2番目の膜(但し、第1番目の膜を構成する材料と異なる )/シリコン膜といった多層構造膜を採用することもできる。

【 0 0 3 1 】

尚、絶縁膜の形成時に下地層としての上部クラッド層の部分に損傷が発生することを防止するために、SiO<sub>x</sub>、SiN<sub>x</sub>、Al<sub>2</sub>O<sub>3</sub>又はZrO<sub>2</sub>から成る絶縁膜を真空蒸着法によって形成し、あるいは又、AlN、Al<sub>2</sub>O<sub>3</sub>、Ta<sub>2</sub>O<sub>5</sub>又はZrO<sub>2</sub>から成る絶縁膜をスパッタリング法によって形成することが望ましいが、これらの方法に限定するものではない。

【0032】

あるいは又、絶縁膜は、下から、ZnO、SiON、HfO<sub>2</sub>、Sc<sub>2</sub>O<sub>3</sub>、Y<sub>2</sub>O<sub>3</sub>、M gO、ThO<sub>2</sub>、及び、Bi<sub>2</sub>O<sub>3</sub>から成る群から選択された少なくとも1種類の材料から 成る膜と、シリコン膜との多層構造膜から構成することもできる。

【0033】

シリコン膜(Si膜。具体的には、例えばアモルファスシリコン膜)は、例えば真空蒸 着法やスパッタリング法といった PVD法、あるいは、CVD法にて形成することができ る。

【0034】

半導体レーザ素子のレーザ光射出方向をX軸、半導体レーザ素子の厚さ方向(例えば基 板表面に対する法線方向)をZ軸としたとき、上部クラッド層の上層の側面とは、上部ク ラッド層の上層の外面であってY軸と交差する面を意味する。また、本発明における「上 部」、「下部」、「上層」、「下層」とは、基板を基準とした概念であり、一般的には、 基板に近いものを「下部」あるいは「下層」で表し、基板から遠いものを「上部」あるい は「上層」で表す。

【0035】

本発明にあっては、下部クラッド層、活性層、及び、上部クラッド層は、窒化物系化合物 物半導体から成る構成とすることができる。ここで、窒化物系化合物半導体として、V族 として窒素元素を有するIII - V族化合物半導体、例えば、GaN系材料(A1GaN 20

混晶あるいはAlInGaN混晶、BAlInGaN混晶、InGaN混晶を含む)、I nN、AlNを挙げることができる。そして、窒化物系化合物半導体層を、例えば、有機 金属化学的気相成長法(MOCVD法)や分子線エピタキシー法(MBE法)、ハロゲン が輸送あるいは反応に寄与するハイドライド気相成長法等によって堆積、形成することが できる。本発明の第1の態様あるいは第2の態様に係る半導体レーザ素子、あるいは、本 発明の第1の態様~第3の態様に係る半導体レーザ素子の製造方法によって得られる半導 体レーザ素子を窒化物系半導体レーザ素子とする場合、窒化物系化合物半導体層の積層構 造をレーザ構造として有する限り、窒化物系化合物半導体の種類、組成に特に制約は無い し、窒化物系化合物半導体層の構造、構成にも特に制約は無い。

【0036】

10

20

本発明の第1の態様あるいは第2の態様に係る半導体レーザ素子の一層具体的な構造として、

(A) c面を主面として有するサファイヤ基板から成る基板上に形成された下部コンタ クト層、

(B)下部コンタクト層上に形成された下部電極、あるいは、下部パッド電極、あるい は、下部電極と下部パッド電極の積層構造体、

(C)下部コンタクト層上に形成された下部クラッド層、

(D)下部クラッド層上に形成された活性層、

(E)活性層上に形成された上部クラッド層、

(F)上部クラッド層上に形成された上部コンタクト層、

(G)上部コンタクト層上に形成された電極(以下、便宜上、上部電極と呼ぶ場合がある)、及び、

(H)パッド電極(以下、上部パッド電極と呼ぶ場合がある)、

から成る構造を挙げることができる。尚、このような構造を有する半導体レーザ素子を、 便宜上、第1の構造を有する半導体レーザ素子と呼ぶ。

【0037】

そして、このような第1の構造を有する半導体レーザ素子にあっては、

上部クラッド層は、先に説明したとおり、下層及び上層から構成され、

下部コンタクト層、下部クラッド層、活性層、上部クラッド層、及び、上部コンタクト 層は、窒化物系化合物半導体層(例えば、GaN系材料層)から成り、

下部クラッド層、活性層、及び、上部クラッド層の下層は、メサ構造を有し、 上部クラッド層の上層及び上部コンタクト層は、メサ構造の幅よりも狭い幅のリッジ構 造を有し、

メサ構造の頂面に相当する上部クラッド層の下層の部分の上には、上部クラッド層の上 層の両側面のそれぞれの少なくとも一部分を被覆した絶縁膜が形成されており、

更に、幅W<sub>PAD</sub>、面積S<sub>PAD</sub>を有するパッド電極(上部パッド電極)は、絶縁膜の頂面から電極(上部電極)の頂面に亙り形成されている。

[0038]

尚、下部コンタクト層の表面、及び、メサ構造の側面からパッド電極(上部パッド電極)の側部近傍に亙り、保護膜(パッシベーション膜)が形成され、下部コンタクト層の表 40 面に形成された保護膜の一部分には開口部が形成され、この開口部の底部に露出した下部 コンタクト層上に下部電極、あるいは、下部パッド電極、あるいは、下部電極と下部パッ ド電極の積層構造体が形成されている構成とすることができる。

【 0 0 3 9 】

ここで、保護膜を構成する材料として、SiO<sub>2</sub>、SiN<sub>X</sub>、AlN、Al<sub>2</sub>O<sub>3</sub>、Ta<sub>2</sub>O<sub>5</sub>及びZrO<sub>2</sub>、ZnO、SiON、HfO<sub>2</sub>、Sc<sub>2</sub>O<sub>3</sub>、Y<sub>2</sub>O<sub>3</sub>、MgOを挙げることができる。

【0040】

あるいは又、本発明の第1の態様あるいは第2の態様に係る半導体レーザ素子の一層具 体的な構造として、 30

(A) G a N 基板やSiC 基板から成る基板の裏面に形成された下部電極、

(B) 基板の表面に形成された下部クラッド層、

(C)下部クラッド層上に形成された活性層、

(D)活性層上に形成された上部クラッド層、

(E)上部クラッド層上に形成された上部コンタクト層、

(F)上部コンタクト層上に形成された電極(上部電極)、及び、

(G)パッド電極(上部パッド電極)、

から成る構造を挙げることができる。尚、このような構造を有する半導体レーザ素子を、

便宜上、第2の構造を有する半導体レーザ素子と呼ぶ。

【0041】

そして、このような第2の構造を有する半導体レーザ素子にあっては、

上部クラッド層は、先に説明したとおり、下層及び上層から構成され、

下部クラッド層、活性層、上部クラッド層、及び、上部コンタクト層は、窒化物系化合物半導体層(例えば、GaN系材料層)から成り、

上部クラッド層の上層及び上部コンタクト層はリッジ構造を有し、

上部クラッド層の下層の部分の上には、上部クラッド層の上層の両側面のそれぞれの少 なくとも一部分を被覆した絶縁膜が形成されており、

更に、幅W<sub>PAD</sub>、面積S<sub>PAD</sub>を有するパッド電極(上部パッド電極)は、絶縁膜の頂面から電極(上部電極)の頂面に亙り形成されている。

【0042】

本発明において、絶縁膜は、上部クラッド層の上層が設けられていない上部クラッド層 の下層の部分の上に形成され、且つ、上部クラッド層の上層の両側面のそれぞれの少なく とも一部分を被覆するように形成されていればよく、具体的には、

(1)絶縁膜が、上部クラッド層の上層の両側面のそれぞれの下部を被覆する形態、及び

(2)絶縁膜が、少なくとも上部クラッド層の上層の両側面のそれぞれを被覆している形 態、

を挙げることができる。ここで、『(2)絶縁膜が、少なくとも上部クラッド層の上層の 両側面のそれぞれを被覆している形態』をより具体的に説明すれば、上部クラッド層の上 層と上部電極との間に上部コンタクト層が形成されていると想定して、

(2 - 1)絶縁膜が、上部クラッド層の上層の両側面のそれぞれを被覆している形態、 (2 - 2)絶縁膜が、上部クラッド層の上層の両側面のそれぞれを被覆し、且つ、上部コ ンタクト層の両側面のそれぞれの下部を被覆している形態、並びに、

(2-3)絶縁膜が、上部クラッド層の上層の両側面のそれぞれを被覆し、且つ、上部コ ンタクト層の両側面のそれぞれを被覆している形態、

を挙げることができる。ここで、上部クラッド層の上層の両側面近傍以外の、上部クラッ ド層の上層が設けられていない上部クラッド層の下層の部分の上に形成された絶縁膜の厚 さは、概ね均一の厚さであることが望ましい。

【0043】

本発明の第1の態様~第3の態様に係る半導体レーザ素子の製造方法においては、前記 40 工程(d)において、これらの各種の形態に対応して絶縁膜を形成すればよい。即ち、例 えば、絶縁膜が少なくとも上部クラッド層の上層の両側面のそれぞれを被覆している形態 の場合、前記工程(d)において、上部クラッド層の上層が形成されていない上部クラッ ド層の下層の部分の上に、少なくとも上部クラッド層の上層の両側面のそれぞれを被覆す る絶縁膜を形成すればよい。

【0044】

また、本発明の第1の態様~第3の態様に係る半導体レーザ素子の製造方法にあっては、前記工程(d)において、全面に絶縁膜を形成した後、上部電極の上方が薄く、且つ、 上部クラッド層の上層が設けられていない上部クラッド層の下層の部分の上方が厚くなる ように、絶縁膜上にフォトレジスト膜を形成し、次いで、フォトレジスト膜、及び、少な

20

くとも上部電極の上の絶縁膜をエッチングして、少なくとも上部電極の頂面(上部パッド 電極とのコンタクト面)を露出させることが好ましい。即ち、上部電極と上部クラッド層 の下層の段差を利用し、且つ、上部電極をエッチング停止層として機能させることにより 、少なくとも上部電極の頂面(上部パッド電極とのコンタクト面)を露出させることが好 ましい。これによって、上部クラッド層の上層の両側面に厚い絶縁膜を形成することが可 能となる。

(11)

#### 【0045】

本発明において、オーミック接合電極としての電極(上部電極)は、パラジウム(Pd)、白金(Pt)、ニッケル(Ni)及び金(Au)から成る群から選択された少なくと も1種類の金属を含む、単層構成又は多層構成を有していることが好ましい。上部電極の 膜厚は、1×10<sup>-8</sup>m乃至1×10<sup>-6</sup>mとすることが好ましい。

【0046】

具体的には、上部クラッド層の上層と上部電極との間に上部コンタクト層が形成されて いると想定して、上部電極を、例えば厚さ0.05µmのPd(パラジウム)から成る単 層構成とすれば、上部電極の上部コンタクト層に対する密着性の向上を特に図ることがで きるし、上部コンタクト層内部の窒素原子を吸引して上部電極直下の上部コンタクト層に おける窒素空孔を無くし、更には、水素貯蔵合金を形成するが故に、例えばp型不純物を 含む上部コンタクト層から水素を奪い、p型不純物(p型ドーパント)を活性化させて高 キャリア濃度のp型の上部コンタクト層を得ることができる。また、上部電極を、例えば 厚さ0.1µmのPt(白金)から成る単層構成とすれば、上部電極を外部の電極あるい は回路と電気的に接続するためにハンダを使用する場合、ハンダ中の錫(Sn)原子が上 部コンタクト層に拡散することを特に防止することができる。あるいは又、上部電極を、 Ni(ニッケル)あるいは金(Au)を含む合金から成る単層構成とすることもできる。 更には、上部電極を、Pd/Ptの多層構成、Pd/Niの多層構成、Pd/Auの多層 構成、Pt/Pdの多層構成、Pt/Niの多層構成、Pt/Auの多層構成、Ni/P dの多層構成、Ni/Ptの多層構成、Ni/Auの多層構成に例示される多層構成とす ることもできる。尚、多層構成において、「/」の前の材料が下側の層を構成し、「/」 の後ろの材料が上側の層を構成する。以下の説明においても同様である。 [0047]

下部コンタクト層に対するオーミック接合電極としての下部電極は、金(Au)、A1 30 (アルミニウム)、Ti(チタン)、タングステン(W)、Cu(銅)、Zn(亜鉛)、 錫(Sn)及びインジウム(In)から成る群から選択された少なくとも1種類の金属を 含む、単層構成又は多層構成を有することが望ましく、例えば、Ti/Al、Ti/Pt /Auを例示することができる。また、下部電極をTi/Pt/Auの多層構成とする場 合の各層の膜厚として、Ti層5~10nm、Pt層1×10<sup>-7</sup>m、Au層2×10<sup>-7</sup>m ~3×10<sup>-7</sup>mを例示することができる。

[0048]

パッド電極(上部パッド電極)は、Ti(チタン)、アルミニウム(Al)、Pt(白 金)、Au(金)から成る群から選択された少なくとも1種類の金属を含む、単層構成又 は多層構成を有することが望ましい。上部パッド電極を、例えば厚さ10nmのTi(チ タン)から成る単層構成とすれば、上部パッド電極の上部電極に対する密着性の向上を特 に図ることができる。また、上部パッド電極を、例えば厚さ0.1µmのPt(白金)か ら成る単層構成とすれば、上部電極を外部の電極あるいは回路と電気的に接続するために ハンダを使用する場合、ハンダ中の錫(Sn)原子が上部コンタクト層に拡散することを 特に防止することができる。更には、上部パッド電極を、例えば厚さ0.3µmのAu( 金)から成る単層構成とすれば、上部電極を外部の電極あるいは回路と電気的に接続する ためにハンダを使用する場合、ハンダ中の錫(Sn)原子と合金を生成させることができ る。上部パッド電極を、Ti/Pt/Auの多層構成、Ti/Auの多層構成に例示され る多層構成とすることもできる。

[0049]

40

20

以上に説明した上部電極及び上部パッド電極を構成する材料の好ましい組合せとして、 上部電極を、

Pdの単層構成

Ptの単層構成

Niの単層構成

Pd/Ptの多層構成

Pd/Niの多層構成

Pd/Auの多層構成

の6ケースのいずれかとし、上部パッド電極を、

Auの単層構成

T i / A u の多層構成

Ti/Pt/Auの多層構成

の3ケースのいずれか(即ち、組合せのケース数として、6×3=18ケースであり、上 部電極:上部パッド電極を構成する材料の組合せとしてこれら18ケースのいずれか1つ )とすればよいが、中でも、(上部電極:上部パッド電極)を構成する材料の組合せとし て、(Pd:Au)の組合せ、(Pd/Pt:Ti/Pt/Au)の組合せとすることが 一層好ましい。

【 0 0 5 0 】

下部パッド電極は、Ti(チタン)、Pt(白金)、Au(金)から成る群から選択さ れた少なくとも1種類の金属を含む、単層構成又は多層構成を有することが望ましい。 【0051】

20

10

本発明の半導体レーザ素子あるいはその製造方法において、リッジ構造の幅を1.0 μ m以上2.0 μm以下とすることが、半導体レーザ素子の消費電力の低下といった観点か ら望ましい。また、リッジ構造の平面形状として、ストライプ形状、テーパー形状、フレ ア形状を挙げることができる。

【0052】

基板として、先に述べたように、c面を主面として有するサファイヤ基板、あるいは、 GaN基板、SiC基板を挙げることができる。

【0053】

本発明において、上部クラッド層(上部コンタクト層が形成されている場合には上部コ <sup>30</sup> ンタクト層も)はp型不純物を含み、下部クラッド層(下部コンタクト層が形成されてい る場合には下部コンタクト層も)はn型不純物を含んでいる構成とすることができる。あ るいは又、本発明において、

上部クラッド層(上部コンタクト層が形成されている場合には上部コンタクト層も)はn 型不純物を含み、下部クラッド層(下部コンタクト層が形成されている場合には下部コン タクト層も)はp型不純物を含んでいる構成とすることができる。p型不純物としてMg 、Zn、Cd、Be、Ca、Ba、Oを挙げることができる。一方、n型不純物としてS i、Ge、Se、Sn、C、Tiを挙げることができる。

【発明の効果】

【0054】

インデックス・ガイド型半導体レーザ素子の一種であるリッジ導波路型の半導体レーザ 素子にあっては、一般に、一種のコンデンサが形成され、係るコンデンサによって寄生容 量が生成される。ここで、このコンデンサは、パッド電極、上部クラッド層(これらはコ ンデンサを構成する一種の電極とみなすことができる)、並びに、パッド電極と上部クラ

ッド層との間に挟まれた誘電体層としての絶縁膜から成る。

【0055】

本発明の第1の態様あるいは第2の態様に係る半導体レーザ素子、本発明の第2の態様 あるいは第3の態様に係る半導体レーザ素子の製造方法によって得られる半導体レーザ素 子にあっては、誘電体層としての絶縁膜全体の厚さが規定され、しかも、コンデンサを構 成するパッド電極の幅あるいは面積が規定されている。また、本発明の第1の態様に係る

50

半導体レーザ素子の製造方法にあっては、パッド電極を所望の幅にエッチングする工程を 備えている。コンデンサの容量Cは、パッド電極の面積に比例し、絶縁膜の厚さに反比例 する。それ故、従来の半導体レーザ素子と比較して、寄生容量であるコンデンサの容量C を小さくすることができる結果、半導体レーザ素子に印加される矩形波形のパルス電圧の 立上りや立下りに急峻性が失われるといった問題が生じ難く、半導体レーザ素子の駆動特 性を向上させることができる。

【 0 0 5 6 】

しかも、絶縁膜は、シリコン膜を含む多層構造膜から構成されている。ところで、シリ コン膜は、コンデンサを構成する誘電体層として機能するだけでなく、半導体レーザ素子 の発振する光を吸収する層としても機能する。即ち、シリコン膜を設けることによって、 1次モードの光に対する吸収が大きくなり、横モードを安定させることができ、電流-光 出力特性における折れ曲り(キンク)の発生を抑制することができる。 【0057】

また、本発明の半導体レーザ素子においては、上部クラッド層の上層を挟むようにして 、上部クラッド層の下層上に絶縁膜が形成されているので、即ち、浅い埋め込み構造とな っているので、電流狭窄効果が大きく、半導体レーザ素子は優れた光出力 - 注入電流特性 を有する。更には、横方向の実効屈折率差 n [図1の線A - Aに沿った実効屈折率 n <sub>EF</sub> <sub>F1</sub>と、線B - Bに沿った実効屈折率 n <sub>EFF2</sub>の差 ( n = n <sub>EFF1</sub> - n <sub>EFF2</sub>)]を大きくする ことができる結果、横モードの制御性が高くなり、優れた横モード安定性を達成すること ができる。

20

30

10

【発明を実施するための最良の形態】

[0058]

以下、図面を参照して、実施例に基づき本発明を説明する。

【実施例1】

【0059】

実施例1の半導体レーザ素子は、本発明の第1の態様及び第2の態様に係る半導体レー ザ素子に関し、更には、本発明の第1の態様に係る半導体レーザ素子の製造方法に関する 。実施例1の半導体レーザ素子は、インデックス・ガイド型の窒化物系半導体レーザ素子 (以下、半導体レーザ素子10と呼ぶ)である。

【0060】

この実施例1のリッジ導波路型の半導体レーザ素子10は、下部クラッド層16、活性 層20、及び、上部クラッド層24を少なくとも備えており、上部クラッド層24は、下 層24A、及び、リッジ構造を有する上層24Bの2層構造を有し、上部クラッド層24 の上層24Bの上には電極(上部電極30)が形成されており、上部クラッド層24の上 層24Bの両側面、及び、これらの側面のそれぞれから延在する上部クラッド層24の下 層24Aの頂面上には絶縁膜40が形成されており、電極(上部電極30)と接し、且つ 、絶縁膜40上を延在するパッド電極(上部パッド電極32)が形成されている。

[0061]

より具体的には、実施例1の半導体レーザ素子10は、第1の構造を有する半導体レー ザ素子であり、図1に模式的な断面図を示すように、

40

(A) c面を主面として有するサファイヤ基板から成る基板12上に形成された、 n型 G a N から成る下部コンタクト層14、

(B)下部コンタクト層14上に形成された下部パッド電極34、

(C)下部コンタクト層14上に形成された、n型A1GaNから成る下部クラッド層 16、

(D)下部クラッド層16上に形成された、GaN/InGaNの多重量子井戸構造を有する活性層20、

(E)活性層20上に形成された、 p型 A 1 G a N から成る上部クラッド層24、 (F)上部クラッド層24上に形成された、 p型 G a N から成る上部コンタクト層26

(G) P d 膜 / P t 膜から成る多層金属膜から構成され、上部コンタクト層 2 6 上に形

成された電極(上部電極30)、及び、

(H) T i 層 / P t 層 / A u 層の多層構成を有するパッド電極(上部パッド電極 3 2) 、

から成る。尚、上部電極30及び上部パッド電極32を図面においては1層で表した。 【0062】

下部クラッド層16と活性層20との間には、n型InGaNから成る下部光ガイド層 18が形成され、活性層20と上部クラッド層24との間には、活性層20の劣化を防止 するAlGaNから成る劣化防止層21、及び、p型InGaNから成る上部光ガイド層 22が形成されているが、これらの各層は設けなくともよい場合がある。

【0063】

また、ほぼ c 軸に沿って延びる貫通転位がサファイヤ基板から成る基板12の基板面から上方に発生し得るので、基板12上に低温成長のG a N から成るバッファ層を形成し、 次いで、バッファ層の上に、ELO(Epitaxial Lateral Overgrowth)法などの横方向に エピタキシャル成長させる方法を用いて、横方向成長によりG a N から成る下地層を成長 させた後、下部コンタクト層14を成長させることにより、貫通転位密度を低減させるこ とが好ましい。但し、これらの各層は設けなくともよい場合がある。また、図面には、バ ッファ層及び下地層の図示を省略した。

【0064】

更には、上部クラッド層24は、下層(上部クラッド層24の下層24A)と、リッジ 20 構造を有する上層(上部クラッド層24の上層24B)から構成されている。

【0065】

下部クラッド層16、下部光ガイド層18、活性層20、劣化防止層21、上部光ガイ ド層22、及び、上部クラッド層24は、上述のとおり、窒化物系化合物半導体層(より 具体的にはGaN系材料層)から構成されている。

[0066]

更には、下部クラッド層16、下部光ガイド層18、活性層20、劣化防止層21、上 部光ガイド層22、及び、上部クラッド層の下層24Aは、メサ構造を有する。即ち、実 施例1にあっては、これらの各層は、実質的に同一幅のストライプ形状を有する。一方、 上部クラッド層の上層24B及び上部コンタクト層26は、メサ構造の幅よりも狭い幅の リッジ構造を有する。即ち、実施例1にあっては、これらの各層は、実質的に同一幅のス トライプ形状を有し、メサ構造が延びる方向と同じ方向に延びている。

30

40

10

【0067】 = た く ++

また、メサ構造の頂面に相当する上部クラッド層24の下層24Aの部分の上には、上部クラッド層24の上層24Bの両側面のそれぞれの少なくとも一部分(実施例1の半導体レーザ素子10にあっては、より具体的には、上部クラッド層の上層24Bの両側面のそれぞれ、及び、上部コンタクト層26の両側面のそれぞれ)を被覆した絶縁膜40が形成されている。この絶縁膜40は、酸化シリコン膜(SiO<sub>x</sub>膜)41及びシリコン膜(より具体的には、アモルファスシリコン膜)42の多層構造膜から構成されている。このシリコン膜42は光吸収層として機能し、シリコン膜42を設けることによって、横方向の実効屈折率差 nを大きくすることが可能となる。

【0068】

ここで、絶縁膜全体の厚さT<sub>TOTAL</sub>(上部クラッド層24の上層24Bの両側面近傍以 外の、上部クラッド層24の下層24Aの頂面上における絶縁膜40の厚さの平均値)を 2.0×10<sup>-7</sup>m(200nm)とした。また、酸化シリコン膜41の厚さ(上部クラッ ド層24の上層24Bの両側面近傍以外の、上部クラッド層24の下層24Aの頂面上に おける酸化シリコン膜41の厚さの平均値)を5×10<sup>-8</sup>m(50nm)とし、シリコン 膜42の厚さ(上部クラッド層24の上層24Bの両側面近傍以外の、上部クラッド層2 4の下層24Aの頂面上におけるシリコン膜42の厚さの平均値)を1.5×10<sup>-7</sup>m( 150nm)とした。絶縁膜40は、上部クラッド層24の上層24Bを挟み込み、浅い

(14)

埋め込み構造を形成するように、即ち、上部クラッド層の上層を厚く、且つ、上部クラッ ド層の下層を薄くすることができるように、メサ構造の頂面に相当する上部クラッド層2 4の下層24Aの部分の上に形成されている。尚、上部クラッド層24の総厚は例えば0 .65µmであり、上部クラッド層24の上層24Bの厚さは例えば0.15µmである

(15)

[0069]

上部コンタクト層26上には、上部コンタクト層26に対するオーミック接合電極とし ての電極(上部電極30)が形成されており、上部電極30は、上部コンタクト層26の 頂面と実質的に同じ形状、寸法のPd/Pt(Pdが下層であり、Ptが上層である)か ら成る多層構成を有する。電極(上部電極30)の幅は、例えば、1.4µm乃至2.0 μmである。

[0070]

更には、幅W<sub>PAD</sub>、面積 S <sub>PAD</sub>を有するパッド電極(上部パッド電極 3 2 )が、絶縁膜 4 0の頂面から電極(上部電極30)の頂面に亙り形成されている。ここで、上部パッド電 極 3 2 の 幅 W <sub>PAD</sub>を 1 . 2 × 1 0 <sup>- 4</sup> m ( 1 2 0 μ m )、パッド電極 3 2 の長さを 9 × 1 0 <sup>-</sup> <sup>4</sup>m(900µm)とした。即ち、面積 S<sub>PAD</sub>は1.1×10<sup>-7</sup>m<sup>2</sup>である。ここで、上部 パッド電極32は、下からTi/Pt/Auの各層から成る多層構成を有する。 [0071]

更には、下部コンタクト層14の表面、メサ構造の側面から上部パッド電極32及び上 部電極30の側部近傍に亙り(より具体的には、下部コンタクト層14の表面、下部クラ 20 ッド層16の側面、下部光ガイド層18の側面、活性層20の側面、劣化防止層21の側 面、上部光ガイド層22の側面、上部クラッド層24の下層24Aの側面、絶縁膜40の 側面及び頂面の上、並びに、上部パッド電極32及び上部電極30の側部近傍には)、S iO。から成る保護膜(パッシベーション膜) 4 4 が形成されている。そして、下部コン タクト層14の表面に形成された保護膜44の一部分には開口部45が形成されており、 この開口部45の底部に露出した下部コンタクト層14上に、TiノPt/Au(Tiが 下層、Auが上層)といった多層構成を有する下部パッド電極34が形成されている。尚 、図面においては、下部パッド電極34を1層で表した。

[0072]

30 以下、実施例1の半導体レーザ素子10の製造方法を、基板等の模式的な一部断面図で ある図2の(A)、(B)、図3の(A)、(B)、図4の(A)、(B)、図5の(A )、(B)、図6の(A)、(B)、及び、図7を参照して説明する。

[0073]

[工程 - 100]

先ず、基板12上に、少なくとも、下部クラッド層16、活性層20、及び、上部クラ ッド層24を順次、形成する。具体的には、基板12上に、下部コンタクト層14、下部 クラッド層16、活性層20、上部クラッド層24、及び、上部コンタクト層26を順次 、堆積させる。より具体的には、従来と同様にして、図2の(A)に示すように、c面を 主面として有するサファイヤ基板から成る基板12上に、MOCVD法等によって、n型 GaNから成る下部コンタクト層14、n型A1GaNから成る下部クラッド層16、n 型InGaNから成る下部光ガイド層18、GaN/InGaNの多重量子井戸構造を有 する活性層20、活性層20の劣化を防止するA1GaNから成る劣化防止層21、p型 InGaNから成る上部光ガイド層22、p型AlGaNから成る上部クラッド層24、 及び、p型GaNから成る上部コンタクト層26が、順次積層された積層構造を形成(堆 積)する。尚、基板12上に、先ず、低温成長のGaNから成るバッファ層(図示せず) を形成し、バッファ層の上に横方向成長によりGaNから成る下地層(図示せず)を成長 させた後、下部コンタクト層14を成長させてもよい。 [0074]

バッファ層及び活性層20以外の各種の窒化物系化合物半導体層の成膜温度を約100 0<sup>°</sup> Cとし、活性層20の成膜温度を、Inの分解を抑えるために、700~800<sup>°</sup> C

10

40

とし、バッファ層の成膜温度を約560°Cとすればよい。また、MOCVD法における 各窒化物系化合物半導体層の形成においては、Ga源としてトリメチルガリウム(TMG )ガスを用い、N源としてアンモニアガスを用いればよい。更には、n型窒化物系化合物 半導体層の形成においては、例えば、n型不純物としてケイ素(Si)を添加すればよい し、p型窒化物系化合物半導体層の形成においては、例えば、p型不純物としてマグネシ ウム(Mg)を添加すればよい。また、A1源としてトリメチルアルミニウム(TMA) ガスを用いればよいし、In源としてトリメチルインジウム(TMI)ガスを用いればよ いし、Si源としてモノシランガス(SiH<sub>4</sub>ガス)を用い、Mg源として、シクロペン タジエニルマグネシウムガスを用いればよい。

【0075】

[工程 - 1 1 0 ]

次いで、上部クラッド層24の上に電極(上部電極30)を形成する。具体的には、先 ず、形成すべき上部コンタクト層26と実質的に同じ幅を有する上部電極30を上部コン タクト層26上に形成する。

【0076】

より具体的には、上部コンタクト層26上に、膜厚0.3μmのSiO。から成るマス ク層60を形成する。次いで、マスク層60上にフォトレジスト層62を成膜し、フォト リソグラフィ技術に基づき、ストライプ状の開口を有するフォトレジスト層62を形成す る。続いて、このフォトレジスト層62をエッチング用マスクとして、フッ酸系エッチン グ液によるウエットエッチング法によりマスク層60をエッチングする。こうして、上部 コンタクト層26の頂面が露出した開口64を得ることができる(図2の(B)参照)。 その後、フォトレジスト層62上及び開口64の底部に位置する上部コンタクト層26上 に、膜厚50nmのPd膜、及び、膜厚0.1µmのPt膜から成る多層金属膜30Aを 真空蒸着法にて、順次、形成する。尚、図面においては、多層金属膜30Aを1層で表し た。続いて、アッシング法によりフォトレジスト層62を除去し、更に、フッ酸によるウ エットエッチング法によってマスク層60を除去する。これによって、フォトレジスト層 62上の多層金属膜30Aが除去され、開口64の底部に位置した上部コンタクト層26 の部分の上にのみ多層金属膜30Aが残され(図3の(A)参照)、上部クラッド層24 の上(より具体的には上部クラッド層24の上方)に電極(上部電極30)を形成するこ とができる。ストライプ形状を有する多層金属膜30Aが電極(上部電極30)に相当す る。上部電極30が形成された領域以外の領域の上部コンタクト層26は、頂面が露出さ れた状態となる。上部コンタクト層26を堆積させた後の工程で、直ちに上部電極30を 形成するので、上部電極30とのコンタクト面である上部コンタクト層26の頂面が汚染 されることを、効果的に防止することができる。

【0077】

[工程 - 1 2 0 ] 次に トジクラッド扇 2 4 の トゥ

次に、上部クラッド層24の上部をエッチングして、上部クラッド層24の上部にリッジ構造を有する上層24Bを形成し、上層24Bの上(より具体的には、上部コンタクト層26の頂面)に電極(上部電極30)を残す。

【0078】

具体的には、上部電極30をエッチング用マスクとして、上部コンタクト層26をエッ チングし、更に、上部クラッド層24を厚さ方向に一部分エッチングして、ストライプ形 状を有する上部コンタクト層26及び上部クラッド層24の上層24Bを形成し、併せて 、上部クラッド層24の上層24Bの両側に頂面が露出した部分を有する上部クラッド層 24の下層24Aを形成する。

【0079】

より具体的には、上部電極30をマスクとし、塩素系のエッチングガスを使ったドライ エッチング法により上部コンタクト層26及び上部クラッド層24の上層の部分をエッチ ングして、上部コンタクト層26及び上部クラッド層24の上層24Bから成るストライ プ状のリッジ構造50を形成する(図3の(B)参照)。上部電極30、上部コンタクト 10

20

層26及び上部クラッド層24の上層24Bは、ストライプ形状を有する。上部電極30 をエッチング用マスクとして、セルフ・アライン方式にてリッジ構造を形成するが故に、 上部コンタクト層26の頂面(上部電極30とのコンタクト面)と実質的に同じ形状、寸 法で上部コンタクト層26上に上部電極30を設けることができるし、上部電極30と上 部コンタクト層26との位置ずれが生じない。しかも、上部電極30をエッチング用マス クとしてエッチングしてリッジ構造を形成するので、即ち、セルフ・アライン方式にてリ ッジ構造を形成することができるので、リッジ構造の形成に必要なエッチング用マスクの 形成及び除去工程を省略することができる。

[0080]

[工程 - 1 3 0 ]

10

20

次に、上部クラッド層24の上層24Bの両側面、及び、これらの側面のそれぞれから 延在する上部クラッド層24の下層24Aの頂面上に、絶縁膜40を形成する。 【0081】

具体的には、上部クラッド層24の上層24Bが形成されていない上部クラッド層24 の下層24Aの部分の上に、上部クラッド層の上層の両側面のそれぞれの少なくとも一部 分(実施例1にあっては、より具体的には、上部クラッド層の上層24Bの両側面のそれ ぞれ、及び、上部コンタクト層26の両側面のそれぞれ)を被覆する絶縁膜40を形成す る。絶縁膜40の形成前に上部コンタクト層26上に上部電極30を形成しているので、 絶縁膜40の形成によって上部コンタクト層26と上部電極30とのコンタクト面に損傷 は発生しない。

【0082】

より具体的には、先ず、全面に、厚さ50nmの酸化シリコン膜(SiO<sub>x</sub>膜)41を 形成し、その上に、厚さ150nmのシリコン膜42を形成する。続いて、絶縁膜40上 にフォトレジスト膜66を形成(塗布)する(図4の(A)参照)。上部電極30の上方 、及び、上部クラッド層24の上層24Bが設けられていない上部クラッド層24の下層 24Aの上方のフォトレジスト膜66の頂面の高さはほぼ同じ高さである。次いで、上部 電極30をエッチング停止層として、フォトレジスト膜66、及び、少なくとも上部電極 30の上の絶縁膜40をエッチングして(より具体的には、フォトレジスト膜66及び絶 縁膜40をエッチバックして)、少なくとも上部電極30の頂面(実施例1においては、 より具体的には、上部電極30の頂面及び両側面)を露出させた後、フォトレジスト膜6 6を除去する(図4の(B)参照)。つまり、リッジ構造50の段差を利用し、上部電極 30をエッチング停止層として、上部電極30の頂面を露出させる。絶縁膜40は、上部 電極30をエッチング停止層として、上部電極30の頂面を露出させる。の段差を利用し、上部電極

[0083]

[工程 - 1 4 0 ]

その後、絶縁膜40の頂面から上部電極の頂面に亙り、形成すべきメサ構造の幅と実質 的に同じ幅を有するアイソレーション用の金属層43を形成する。具体的には、ストライ プ形状を有する金属層43を形成する。

【0084】

即ち、フォトレジスト膜68を全面に形成(塗布)し、ストライプ形状を有する開口7 0をフォトレジスト膜68に形成する。開口70の底部には、上部電極30、及び、絶縁 膜40の一部分が露出した状態となる。続いて、スパッタリング法によって、Ti/Pt /Niから成る多層構成を有する金属層43を全面に形成する(図5の(A)参照)。即 ち、厚さ10nmのTi膜、厚さ0.1µmのPt膜、厚さ0.1µmのNi膜を、順次 、スパッタリング法によって堆積させる。尚、図においては、金属層43を1層で表す。 次いで、フォトレジスト膜68をアッシング法により除去して、フォトレジスト膜68上 の金属層43の部分を除去し、開口70の底部に位置した上部電極30及び絶縁膜40の 部分の上に金属層43を残す(図5の(B)参照)。 【0085】

(17)

「工程 - 1 5 0 ]

次に、金属層43をエッチング用マスクとして、絶縁膜40、上部クラッド層24の下 層24A、上部光ガイド層22、劣化防止層21、活性層20、下部光ガイド層18、下 部クラッド層16、及び、下部コンタクト層14の一部分をエッチングする。こうして、 図6の(A)に示すようなメサ構造52を得ることができる。金属層43をメサ構造形成 の際のエッチング用マスクとしているので、メサ構造形成のためのエッチング用マスクの 形成工程は不要である。

[0086]

「工程 - 1 6 0 ]

10 その後、絶縁膜40及び電極(上部電極30)上にパッド電極(上部パッド電極32) を形成する。

[0087]

具体的には、全面にレジスト層(図示せず)を形成し、上部パッド電極32及び下部パ ッド電極34を形成すべき領域のレジスト層の部分に開口部を形成する。そして、開口部 内を含むレジスト層上に、下から、厚さ10nmのTi層/厚さ0.1µmのPt層/厚 さ0.3µmのAu層/厚さ10nmのTi層の多層構成膜を形成した後、レジスト層を 除去する。こうして、上部電極30の上に上部パッド電極32を形成し、下部コンタクト 層14の上に下部パッド電極34を形成することができる(図6の(B)参照)。

[0088]

[工程 - 1 7 0 ]

次いで、パッド電極(上部パッド電極32)を所望の幅Wыыにエッチングする。 [0089]

具体的には、再び、全面にレジスト層(図示せず)を形成し、上部パッド電極32の幅 を狭めるように、リソグラフィ技術に基づき、上部パッド電極32の一部分の上にストラ イプ状のレジスト層を残す。そして、レジスト層によって覆われていない上部パッド電極 32の部分をエッチングし、更に、金属層43をエッチングする。こうして、図7に示す ように、幅W<sub>PAD</sub>へと狭められた上部パッド電極32を得ることができる。

 $\begin{bmatrix} 0 & 0 & 9 & 0 \end{bmatrix}$ 

[工程 - 1 8 0 ]

30 次いで、全面に、具体的には、下部コンタクト層14の表面、メサ構造の側面から上部 パッド電極32の頂面に亙り(より具体的には、下部コンタクト層14の表面、下部クラ ッド層16の側面、下部光ガイド層18の側面、活性層20の側面、劣化防止層21の側 面、上部光ガイド層22の側面、上部クラッド層24の下層24Aの側面、絶縁膜40の 側面及び頂面、並びに、上部パッド電極32の上に)、膜厚0.3μmのSiO。から成 る保護膜(パッシベーション膜)44を形成する。その後、リソグラフィ技術及びエッチ ング技術に基づき、下部コンタクト層14の表面に形成された保護膜44の一部分に開口 部45を形成し、下部パッド電極34を露出させ、併せて、上部パッド電極32の上の保 護膜44を除去する。こうして、図1に示した半導体レーザ素子10を作製することがで きる。その後、劈開処理、ペレット化、ダイ・ボンディングやワイヤ・ボンディング、キ ャップ・シール処理を行うことで、半導体レーザ素子10を完成させる。

[0091]

実施例1において得られた半導体レーザ素子における寄生容量を測定したところ、33 .8pFであり、パルス動作特性に全く問題は認められなかった。具体的には、パルス立 上り時間は1.5ナノ秒以下であった。比較のために、絶縁膜全体の厚さT<sub>TOTAL</sub>(上部 クラッド層24の上層24Bの両側面近傍以外の、上部クラッド層24の下層24Aの頂 面上における絶縁膜40の厚さの平均値)を9.0×10<sup>-8</sup>m(90nm)、酸化シリコ ン膜41の厚さ(上部クラッド層24の上層24Bの両側面近傍以外の、上部クラッド層 24の下層24Aの頂面上における酸化シリコン膜41の厚さの平均値)を5×10<sup>-8</sup>m (50nm)とし、シリコン膜42の厚さ(上部クラッド層24の上層24Bの両側面近 傍以外の、上部クラッド層24の下層24Aの頂面上におけるシリコン膜42の厚さの平 20

均値)を4.0×10<sup>-8</sup>m(40nm)とした半導体レーザ素子を、実施例1と全く同様 にして作製した。この半導体レーザ素子における寄生容量を測定したところ、47.1p Fであり、パルス状の印加電圧に対する発光にタイムラグが発生し、且つ、パルス立上り 時間が2秒以上と長くなり、動作特性に問題が認められた。

【0092】

実施例1においては、上部コンタクト層26に対する位置ずれの無い上部電極30を形 成することができるので、半導体レーザ素子の動作電圧が上昇することもない。更には、 実施例1の半導体レーザ素子の製造方法においては、上部コンタクト層26を堆積させた 次の工程で、上部コンタクト層26上に上部電極30を形成するが故に、上部コンタクト 層26の頂面(上部電極30とのコンタクト面)の汚れ発生が抑制され、半導体レーザ素 子の動作電圧が所望の値や設計値から外れることを防止できる。また、絶縁膜40の形成 前に上部コンタクト層26上に上部電極30を形成しているので、いずれの方法によって 絶縁膜40を形成しても、上部コンタクト層26の頂面(上部電極30とのコンタクト面 )に対する損傷は発生しない。更には、上部電極30をエッチング用マスクとして、セル フ・アライン方式にて、上部コンタクト層26をエッチングし、更に、上部クラッド層2 4を厚さ方向に一部分エッチングして、リッジ構造を形成するが故に、上部コンタクト層 26の頂面(上部電極30とのコンタクト面)と実質的に同じ形状、寸法で上部コンタク ト層26上に上部電極30を設けることができるし、従来の技術のように、上部電極30 と上部コンタクト層26との位置ずれが生じない。従って、従来のような、動作電圧が所 望の値や設計値から外れることがない。しかも、上部電極30をリッジ構造形成の際のエ ッチング用マスクとしているので、リッジ構造形成のためのエッチング用マスクの形成及 び除去工程が不要であり、半導体レーザ素子の製造プロセス工程数が従来の製造方法に比 べて少なく、生産性の向上を図ることができる。

【実施例2】

【0093】

実施例2の半導体レーザ素子は、本発明の第1の態様及び第2の態様に係る半導体レー ザ素子に関し、更には、本発明の第2の態様及び第3の態様に係る半導体レーザ素子の製 造方法に関する。実施例2の半導体レーザ素子も、インデックス・ガイド型の窒化物系半 導体レーザ素子(以下、半導体レーザ素子10Aと呼ぶ)である。

【0094】

この実施例2のリッジ導波路型の半導体レーザ素子10Aも、下部クラッド層16、活 性層20、及び、上部クラッド層24を少なくとも備えており、上部クラッド層24は、 下層24A、及び、リッジ構造を有する上層24Bの2層構造を有し、上部クラッド層2 4の上層24Bの上には電極(上部電極30)が形成されており、上部クラッド層24の 上層24Bの両側面、及び、これらの側面のそれぞれから延在する上部クラッド層24の 下層24Aの頂面上には絶縁膜40が形成されており、電極(上部電極30)と接し、且 つ、絶縁膜40上を延在するパッド電極(上部パッド電極32)が形成されている。 【0095】

より具体的には、実施例2の半導体レーザ素子10Aは、第2の構造を有する半導体レ ーザ素子であり、図8に模式的な断面図を示すように、

(A)GaN基板から成る基板12Aの裏面に形成された下部電極36、

(B) 基板12Aの表面(おもてめん)に形成された、 n型A1GaNから成る下部ク ラッド層16、

(C)下部クラッド層16上に形成された、GaN/InGaNの多重量子井戸構造を
有する活性層20、

(D)活性層上に形成された、p型A1GaNから成る上部クラッド層24、

(E)上部クラッド層上に形成された、p型GaNから成る上部コンタクト層26、

(F) Pd膜/Pt膜から成る多層金属膜から構成され、上部コンタクト層26上に形成 された電極(上部電極30)、及び、

(G) T i 層 / P t 層 / A u 層の多層構成を有するパッド電極(上部パッド電極 3 2) 50

20

から成る。尚、上部電極30及び上部パッド電極32を図面においては1層で表した。 【0096】

(20)

尚、実施例1と同様に、下部クラッド層16と活性層20との間には、n型InGaN から成る下部光ガイド層18が形成され、活性層20と上部クラッド層24との間には、 活性層20の劣化を防止するA1GaNから成る劣化防止層21、及び、p型InGaN から成る上部光ガイド層22が形成されているが、これらの各層は設けなくともよい場合 がある。

【0097】

上部クラッド層24は、下層(上部クラッド層24の下層24A)と上層(上部クラッ <sup>10</sup> ド層24の上層24B)から構成されている。下部クラッド層16、下部光ガイド層18 、活性層20、劣化防止層21、上部光ガイド層22、及び、上部クラッド層24は、上 述のとおり、窒化物系化合物半導体層(より具体的にはGaN系材料層)から構成されている。上部クラッド層の上層24B及び上部コンタクト層26は、リッジ構造を有する。 即ち、実施例2にあっては、上部クラッド層の上層24B及び上部コンタクト層26は、 実質的に同一幅のストライプ形状を有する。

【0098】

また、上部クラッド層24の下層24Aの部分の上には、上部クラッド層24の上層2 4 Bの両側面のそれぞれの少なくとも一部分(実施例2の半導体レーザ素子10Aにあっ ては、より具体的には、上部クラッド層の上層24Bの両側面のそれぞれ、及び、上部コ ンタクト層26の両側面のそれぞれ)を被覆した絶縁膜40が形成されている。この絶縁 膜40は、実施例1と同様に、酸化シリコン膜(SiO、膜)41及びシリコン膜42の 多層構造膜から構成されている。ここで、絶縁膜全体の厚さT<sub>TOTAL</sub>(上部クラッド層2) 4の上層24Bの両側面近傍以外の、上部クラッド層24の下層24Aの頂面上における 絶縁膜40の厚さの平均値)を2.0×10<sup>-7</sup>m(200nm)とした。また、酸化シリ コン膜41の厚さ(上部クラッド層24の上層24Bの両側面近傍以外の、上部クラッド 層 2 4 の下層 2 4 A の頂面上における酸化シリコン膜 4 1 の厚さの平均値)を 5 × 1 0<sup>-8</sup> m (50nm)とし、シリコン膜42の厚さ(上部クラッド層24の上層24Bの両側面 近傍以外の、上部クラッド層24の下層24Aの頂面上におけるシリコン膜42の厚さの 平均値)を1.5×10<sup>-7</sup>m(150nm)とした。絶縁膜40は、上部クラッド層24 の上層24Bを挟み込み、浅い埋め込み構造を形成するように、即ち、上部クラッド層の 上層を厚く、且つ、上部クラッド層の下層を薄くすることができるように、メサ構造の頂 面に相当する上部クラッド層24の下層24Aの部分の上に形成されている。尚、上部ク ラッド層24の総厚は例えば0.65μmであり、上部クラッド層24の上層24Βの厚 さは例えば0.15µmである。

【0099】

上部コンタクト層26上には、上部コンタクト層26に対するオーミック接合電極としての電極(上部電極30)が形成されており、上部電極30は、上部コンタクト層26の 頂面と実質的に同じ形状、寸法のPd/Pt(Pdが下層であり、Ptが上層である)か ら成る多層構成を有する。電極(上部電極30)の幅は、例えば、1.4µm乃至2.0 µmである。

[0100]

更には、幅W<sub>PAD</sub>、面積 S<sub>PAD</sub>を有するパッド電極(上部パッド電極32)が、絶縁膜4 0の頂面から電極(上部電極30)の頂面に亙り形成されている。ここで、上部パッド電 極32の幅W<sub>PAD</sub>を6.0×10<sup>-5</sup>m(60μm)、パッド電極32の長さを9×10<sup>-4</sup> m(900μm)とした。即ち、面積 S<sub>PAD</sub>は5.4×10<sup>-8</sup>m<sup>2</sup>である。ここで、上部パ ッド電極32は、下からTi/Pt/Auの各層から成る多層構成を有する。 【0101】

更には、絶縁膜40の上には、SiO₂から成る保護膜(パッシベーション膜)44A が形成されている。また、基板12Aの裏面には、Ti/Pt/Au(Tiが下層、Au <sup>50</sup>

20



が上層)といった多層構成を有する下部電極36が形成されている。尚、図面においては、下部電極36を1層で表した。

【0102】

以下、実施例2の半導体レーザ素子10Aの製造方法を、基板等の模式的な一部断面図 である図2の(A)、(B)、図3の(A)、(B)、図4の(A)、(B)、及び、図 9を参照して説明する。

【0103】

[工程 - 2 0 0 ]

先ず、基板12A上に、少なくとも、下部クラッド層16、活性層20、及び、上部ク ラッド層24を順次、形成する。具体的には、実施例1の[工程 - 100]と同様にして 、基板12A上に、下部クラッド層16、活性層20、上部クラッド層24、及び、上部 コンタクト層26を順次、堆積させる。この状態は、下部コンタクト層14が形成されて いないことを除き、実質的に、図2の(A)に示した状態と同じである。 【0104】

「工程 - 2 1 0 ]

次いで、上部クラッド層24の上に電極(上部電極30)を形成する。具体的には、実施例1の[工程-110]と同様にして、形成すべき上部コンタクト層26と実質的に同じ幅を有する上部電極30を上部コンタクト層26上に形成する。この状態は、下部コンタクト層14が形成されていないことを除き、実質的に、図2の(B)及び図3の(A) に示した状態と同じである。

20

30

10

「工程-220]

[0105]

次に、上部クラッド層24の上部をエッチングして、上部クラッド層24の上部にリッジ構造を有する上層24Bを形成し、上層24Bの上に電極(上部電極30)を残す。具体的には、実施例1の[工程-120]と同様にして、上部電極30をエッチング用マスクとして、上部コンタクト層26をエッチングし、更に、上部クラッド層24を厚さ方向に一部分エッチングして、ストライプ形状を有する上部コンタクト層26及び上部クラッド層24の上層24Bを形成し、併せて、上部クラッド層24の上層24Bの両側に頂面が露出した部分を有する上部クラッド層24の下層24Aを形成する。この状態は、下部コンタクト層14が形成されていないことを除き、実質的に、図3の(B)に示した状態と同じである。

[0106]

[工程 - 2 3 0 ]

その後、上部クラッド層24の上層24Bの両側面、及び、これらの側面のそれぞれから延在する上部クラッド層24の下層24Aの頂面上に、絶縁膜40を形成する。 【0107】

具体的には、実施例1の[工程 - 130]と同様にして、上部クラッド層24の上層2 4 Bが形成されていない上部クラッド層24の下層24Aの部分の上に、上部クラッド層 の上層の両側面のそれぞれの少なくとも一部分(実施例2にあっては、より具体的には、 上部クラッド層の上層24Bの両側面のそれぞれ、及び、上部コンタクト層26の両側面 のそれぞれ)を被覆する絶縁膜40を形成する。絶縁膜40の形成前に上部コンタクト層 26上に上部電極30を形成しているので、絶縁膜40の形成によって上部コンタクト層 26と上部電極30とのコンタクト面に損傷は発生しない。この状態は、下部コンタクト 層14が形成されていないことを除き、実質的に、図4の(A)及び図4の(B)に示し た状態と同じである。

[0108]

「工程-240]

次いで、絶縁膜40及び電極(上部電極30)上にパッド電極(上部パッド電極32) を形成する。具体的には、フォトレジスト膜68Aを全面に形成(塗布)し、ストライプ 形状を有する開口70Aをフォトレジスト膜68Aに形成する。開口70Aの底部には、

上部電極30、及び、絶縁膜40の一部分が露出した状態となる。続いて、スパッタリン グ法によって、下から、厚さ10nmのTi層/厚さ0.1µmのPt層/厚さ0.3µ mのAu層の多層構成膜を形成した後(図9の(A)参照)、レジスト膜68Aを除去す る。こうして、上部電極30の上に上部パッド電極32を形成することができる(図9の (B)参照)。

[0109]

「工程-2501

その後、基板12Aの裏面に下部電極36を形成する。

[0110]

[工程 - 2 6 0 ]

10

20

次いで、全面に、膜厚0.3µmのSiO<sub>2</sub>から成る保護膜(パッシベーション膜)4 4 Aを形成する。その後、リソグラフィ技術及びエッチング技術に基づき、上部パッド電 極32の上の保護膜44Aを除去する。こうして、図8に示した半導体レーザ素子10A を作製することができる。その後、劈開処理、ペレット化、ダイ・ボンディングやワイヤ ・ボンディング、キャップ・シール処理を行うことで、半導体レーザ素子10Aを完成さ せる。

**[**0 1 1 1 **]** 

以上、本発明を、好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定 されるものではない。実施例で説明した基板、窒化物系化合物半導体層の種類、組成、膜 厚、構成、構造等は例示であり、適宜変更することができる。また、実施例において説明 した条件や各種数値、使用した材料等は例示であり、適宜変更することができる。窒化物 系化合物半導体から成る各層の堆積(成膜)方法は、MOCVD法に限定されず、MBE 法、ハロゲンが輸送あるいは反応に寄与するハイドライド気相成長法等によって行うこと もできる。

【図面の簡単な説明】

【 0 1 1 2 】

【図1】図1は、実施例1の半導体レーザ素子の模式的な一部断面図である。

【図2】図2の(A)及び(B)は、実施例1における半導体レーザ素子の製造方法を説 明するための基板等の模式的な一部断面図である。

【図3】図3の(A)及び(B)は、図2の(B)に引き続き、実施例1における半導体 30 レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図4】図4の(A)及び(B)は、図3の(B)に引き続き、実施例1における半導体 レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図5】図5の(A)及び(B)は、図4の(B)に引き続き、実施例1における半導体 レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図6】図6の(A)及び(B)は、図5の(B)に引き続き、実施例1における半導体 レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図7】図7は、図6の(B)に引き続き、実施例1における半導体レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図8】図8は、実施例2の半導体レーザ素子の模式的な一部断面図である。

40

【図9】図9は、実施例2における半導体レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【符号の説明】

【0113】

10,10A・・・半導体レーザ素子、12,12A・・・基板、14・・・下部コンタ クト層、16・・・下部クラッド層、18・・・下部光ガイド層、20・・・活性層、2 1・・・劣化防止層、22・・・上部光ガイド層、24・・・上部クラッド層、24A・ ・・上部クラッド層の下層、24B・・・上部クラッド層の上層、26・・・上部コンタ クト層、30・・・電極(上部電極)、30A・・・多層金属膜、32・・・上部パッド 電極、34・・・下部パッド電極、36・・・下部電極、40・・・絶縁膜、41・・・

(22)

-14

-12

-14 --12

酸化シリコン膜(SiО<sub>x</sub>膜)、42・・・シリコン膜、43・・・金属層、44・・・ 保護膜(パッシベーション膜)、45・・・開口部、50・・・リッジ構造、52・・・ メサ構造、60・・・マスク層、62・・・フォトレジスト層、64,70,70A・・ ・開口、66,68,68A・・・フォトレジスト膜















(B) [工程-140] (続き)





(A) [工程-150]





【図7】

【図7】

## [工程-170]







10A	半導体レーザ素子	26	上部コンタクト層
12A	基板	30	電極(上部電極)
16	下部クラッド層	32	上部パッド電極
18	下部光ガイド層	36	下部電極
20	活性層	40	絶縁膜
21	劣化防止層	41	酸化シリコン膜
22	上部光ガイド層	42	シリコン膜
24	上部クラッド層	44A	保護膜
24A	上部クラッド層の下層		
24B	上部クラッド層の上層		

# 【図9】 【図9】 (A) [工程-240] 68A 26 24E





フロントページの続き

(72)発明者 阿河 圭吾東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 松崎 義邦

```
  (56)参考文献
  特開 2 0 0 5 - 0 5 1 1 3 7 ( J P , A )

  特開 2 0 0 2 - 1 6 4 6 2 2 ( J P , A )

  特開 平 0 9 - 0 3 6 4 8 4 ( J P , A )

  特開 平 0 8 - 0 5 1 2 5 6 ( J P , A )

  特開 2 0 0 2 - 3 1 4 1 9 7 ( J P , A )

  特開 2 0 0 3 - 1 0 1 1 4 7 ( J P , A )

  特開 2 0 0 3 - 1 0 1 1 4 7 ( J P , A )

  特開 2 0 0 7 - 1 3 1 1 7 ( J P , A )

  特開 2 0 0 0 - 3 2 3 7 9 5 ( J P , A )

  特開 2 0 0 2 - 3 3 5 0 4 8 ( J P , A )
```

(58)調査した分野(Int.CI., DB名) H01S5/00-5/50