

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-198094

(P2015-198094A)

(43) 公開日 平成27年11月9日(2015.11.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 N	5 E 3 1 6
HO 1 L 23/15 (2006.01)	HO 1 L 23/14 C	
HO 1 L 23/32 (2006.01)	HO 1 L 23/32 D	
HO 5 K 3/46 (2006.01)	HO 5 K 3/46 N	
	HO 5 K 3/46 B	

審査請求 未請求 請求項の数 13 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2014-73445 (P2014-73445)
 (22) 出願日 平成26年3月31日 (2014. 3. 31)

(71) 出願人 000003193
 凸版印刷株式会社
 東京都台東区台東1丁目5番1号
 (74) 代理人 100105854
 弁理士 廣瀬 一
 (74) 代理人 100116012
 弁理士 宮坂 徹
 (72) 発明者 木内 脩治
 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
 Fターム(参考) 5E316 AA02 AA12 AA15 AA32 AA35
 AA41 AA43 BB16 CC08 CC16
 CC31 CC54 DD33 EE31 FF04
 FF18 FF45 HH16 JJ12

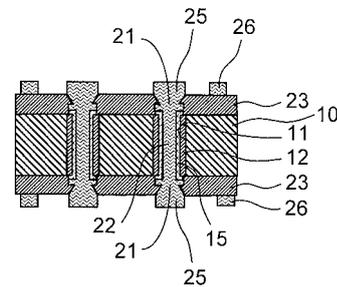
(54) 【発明の名称】 インターポーザ、半導体装置、およびそれらの製造方法

(57) 【要約】

【課題】加熱処理後も、基板から導電層の剥離が起らない構造を持つインターポーザを提供する。

【解決手段】インターポーザは、貫通孔11を持つ基板10と、基板10表面に形成された絶縁樹脂層23と、基板10上に絶縁樹脂層23を介在して配置された配線層26と、貫通孔11の側面に形成された絶縁樹脂からなる埋込樹脂層12と、埋込樹脂層12で貫通孔11内に形成される接続孔13に充填されて基板10の両面側を導通可能な貫通電極20と、貫通電極20の端面に形成されたランド21直接接続する導通ビア25と、を備える。ランド21の径は貫通孔11の径より小さい径で有り、埋込樹脂層12及び絶縁樹脂層23の熱膨張率は基板10の熱膨張率より大きく、配線層26は導通ビア25と電気的に接続されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

貫通孔を持つ基板と、
 上記基板表面に形成された 1 層以上の絶縁樹脂層と、
 上記基板上に上記絶縁樹脂層を介在して配置された 1 層以上の配線層と、
 上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、
 上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、
 上記貫通電極の端面に形成されたランドと直接接続する導通ビアと、
 を備え、
 上記ランドの径は、上記貫通孔の径より小さい径で有り、
 上記埋込樹脂層及び上記絶縁樹脂層の熱膨張率は、上記基板の熱膨張率より大きく、
 上記配線層は上記導通ビアと電氣的に接続されていることを特徴とするインターポーザ

10

【請求項 2】

上記配線層と上記導通ビアを形成する導電性材料は、銅、銀、金、ニッケル、白金、パラジウム、ルテニウム、錫、錫銀、錫銀銅、錫銅、錫ビスマス錫鉛の少なくとも 1 つからなる、またはこれらの化合物の少なくとも 1 つからなる、またはこれらの金属粉と樹脂材料との混合物の少なくとも 1 つからなることを特徴とする請求項 1 に記載のインターポーザ。

20

【請求項 3】

上記絶縁樹脂層及び上記埋込樹脂層は、エポキシノフェノール、ポリイミド、シクロオレフィン、PBO のいずれか、もしくはこれらの複合材料からなり、線膨張係数が 30 以上 40 以下であることを特徴とする請求項 1 または請求項 2 に記載のインターポーザ。

【請求項 4】

上記貫通孔は、最大径が 50 μm 以上 100 μm 以下であり、深さが 50 μm 以上 400 μm 以下であることを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載のインターポーザ。

【請求項 5】

上記接続孔は、最大径が 40 μm 以上 80 μm 以下、深さが 50 μm 以上 400 μm 以下であることを特徴とする請求項 1 ~ 請求項 4 のいずれか 1 項に記載のインターポーザ。

30

【請求項 6】

上記絶縁樹脂層と上記配線層は交互に積層され、
 上記配線層から選ばれる各配線層は、上記各配線層に積層された絶縁層に形成された導通ビアを介して、隣接する別の配線層と電氣的に接続されていることを特徴とする請求項 1 ~ 請求項 5 のいずれか 1 項に記載のインターポーザ。

【請求項 7】

上記基板は、ガラス基板であることを特徴とする請求項 1 ~ 請求項 6 のいずれか 1 項に記載のインターポーザ。

【請求項 8】

請求項 1 ~ 請求項 7 に記載のインターポーザに、半導体チップが固定されたことを特徴とする半導体装置。

40

【請求項 9】

貫通孔を持つ基板と、
 上記基板表面に形成された 1 層以上の絶縁樹脂層と、
 上記基板上に上記絶縁樹脂層を介在して配置された 1 層以上の配線層と、
 上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、
 上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、
 上記貫通電極の端面に形成されたランドと対向する位置の上記絶縁樹脂層に形成された

50

接続ビアと、

上記接続ビアに導電材料が充填されて形成されて、上記ランドと直接接続する導通ビアと、を備えるインターポーザの製造方法であって、

上記基板に貫通孔を形成する貫通孔形成工程と、

上記貫通孔に絶縁樹脂を充填し、埋込樹脂層を形成する埋込樹脂層形成工程と、

上記貫通孔を充填した上記埋込樹脂層に接続孔を形成する接続孔形成工程と、

上記接続孔に導電性材料を充填して貫通電極を形成する貫通電極形成工程と、

上記貫通電極の端部を覆うように、基板表面に絶縁樹脂層を積層する絶縁樹脂層積層工程と、

上記絶縁樹脂層に上記貫通電極の一部が露出するように接続ビアを形成する接続ビア形成工程と、

上記絶縁樹脂層上に、配線層を形成するとともに、上記接続ビアを導電性材料で充填し、導通ビアを形成する配線層および導通ビア形成工程と、

を含むことを特徴とするインターポーザの製造方法。

【請求項 10】

貫通孔を持つ基板と、

上記基板表面に形成された 1 層以上の絶縁樹脂層と、

上記基板上に上記絶縁樹脂層を介在して配置された 1 層以上の配線層と、

上記貫通孔の側面に形成された絶縁樹脂層と、

上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、

上記貫通電極の端面に形成されたランドと直接接続する導通ビアと、を備えるインターポーザの製造方法であって、

基板に貫通孔を形成する貫通孔形成工程と、

上記基板を溶解した絶縁樹脂に含浸させ、乾燥させることで、上記基板表面と上記貫通孔内とに絶縁樹脂層を形成する絶縁樹脂層形成工程と、

上記貫通孔内の絶縁樹脂層に接続孔を形成する接続孔形成工程と、

上記接続孔を導電性材料で充填して貫通電極を形成するとともに、上記基板の両表面に形成された絶縁樹脂層の上に、導電性材料からなる配線層を形成する配線層および貫通電極形成工程と、

を含むことを特徴とするインターポーザの製造方法。

【請求項 11】

貫通孔を持つ基板と、

上記基板表面に形成された 1 層以上の絶縁樹脂層と、

上記基板上に上記絶縁樹脂層を介在して配置された 1 層以上の配線層と、

上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、

上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、

を備えるインターポーザの製造方法であって、

基板の両表面に絶縁樹脂層を形成する絶縁樹脂層形成工程と、

上記基板に上記絶縁樹脂層と共に貫通する貫通孔を形成する貫通孔形成工程と、

上記基板の貫通孔に絶縁樹脂を充填する貫通孔充填工程と、

上記貫通孔に充填された絶縁樹脂に接続孔を形成する接続孔形成工程と、

上記接続孔を導電性材料で充填して貫通電極を形成するとともに、上記基板に形成された上記絶縁樹脂の部分に、導電性材料からなる配線層を形成する、配線層および貫通電極形成工程と、

を含むことを特徴とするインターポーザの製造方法。

【請求項 12】

上記基板としてガラス基板を使用することを特徴とする、請求項 9 ~ 請求項 11 のいずれか 1 項に記載のインターポーザの製造方法。

10

20

30

40

50

【請求項 13】

請求項 9 ~ 請求項 11 のいずれか 1 項に記載のインターポーザの製造方法に加え、半導体チップを固定する工程を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インターポーザ及びその製造方法とそのインターポーザを使用する半導体装置に関する技術である。

【背景技術】

【0002】

ウェハプロセスで製造される各種のメモリー、CMOS、CPU等の半導体素子は、電氣的接続用の端子を有する。その接続用端子のピッチと、半導体素子と電氣的な接続がなされるべきプリント配線板側の接続部のピッチとは、そのスケールが数倍から数十倍程度異なる。そのため、半導体素子とプリント基板を電氣的に接続しようとする場合、インターポーザと称されるピッチ変換のための仲介用基板（半導体素子実装用基板）が使用される。一般に、インターポーザの一方の面に半導体素子が実装され、他方の面もしくは基板の周辺でプリント配線板との接続が行われる。

【0003】

半導体素子をプリント配線板に実装するためのインターポーザは、従来、有機材料を用いた基板が使用されてきた。しかし、近年のスマートフォンに代表される急速な電子機器の発展により、半導体素子を縦に積層させたり、異なるタイプの半導体素子を同一基板上に並べて実装する、3次元又は2.5次元実装技術が不可欠となりつつある。前述の技術開発により、電子機器のさらなる高速化・大容量化・低消費電力化が実現可能と考えられている。一方で、半導体素子が高密度化するに従い、インターポーザにもより微細な配線を作りこむことが求められる。しかしながら、従来の有機基板では樹脂の吸湿や温度による伸縮が大きく、スケールを合わせた微細配線の形成が難しいという課題があった。

【0004】

そこで、近年基板にシリコンやガラスを用いるインターポーザの開発に大きな注目が集まっている。これらの材料からなる基板は、吸湿や伸縮の影響を受けにくいいため、微細配線の形成に有利となる。また内部に微細な貫通穴をあけ導電性物質を充填させる、TSV (Through-Silicon Via) やTGV (Through-Glass Via) と呼ばれる貫通電極が形成できる。この貫通電極は、基板の表裏面の配線を最短距離で接続し、信号伝送速度の高速化など優れた電気特性を実現させる。さらには内部に配線を形成する構造のため、デバイスの小型化や高密度化にも有効な実装方法であるといえる。また貫通電極の採用により、多ピン並列接続が可能となるため、LSI自体を高速化させる必要がなくなり、低消費電力化が実現できる。このような多数の利点が挙げられている。

【0005】

両者を比較すると、シリコンインターポーザ (Si-IP) はガラスインターポーザ (G-IP) よりもさらに微細加工性に優れ、配線・TSV形成プロセスも既に確立されている。一方で、円形のシリコンウエハでしか扱えないためウエハ周辺部が使用できないことや、大型サイズで一括生産できないため、コストが高くなるという欠点を有する。G-IPは、大型パネルでの一括処理が可能であり、またロール・ツー・ロール方式での生産方法も考えられるため大幅なコストダウンが可能となる。さらに放電やレーザー加工などで貫通穴を形成させるTGVとは異なり、TSVはガスエッチングにより穴を掘っていくため、加工時間が長くなることや、ウエハ薄化工程を含むことなども、コスト高の要因となっている。

さらに電気特性の面では、G-IPは基板自体がSi-IPと違って絶縁体のため、高速回路においても寄生素子発生の懸念がなく、より電気特性に優れている。そもそも基板にガラスを用いると絶縁膜を形成させる工程自体が必要ないため、絶縁信頼が高く、タク

10

20

30

40

50

トも短い。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2013-4881号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

以上のように、ガラス基板を用いると低コストにインターポーザを作ることができるが、課題として、微細配線やTGVを形成させるプロセスが未だ確立されていないこと、また配線材料の主流である銅とガラスの密着性が悪いことなどが挙げられる。

10

一般的に、ガラス基板への配線層の形成においては、配線層の密着を向上させるために、ガラス表面に無機密着層を形成し、その上から配線層、貫通電極を形成している。これらの方法では室温でのガラスと配線層の密着性は確保されるが、ガラスと導電層の熱膨張率差が大きく、温度サイクルにおいて熱応力が発生し、ガラス基板と導電層が剥離し、電気接続が損なわれる。

また、これらの無機密着層は導電性を持つものが多く、配線層形成の際、銅のエッチング以外に密着層のエッチングを行う必要があり、コストが増加してしまう。

本発明の目的は、加熱処理後も、基板から導電層の剥離が起こらない構造を持つインターポーザの提供することである。

20

【課題を解決するための手段】

【0008】

上記課題を解決するために、本発明の一態様であるインターポーザは、貫通孔を持つ基板と、上記基板表面に形成された1層以上の絶縁樹脂層と、上記基板上に上記絶縁樹脂層を介在して配置された1層以上の配線層と、上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、上記貫通電極の端面に形成されたランド直接接続する導通ビアと、を備え、

上記ランドの径は、上記貫通孔の径より小さい径で有り、上記埋込樹脂層及び上記絶縁樹脂層の熱膨張率は、上記基板の熱膨張率より大きく、上記配線層は上記導通ビアと電氣的に接続されていることを特徴とする。

30

また、本発明の他の態様である半導体装置は、本発明の一態様であるインターポーザに半導体チップが固定されたことを特徴とする。

【0009】

また、本発明の他の態様であるインターポーザの製造方法は、貫通孔を持つ基板と、上記基板表面に形成された1層以上の絶縁樹脂層と、上記基板上に上記絶縁樹脂層を介在して配置された1層以上の配線層と、上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、上記貫通電極の端面に形成されたランドと対向する位置の上記絶縁樹脂層に形成された接続ビアと、上記接続ビアに導電材料が充填されて形成されて、上記ランドと直接接続する導通ビアと、を備えるインターポーザの製造方法であって、

40

上記基板に貫通孔を形成する貫通孔形成工程と、上記貫通孔に絶縁樹脂を充填し、埋込樹脂層を形成する埋込樹脂層形成工程と、上記貫通孔を充填した上記埋込樹脂層に接続孔を形成する接続孔形成工程と、上記接続孔に導電性材料を充填して貫通電極を形成する貫通電極形成工程と、上記貫通電極の端部を覆うように、基板表面に絶縁樹脂層を積層する絶縁樹脂層積層工程と、上記絶縁樹脂層に上記貫通電極の一部が露出するように接続ビアを形成する接続ビア形成工程と、上記絶縁樹脂層上に、配線層を形成するとともに、上記接続ビアを導電性材料で充填し、導通ビアを形成する配線層および導通ビア形成工程と、を含むことを特徴とする。

50

【0010】

また、本発明の他の態様であるインターポーザの製造方法は、貫通孔を持つ基板と、上記基板表面に形成された1層以上の絶縁樹脂層と、上記基板上に上記絶縁樹脂層を介在して配置された1層以上の配線層と、上記貫通孔の側面に形成された絶縁樹脂層と、上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、上記貫通電極の端面に形成されたランドと直接接続する導通ビアと、を備えるインターポーザの製造方法であって、

基板に貫通孔を形成する貫通孔形成工程と、上記基板を溶解した絶縁樹脂に含浸させ、乾燥させることで、上記基板表面と上記貫通孔内とに絶縁樹脂層を形成する絶縁樹脂層形成工程と、上記貫通孔内の絶縁樹脂層に接続孔を形成する接続孔形成工程と、上記接続孔を導電性材料で充填して貫通電極を形成するとともに、上記基板の両表面に形成された絶縁樹脂層の上に、導電性材料からなる配線層を形成する配線層および貫通電極形成工程と、を含むことを特徴とする。

10

【0011】

また、本発明の他の態様であるインターポーザの製造方法は、貫通孔を持つ基板と、上記基板表面に形成された1層以上の絶縁樹脂層と、上記基板上に上記絶縁樹脂層を介在して配置された1層以上の配線層と、上記貫通孔の側面に形成された絶縁樹脂からなる埋込樹脂層と、上記埋込樹脂層で上記貫通孔内に形成される接続孔に充填されて上記基板の両面側を導通可能な貫通電極と、を備えるインターポーザの製造方法であって、

基板の両表面に絶縁樹脂層を形成する絶縁樹脂層形成工程と、上記基板に上記絶縁樹脂層と共に貫通する貫通孔を形成する貫通孔形成工程と、上記基板の貫通孔に絶縁樹脂を充填する貫通孔充填工程と、上記貫通孔に充填された絶縁樹脂に接続孔を形成する接続孔形成工程と、上記接続孔を導電性材料で充填して貫通電極を形成するとともに、上記基板に形成された上記絶縁樹脂の部分に、導電性材料からなる配線層を形成する、配線層および貫通電極形成工程と、を含むことを特徴とする。

20

また、本発明の他の態様である半導体装置の製造方法は、他の態様であるインターポーザの製造方法に加え、半導体チップを固定する工程を含むことを特徴とする。

【発明の効果】

【0012】

基板の貫通孔内に対し、導電層と密着性が良く、膨張率が基板より大きく、導電層よりも小さい埋込樹脂層を充填し、上記埋込絶縁樹脂層の中心側に開けた接続孔内の導電層と埋込樹脂層の上下に形成された基板に接触しない径のランドによって構成された貫通電極と、絶縁樹脂層上に形成した配線層と絶縁樹脂層に形成した導通ビアとを通して表裏の配線層が電氣的に接続される。これによれば、ガラスなどからなる基板と導電層が接触せず、加熱による熱応力を緩和することができる。

30

従って本発明によれば、導電層が剥離し難くなり、電気接続信頼性の高いインターポーザを提供することができる。

【図面の簡単な説明】

【0013】

【図1】第1の実施形態に係るガラスインターポーザの構造の概略を示す切断部端面図である。

40

【図2】第1の実施形態に係るガラスインターポーザの形成方法を示すフローチャートである。

【図3】第1の実施形態に係るガラスインターポーザの形成方法の工程の概略を示す切断部端面図である。

【図4】第2の実施形態に係るガラスインターポーザの構造の概略を示す切断部端面図及び断面図である。

【図5】第2の実施形態に係るガラスインターポーザの形成方法を示すフローチャートである。

【図6】第2の実施形態に係るガラスインターポーザの形成方法の工程の概略を示す切断

50

部端面図である。

【図7】第1の実施形態の変形例に係るガラスインターポーザの構造の概略を示す切断部端面図である。

【図8】第2の実施形態の変形例に係るガラスインターポーザの構造の概略を示す切断部端面図である。

【図9】第1の実施形態に係るガラスインターポーザに半導体チップを実装した半導体装置の構造の概略を示す切断部端面図である。

【図10】第2の実施形態に係るガラスインターポーザに半導体チップを実装した半導体装置の構造の概略を示す切断部端面図である。

【発明を実施するための形態】

【0014】

次に、本発明の実施形態について図面を参照して説明する。

以下の説明では、基板にガラスを用いた場合を例にして説明をする。基板はガラス基板に限定されず、シリコン製などであっても良い。

(第1の実施形態)

第1の実施形態に係るインターポーザは、図1に示すように、貫通孔11を持つガラス基板10と、基板10の表面に形成された絶縁樹脂層23と、基板10上に絶縁樹脂層23を介在して配置された配線層26と、貫通孔11に形成された絶縁樹脂からなる埋込樹脂層12と、埋込樹脂層12で上記貫通孔11内に形成される接続孔13に充填されて上記基板10の両面側を導通可能な貫通電極20と、貫通電極20の端面に形成されたランド21と直接接続する導通ビア25と、を備える。

【0015】

ランド21の径は、上記貫通孔11の径より小さい径となっている。

上記埋込樹脂層12及び上記絶縁樹脂層23の熱膨張率は、上記基板10の熱膨張率より大きく設定されている。

配線層26は導通ビア25と不図示の導電材料によって電氣的に接続される。

配線層26と導通ビア25を形成する導電性材料は、銅、銀、金、ニッケル、白金、パラジウム、ルテニウム、錫、錫銀、錫銀銅、錫銅、錫ビスマス錫鉛の少なくとも1つからなる、またはこれらの化合物の少なくとも1つからなる、またはこれらの金属粉と樹脂材料との混合物の少なくとも1つから構成すればよい。貫通電極20についても同様である。

【0016】

絶縁樹脂層23及び埋込樹脂層12は、エポキシ/フェノール、ポリイミド、シクロオレフィン、PBOのいずれか、もしくはこれらの複合材料からなり、線膨張係数が30以上40以下であるようにすればよい。

貫通孔11は、最大径が50 μ m以上100 μ m以下であり、深さが50 μ m以上400 μ m以下とすればよい。

接続孔13は、最大径が40 μ m以上80 μ m以下、深さが50 μ m以上400 μ m以下であるようにすればよい。

ここで、絶縁樹脂層23と配線層26を交互に基板10上に積層して、配線層26から選ばれる各配線層26を、各配線層26に積層された絶縁層に形成された導通ビア25を介して、隣接する別の配線層26と電氣的に接続するように配置しても良い。

以上のインターポーザに、半導体チップを固定(実装)することで半導体装置となる。

【0017】

次に、図2及び図3を参照して、インターポーザの形成方法を説明する。

本実施形態でのインターポーザの形成は、例えば図2に示すように、貫通孔形成、埋込樹脂層形成、接続孔形成、貫通電極形成、絶縁樹脂層形成、導通ビア・配線層形成の順に行われる。

以下各形成の工程について説明する。

(貫通孔形成の工程)

10

20

30

40

50

まず、図3(a)に示すようなガラス基板10に貫通孔11を形成する。

ガラス基板10の厚さは、例えば、50 μ m以上、500 μ m以下である。貫通孔11の径は、例えば、50 μ m以上100 μ m以下、貫通孔11深さが50 μ m以上400 μ m以下である。貫通孔11の形成は、エキシマレーザー、またはUV-YAGレーザー、CO₂レーザーなどを使用して開口する。

【0018】

(埋込樹脂層形成の工程)

次に、図3(b)に示すように、貫通孔11に絶縁性樹脂を充填して埋込樹脂層12を形成する。埋込樹脂の充填は、スクリーン印刷などで挿入する。

(接続孔形成の工程)

次に、図3(c)に示すように、埋込樹脂層12の中心部にレーザーを照射し、埋込樹脂層12の中央部を貫通する接続孔13を形成する。レーザーにはUV-YAGレーザー、CO₂レーザーなどを使用することができる。

これにより、図3(c)で示すような接続孔13を形成する。接続孔13の径は、例えば、最大径が40 μ m以上80 μ m以下、接続孔13の深さが50 μ m以上400 μ m以下である。この場合は、接続孔13の深さは、基板10の厚みと同じである。接続孔13は貫通孔11の側面に接触しないよう形成する。これにより、図3(c)に示すように、埋込樹脂層12に接続孔13が形成される。また、必要に応じてデスミアにより埋込樹脂層12の内壁と表面をエッチングし、電極層の密着性を高める。電極を形成する接続孔13を加工が容易な埋込樹脂内部に形成することで、電極形成に最適な孔形状を選択できる。

【0019】

次に、図3(d)に示すように、埋込樹脂層12の表面を粗化した後、接続孔13表面及び基板10表面に対し無電解めっきによってシード層14を形成した後、基板10表面に形成したシード層14について、レジスト15によってパターン形成する。シード層14は、導電性材料からなる層との密着を良くする。このとき、図3(e)に示すように、レジスト15の開口部は基板10の表面が露出しないように、レジスト15をフォトリソグラフィによって形成する。

【0020】

(貫通電極形成の工程)

次に、図3(f)に示すように接続孔13内とレジスト15の開口部とに導電性材料を充填して貫通電極20を形成する。貫通電極20は、両端面に位置するランド21と、接続電極22とから構成される。

貫通電極20を形成する導電性材料は、銅、銀、金、ニッケル、白金、パラジウム、ルテニウム、錫、錫銀、錫銀銅、錫銅、錫ビスマス錫鉛の少なくとも1つからなる、またはこれらの化合物の少なくとも1つからなる、またはこれらの金属粉と樹脂材料との混合物の少なくとも1つからなる。

次に、図3(g)に示すように、基板10表面のレジスト15を除去した後、エッチングによってシード層14を除去し、ランド21が基板10表面から突出した貫通電極20を形成する。貫通電極20をガラス基板10と接触させずに形成することにより、加熱時の熱応力が埋込樹脂層12により緩和される。また、樹脂上に電極を形成するため、無電解めっきなど、ウェットプロセスで接続孔13内のシード層14を形成することができる。これにより接続孔13内にシード層14を均一に形成することができ、電極内のボイドを防ぐことができる。

【0021】

(絶縁樹脂層形成(積層)の工程)

次に、図3(h)に示すように、図3(g)のガラス基板10の2つの表面に絶縁樹脂層23を形成する。これら絶縁樹脂層23は、最も基板10に近い場合、第一の絶縁樹脂層と呼ぶことにする。

絶縁樹脂層23の形成は、例えば、基板10の表面に樹脂フィルムをラミネートで貼合

10

20

30

40

50

することにより形成する。絶縁樹脂層 23 を形成するための樹脂フィルムの一例として、味の素ファインテクノ製 A B F - G X - T 3 1 が挙げられる。

絶縁樹脂層 23 は、エポキシノフェノール、ポリイミド、シクロオレフィン、P B O のいずれか、もしくはこれらの複合材料からなり、線膨張係数が 30 から 40 であることが好ましい。

【0022】

(導通ビア・配線層形成の工程)

次に、図 3 (h) に示すように、ランド 21 直上の第一の絶縁樹脂層 23 をレーザーによって一部除去する。これにより、図 3 (i) で示すような接続ビア 24 を形成する。

接続ビア 24 は、底面の径がランド 21 の径より小さく、かつ、底面の全体がランド 21 上に位置するように形成する。ここで、ランド 21 は、貫通孔 11 の径より小さい径を持つ。

次に、図 3 (j) に示すように、絶縁樹脂層 23 を粗化した後、接続ビア 24 を導電性材料で充填して第一の導通ビア 25 を形成すると共に、導電性材料からなる配線層 26 を形成する。切断部端面図である、図 3 (j) では、接続ビア 24 と配線層 26 とは離れて示されているが、電氣的に接続されている。図 3 (j) の断面図として、図 3 (k) を示す。

【0023】

導通ビア 25 及び配線層 26 の形成方法は、例えば、図 3 (e) と同様に、無電解めっきによってシード層 14 を形成した後、レジスト 15 よりパターンを形成し、電解めっきによってパターンを形成し、レジスト 15 の除去後、エッチングによってシード層 14 を除去する。

配線層 26 と導通ビア 25 を形成する導電性材料は、銅、銀、金、ニッケル、白金、パラジウム、ルテニウム、錫、錫銀、錫銀銅、錫銅、錫ビスマス錫鉛の少なくとも 1 つからなる、またはこれらの化合物の少なくとも 1 つからなる、またはこれらの金属粉と樹脂材料との混合物の少なくとも 1 つからなる。

【0024】

以上の工程で、図 1 のガラスインターポーザが製造される。

導通ビア 25 とランド 21 は、直接に接続されている。ガラスインターポーザの表裏の配線層 26 は、導通ビア 25 と貫通電極 20 とによって電氣的に接続されており、かつ、全ての導電部はガラス基板 10 と接触していないため、熱処理時の熱応力が樹脂によって緩和される。この結果、導電部分の剥離のない、信頼性の高いガラスインターポーザが得られる。

埋込樹脂層 12 及び絶縁樹脂層 23 の熱膨張率は、基板 10 の熱膨張率より大きいことが好ましい。

【0025】

ここで、絶縁樹脂層 23 と配線層 26 とを複数層ずつ設け、絶縁樹脂層 23 と配線層 26 とを交互に積層させても良い。基板 10 の表裏において、積層されている絶縁樹脂層 23 と配線層 26 の数は違っていても良い。この場合、配線層 26 から選ばれる各配線層 26 は、各配線層 26 に積層された絶縁層に形成された導通ビア 25 を介して、隣接する別の配線層 26 と電氣的に接続されている。

そして、インターポーザと、半導体チップ 50 の接続パッド 41 とを、はんだ 40 を介して実装して図 9 に示すような半導体装置とする。半導体チップ 50 の接続パッド 41 には、対応する導通ビア 25 があり、その導通ビアに積層された絶縁樹脂層 23 を一部除去し、はんだを形成する。接続ビア 24 を形成する方法と同様の方法を用いることができる。

【0026】

(第 2 の実施形態)

次に、第 2 の実施形態について図面を参照して説明する。

図 4 は、第 2 の実施形態に係るガラスインターポーザの構造を示す概略断面図である。

第2の実施形態に係るガラスインターポーザの基本構造は、第1の実施形態に係るガラスインターポーザと同様である。

ここで、上記第1の実施形態では、工程の出発材料にガラス基板10を用いて、貫通電極20を形成した後に絶縁樹脂層23を形成し、表裏の配線の接続は貫通電極20と導通ビア25を解した例を説明した。これに対し、本実施形態は、絶縁樹脂層23をガラス基板10表面に形成した絶縁樹脂層つきガラス基板30を出発材料として形成する場合の例である。ここで、絶縁樹脂層23のCTEは30~40が望ましい。

本実施形態でのインターポーザの形成は、例えば図5に示すように、貫通孔形成、埋込樹脂層形成、接続孔形成、貫通電極・配線層形成の順に行われる。

【0027】

以下各形成の工程について説明する。

(貫通孔形成の工程)

まず、図6(a)に示した絶縁樹脂層つきガラス基板30を出発材料とし、図6(b)に示したように貫通孔11を形成する。貫通孔形成方法としては、エキシマレーザー、UV-YAGレーザー、CO2レーザーなどが選択できる。

(埋込樹脂層形成の工程)

次に、図6(c)に示すように、貫通孔11に埋込樹脂層12をスクリーン印刷などで充填する。埋込樹脂層12のCTEは30~40程度が望ましく、絶縁樹脂層23と差が小さいとなお良い。

(接続孔形成の工程)

次に、図6(d)に示すように、埋込樹脂層12の中心部にレーザーを照射し、埋込樹脂層12の一部を除去する。第1の実施形態と同様の理由により、電極形成に最適な接続孔13を形成できる。

【0028】

(貫通電極20・配線層形成の工程)

次に、図6(e)に示すように、絶縁樹脂層23、埋込樹脂層12を粗化した後、無電解めっきによってシード層14を形成し、図6(f)に示すように、レジスト15によってパターン形成する。本実施形態では、基板10として絶縁樹脂層23つきガラス基板10を用いているため、どのようなパターンを形成してもガラスとめっきは接触することがなく、配線設計の自由度を高めることができる。

次に、図6(f)に示すように接続孔13内とレジスト15の開口部を導電性材料で充填して貫通電極20を形成する。貫通電極20の両端面のランドと直接接続した導通ビア25が同時に形成される。

次に、図6(g)に示すように、レジスト15を除去した後、エッチングによってシード層14を除去し、図6(h)のように、貫通電極20、配線層26を形成する。切断部端面図である、図6(h)では、貫通電極20と配線層26とは離れて示されているが、電氣的に接続されている。図6(h)の断面図として、図3(k)を示す。

以上の工程によって、図4に示すガラスインターポーザが製造される。

【0029】

第1の実施形態と同様の理由により、耐熱性が高く、信頼性の高いガラスインターポーザが得られる。

また、本実施形態では出発基板10を絶縁樹脂層23つきガラス基板1030にしているため、貫通電極20と配線層26を同時に形成することができ、導通ビア25を形成することなくガラスインターポーザの表裏の配線層26を接続することができ、工程を短縮することができる。

なお、上記の各実施形態で得られたガラスインターポーザにおいては、形成する配線のサイズに適した工法を適宜選択することができる。例えば、微細な配線層26の形成にはビルドアップ工法を使用し、配線のサイズが微細でない配線層26には従来のプリプレグと銅箔を積層する工法を使用して、ガラスインターポーザを製造することも可能である。

そして、インターポーザに半導体チップ50を実装して図10に示すような半導体装置

10

20

30

40

50

とする。

【0030】

ここで、上記実施形態では、基板10に絶縁樹脂層23を形成してから貫通孔11を開ける工程で説明したが、基板10に貫通孔11を開口した後に、基板10を、溶解した絶縁樹脂層23の液に含浸させ、乾燥させることで、基板10表面及び貫通孔11に絶縁樹脂の層（埋込樹脂層12及び絶縁樹脂層23）を形成するようにしても良い。

また、上記実施形態では配線層は1層だけであったが、配線層と絶縁層を交互に積層し、導通ビアにて接続していくことによって、図6、図7に示すような複数の配線層を形成したガラスインターポーザを製造することも可能である。

【実施例1】

【0031】

以下、本発明を具体的に実施した実施例を説明する。本実施例は、上記の第1の実施形態に係る製造方法（図1）に対応する。

まず、低膨張ガラス基板（厚さ300 μ m、CTE：3.5）に開口径70 μ mの貫通孔が形成されているガラス基板（図3（a）参照）に山栄化学株式会社製の穴埋め樹脂（CTE40）をスクリーン印刷により挿入後、パフ研磨により埋込樹脂層を平滑化した（図3（b）参照）。

次に、形成した埋込樹脂層へUV-YAGレーザーを照射することにより、開口部の直径が50 μ mの接続孔を形成した後、デスミアを行い樹脂粗化を行った後、無電解めっきによってシード層を形成した（図3（d）参照）。

【0032】

次に、得られたガラス基板の両面に日立化成株式会社製ドライフィルムレジストRY-3525（厚さ25 μ m）をラミネートした後、フォトリソグラフィによって、開口径が接続孔より小さくかつ、開口底面がガラスに接しないような開口部を形成した後、電解銅めっきによって接続孔内の接続電極とその上下のランドからなる貫通電極を形成した（図3（f）参照）。

次に、レジストを除去した後（図3（g）参照）、味の素ファインテクノ株式会社製GX-T31（厚み15 μ m）をガラス基板表面に熱圧着し（図3（h）参照）、UV-YAGレーザーによって、ランドの直上に接続ビアを形成した（図3（i）参照）。

【0033】

次に、デスミアによって絶縁樹脂層、埋込樹脂層を粗化した後、無電解めっきによってシード層を形成し、フォトリソグラフィによってレジストによるパターンを形成し、電解めっき、レジスト剥離、フラッシュエッチングの工程を行い、貫通電極を有したガラス基板を用いたインターポーザを得た（図3（j）参照）。

続いて、本発明を具体的に実施した実施例を説明する。本実施例は、上記の第2の実施形態に係る製造方法（図4）に対応する。

まず、低膨張ガラス基板（厚さ300 μ m、CTE：3.5）の両面に味の素ファインテクノ株式会社製GX-T31（厚み15 μ m）をガラス基板表面に熱圧着した（図6（a）参照）。

【0034】

次に、ガラス基板へUV-YAGレーザーを照射することにより、開口部の直径が70 μ mの貫通孔を形成した後（図6（b）参照）、山栄化学株式会社製の穴埋め樹脂（CTE40）をスクリーン印刷により挿入後、パフ研磨により埋込樹脂層を平滑化した（図6（c）参照）。

次に、形成した埋込樹脂層へUV-YAGレーザーを照射することにより、開口部の直径が50 μ mの接続孔を形成した後、デスミアを行い樹脂粗化を行った後、無電解めっきによってシード層を形成した（図6（d）、図6（e）参照）。

【0035】

次に、得られたガラス基板の両面に日立化成株式会社製ドライフィルムレジストRY

10

20

30

40

50

- 3525 (厚さ25 μm)をラミネートした後、フォトリソグラフィによって、開口径が接続孔より小さい開口部を形成した後、電解銅めっきによって接続電極とその上下のランドからなる貫通電極を形成するとともに、配線層を形成した(図6(f)、図6(g)参照)。

次に、レジスト剥離、フラッシュエッチングの工程を行い、貫通電極を有したガラス基板を用いたインターポザを得た(図6(h)参照)。

【産業上の利用可能性】

【0036】

本発明に係るインターポザ、例えばガラスインターポザ、またその形成方法は、接続孔を通して層間接続構造が設けられる半導体装置の一部に利用できる。

10

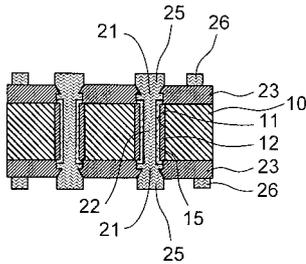
【符号の説明】

【0037】

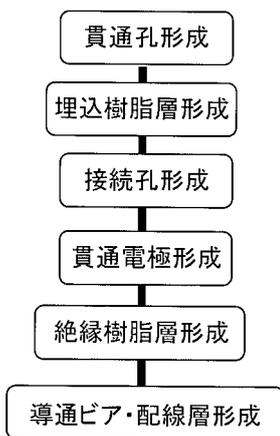
- 10 基板
- 11 貫通孔
- 12 埋込樹脂層
- 13 接続孔
- 14 シード層
- 15 レジスト
- 20 貫通電極
- 21 ランド
- 22 接続電極
- 23 絶縁樹脂層
- 24 接続ビア
- 25 導通ビア
- 30 絶縁樹脂層つきガラス基板

20

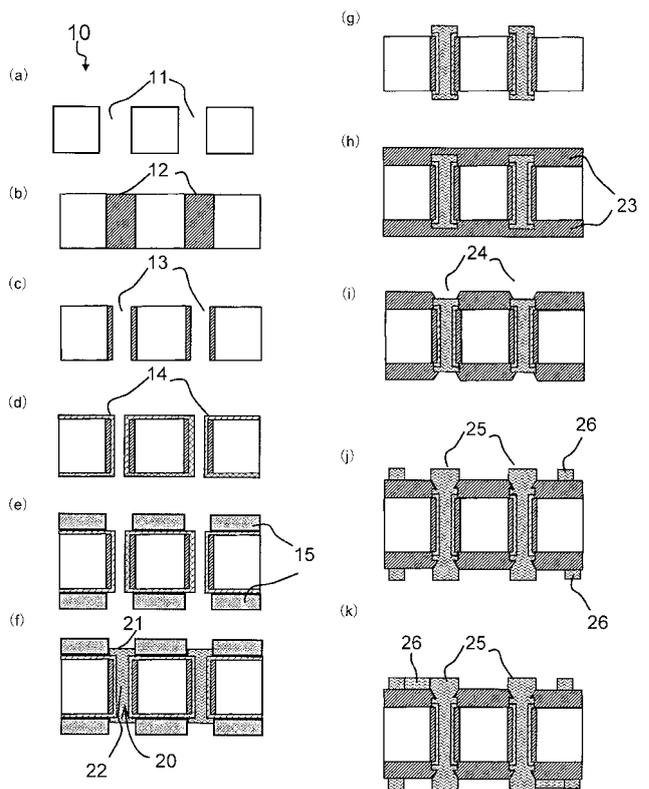
【図1】



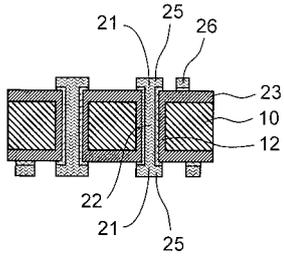
【図2】



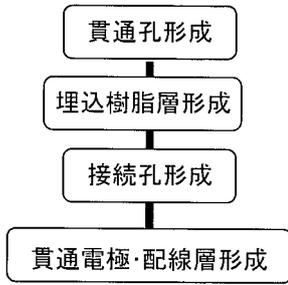
【図3】



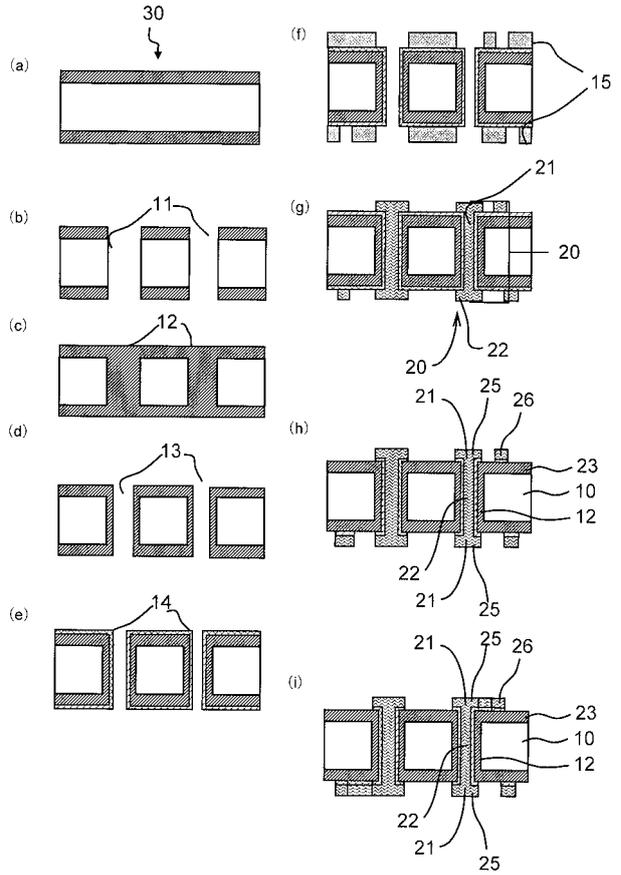
【 図 4 】



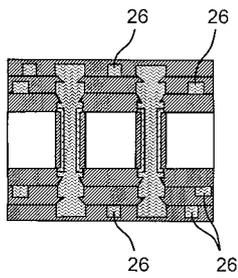
【 図 5 】



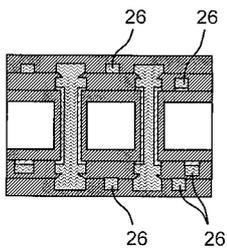
【 図 6 】



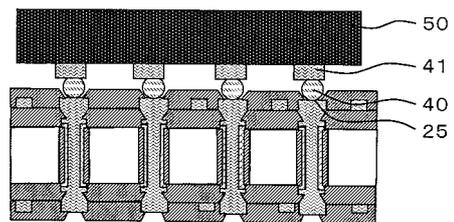
【 図 7 】



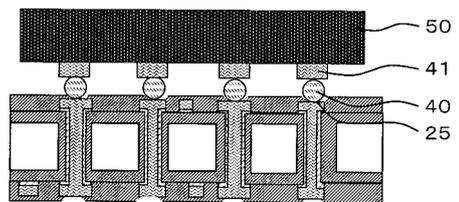
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 5 K 3/46

T

H 0 5 K 3/46

Q