



(12)发明专利申请

(10)申请公布号 CN 109065582 A

(43)申请公布日 2018.12.21

(21)申请号 201810876023.7

(22)申请日 2018.08.02

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王国英 宋振

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

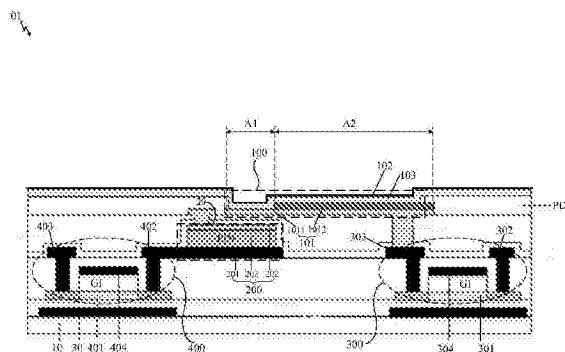
权利要求书2页 说明书8页 附图5页

(54)发明名称

一种阵列基板及显示面板、显示装置

(57)摘要

本发明实施例提供一种阵列基板及显示面板、显示装置，涉及显示技术领域，能够提高显示面板的开口率；该阵列基板包括设置于衬底基板上的多个自发光单元和感光单元；其中，感光单元位于自发光单元靠近衬底基板的一侧，且每一自发光单元均对应设置有一所述感光单元；自发光单元包括沿背离衬底基板方向上依次设置的第一电极、发光功能层、第二电极；第一电极包括：互相连接的透光区和反射区；第二电极为透明电极；自发光单元中，第一电极的透光区与该自发光单元对应设置的感光单元的感光部正对；发光功能层的出射光中，入射至反射区的光线经反射后从第二电极出射，入射至透光区的光线透过该透光区入射至感光单元的感光部，以进行光电感应。



1. 一种阵列基板,其特征在于,包括设置于衬底基板上的多个自发光单元和感光单元;其中,所述感光单元位于所述自发光单元靠近所述衬底基板的一侧,且每一所述自发光单元均对应设置有一所述感光单元;

所述自发光单元包括沿背离所述衬底基板方向上依次设置的第一电极、发光功能层、第二电极;所述第一电极包括:互相连接的透光区和反射区;所述第二电极为透明电极;

所述自发光单元中,所述第一电极的透光区与该自发光单元对应设置的所述感光单元的感光部正对;

所述发光功能层的出射光中,入射至所述反射区的光线经返射后从所述第二电极出射,入射至所述透光区的光线透过该透光区入射至所述感光单元的感光部,以进行光电感应。

2. 根据权利要求1所述的阵列基板,其特征在于,不同的所述自发光单元与不同的所述感光单元一一对应设置。

3. 根据权利要求1所述的阵列基板,其特征在于,

所述第一电极包括:沿背离所述衬底基板方向上依次层叠设置透明子电极和反射子电极;

其中,所述反射子电极的区域构成所述第一电极的所述反射区;

所述透明子电极在所述衬底基板的投影覆盖所述反射子电极在所述衬底基板的投影覆盖,所述透明子电极中与所述感光单元的感光部正对的部分,与所述反射子电极不重叠,且该不重叠的区域构成所述第一电极的所述透光区。

4. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括:第一薄膜晶体管和第二薄膜晶体管;

其中,所述第一薄膜晶体管的源极与所述自发光单元的第一电极连接;所述第二薄膜晶体的漏极与所述感光单元连接;

所述第一薄膜晶体管的栅极与所述第二薄膜晶体管的栅极同层同材料,所述第一薄膜晶体管的有源层与所述第二薄膜晶体管的有源层同层同材料,所述第一薄膜晶体管的源极和漏极与所述第二薄膜晶体管的源极和漏极同层同材料。

5. 根据权利要求1所述的阵列基板,其特征在于,所述自发光单元为有机发光二极管。

6. 根据权利要求1-5任一项所述的阵列基板,其特征在于,所述感光单元包括相对设置的第三电极和第四电极,以及位于所述第三电极和所述第四电极之间PIN光电二极管;

所述第三电极相对于所述第四电极靠近所述衬底基板;所述第四电极为透明电极,形成所述感光单元的感光部。

7. 根据权利要求6所述的阵列基板,其特征在于,所述第三电极与所述第二薄膜晶体管的漏极连接,且两者为同层同材料的一体结构。

8. 一种显示面板,其特征在于,包括权利要求1-7任一项所述的阵列基板。

9. 根据权利要求8所述的显示面板,其特征在于,在所述自发光单元发光的光线为白光的情况下,所述显示面板还包括:与所述阵列基板对合的彩膜基板;

其中,所述彩膜基板包括多个彩色膜层图案,以及位于彩色膜层图案四周的黑矩阵;

所述自发光单元的第一电极中的透光区与所述黑矩阵正对,反射区与所述彩色膜层图案正对。

10. 一种显示装置,其特征在于,包括权利要求8或9所述的显示面板。

一种阵列基板及显示面板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及显示面板、显示装置。

背景技术

[0002] 显示装置的显示画面的亮度均匀性作为评价显示装置优劣的一个重要参数指标;尤其针对有机发光二极管(Organic Light Emitting Diode,简称OLED)显示装置,由于工艺、材料以及设计等方面的原因常常会产生亮度不均的现象,从而造成显示画面的质量降低。

[0003] 对于显示画面亮度不均的现象,现有技术中,如图1所示,一般通过在显示装置的盖板玻璃上对应每一亚像素P中的发光单元的上方制作感光单元200以及相关控制晶体管TFT,以对显示装置中的发光单元的亮度进行实时监控,进而通过外部补偿的方式,进行实时光学补偿。

[0004] 然而,上述将感光单元200以及相关控制晶体管TFT制作在亚像素P中的发光单元的上方会导致显示面板的开口率下降,造成显示面板的光利用率低等弊端。

发明内容

[0005] 本发明的实施例提供一种阵列基板及显示面板、显示装置,能够提高显示面板的开口率。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 本发明实施例提供一种阵列基板,包括设置于衬底基板上的多个自发光单元和感光单元;其中,所述感光单元位于所述自发光单元靠近所述衬底基板的一侧,且每一所述自发光单元均对应设置有一所述感光单元;所述自发光单元包括沿背离所述衬底基板方向上依次设置的第一电极、发光功能层、第二电极;所述第一电极包括:互相连接的透光区和反射区;所述第二电极为透明电极;所述自发光单元中,所述第一电极的透光区与该自发光单元对应设置的所述感光单元的感光部正对;所述发光功能层的出射光中,入射至所述反射区的光线经返射后从所述第二电极出射,入射至所述透光区的光线透过该透光区入射至所述感光单元的感光部,以进行光电感应。

[0008] 可选的,不同的所述自发光单元与不同的所述感光单元一一对应设置。

[0009] 可选的,所述第一电极包括:沿背离所述衬底基板方向上依次层叠设置透明子电极和反射子电极;其中,所述反射子电极的区域构成所述第一电极的所述反射区;所述透明子电极在所述衬底基板的投影覆盖所述反射子电极在所述衬底基板的投影覆盖,所述透明子电极中与所述感光单元的感光部正对的部分,与所述反射子电极不重叠,且该不重叠的区域构成所述第一电极的所述透光区。

[0010] 可选的,所述阵列基板还包括:第一薄膜晶体管和第二薄膜晶体管;其中,所述第一薄膜晶体管的源极与所述自发光单元的第一电极连接;所述第二薄膜晶体的漏极与所述感光单元连接;所述第一薄膜晶体管的栅极与所述第二薄膜晶体管的栅极同层同材料,所

述第一薄膜晶体管的有源层与所述第二薄膜晶体管的有源层同层同材料,所述第一薄膜晶体管的源极和漏极与所述第二薄膜晶体管的源极和漏极同层同材料。

[0011] 可选的,所述自发光单元为有机发光二极管。

[0012] 可选的,所述感光单元包括相对设置的第三电极和第四电极,以及位于所述第三电极和所述第四电极之间PIN光电二极管;所述第三电极相对于所述第四电极靠近所述衬底基板;所述第四电极为透明电极,形成所述感光单元的感光部。

[0013] 可选的,所述第三电极与所述第二薄膜晶体管的漏极连接,且两者为同层同材料的一体结构。

[0014] 本发明实施例另一方面还提供一种显示面板,包括前述的阵列基板。

[0015] 可选的,在所述自发光单元发光的光线为白光的情况下,所述显示面板还包括:与所述阵列基板对合的彩膜基板;其中,所述彩膜基板包括多个彩色膜层图案,以及位于彩色膜层图案四周的黑矩阵;所述自发光单元的第一电极中的透光区与所述黑矩阵正对,反射区与所述彩色膜层图案正对。

[0016] 本发明实施例再一方面还提供一种显示装置,包括前述的显示面板。

[0017] 本发明的实施例提供一种阵列基板及显示面板、显示装置,该阵列基板包括设置于衬底基板上的多个自发光单元和感光单元;其中,感光单元位于自发光单元靠近衬底基板的一侧,且每一自发光单元均对应设置有一所述感光单元;自发光单元包括沿背离衬底基板方向上依次设置的第一电极、发光功能层、第二电极;第一电极包括:互相连接的透光区和反射区;第二电极为透明电极;自发光单元中,第一电极的透光区与该自发光单元对应设置的感光单元的感光部正对;发光功能层的出射光中,入射至反射区的光线经返射后从第二电极出射,入射至透光区的光线透过该透光区入射至感光单元的感光部,以进行光电感应。

[0018] 综上所述,本发明的阵列基板中将感光单元设置于自发光单元(顶发射)靠近衬底基板的一侧,也即设置于自发光单元的背面(即,与出光侧相对的一侧),并设置自发光单元发出的部分光线能够朝向背面出光,以入射至感光单元的感光部,从而进行光电感应,这样一来,能够在满足对自发光单元进行实时补偿的同时,避免了现有技术中因将感光单元设置于自发光单元的出光侧而导致显示面板的开口率下降的问题。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1为现有技术中提供的一种显示面板的结构示意图;

[0021] 图2为本发明实施例提供的一种阵列基板的结构示意图;

[0022] 图3为本发明实施例提供的一种阵列基板的结构示意图;

[0023] 图4为本发明实施例提供的一种阵列基板的结构示意图;

[0024] 图5为本发明实施例提供的一种阵列基板的制作过程的结构示意图;

[0025] 图6为本发明实施例提供的一种显示面板的结构示意图。

[0026] 附图标记:

[0027] 01-阵列基板;02-彩膜基板;10-衬底基板;100-自发光单元;101-第一电极;1011-透明子电极;1012-反射子电极;102-第二电极;103-发光功能层;200-感光单元;201-第三电极;202-第四电极;203-PIN光电二极管;300-第一薄膜晶体管;301-第一薄膜晶体管的有源层;302-第一薄膜晶体管的漏极;303-第一薄膜晶体管的源极;304-第一薄膜晶体管的栅极;400-第二薄膜晶体管;401-第二薄膜晶体管的有源层;402-第二薄膜晶体管的漏极;403-第二薄膜晶体管的源极;404-第二薄膜晶体管的栅极;20-感光部;21-彩色膜层图案;22-黑矩阵;23-第一辅助电极;24-第二辅助电极;30-遮光图案;A1-透光区;A2-反射区;PDL-像素界定层;PVX-钝化层;Resin-平坦层;PS-隔垫物;GI-栅极绝缘层;ILD-层间绝缘层。

具体实施方式

[0028] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0029] 除非另外定义,本发明实施例中使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0030] 本发明实施例提供一种阵列基板,如图2所示,该阵列基板01包括设置于衬底基板10上的多个自发光单元100和感光单元200;其中,感光单元200位于自发光单元100靠近衬底基板10的一侧,且每一自发光单元100均对应设置有一感光单元200。

[0031] 其中,自发光单元100包括沿背离衬底基板10方向上依次设置的第一电极101、发光功能层103、第二电极102;第一电极101包括:互相连接的透光区A1和反射区A2;第二电极102为透明电极。

[0032] 另外,在自发光单元100中,第一电极101的透光区A1与该自发光单元100对应设置的感光单元200的感光部20正对;发光功能层103的出射光中,入射至反射区A2的光线经反射后从第二电极102出射,入射至透光区A1的光线透过该透光区A1入射至感光单元200的感光部20,以进行光电感应。

[0033] 需要说明的是,本发明中,“正对”是描述关联的两者之间的相对位置关系,例如,B1与B2正对,一般可以是指B1与B2的正投影完全重合,也可以是B1投影落入B2的投影内。

[0034] 综上,上述自发光单元100中,由于第一电极101相比于第二电极102靠近衬底基板10,且发光功能层103发出的光线经第一电极101中反射区A2的部分反射后从第二电极102出射,以进行显示,可以理解到,该自发光单元100为顶发射型。

[0035] 综上所述,本发明中,将感光单元设置于自发光单元(顶发射)靠近衬底基板的一侧,也即设置于自发光单元的背面(即,与出光侧相对的一侧),并设置自发光单元发出的部分光线能够朝向背面出光,以入射至感光单元的感光部,从而进行光电感应,这样一来,能够在满足对自发光单元进行实时补偿的同时,避免了现有技术中因将感光单元设置于发光单元的出光侧而导致显示面板的开口率下降的问题,进而有利于提高显示面板的分辨率。

[0036] 另外,此处还应当理解到,相比于现有技术中,将感光单元制作在盖板上,然后与阵列基板对应对合,由于感光单元与自发光单元之间具有一定的距离,不能通过感光单元的准确的反应自发光单元点亮时的亮度衰减和色偏等问题而言,本发明中将感光单元与自发光单元均集成在阵列基板上,从而能够保证感光单元的感光部与自发光单元的透明子电极两者上下紧邻,能够准确、有效的反应自发光单元点亮时的亮度衰减和色偏,进而能够提高补偿精度,有效的解决的显示Mura的问题。

[0037] 以下对本发明中的自发光单元100、感光单元200以及相关的设置情况,做进一步的说明。

[0038] 针对自发光单元100而言:

[0039] 本发明中,自发光单元100可以为机发光二极管(Organic Light Emitting Diode,简称OLED),也可以为量子点发光二极管(Quantum Dot Light Emitting Diodes,简称QLED),还可以为微发光二极管(Micro Light Emitting Diodes,简称Micro LED),本发明对此不作具体限定,本发明优选的,上述自发光单元100为OLED,以下实施例均是以此为例,对本发明做进一步的说明。

[0040] 此处应当理解到,在上述自发光单元100为OLED的情况下,上述发光功能层103实质上可以包括:空穴注入层、空穴传输层、发光层、电子传输层、电子注入层等。

[0041] 在实际的制作中,一般将阵列基板中的所有OLED的第二电极102设置为整层面状电极(参考图2);第一电极101为位于亚像素中的块状电极;而对于OLED的发光功能层103而言,根据实际的需要选择,可以分别对应不同的第一电极101单独设置发光功能层103;也可以针对所有的OLED的发光功能层103设置为一整层面的面状结构,本发明对此不作限定。

[0042] 当然,此处应当理解到,对于所有的OLED的发光功能层103设置为一整层面的面状结构的情况下,发光功能层103实际有效区域为与第一电极101和第二电极102均接触的位置(未设置第一电极的区域不发光),另外,发光功能层103具体位置是通过像素界定层PDL界定的。

[0043] 另外,此处还应当理解到,对于阵列基板01中所有的OLED的发光功能层103为图2中示出的一整层结构的情况下,一般的该发光功能层103发出的光线为白光(即,WOLED);对于单个亚像素单独设置的发光功能层103的设置结构而言,可以根据需要选择发光层材料,使得OLED自身发光红、绿、蓝颜色的光线,当然也可以发白光。

[0044] 在此基础上,以下对上述第一电极101的具体设置方式做进一步的说明。

[0045] 由于前述可知,第一电极101包括互相连接的透光区A1和反射区A2,实际中一般设置第一电极101在透光区A1采用透明导电材料形成透明子电极(也可以是金属材料形成透光薄膜),在反射区A2采用具有反射性的金属材料形成的反射子电极即可,当然为了便于控制,需要保证两者电连接。

[0046] 在此基础上,由于透明子电极和反射子电极两者采用不同的材料加工制作而成,

并且两者为电连接状态,一般采用搭接的方式连接;实际中为了保证反射子电极的平整性,以及考虑降低整个第一电极的电阻,优选的,如图2所示,可以将第一电极101中,透明子电极1011延伸至整个反射子电极1012的下方;也即,透明子电极1011在衬底基板10的投影覆盖反射子电极1012在衬底基板10的投影覆盖,且透明子电极1011中与感光单元200的感光部20正对的部分(也即正投影重叠的部分),与反射子电极1012不重叠,该不重叠的区域构成了该第一电极101的透光区A1,反射子电极1012的区域构成该第一电极101的反射区A2。

[0047] 另外,还应理解到,参考图2,本发明优选的,设置透明子电极1011和反射子电极1012沿背离衬底基板10方向上依次层叠,是为了避免入射至反射子电极1012的光线,先进入透明子电极1011而造成不必要的光损失。

[0048] 针对感光单元200而言:

[0049] 感光单元200可以包括:相对设置的第三电极201和第四电极202,以及位于第三电极201和第四电极202之间PIN光电二极管203(也可以称为PIN光敏二极管);其中,第三电极201相对于第四电极202靠近衬底基板10;第四电极202为透明电极,形成感光单元200的感光部20;也即自发光单元100中透过透明子电极1011的光线,能够直接入射并透过该第四电极202,通过PIN光电二极管203进行光电感应。

[0050] 此处应当理解到,对于上述PIN光电二极管而言,一般由层叠设置的P型半导体层、本征(I型)半导体层、N型半导体层构成。

[0051] 另外,对于前述的“每一自发光单元100均对应设置有一感光单元200”而言,可以是一个感光单元200与多个自发光单元100对应;示意的,如图3所示的,一个感光单元200与相邻的四个自发光单元100对应,当然也可以是沿行方向或者列方向上相邻的两个自发光单元100对应,本发明对此不作具体限定;可以理解的是,在此情况下,在通过该感光单元200侦测自发光单元100的亮度时,对该感光单元200对应的多个自发光单元100应该分时点亮,分时侦测,在同一时刻,保证与该感光单元200对应的多个自发光单元100中仅一个处于点亮状态即可。

[0052] 还可以是,如图4所示,不同的自发光单元100与不同的感光单元200一一对应设置,也即一个感光单元200仅与一个自发光单元100对应,以对该自发光单元100的亮度进行测定;实际中为了能够快速、准确的亚像素中自发光单元的亮度进行检测,优选的可以采用图3中不同的自发光单元100与不同的感光单元200对应设置的方式,以下实施例均是以此为例,对本发明做进一步的说明。

[0053] 在此基础上,应当理解到,实际中为了对自发光单元100以及感光单元200进行控制,一般需要针对自发光单元100和感光单元200分别设置薄膜晶体管(Thin Film Transistor, TFT),相比于现有技术中,将控制自发光单元100的薄膜晶体管设置于衬底基板上,而将控制感光单元200的薄膜晶体管设置于盖板上,而使得整个制作工艺比较复杂。

[0054] 基于此,本发明中在自发光单元100集成于阵列基板01中的同时,如图2所示,该阵列基板01包括:与自发光单元100的第一电极101连接的第一薄膜晶体管300,以对自发光单元100进行控制;以及感光单元200(的第三电极201)连接的第二薄膜晶体管400,以对感光单元200进行控制;具体的,自发光单元100的第一电极101与第一薄膜晶体管300的源极303连接,感光单元200的第三电极201与第二薄膜晶体管400的漏极402连接。

[0055] 同时,上述第一薄膜晶体管300的有源层301与第二薄膜晶体管400的有源层401同

层同材料；第一薄膜晶体管300的漏极302和源极303，与第二薄膜晶体管400的源极403和漏极402同层同材料；第一薄膜晶体管300的栅极304与第二薄膜晶体管400的栅极404同层同材料；也即第一薄膜晶体管300和第二薄膜晶体管400采用同一次制程加工制作而成；也可以说第一薄膜晶体管300和第二薄膜晶体管400对应相同的部件分别是采用同一次构图工艺加工制作而成，从而简化了制作工艺，降低了制作成本。

[0056] 其中，对于第一薄膜晶体管300和第二薄膜晶体管400中相对的其他层间结构，也均是采用同一次构图工艺加工制作而成，例如栅极绝缘层GI，以及位于沟道位置处的遮光图案30等。

[0057] 另外，为了简化工艺，降低制作成本，还可以直接将第二薄膜晶体管400的漏极402与感光单元200的第三电极201通过同一次加工工艺（也可以成为构图工艺）制成，也即两者为同层同材料的一体结构。

[0058] 需要说明的是，本发明中构图工艺，可指包括光刻工艺，或，包括光刻工艺以及刻蚀步骤，同时还可以包括打印、喷墨等其他用于形成预定图形的工艺；光刻工艺，是指包括成膜、曝光、显影等工艺过程的利用光刻胶、掩膜版、曝光机等形成图形的工艺。可根据本发明中所形成的结构选择相应的构图工艺。

[0059] 另外，应当理解的是，图2中仅是示意的以顶栅型的TFT为例进行说明的，但本发明并不限制于此，上述的第一薄膜晶体管300和第二薄膜晶体管400也可以采用底栅型TFT；可以采用刻蚀阻挡结构（ESL）的TFT，也可以采用背沟道刻蚀（BCE）结构的TFT等等，本发明对此不作具体限定。

[0060] 示意的，以下对上述图2中示出的阵列基板的制作过程做简单的说明。

[0061] 参考图5中（a），首先在衬底基板10通过同一次制程形成第一薄膜晶体管300和第二薄膜晶体管400，并且同时形成感光单元200的第三电极201（与第二薄膜晶体管400的漏极401为一体结构）。

[0062] 当然，在形成第一薄膜晶体管300和第二薄膜晶体管400之前，在对应第一薄膜晶体管300和第二薄膜晶体管400沟道位置处一般采用Mo、Al、Ti、Au、Cu、Hf、Ta等常用金属，也可为AlNd、MoNb等合金材料，通过依次构图工艺形成遮光图案30；然后，可以采用氧化硅、氮化硅、氮氧化硅等绝缘材料形成缓冲层Buffer。

[0063] 其中，第一薄膜晶体管300和第二薄膜晶体管400的形成过程包括：依次形成有源层、栅极绝缘层GI、栅极、层间绝缘层ILD、源极和漏极图案层。

[0064] 示意的，有源层可以采用金属氧化物材料，如IGZO材料，也可以采用a-Si等材料；栅极绝缘层GI可以采用氧化硅、氮化硅、氮氧化硅等绝缘材料，栅极可以采用Mo、Al、Ti、Au、Cu、Hf、Ta等常用金属材料，也可为MoNd/Cu/MoNd合金材料。

[0065] 接下来，参考图5中（b），在形成第一薄膜晶体管300和第二薄膜晶体管400的衬底基板上依次形成感光单元200的PIN光电二极管203、第四电极202。

[0066] 具体的，可以采用PECVD（Plasma Enhanced Chemical Vapor Deposition，等离子体增强化学的气相沉积法）依次沉积N、I、P三种无机（或有机）半导体层（I为本征半导体，N为磷或砷掺杂半导体，P为硼掺杂半导体），沉积ITO（Indium tin oxide，氧化铟锡）材质的第四电极202，以形成感光单元200。

[0067] 当然，在形成感光单元200之后，参考图5中（b），依次形成钝化层PVX、平坦层Resin

(也可以用PLN表示) (包括相应位置的过孔)。

[0068] 接下来,参考图5中(c),在平坦层PLN上依次形成包括透明子电极1011和反射子电极1012的第一电极101(可以作为阳极)等,其中,该第一电极101与第一薄膜晶体管300的漏极连接。

[0069] 示意的,透明子电极1011可以采用ITO等透明导电氧化物材料;也可以采用Mg/Al、Ca/Ag、Sm/Ag、Ba/Ag等复合材料,形成的透明导电薄膜;反射子电极1012可以采用Ag。

[0070] 接下来,参考图5中(d),在形成第一电极101之后可以依次形成像素界定层PDL,以及整层结构的发光功能层103,第二电极102(可以作为阴极),以形成自发光单元100(OLED)。

[0071] 本发明实施例还提供一种显示面板,其特征在于,包括前述的阵列基板。包括前述的显示面板,同样包括如上所述的阵列基板,具有与前述实施例提供的阵列基板相同的结构和有益效果。由于前述实施例已经对阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0072] 需要说明的是,在本发明实施例中,显示面板具体至少可以包括有机发光二极管显示面板,例如该显示面板可以应用至显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件中。

[0073] 另外,此处还应当理解到,对阵列基板中的自发光单元100发白光的情况下(例如,WOLED),对于显示面板而言,示意的参考图6,该显示面板还包括:与阵列基板01对合的彩膜基板02。

[0074] 其中,彩膜基板01上设置有包括多个彩色膜层图案21(一般包括红色膜层图案、绿色膜层图案、蓝色膜层图案),以及位于彩色膜层图案21四周的黑矩阵22;实际中,一般将彩色膜层图案21的有效出光区域定义为亚像素的开口区(应当理解到,彩色膜层图案21与黑矩阵22交叠的区域不能正常出光,不属于开口区)。

[0075] 阵列基板01中自发光单元100的第一电极101中的反射区A2与彩色膜层图案21正对,而透光区A1可以根据实际的需要,可以如图6所示,该透光区A1与黑矩阵22正对(也即透光区A1的正投影落入黑矩阵22的正投影中);当然,也可以设置该透光区A1与彩色膜层图案21正对(也即,透光区A1的正投影落入彩色膜层图案21的正投影中),本发明对此不作具体限定,实际中可以根据需要进行设置,例如还可以设置透光区A1部分与彩色膜层图案21正对,部分与黑矩阵22正对。

[0076] 此处应当理解的是,阵列基板01中,发光功能层103与第一电极101的透光区接触的位置处,发光的光线朝向感光单元200的感光部20一侧(也即第一电极一侧)的光线是不能用于进行显示的,而朝向第二电极102一侧的光线是可以被正常利用进行显示的。

[0077] 具体的,对于第一电极101的透光区A1与彩色膜层图案21正对的情况下,发光功能层103发出的光线中朝向第二电极102一侧的光线是可以被正常利用进行显示的;但是可以理解的是,对于显示方面,在亚像素的开口区内,发光功能层103在透光区A1对光线的利用率,比反射区A2对光线利用率低。

[0078] 对于第一电极101的透光区A1与黑矩阵22正对的情况下,发光功能层103发出的光线中朝向第二电极102一侧的光线是不能被正常利用进行显示的;在此情况下,可以理解的是,尽管发光功能层103在透光区A1位置处,朝向第二电极102一侧的光线被黑矩阵吸收,不

能用于显示,但是此时第一电极101的反射区A2可以布满整个亚像素的开口区,从而保证亚像素的出光量更多,显示的亮度更高。

[0079] 综上,对比上述两种设置方式,可以理解的是,第一种设置方式,没有对光线造成太多的浪费,相比于第二种设置方式而言,对光线的利用较高;但是第二设置方式相比于第一种设置方式,亚像素靠口区的出光量较高,能耗也相对较高;因此实际中可以根据需要,选择具体的设置方式。

[0080] 另外,如图6所示,彩膜基板02除了包括彩色膜层图案21和黑矩阵22以外,一般还包括位于黑矩阵21靠近阵列基板01一侧的隔垫物PS,以及位于隔垫物PS靠近阵列基板01一侧的第一辅助电极23(例如,可以是辅助阴极),该第一辅助电极23一般为透明导电材料(例如,AZO、IZO、AZTO等)制成的整层电子;另外,为了降低电阻,一般在隔垫物PS靠近黑矩阵22一侧还设置有与第一辅助电极23连接的、主要由金属材质构成的第二辅助电极24(与第一),在彩膜基板02与阵列基板01对合后,第一辅助电极23与阵列基板02中的第二电极102直接接触,从而在保证电信号正常传输的同时,降低电极的电阻。

[0081] 本发明实施例还提供一种显示装置,包括前述的显示面板,同样包括如上所述的阵列基板,具有与前述实施例提供的阵列基板相同的结构和有益效果。由于前述实施例已经对阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0082] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

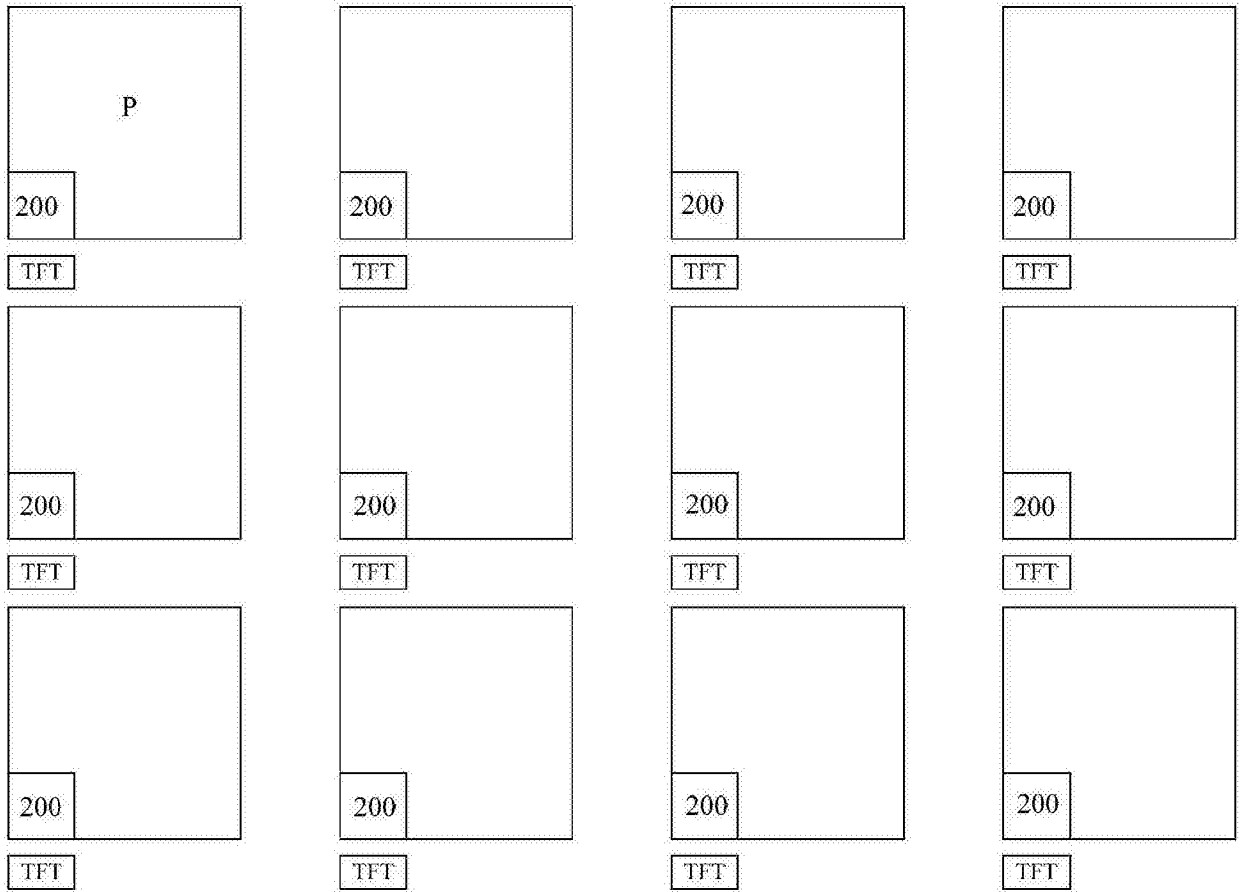


图1

01 ↘

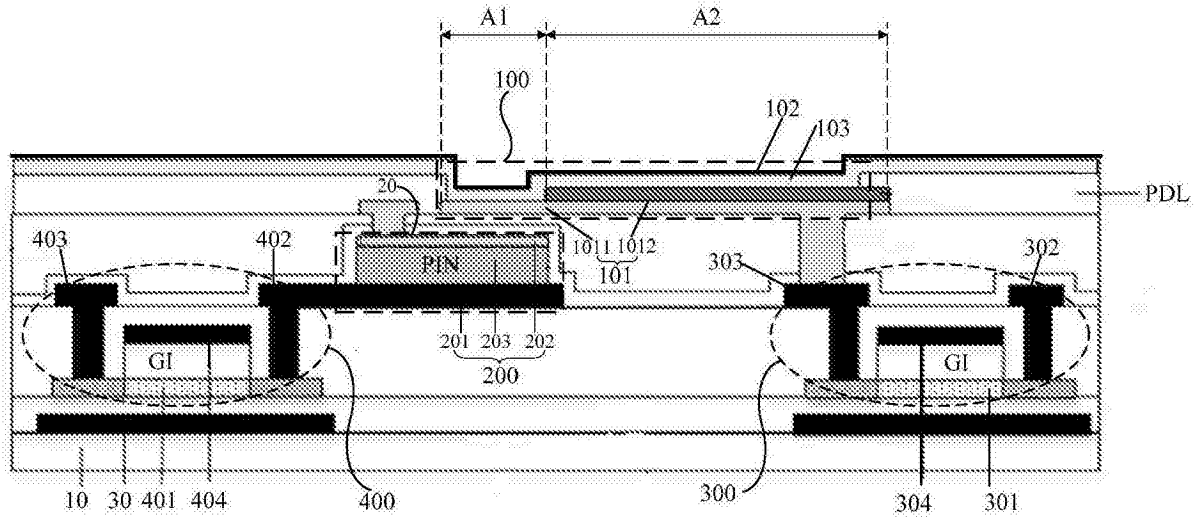


图2

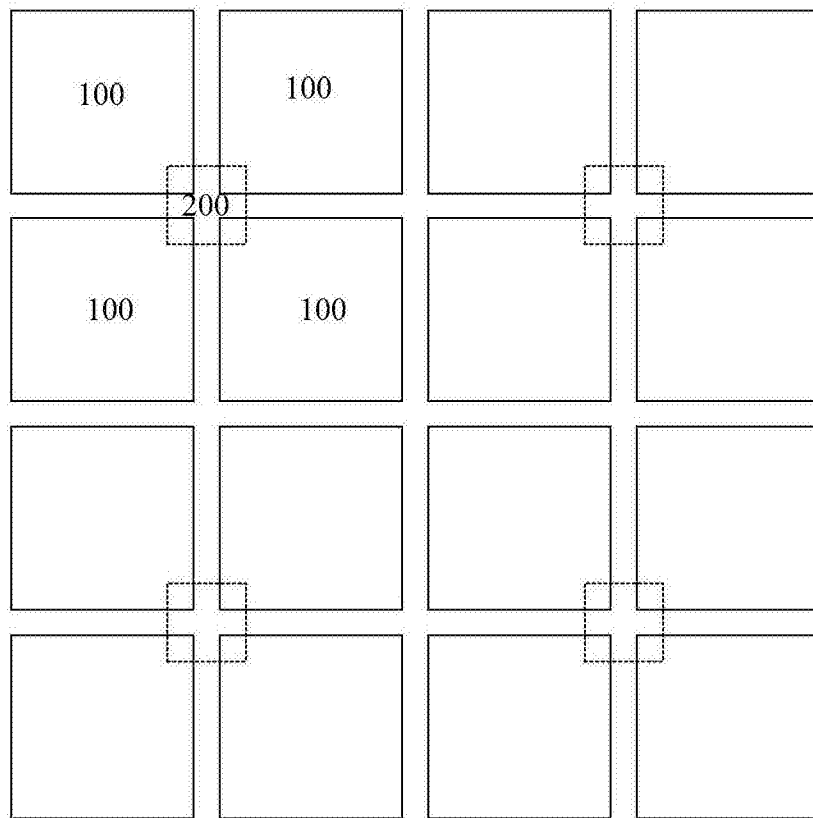


图3

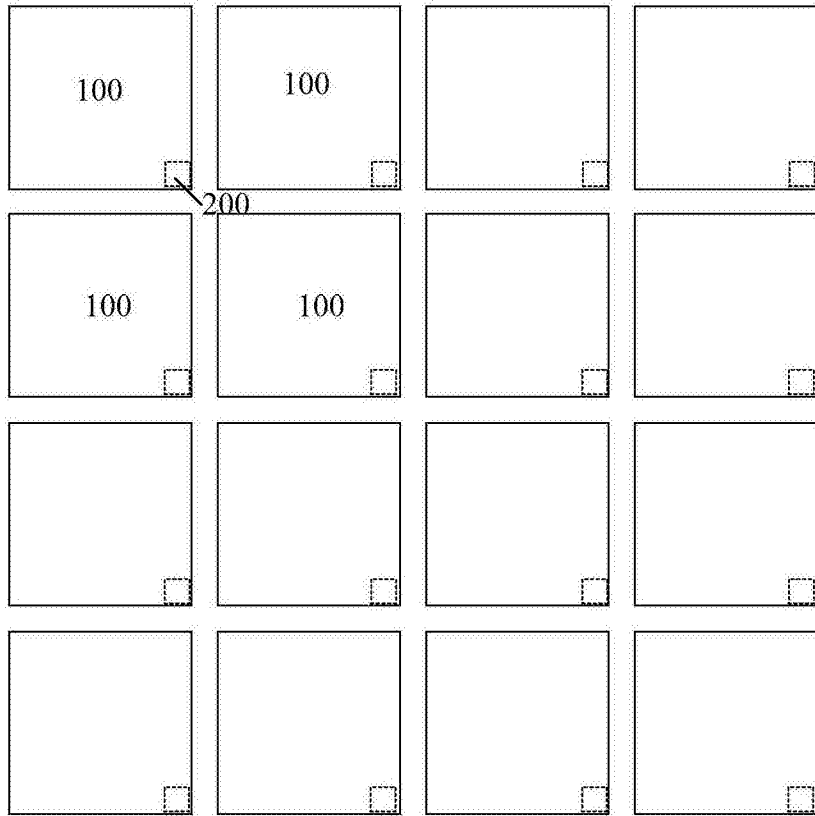


图4

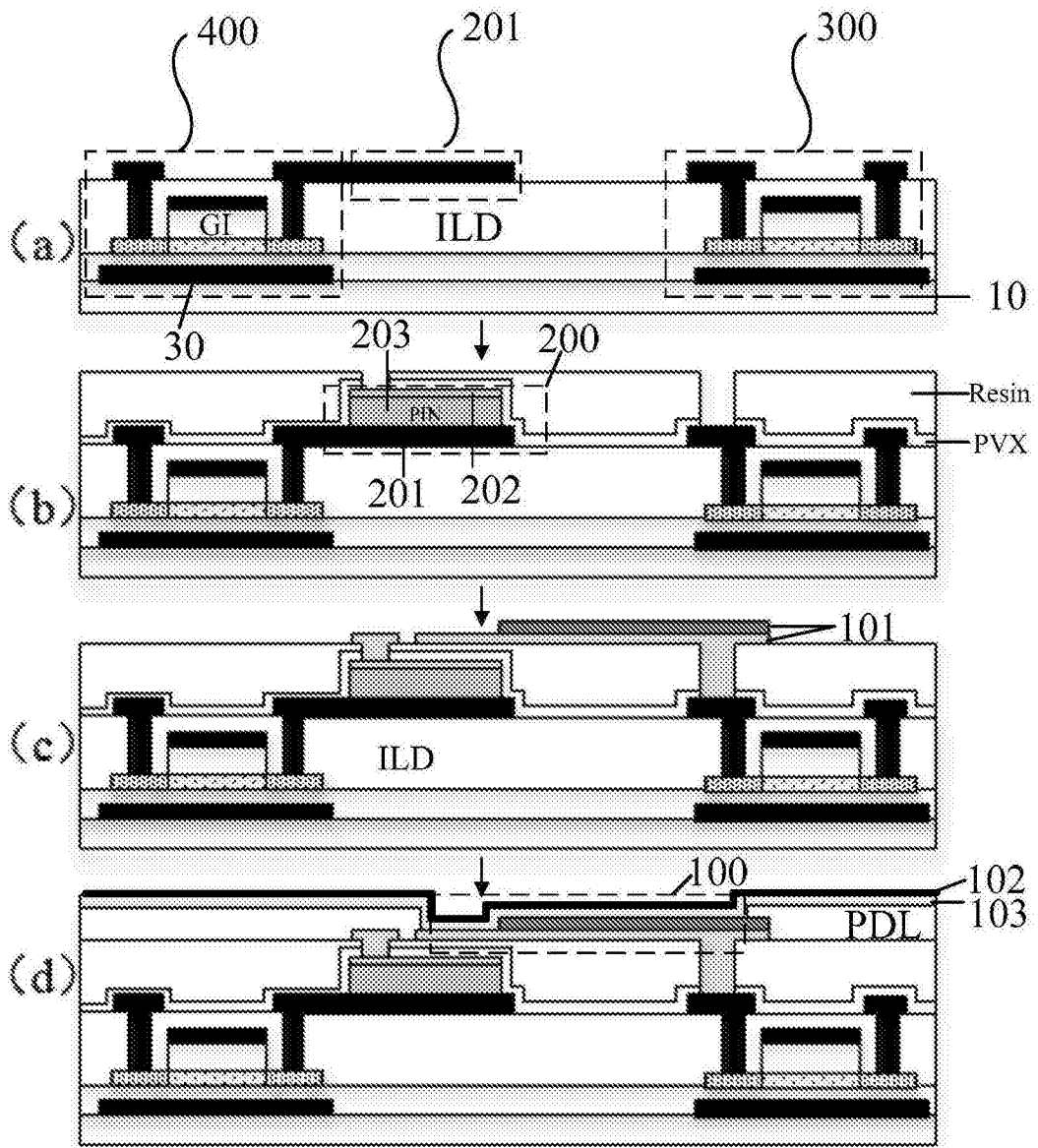


图5

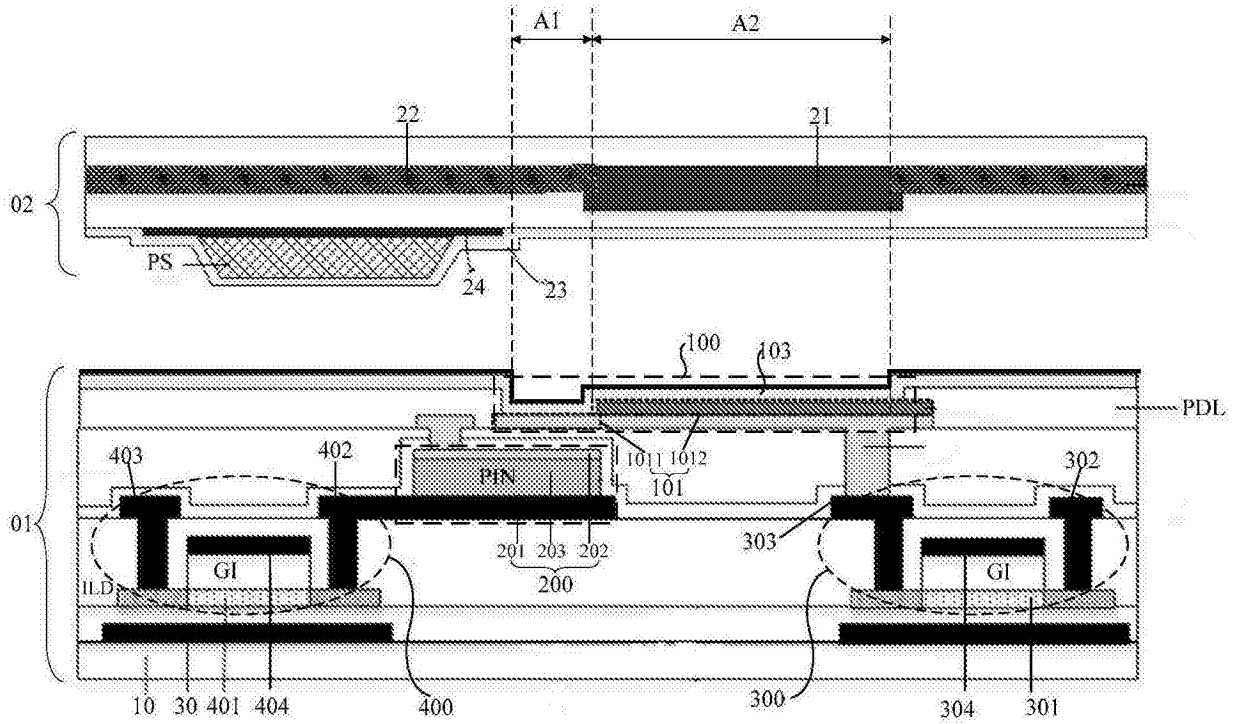


图6