

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4774606号
(P4774606)

(45) 発行日 平成23年9月14日(2011.9.14)

(24) 登録日 平成23年7月8日(2011.7.8)

(51) Int. Cl.		F I			
H05K	3/46	(2006.01)	H05K	3/46	N
H05K	1/11	(2006.01)	H05K	3/46	G
H05K	3/40	(2006.01)	H05K	1/11	N
			H05K	3/40	K

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2001-41334 (P2001-41334)	(73) 特許権者	000005821
(22) 出願日	平成13年2月19日 (2001.2.19)		パナソニック株式会社
(65) 公開番号	特開2002-246751 (P2002-246751A)		大阪府門真市大字門真1006番地
(43) 公開日	平成14年8月30日 (2002.8.30)	(74) 代理人	100109667
審査請求日	平成20年2月12日 (2008.2.12)		弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(74) 代理人	100120156
			弁理士 藤井 兼太郎
		(72) 発明者	西井 利浩
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		審査官	奥村 一正

最終頁に続く

(54) 【発明の名称】 回路形成基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

片面に銅箔を張り合わせた基材にビア穴を加工する工程と、前記ビア穴に導電性ペーストを充填する工程と、前記基材の側にBステージ層を形成する工程とを用いて得られる構成物を複数準備する工程と、銅箔の上に前記構成物を重ねて加熱加圧し、上下の銅箔の電氣的接続を得る工程と、前記上下の銅箔に回路を形成して両面回路形成基板を得る工程と、両面回路形成基板の回路の前記構成物の前記導電性ペーストに接触する部分を除いてハーフエッチングし、回路に突起形状の段差を有する中間材を得る工程と、前記中間材に前記構成物を、前記Bステージ層が形成された側で相互に位置合わせして重ね、加熱加圧する工程とを備え、前記中間材の突起形状の段差は、前記構成物のビア穴が形成された位置で前記ビア内に没入し前記導電ペーストを圧接する位置に形成されることを特徴とする回路形成基板の製造方法。

【請求項2】

段差部分の面積が、層間接続手段の面積より小さいことを特徴とする請求項1に記載の回路形成基板の製造方法。

【請求項3】

回路あるいは回路としてパターン形成する前の金属箔に対して、部分エッチングにより段差を形成したことを特徴とする請求項1に記載の回路形成基板の製造方法。

【請求項 4】

回路あるいは回路としてパターン形成する前の金属箔に対して、めっきあるいは蒸着あるいはワイヤーボンディングにより段差を形成したことを特徴とする請求項 1 に記載の回路形成基板の製造方法。

【請求項 5】

同一層の回路もしくは金属箔において、前記同一層の基板材料の面積に対する回路の面積の割合によって、前記回路の中で段差を形成する面積を変化させることを特徴とする請求項 1 に記載の回路形成基板の製造方法。

【請求項 6】

両面に電源あるいはアースパターンを含む回路を有する両面基板を準備する工程と、前記回路をエッチングにより薄く加工する工程と、前記両面基板の両側に含浸樹脂を含むプリプレグ及び銅箔を重ね一体成型を行い積層物を得る工程とを備え、前記電源あるいはアースパターンの回路には抜きパターンが形成されていることを特徴とする回路形成基板の製造方法。

10

【請求項 7】

抜きパターンは溝状の抜きパターンであって、回路形成基板の中心から外側に向かって溝状に形成されたものであることを特徴とする請求項 6 に記載の回路形成基板の製造方法。

【発明の詳細な説明】

20

【0001】

【発明の属する技術分野】

本発明は、各種電子機器に利用される回路形成基板の製造方法に関するものである。

【0002】

【従来の技術】

近年の電子機器の小型化・高密度化に伴って、電子部品を搭載する回路形成基板も従来の片面基板から両面、多層基板の採用が進み、より多くの回路を基板上に集積可能で、層間の回路を相互に接続する層間接続手段に導電性ペーストを用いて層間接続部のレイアウトの自由度を高めていわゆるビアオンビア構成を可能にしたり、高密度化に対応するために寸法安定性に優れたリジット基板を接着層を介して積層したり、低コスト化の要求より積層工程を一括で実施できる高密度回路形成基板の開発が行われている（たとえば、エレクトロニクス実装学会誌 Vol. 3 No. 7 P 544 ~ 551）。

30

【0003】

図 5 を用いて第 1 の従来例について以下に説明する。

【0004】

図 5 (a) に示す基板材料は片面に銅箔 1 を接着したガラスエポキシ基材 2 である。ガラスエポキシ基材 2 は、回路形成基板に一般的に用いられるガラス繊維織布に熱硬化性のエポキシ樹脂を含浸し硬化させたものであり、プリプレグ状態のガラスエポキシ基材 2 を銅箔 1 と重ねて熱プレスし硬化させることで図示するような材料が得られる。

【0005】

40

次に、レーザ等の加工法によりガラスエポキシ基材 2 にビア穴 3 を形成した後に、導電性ペースト 4 を充填して図 5 (b) に示す構成を得る。導電性ペースト 4 を充填する前に、樹脂フィルムをガラスエポキシ基材 2 の銅箔 1 の無い方の面に粘着剤等を用いて張り付けておき、充填後に剥離することで図 5 (b) に示すような導電性ペースト 4 が突出した形状が得られる。

【0006】

ビア穴 3 内に電解めっき等の方法を用いて銅を成長させビア穴 3 を全てあるいは途中まで埋めた後に導電性ペースト 4 をその先端に塗布するような方法を用いることも可能である。

【0007】

50

次に、図5(c)に示すようにBステージ層5を塗布する。Bステージ層5は、未硬化の熱硬化エポキシ樹脂を硬化剤とともに溶剤等で希釈し、低粘度にしたものを、カーテンコート法等で塗布した後に、温風にて乾燥してBステージ化して形成した。

【0008】

次に、図5(d)に示すように銅箔1をエッチング等の方法を用いて回路形成する。この状態を以降中間材8と呼ぶ。なお、回路形成は導電性ペースト4を充填する前に実施しても良い。

【0009】

次に、図5(e)に示すように銅箔1を回路形成していない中間材と回路形成した中間材をそれぞれの回路605, 606とビア穴3の位置が合致するように位置合わせし、熱プレス装置(図示せず)を用いて加熱加圧することで一体成型し、Bステージ層5を熱硬化させ、図5(f)に示すような積層物を得た後に、表面の銅箔1を回路形成して、図5(g)に示すような4層回路形成基板を得た。

【0010】

図6を用いて第2の従来例について以下に説明する。

【0011】

図6(a)に示すBステージフィルム9は120 μ mの厚みの未硬化エポキシ樹脂フィルムであり、硬化剤を含有している。

【0012】

次に図6(b)に示すように、レーザ等を用いてビア穴3を加工した後に導電性ペースト405, 406を充填する。ビア穴3を加工する前に樹脂フィルムをラミネート等の方法を用いてBステージフィルム9の両面に張り付けておき、充填後に剥離することで図6(b)に示すような、導電性ペースト405, 406が突出した形状を得る。

【0013】

次に、図6(c)に示すように、Bステージフィルム9に回路6を転写する。転写方法の例としては、離形性フィルムに銅箔を張り合わせたものをエッチング等の方法で銅箔を所望の形状に回路形成し、Bステージフィルム9に圧着した後に離形性フィルムを剥離する等の方法がある。図6(c)の構成の基板材料を中間材とする。この状態ではBステージフィルム9は硬化前のBステージ状態を保っている。

【0014】

次に、図6(d)に示すように、片面に回路6を転写した中間材2枚の間に両面に回路6を転写した中間材1枚を、相互に位置合わせして積層し、熱プレス装置等を用いて加熱加圧して、図6(e)に示すような回路形成基板を得た。この状態では、各層のBステージフィルム9は硬化し、導電性ペースト405, 406, 407, 408によって各層の回路6の電氣的接続が得られている。

【0015】

図7を用いて第3の従来例について説明する。

【0016】

図7(a)に示すような両面基板10を準備する。両面基板は、ガラスエポキシ等の基板材料の両面に銅箔によって回路607, 608が形成されており、さらにめっきが施された貫通穴によって両面の回路607, 608が電氣的に接続されているものである。

【0017】

次に、図7(b)に示すように両面基板10の両側にプリプレグ125, 126および銅箔1を重ねて、熱プレス装置等を用いて一体成型を行い、図7(c)に示すような積層物を得た。

【0018】

次に、図7(d)に示すようにドリル加工等により貫通穴加工を行い、めっき層13を基板表面および穴内に形成した。この状態で表裏および層間の電氣的接続が得られている。

【0019】

10

20

30

40

50

次に表裏のめっき層 1 3 および銅箔 1 をエッチング等の方法で回路形成し、図 7 (e) に示すような 4 層の回路形成基板を得た。

【 0 0 2 0 】

【発明が解決しようとする課題】

しかしながら実際の回路形成基板においては回路のデザインは使用するアプリケーションの要求によって様々なものが必要となるために回路形成基板の製造について以下のような課題が生じる。

【 0 0 2 1 】

図 5 にて説明した第 1 の従来例においては、回路形成した中間材の回路の形状は回路形成基板の用途により様々であり、図 5 (g) におけるガラスエポキシ基材 2 0 1 とガラスエポキシ基材 2 0 2 の間に充填されるべき樹脂の体積や、ガラスエポキシ基材 2 0 3 とガラスエポキシ基材 2 0 4 の間に充填されるべき樹脂の体積は当然のことながら回路の形状をはじめとする回路形成基板の設計によって異なるものである。

10

【 0 0 2 2 】

そのために、図 5 (f) で示すように回路の面積が小さい回路 6 0 5 側では B ステージ層 5 で埋め込むことができなくなり空隙 1 5 が発生してしまい、回路の面積が大きい回路 6 0 6 側では B ステージ層 5 が過剰な体積を持つことになり、導電性ペースト 4 が回路 6 0 6 に十分接触できなくなり接触不良部 1 6 が発生してしまう。

【 0 0 2 3 】

空隙 1 5 を含んだ回路形成基板は、基板上に電子部品を実装するために半田付けを行い加熱される際に、空隙 1 5 をきっかけとして層間剥離等の重大な問題が発生する可能性がある。また、接触不良部 1 6 が発生した場合には当然のことながら層間の電氣的接続の信頼性は低下する。

20

【 0 0 2 4 】

また、空隙 1 5 が形成されないように B ステージ層 5 の厚みを過剰なものとした場合には、加熱加圧した際の B ステージ層 5 の流動が大きく導電性ペースト 4 が横方向に押し流されて層間の電氣的接続に問題を生じる場合がある。

【 0 0 2 5 】

図 6 にて説明した第 2 の従来例では、導電性ペースト 4 0 6 , 4 0 7 , 4 0 8 は基板厚み方向に同じ位置にあり、強固に圧縮され層間の電氣的接続は十分に形成できるが、導電性ペースト 4 0 5 は上下に銅箔 1 および導電性ペースト 4 が無く、B ステージフィルム 9 のみであるために十分に圧縮されずに圧縮不足ピア 1 7 となってしまう。圧縮不足ピア 1 7 は当然のことながら、導電性ペースト 4 中の導電粒子の銅箔 1 への接触が不十分であり、その信頼性は低いものとなってしまう。

30

【 0 0 2 6 】

図 7 で説明した第 3 の従来例では、回路 6 0 7 はその面積が大きいためプリプレグ 1 2 5 の成型後の厚みは大きくなり、圧縮不足層 1 9 となり、回路 6 0 8 はその面積が小さいためにプリプレグ 1 2 6 の成型後の厚みは薄くなり、過圧縮層 2 0 となる。

【 0 0 2 7 】

このような層間の絶縁層厚みのばらつきは回路 6 の特性インピーダンス等の高周波特性を重要視する回路形成基板では管理されるべき項目であり、前述の過圧縮層 2 0 や圧縮不足層 1 9 は層単位のほかに回路 6 0 7 , 6 0 8 の基板面内での面積差により層内でも厚みの差が発生する場合があります。

40

【 0 0 2 8 】

【課題を解決するための手段】

本発明の回路形成基板の製造方法においては、積層工程の前に金属箔あるいは回路に段差を形成する構成あるいは、金属箔あるいは回路に凹部あるいは島状抜きパターンあるいは溝状抜きパターンを形成する構成としたものである。

【 0 0 2 9 】

この本発明によれば、段差の作用により回路の面積差を吸収し積層工程で B ステージ状

50

態の樹脂等が流動および圧縮される際にその厚みを安定化できるものである。

【0030】

また、本発明の回路形成基板の製造方法においては、金属箔もしくは基板材料が少なくともCステージ材料を1種以上含む構成としたものである。

【0031】

この本発明によれば、回路およびビアの配置に関係なく、各々のビアにおいて導電性ペースト等の圧縮が十分に行われるものである。

【0032】

以上の結果として、導電性ペースト等を用いた層間の電氣的接続の信頼性が大幅に向上する、あるいは層間の絶縁層の厚みの安定化により高周波特性等に優れた回路形成基板を提供できるものである。

【0033】

【発明の実施の形態】

本発明の請求項1に記載の発明は、片面に銅箔を張り合わせた基材にビア穴を加工する工程と、前記ビア穴に導電性ペーストを充填する工程と、前記基材の側にBステージ層を形成する工程とを用いて得られる構成物を複数準備する工程と、銅箔の上に前記構成物を重ねて加熱加圧し、上下の銅箔の電氣的接続を得る工程と、前記上下の銅箔に回路を形成して両面回路形成基板を得る工程と、両面回路形成基板の回路の前記構成物の前記導電性ペーストに接触する部分を除いてハーフエッチングし、回路に突起形状の段差を有する中間材を得る工程と、前記中間材に前記構成物を前記Bステージ層が形成された側で相互に位置合わせして重ね、加熱加圧する工程とを備え、前記中間材の突起形状の段差は前記構成物のビア穴が形成された位置で前記ビア内に没入し、前記導電ペーストを圧接する位置に形成されることを特徴とする回路形成基板の製造方法としたものであり、段差の作用によりBステージ材料によって回路が完全に埋め込まれボイドの発生が無くなるとともに層間接続手段による層間接続の信頼性が向上する等の効果を有する。

【0034】

また、Bステージ層を形成することにより、Cステージ基材の寸法安定性を持つとともに、Cステージ状態の両面あるいは片面に配置したBステージ状態基板材料の量が少ない場合にも、回路の埋め込み性が十分である等の効果を有する。

【0035】

また、層間接続手段に導電性ペーストあるいは金属同士の圧接接続等の圧縮により電氣的接続の確実性が増すような手段を用いた場合に段差の作用により、圧縮性が増し層間接続手段による接続が高信頼性にできる等の効果を有する。

【0036】

本発明の請求項2に記載の発明は、段差部分の面積が、層間接続手段の面積より小さいことを特徴とする請求項1に記載の回路形成基板の製造方法としたものであり、層間接続手段に導電性ペーストあるいは金属同士の圧接接続等の圧縮により電氣的接続の確実性が増すような手段を用いた場合に、段差を層間接続手段内に没入させることができ、より強固な圧縮が得られる等の効果を有する。

【0037】

本発明の請求項3に記載の発明は、回路あるいは回路としてパターン形成する前の金属箔に対して、部分エッチングにより段差を形成したことを特徴とする請求項1に記載の回路形成基板の製造方法としたものであり、段差として高くなる部分をマスキングしてエッチングを施し、その後本来の回路パターンをマスキングしてエッチングし、回路を形成するという順序で実施した際に、本来の回路パターンを回路形成する場合に金属箔の厚みが減少しているため、微細な形状の回路をエッチングすることが容易になる等の効果を有する。

【0038】

また、本来の回路パターンを形成した後に、段差として高くなる部分をマスキングしてエッチングを施して段差を形成した場合には、回路パターンを形成する際に、金属箔が平

10

20

30

40

50

坦なのでドライフィルム等によるエッチングレジストの密着性が容易に得られる利点がある。

【0039】

本発明の請求項4に記載の発明は、回路あるいは回路としてパターン形成する前の金属箔に対して、めっきあるいは蒸着あるいはワイヤーボンディングにより段差を形成したことを特徴とする請求項1に記載の回路形成基板の製造方法としたものであり、部分エッチング等の方法を採用しなくても段差が形成できるとともに、金属箔と異なる材料を用いて段差を形成することもでき、さらにはワイヤーボンディング等の方法では基板上の任意の位置に段差が容易に形成でき、形成位置が変更された場合においてもボンディング位置のデータを変更するだけで簡便に対応できる等の効果を得ることができる。

10

【0040】

本発明の請求項5に記載の発明は、同一層の回路もしくは金属箔において、前記同一層の基板材料の面積に対する回路の面積の割合によって、前記回路の中で段差を形成する面積を変化させることを特徴とする請求項1に記載の回路形成基板の製造方法としたものであり、回路の面積によって変化する埋め込みが必要な体積とBステージ樹脂の体積をほぼ合致させ、本発明の効果を最大値に発揮できる等の効果を有する。

【0041】

本発明の請求項6に記載の発明は、両面に電源あるいはアースパターンを含む回路を有する両面基板を準備する工程と、前記回路をエッチングにより薄く加工する工程と、前記両面基板の両側に含浸樹脂を含むプリプレグ及び銅箔を重ね、一体成型を行い積層物を得る工程とを備え、前記電源あるいはアースパターンの回路には抜きパターンが形成されていることを特徴とする回路形成基板の製造方法としたものであり、抜きパターンにBステージ樹脂が流入することで、成型後の層間の絶縁層厚みを制御でき、各層の絶縁層厚みを安定化あるいはほぼ一致させることができる等の効果を有する。

20

【0042】

また、抜きパターンは電源あるいはアースパターンの回路に形成されることから、回路の形状で比較的大きな面積で回路の特性に影響せずに形状の変更が可能な電源あるいはアースパターンの部分に抜きパターンを形成することが回路形成基板の特性面からも好ましい。

【0043】

本発明の請求項7に記載の発明は、抜きパターンは溝状の抜きパターンであって、回路形成基板の中心から外側に向かって溝状に形成されたものであることを特徴とする請求項6に記載の回路形成基板の製造方法としたものであり、プリプレグに含まれる含浸樹脂は回路形成基板の中心から外側に向かって流動するので、溝状抜きパターンを形成した部分は含浸樹脂の流動量が多くなり、成型後のプリプレグの厚みを均一化する効果を有する。

30

【0044】

以下、本発明の実施の形態について、図1から図4を用いて説明する。

【0045】

(実施の形態1)

図1(a)～(i)は本発明の第1の実施の形態における回路形成基板の製造方法および回路形成基板を示す工程断面図である。

40

【0046】

図1(a)に示すように片面に厚み18 μ mの銅箔1を張り合わせた厚み100 μ mのガラスエポキシ基材2を準備する。この構成はガラスエポキシプリプレグを2枚の銅箔に挟み込んで熱プレスした後に片側の銅箔をエッチング等で除去しても良いし、銅箔1枚と離形性シートとの間にガラスエポキシプリプレグを挟んで熱プレスした後に離形性シートを剥離して作成することもできる。

【0047】

次に、図1(b)に示すようにガラスエポキシ基材2に炭酸ガスレーザを用いてビア穴3を加工し、湿式デスミア等の方法でビア穴3内の炭化物等を除去し、ビア穴3に導電性

50

ペースト4を充填した。加工した穴径は約150 μm で、導電性ペースト4は熱硬化性樹脂と硬化剤および銅粉を混練しペースト化したものである。

【0048】

充填前にガラスエポキシ基材2に粘着性シートを張り付け、充填後に剥がすことで図1(b)に示すような、導電性ペースト4がガラスエポキシ基材2から突出した形状を得た。ビア穴3内に電解めっき等の方法を用いて銅を成長させビア穴3を全てあるいは途中まで埋めた後に導電性ペースト4をその先端に塗布するような方法を用いることも可能である。

【0049】

次に、図1(c)に示すようにBステージ層5を塗布する。Bステージ層5は、未硬化の熱硬化エポキシ樹脂を硬化剤とともに溶剤等で希釈し低粘度にしたものを、カーテンコート法等で塗布した後に、温風にて乾燥してBステージ化して約15 μm の厚みのBステージ層5を形成した。

【0050】

次に、図1(d)に示すように約18 μm 厚の銅箔1の上に、図1(c)の構成物を重ねて、熱プレス装置を用いて加熱加圧し、Bステージ層5を硬化させた。この際に、導電性ペースト4は圧縮され、上下の銅箔1に圧接し電気的接続を形成する。

【0051】

次に、銅箔1をエッチング等の方法を用いて回路601, 602を形成し図1(e)のような両面回路形成基板を得た。

【0052】

次に、段差701, 702をレジストによりマスクングして回路601, 602を約半分の9 μm 程度の厚みまでハーフエッチングし、図1(f)に示す中間材802を得た。

【0053】

次に、図1(g)に示す構成の中間材801, 803の間に図1(f)に示す構成の中間材802を、相互に位置合わせして重ね、熱プレス装置を用いて加熱加圧して図1(h)に示す積層物を得た。回路601, 602はハーフエッチングされて厚みが薄くなっているため、従来例で発生した空隙は発生しない。さらに、段差701, 702は突起形状であるために加圧力が有効に段差部に作用し、導電性ペースト4に有効に圧接されている。

【0054】

特に回路601の段差701は約100 μm の直径の円形に形成したのでビア穴3内に没入し、強固に導電性ペースト4に圧接されている。さらに表面の銅箔1をパターンニングして図1(i)に示す4層の回路形成基板を得た。

【0055】

Bステージ層501, 502の厚みを約15 μm として積層後に従来例で発生していた空隙や接触不良部が発生しないようにするためには、回路601の段差上面を基準にした時の凹部体積とBステージ層501の体積を略同一にできるように段差部の形状および段差の高さを設定すれば良い。

【0056】

ただし、通常はBステージ層501は積層時に加圧加熱され、基板の外側にわずかに流れ出ることと、若干の揮発分があることを考慮し、Bステージ層501の体積を前記凹部体積より大きめに設定することが好ましい。Bステージ層502と回路602の関係も同様である。

【0057】

本実施形態で説明したハーフエッチングという選択的なエッチング法ではなく、回路6を一様にエッチングした場合は空隙の発生は改善されるが、接触不良部の発生を防止することはできない。

【0058】

その場合には、銅箔1の厚みをあらかじめ薄いものを使用するか、上述したように一様

10

20

30

40

50

にエッチングして薄くしておき、導電性ペーストに接触する部分に部分めっきもしくは部分蒸着を施す、あるいはワイヤーボンディング等のパンプ形成法により突起を形成して、本実施形態と同様の効果を得ることができる。

【0059】

上記した突起形成法の場合には、銅箔1と異なる材料、例えば金等の接触抵抗が低く、延性に富むような材料を突起に用いることで導電性ペーストとの圧接をより確実にすることもできる。

【0060】

また、本実施の形態では段差の形成を導電性ペーストを用いた層間接続手段部分に実施した例を説明したが、回路の電気抵抗を低減する、あるいはインピーダンスマッチングをとる、あるいは回路形成基板の剛性を確保するなどの観点から層間接続手段以外の部分についても段差を部分的に形成することも、回路形成基板の要求特性に合わせて実施することが可能である。

【0061】

さらに、本実施の形態において段差を形成せずに、回路601と回路602の面積の比に応じてBステージ層501とBステージ層502の形成厚みを変化させることも有効な手段である。

【0062】

具体的には、Bステージ層501を15 μ mの厚みで形成し、Bステージ層502については回路602の面積が少ないことを考慮して20 μ mの厚みとした。図示していないが、熱プレス時に外部に流れ出すBステージ層の量は熱プレスの圧力、温度およびそれらのプロファイルによって異なるので、それも考慮してBステージ層の最適厚みも調整する必要がある。

【0063】

ただし、Bステージ層の厚みを各層で最適化しているためBステージ層501とBステージ層502のそれぞれから基板材料の外側に流れ出す量は概略等しくなる。すなわち、単一の熱プレス条件で異なる回路の面積を持つ複数層に対して最適な結果を得ることが可能になるのである。

【0064】

この効果はBステージ層501とBステージ層502の流動性、すなわちBステージ化の度合いを変化させることでも得られる。具体例として温風等でBステージ化する際条件を変化させたり、Bステージ層に微細なフィラーを添加する方法等が採用でき、本実施の形態ではBステージ層501のBステージ化の条件を弱めて流動性を上げた場合に良好な結果を得た。

【0065】

ただし、上記したBステージ層厚みを変化させたり流動性を変化させることは同一の層内で実施することは困難であり、同一層内で回路の面積あるいは形状がばらつきを持っている場合には適用しにくい場合がある。

【0066】

(実施の形態2)

図2(a)~(f)は、本発明の第2の実施の形態における回路形成基板の製造方法および回路形成基板を示す工程断面図である。

【0067】

図2(a)に示すBステージフィルム9は120 μ mの厚みの未硬化エポキシ樹脂フィルムであり、硬化剤を含有している。

【0068】

次に図2(b)に示すように、レーザ等を用いてビア穴3を加工した後に導電性ペースト4を充填する。ビア穴3を加工する前に樹脂フィルムをラミネート等の方法を用いてBステージフィルム9の両面に張り付けておき、充填後に剥離することで図6(b)に示すような、導電性ペースト4が突出した形状を得る。

10

20

30

40

50

【0069】

次に、図2(c)に示すように、Bステージフィルム9に回路6を転写する。転写方法の例としては、離形性フィルムに銅箔を張り合わせたものをエッチング等の方法で銅箔を所望の形状に回路形成し、Bステージフィルム9に圧着した後に離形性フィルムを剥離する等の方法がある。

【0070】

次に、図2(d)に示すように、熱プレス装置を用いて加圧加熱することで、回路6をBステージフィルム9に没入させ導電性ペースト401によって表裏の電氣的接続を得て両面基板とする。同時にBステージフィルム9は硬化して、Cステージ化する。

【0071】

次に、図2(e)に示すように、片面に回路を転写したBステージフィルム9を2枚と上記したCステージ化した両面基板を位置合わせし、熱プレス装置にて加圧加熱し、図2(f)に示す4層の回路形成基板を得る。

【0072】

導電性ペースト401は1回目の加圧加熱により十分に圧縮されており、その電氣的接続の信頼性は十分なものである。

【0073】

本実施形態では2枚のBステージ材料の間にCステージ材料を挟み込んだが、Cステージ材料の間にBステージ材料を挟み込むことでも同様の効果が得られる。

【0074】

(実施の形態3)

図3(a)に示すような両面基板10を準備する。両面基板は、ガラスエポキシ等の基板材料の両面に銅箔によって回路603, 604が形成されており、さらにめっきが施された貫通穴によって両面の回路が電氣的に接続されているものである。

【0075】

本来は図7(a)に示す両面基板と同じ構成であったが、本実施形態では回路603の形成時に抜きパターン11を形成した。通常の回路形成基板では、回路の形状で比較的大きな面積となっている部分は電源あるいはアースパターンであり、その形状は回路の特性に影響せずに変更可能な場合も多い。抜きパターン11はそのような変更可能な部分に形成することが回路形成基板の特性面からも好ましい。

【0076】

次に、回路603のみをエッチングにより約40%薄くなるよう加工し、図3(b)に示すように両面基板10の両側にプリプレグ121, 122および銅箔1を重ねて、熱プレス装置等を用いて一体成型を行い図3(c)に示すような積層物を得た。

【0077】

次に、図3(d)に示すように、ドリル加工等により貫通穴加工を行い、めっき層13を基板表面および穴内に形成した。この状態で表裏および層間の電氣的接続が得られている。

【0078】

次に表裏のめっき層13および銅箔1をエッチング等の方法で回路形成し、図3(e)に示すような4層の回路形成基板を得た。

【0079】

本実施の形態では図7(a)に示す両面基板の構成で、回路607と回路608の面積を比較して、前者が約50%広がったので抜きパターン11の形成と回路603を薄くする片面エッチング加工を行い、回路603と回路604の体積が概略等しくなるように設計を実施した。

【0080】

その結果、プリプレグ121および122の一体成型後の厚みはほぼ等しくなり、回路形成基板として安定した高周波特性が得られた。

【0081】

10

20

30

40

50

本実施の形態では、抜きパターンの形成と片面エッチングの両方の手段を実施したが、回路形成基板の設計に合わせてどちらか一方の手段とすることももちろん可能である。

【0082】

また、抜きパターン11の形状は略円形、略楕円形、略長方形等様々なものが考えられるが、回路形成基板の特性を重視すると共に、隣接する回路パターン設計の妨げにならないような形状を採用すれば良く、さらに回路の面積内で独立したパターンで無くとも、たとえば上方より見た際に回路外周に対して凹形状にした抜きパターン11の採用も可能である。

【0083】

また、図中には表現していないが、抜きパターンではなくダミーパターンを配置することも効果がある。つまり、従来例で説明した空隙15ができやすい箇所の近傍に、ダミーの回路を配置するのである。その結果、ダミーの回路によって基板材料を流動させ空隙15が埋められるような現象が起こり、空隙15の発生を防止することができる。

【0084】

通常回路形成基板の製造においては比較的大きな基板サイズで製造を行い、最終的に大きな基板サイズからユーザが要望する回路形成基板を切り出したり打ち抜くことが多い。その際に大きな基板サイズでは最終製品に関係の無い枠や切りしる部分等があるので、そこにダミー回路を配置することが可能である。

【0085】

(実施の形態4)

図4(a)~(d)は本発明の第4の実施の形態における回路形成基板の製造方法および回路形成基板を示す工程断面図である。

【0086】

導電性ペースト4を貫通穴内に充填したプリプレグ123, 124を用いた他は第3の実施形態と同様の構成であるが、抜きパターンの代わりに溝状抜きパターン14を形成している。

【0087】

図4では断面を示しているが、上方から見ると溝状抜きパターン14は回路形成基板の内部から略外周方向に溝状に形成されたものである。熱プレス装置によって加圧加熱される際に、プリプレグ123, 124に含まれる含浸樹脂は回路形成基板の中心から外側に向かって流動するので、溝状抜きパターン14を形成した部分は含浸樹脂の流動量が多くなり、成型後のプリプレグ123と124の厚みを均一化する効果を発揮する。

【0088】

以上述べてきた本発明の実施形態では、層間の圧縮性の差を均一化する内容を説明したが、単一の層においても同様の手段は有効なものである。

【0089】

例えば、図3(a)に示す回路603が面積の大きい部分と小さい部分が、同じ層に設計されていた場合に、面積の大きい部分に対して、部分エッチング、抜きパターンの形成、溝状抜きパターンの形成を実施して、同一面内での絶縁層厚みを均一化することができる。

【0090】

以上述べた実施の形態1から4でプリプレグとして説明した材料の例としては、通常のガラス繊維織布あるいは不織布に熱硬化性樹脂を含浸しBステージ化したものを用いることが可能でガラス繊維の代わりにアラミド等の有機繊維を採用することもできる。またBステージフィルムに代えてプリプレグの使用も可能である。

【0091】

また、本発明の実施の形態で熱硬化性樹脂と記述した部分の熱硬化性樹脂の例としては、エポキシ系樹脂、エポキシ・メラミン系樹脂、不飽和ポリエステル系樹脂、フェノール系樹脂、ポリイミド系樹脂、シアネート系樹脂、シアン酸エステル系樹脂、ナフタレン系樹脂、ユリア系樹脂、アミノ系樹脂、アルキド系樹脂、ケイ素系樹脂、フラン系樹脂、ポ

10

20

30

40

50

リウレタン系樹脂、アミノアルキド系樹脂、アクリル系樹脂、フッ素系樹脂、ポリフェニレンエーテル系樹脂、シアネートエステル系樹脂等の単独、あるいは2種以上混合した熱硬化性樹脂組成物あるいは熱可塑樹脂で変性された熱硬化性樹脂組成物を用いることができ、必要に応じて難燃剤や無機充填剤の添加も可能である。

【0092】

さらに、本発明で採用した各層の回路の体積を均一化する等の手段は、設計手法として設計者自らが計算を実施せずとも、現在の回路パターン設計作業はコンピュータ支援設計が通常であるので、そのプログラムに本発明の考え方を導入することで容易に実現が可能である。

【0093】

【発明の効果】

以上述べたように本発明の回路形成基板の製造方法および回路形成基板においては、積層工程の前に金属箔あるいは回路に段差を形成する構成あるいは、金属箔あるいは回路に凹部あるいは島状抜きパターンあるいは溝状抜きパターンを形成する工程としたものであり、段差の作用により回路の面積差を吸収し積層工程でBステージ状態の樹脂等が流動および圧縮される際にその厚みを安定化できるものである。

【0094】

また、本発明の回路形成基板の製造方法および回路形成基板においては、金属箔もしくは基板材料が少なくともCステージ材料を1種以上含む構成としたものであり、回路およびビアの配置に関係なく、各々のビアにおいて導電性ペースト等の圧縮が十分に行われるものである。

【0095】

以上の結果として、導電性ペースト等を用いた層間の電氣的接続の信頼性が大幅に向上する、あるいは層間の絶縁層の厚みの安定化により高周波特性等に優れた回路形成基板を提供できるものである。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態の回路形成基板の製造方法を示す工程断面図

【図2】 本発明の第2の実施の形態の回路形成基板の製造方法を示す工程断面図

【図3】 本発明の第3の実施の形態の回路形成基板の製造方法を示す工程断面図

【図4】 本発明の第4の実施の形態の回路形成基板の製造方法を示す工程断面図

【図5】 第1の従来例における回路形成基板の製造方法を示す工程断面図

【図6】 第2の従来例における回路形成基板の製造方法を示す工程断面図

【図7】 第3の従来例における回路形成基板の製造方法を示す工程断面図

【符号の説明】

- 1 銅箔
- 2, 201, 202, 203, 204 ガラスエポキシ基材
- 3 ビア穴
- 4, 401, 402, 403, 404, 405, 406, 407, 408 導電性ペースト
- 5, 501, 502 Bステージ層
- 6, 601, 602, 603, 604, 605, 606 回路
- 701, 702 段差
- 8, 801, 802, 803 中間材
- 9 Bステージフィルム
- 10 両面基板
- 11 抜きパターン
- 121, 122, 123, 124, 125, 126 プリプレグ
- 13 めっき層
- 14 溝状抜きパターン
- 15 空隙

10

20

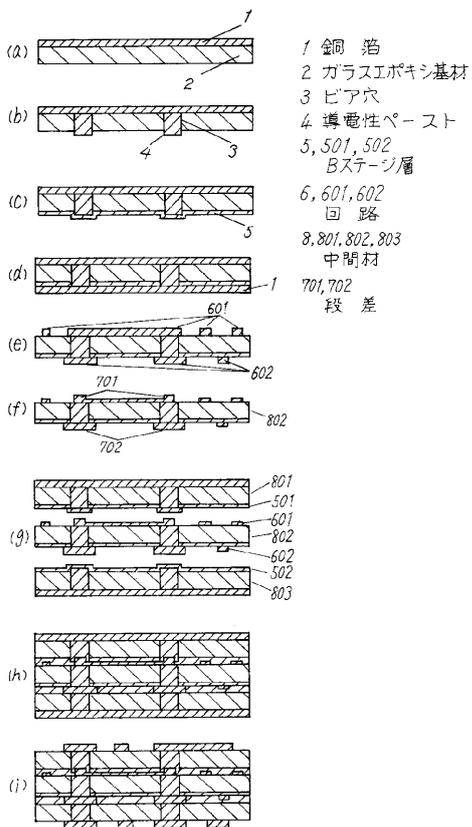
30

40

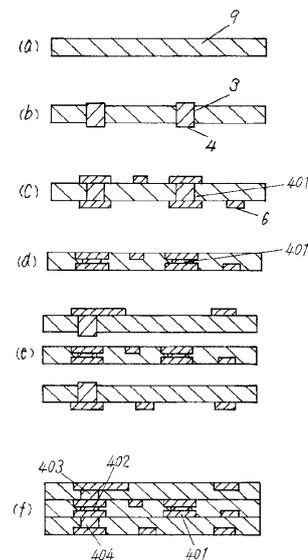
50

- 1 6 接触不良部
- 1 7 圧縮不足ピア
- 1 8 正常圧縮層
- 1 9 圧縮不足層
- 2 0 過圧縮層

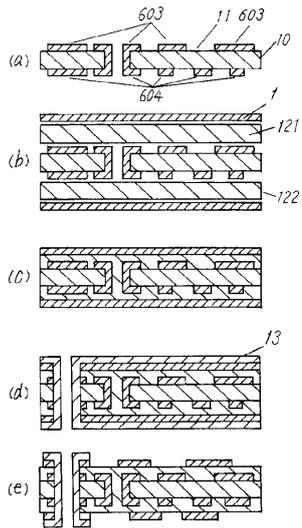
【図1】



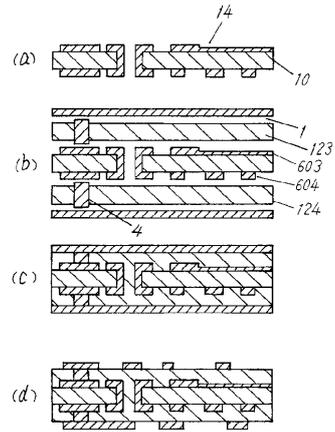
【図2】



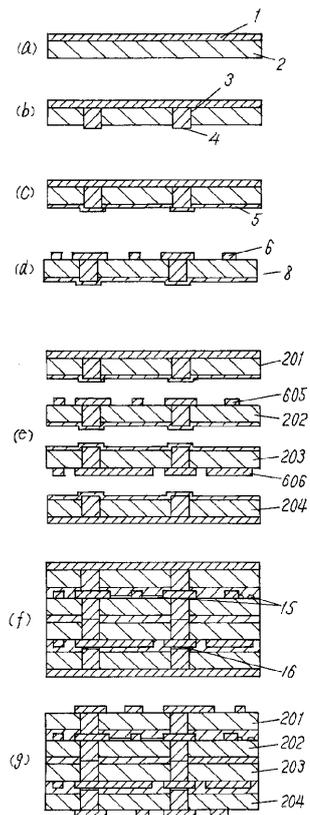
【図3】



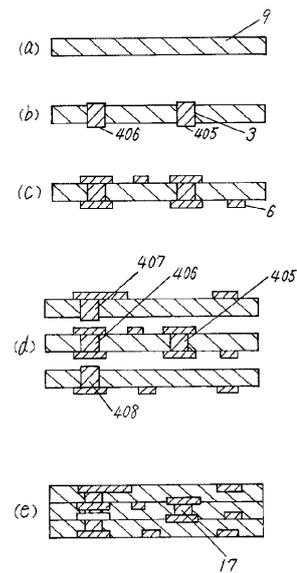
【図4】



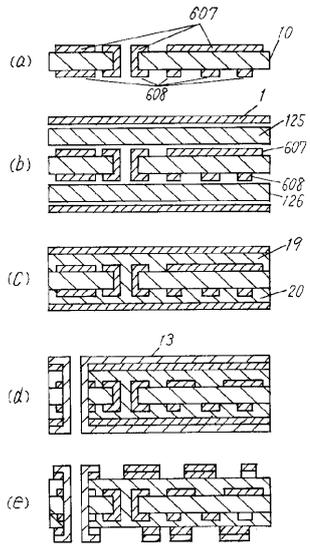
【図5】



【図6】



【図7】



フロントページの続き

- (56)参考文献 特開平 1 0 - 0 8 4 1 8 6 (J P , A)
特開平 1 1 - 0 0 8 4 7 2 (J P , A)
特開 2 0 0 0 - 2 9 4 9 3 1 (J P , A)
特開 2 0 0 0 - 1 5 1 1 0 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H05K 3/46

H05K 1/11

H05K 3/40