



(12) 发明专利申请

(10) 申请公布号 CN 112701156 A

(43) 申请公布日 2021.04.23

(21) 申请号 202011606191.8

(22) 申请日 2020.12.28

(71) 申请人 光华临港工程应用技术研发(上海)有限公司

地址 201306 上海市浦东新区南汇新城镇环湖西二路888号C楼

(72) 发明人 卢红亮 陈金鑫

(74) 专利代理机构 上海盈盛知识产权代理事务所(普通合伙) 31294

代理人 孙佳胤

(51) Int. Cl.

H01L 29/423 (2006.01)

H01L 29/45 (2006.01)

H01L 29/772 (2006.01)

H01L 21/335 (2006.01)

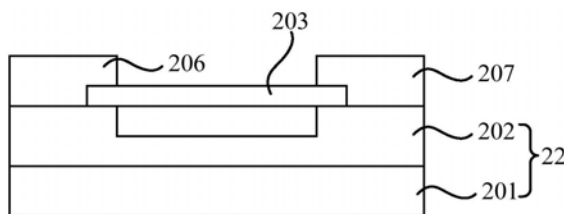
权利要求书1页 说明书4页 附图6页

(54) 发明名称

背栅晶体管及其制备方法

(57) 摘要

本发明提供了一种背栅晶体管,包括:一周周期性孔洞基底,所述周期性孔洞基底由一硅衬底以及所述硅衬底表面的介电层组成,所述介电层表面具有周期性孔洞阵列;一源极,所述源极位于所述周期性孔洞基底上;一漏极,所述漏极位于所述周期性孔洞基底上,且与所述源极分立于一孔洞两侧;一栅极,所述栅极为悬空的 β - Ga_2O_3 纳米带,连接所述源极和漏极。本发明解决了 β - Ga_2O_3 难以应用于沟道材料的问题,并提供了一种高效能的背栅晶体管。



1. 一种背栅晶体管,其特征在于,包括:
 - 一周期性孔洞基底,所述周期性孔洞基底由一硅衬底以及所述硅衬底表面的介电层组成,所述介电层表面具有周期性孔洞阵列;
 - 一源极,所述源极位于所述周期性孔洞基底上;
 - 一漏极,所述漏极位于所述周期性孔洞基底上,且与所述源极分立于一孔洞两侧;
 - 一栅极,所述栅极为悬空的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带,连接所述源极和漏极。
2. 根据权利要求1中所述的背栅晶体管,其特征在于,所述硅衬底为重掺杂P型硅衬底,所述介电层为厚度为110nm的 SiO_2 材料层。
3. 根据权利要求1中所述的背栅晶体管,其特征在于,所述基底上的周期性孔洞以 5×5 的孔洞阵列排列,相邻阵列之间距离 $100\mu\text{m}$,阵列中相邻孔洞之间距离为 $10\mu\text{m}$ 。
4. 根据权利要求3中所述的背栅晶体管,其特征在于,所述孔洞为直径 $5\mu\text{m}$ 的圆形孔洞。
5. 一种背栅晶体管的制备方法,其特征在于,包括如下步骤:
 - 提供一基底,所述基底由一硅衬底以及所述硅衬底表面的介电层组成;
 - 刻蚀所述基底,形成带有周期性孔洞阵列的周期性孔洞基底;
 - 将 $\beta\text{-Ga}_2\text{O}_3$ 纳米带转移至所述周期性孔洞基底的一个孔洞上;
 - 刻蚀所述周期性孔洞基底,以形成位于 $\beta\text{-Ga}_2\text{O}_3$ 纳米带两侧的源漏电极光刻图案;
 - 在所述光刻图案上沉积金属叠层,以形成晶体管的源极和漏极;
 - 在 N_2 气氛中退火。
6. 根据权利要求5中所述的方法,其特征在于,所述周期性孔洞阵列的孔洞直径 $5\mu\text{m}$,且深度可以通过改变反应离子刻蚀时间来调制;相邻的 5×5 圆形阵列之间距离为 $100\mu\text{m}$,每个阵列中相邻圆的间距为 $10\mu\text{m}$ 。
7. 根据权利要求5所述的方法,其特征在于,所述 $\beta\text{-Ga}_2\text{O}_3$ 纳米带使用3M胶带从 $\beta\text{-Ga}_2\text{O}_3$ 单晶块体上机械剥离得到;所述 $\beta\text{-Ga}_2\text{O}_3$ 单晶块体的有效载流子浓度为 $10^{17}\text{-}10^{19}\text{cm}^{-3}$ 。
8. 根据权利要求6中所述的方法,其特征在于,所述源极和漏极采用电子束蒸发的方法沉积金属叠层,所述金属叠层依次为金属Ti层、金属Al层、金属Ni层、以及金属Au层,厚度依次为20nm、100nm、40nm、以及80nm,形成温度为 50°C 。
9. 根据权利要求5所述的方法,其特征在于,所述退火过程使用快速热退火设备,在 N_2 气氛中退火,以实现晶体管良好的欧姆接触,退火温度为 470°C ,退火时间为70s。

背栅晶体管及其制备方法

技术领域

[0001] 本发明涉及半导体领域,尤其涉及一种背栅晶体管及其制备方法。

背景技术

[0002] 近年来,宽禁带半导体 $\beta\text{-Ga}_2\text{O}_3$ 由于具备极高的临界击穿场强、超大的禁带宽度、良好的热稳定性和化学惰性,受到了研究人员广泛的关注。高质量的 $\beta\text{-Ga}_2\text{O}_3$ 衬底可应用在高温、高压及大功率电子设备。结合大约 $300\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ 的载流子迁移率, $\beta\text{-Ga}_2\text{O}_3$ 展现出很大的Baliga优值(BFOM,约为3444),远高于同类型材料SiC和GaN。这使得 $\beta\text{-Ga}_2\text{O}_3$ 成为下一代电力电子器件的理想选择。目前,科研人员已报道了多种简易且成本低廉的 $\beta\text{-Ga}_2\text{O}_3$ 单晶生长方式,例如导模法、浮区法及Bridgman法等。 $\beta\text{-Ga}_2\text{O}_3$ 单晶材料的有效电子浓度可以在 $10^{16}\text{-}10^{19}\text{cm}^{-3}$ 这一宽广的区间内实现有效的调制。此外,相比于其他宽带隙材料, $\beta\text{-Ga}_2\text{O}_3$ 的另一个独特性质在于可以通过常见的胶带剥离技术获得准二维的 $\beta\text{-Ga}_2\text{O}_3$ 纳米片。这一切使得 $\beta\text{-Ga}_2\text{O}_3$ 在未来应用中具备广泛的可行性。但是,由于 $\beta\text{-Ga}_2\text{O}_3$ 沟道器件的研制仍处于发展初期,还面临着众多的技术性难题。例如 $\beta\text{-Ga}_2\text{O}_3$ 材料的热导率明显偏低,而业界普遍使用平整的 $\text{SiO}_2/\text{p}^{++}\text{-Si}$ 作为二维(2D)及准2D背栅晶体管的衬底,且 SiO_2 栅介质层的厚度为285-300nm,这势必加重 $\beta\text{-Ga}_2\text{O}_3$ 器件的散热问题,影响器件的高温工作状态。此外,还存在着栅介质/ $\beta\text{-Ga}_2\text{O}_3$ 沟道之间界面陷阱密度的问题。栅介质与 $\beta\text{-Ga}_2\text{O}_3$ 沟道层之间的界面特性会显著地影响 Ga_2O_3 基器件的沟道输运、场效应迁移率、阈值电压稳定性以及晶体管的可靠性。

[0003] 近年来,为了研究沟道材料的物理属性,避免受到衬底表面缺陷对沟道的影响,科研人员在2D材料器件领域提出了悬空器件的概念,即将晶体管的沟道材料悬浮,避免与底部的介电层完全接触。Chen和Lodha等人分别使用相同的器件工艺研制了局部悬空的 MoS_2 及 ReS_2 背栅场效应晶体管(FET)。他们预先在平整的 $\text{SiO}_2(300\text{-nm})/\text{p}^{++}\text{-Si}$ 衬底上制备好源漏电极,随后将沟道材料直接干法转移至两电极上。制备的悬空FET具有良好的欧姆接触并展现出较好的电学及光电性能。

[0004] 但是,由于 $\beta\text{-Ga}_2\text{O}_3$ 具有超宽的带隙,需要借助后续的退火来形成欧姆接触,上述的器件工艺势必造成 $\beta\text{-Ga}_2\text{O}_3$ 很大的接触电阻,影响晶体管的性能,因此并不适合应用在 $\beta\text{-Ga}_2\text{O}_3$ 沟道材料上。

发明内容

[0005] 本发明所要解决的技术问题是 $\beta\text{-Ga}_2\text{O}_3$ 难以应用于沟道材料并制备高效能晶体管的问题,提供一种背栅晶体管及其制备方法。

[0006] 为了解决上述问题,本发明提供了一种背栅晶体管,包括:一周期性孔洞基底,所述周期性孔洞基底由一硅衬底以及所述硅衬底表面的介电层组成,所述介电层表面具有周期性孔洞阵列;一源极,所述源极位于所述周期性孔洞基底上;一漏极,所述漏极位于所述周期性孔洞基底上,且与所述源极分立于一孔洞两侧;一栅极,所述栅极为悬空的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带,连接所述源极和漏极。

[0007] 为了解决上述问题,本发明还提供了一种背栅晶体管的制备方法,包括如下步骤:提供一基底,所述基底由一硅衬底以及所述硅衬底表面的介电层组成;刻蚀所述基底,形成带有周期性孔洞阵列的周期性孔洞基底;将 β -Ga₂O₃纳米带转移至所述周期性孔洞基底的一个孔洞上;刻蚀所述周期性孔洞基底,以形成位于 β -Ga₂O₃纳米带两侧的源漏电极光刻图案;在所述光刻图案上沉积金属叠层,以形成晶体管的源极和漏极;在N₂气氛中退火。

[0008] 本发明解决了 β -Ga₂O₃难以应用于沟道材料的问题,并提供了一种高效能的背栅晶体管。

附图说明

[0009] 附图1所示是本发明一具体实施方式所述步骤示意图。

[0010] 附图2A-2E所示是附图1中步骤S10-S14工艺示意图。

[0011] 附图3所示是本发明一具体实施方式所述周期性孔洞基底光学显微镜图像。

[0012] 附图4所示是本发明一具体实施方式所述转移至周期性孔洞基底上的 β -Ga₂O₃纳米带的光学显微镜图像。

[0013] 附图5所示是本发明一具体实施方式所述背栅晶体管光学显微镜图像。

[0014] 附图6所示是本发明一具体实施方式所述背栅晶体管的电流-电压电学测量图像。

[0015] 附图7A-7F所示是本发明一具体实施方式所述周期性孔洞基底工艺示意图。

具体实施方式

[0016] 下面结合附图对本发明提供的一种背栅式晶体管及其制备方法的具体实施方式做详细说明。

[0017] 附图1所示是本发明一具体实施方式所述步骤示意图,包括:步骤S10,提供一基底,所述基底由一硅衬底以及所述硅衬底表面的介电层组成;步骤S11,刻蚀所述基底,形成带有周期性孔洞阵列的周期性孔洞基底;步骤S12,将 β -Ga₂O₃纳米带转移至所述周期性孔洞基底的一个孔洞上;步骤S13,刻蚀所述周期性孔洞基底,以形成位于 β -Ga₂O₃纳米带两侧的源漏电极光刻图案;步骤S14,在所述光刻图案上沉积金属叠层,以形成晶体管的源极和漏极;步骤S15,在N₂气氛中退火。

[0018] 附图2A所示,参考步骤S10,提供一基底21,所述基底21由一硅衬底201以及所述硅衬底201表面的介电层202组成。在本发明的一个具体实施方式中,所述硅衬底201为重掺杂P型硅衬底,所述介电层202为厚度为110nm的SiO₂材料层。

[0019] 附图2B所示,参考步骤S11,刻蚀所述基底21,形成带有周期性孔洞阵列的周期性孔洞基底22。在本发明的一个具体实施方式中,所述周期性孔洞阵列的孔洞直径5 μ m,且深度可以通过改变反应离子刻蚀时间来调制;相邻的5 \times 5圆形阵列之间距离为100 μ m,每个阵列中相邻圆的间距为10 μ m。

[0020] 为了更清楚的表示周期性孔洞基底22的结构,采用扫描电子显微镜进行图像扫描。附图3所示即为本发明一具体实施方式所述周期性孔洞基底光学显微镜图像。

[0021] 附图2C所示,参考步骤S12,将 β -Ga₂O₃纳米带203转移至所述周期性孔洞基底22的一个孔洞上。在本发明的一个具体实施方式中,利用二维材料转移平台完成上述转移步骤,所述 β -Ga₂O₃纳米带203使用3M胶带从 β -Ga₂O₃单晶块体上机械剥离得到;所述 β -Ga₂O₃单晶块

体的有效载流子浓度为 $10^{17}-10^{19}\text{cm}^{-3}$ 。

[0022] 为了更清楚的表示 $\beta\text{-Ga}_2\text{O}_3$ 纳米带203的转移位置,采用扫描电子显微镜进行图像扫描。附图4所示即为本发明一具体实施方式所述转移至周期性孔洞基底上的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带203的光学显微镜图像。

[0023] 附图2D所示,参考步骤S13,刻蚀所述周期性孔洞基底22,以形成位于 $\beta\text{-Ga}_2\text{O}_3$ 纳米带203两侧的源漏电极光刻图案204、205,在本发明的一个具体实施方式中,所示虚线标出的方框即为光刻图案204、205。

[0024] 附图2E所示,参考步骤S14,在所述光刻图案204、205上沉积金属叠层,以形成晶体管的源极206和漏极207。在本发明的一个具体实施方式中,所述源极206和漏极207采用电子束蒸发的方法沉积金属叠层,所述金属叠层依次为金属Ti层、金属Al层、金属Ni层、以及金属Au层,厚度依次为20nm、100nm、40nm、以及80nm,形成温度为 50°C 。

[0025] 步骤S15,在 N_2 气氛中退火。在本发明的一个具体实施方式中,所述退火过程使用快速热退火设备,在 N_2 气氛中退火,以实现晶体管良好的欧姆接触,退火温度为 470°C ,退火时间为70s。

[0026] 上述步骤实施完毕后,即获得本发明一具体实施方式所述的背栅式晶体管,所述背栅式晶体管的结构如附图2E所示,包括:一周期性孔洞基底22,所述周期性孔洞基底22由一硅衬底201以及所述硅衬底201表面的介电层202组成,所述介电层202表面具有周期性孔洞阵列;一源极206,所述源极206位于所述周期性孔洞基底22上;一漏极207,所述漏极207位于所述周期性孔洞基底22上,且与所述源极206分立于孔洞两侧;一栅极203,所述栅极203为悬空的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带,连接所述源极206和漏极207。在本发明的一个具体实施方式中,所述硅衬底201为重掺杂P型硅衬底,所述介电层202为厚度为110nm的 SiO_2 材料层。所述基底22上的周期性孔洞以 5×5 的孔洞阵列排列,相邻阵列之间距离 $100\mu\text{m}$,阵列中相邻孔洞之间距离为 $10\mu\text{m}$;所述孔洞为直径 $5\mu\text{m}$ 的圆形孔洞。

[0027] 附图5所示是本发明一具体实施方式所述背栅晶体管光学显微镜图像。

[0028] 使用半导体器件分析仪测定上述样品的电学特性,如附图6所示,左侧的图a是晶体管的漏极电流-源漏电压(I_d-V_d)欧姆特性检测曲线,右侧的图b是上述晶体管的漏极电流-栅极电压(I_d-V_{bg})转移特性曲线,开关电流比高于 10^4 ,显示样品具有良好的器件特性。

[0029] 上述技术方案解决了 $\beta\text{-Ga}_2\text{O}_3$ 难以应用于沟道材料的问题,并提供了一种高效能的背栅晶体管。

[0030] 以下结合具体工艺场景给出上述技术方案的一个实施例。

[0031] 基于 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带悬空背栅晶体管的制备,孔洞深度55nm。

[0032] 第一步骤,衬底清洗:以平整的长有110nm SiO_2 层的重掺杂P型Si(100)为衬底,依次用丙酮、乙醇、去离子水超声波清洗15min,去除Si表面的有机物,最后用氮气吹干。

[0033] 第二步骤, $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底的制备方法,参考附图7A-7F所示的本发明一具体实施方式所述周期性孔洞基底工艺示意图,所述方法包括以下步骤:

[0034] (1)附图7A所示,将清洗好的平整衬底 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 固定在匀胶机托盘上,旋涂正性光刻胶。匀胶机转速:前转 $500\text{rad}/\text{min}$,前转时间5s;后转 $3000\text{rad}/\text{min}$,后转时间60s;

[0035] (2) 将步骤(1)中的样品放置在烘胶台上软烘,烘胶台加热温度 100°C ,烘胶时间90s;

[0036] (3) 用光刻机对样品进行紫外曝光,将掩膜版上的周期性圆形阵列微图案转移到样品光刻胶上,曝光时间18s,且掩膜版上的周期性圆形阵列微图案的圆形直径 $5\mu\text{m}$,相邻的 5×5 圆形阵列之间距离为 $100\mu\text{m}$,每个阵列中相邻圆的间距为 $10\mu\text{m}$;

[0037] (4) 将样品浸泡在显影液中显影,显影时间45s,然后立刻取出样品用去离子水冲净,用 N_2 吹干;得到附图7B所示的结构。

[0038] (5) 附图7C所示,用磁控溅射的方法在样品有光刻图案的一面沉积约60nm厚的金属镍,用于刻蚀掩膜,功率75W,工作气压为在Ar氛围中0.35Pa;

[0039] (6) 附图7D所示,将样品浸泡于丙酮溶液中,使用超声池进行超声波清洗剥离剩余的光刻胶,直至样品表面图案完全出现;

[0040] (7) 附图7E所示,对步骤(6)中的样品进行反应离子刻蚀(RIE),刻蚀气体 SF_6/O_2 ,流量分别为20和30sccm,刻蚀功率为150W,工作气压为3Pa,刻蚀时间60s;

[0041] (8) 附图7F所示,将样品浸泡于混合溶液(体积比 $\text{HNO}_3:\text{HCl}:\text{H}_2\text{O}=1:1:3$)中,超声波清洗15min,以去除残留的掩膜金属镍,即获得所述的 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底。

[0042] 第三步骤,基于 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带悬空背栅晶体管的制备方法,所述方法包括以下步骤:

[0043] (1) 使用3M胶带从 $\beta\text{-Ga}_2\text{O}_3$ 单晶块体上机械剥离出 $\beta\text{-Ga}_2\text{O}_3$ 纳米带,纳米带厚度 $\sim 200\text{nm}$;

[0044] (2) 利用二维材料转移平台将步骤(1)中的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带转移至 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底的某一孔洞上;

[0045] (3) 将步骤(2)中的样品固定在匀胶机托盘上,旋涂电子束光刻胶。匀胶机转速:前转 $500\text{rad}/\text{min}$,前转时间5s;后转 $4000\text{rad}/\text{min}$,后转时间60s;

[0046] (4) 将步骤(3)中的样品放置在烘胶台上软烘,烘胶台加热温度 170°C ,烘胶时间3min 30s;

[0047] (5) 对步骤(4)中的样品进行电子束曝光(EBL),以制作源漏电极图案;

[0048] (6) 将曝光后的样品浸泡在显影液中显影,显影时间60s,然后立刻取出样品用 N_2 吹干,再将样品浸泡在异丙醇中定影,定影时间60s,随后立刻取出样品并用 N_2 吹干;

[0049] (7) 用电子束蒸发(EBE)的方法在样品有光刻图案的一面沉积Ti/Al/Ni/Au叠层金属,用作晶体管的电极,叠层金属电极厚度为20/100/40/80nm,生长温度为 50°C ;

[0050] (8) 将步骤(7)中的样品浸泡于丙酮溶液中,使用超声池进行超声波清洗剥离剩余的光刻胶,直至样品表面图案完全出现,随后取出样品用去离子水冲净,用 N_2 吹干,即获得所述的基于 $\text{SiO}_2(110\text{-nm})/\text{p}^{++}\text{-Si}$ 周期性孔洞基底的 $\beta\text{-Ga}_2\text{O}_3$ 纳米带悬空背栅晶体管。

[0051] (9) 使用快速热退火(RTP)设备对步骤g中的样品进行 N_2 气氛退火,以实现晶体管良好的欧姆接触,退火温度 470°C ,退火时间70s。

[0052] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

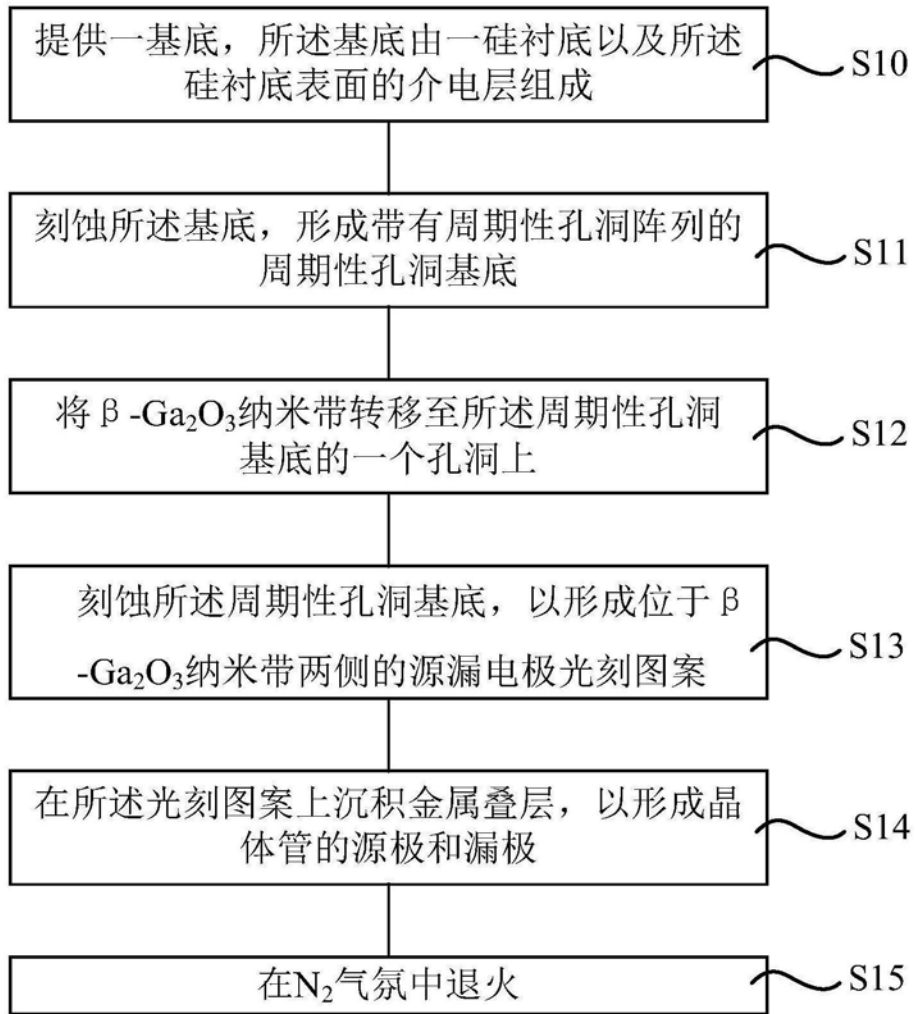


图1

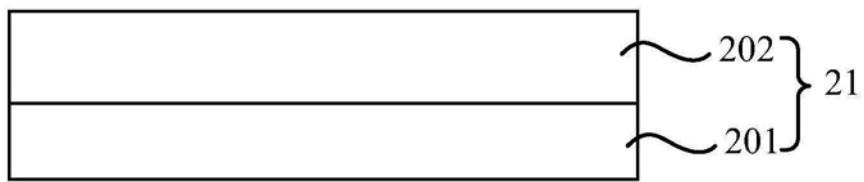


图2A

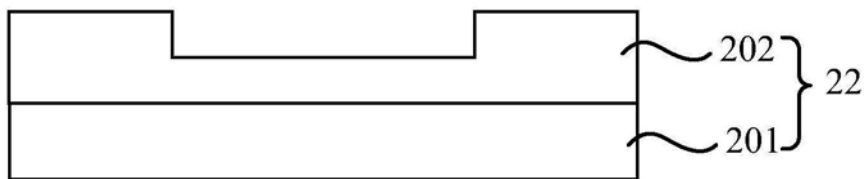


图2B

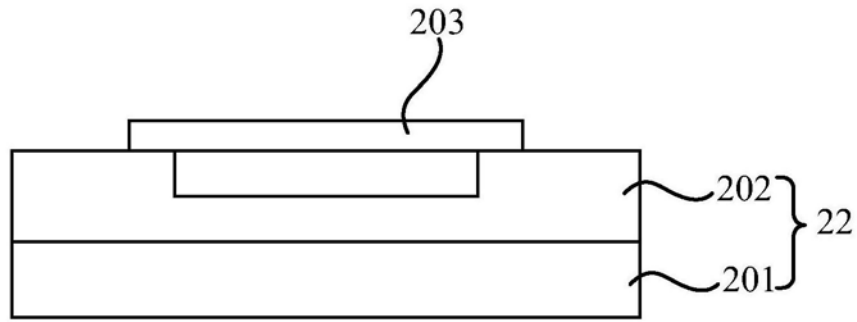


图2C

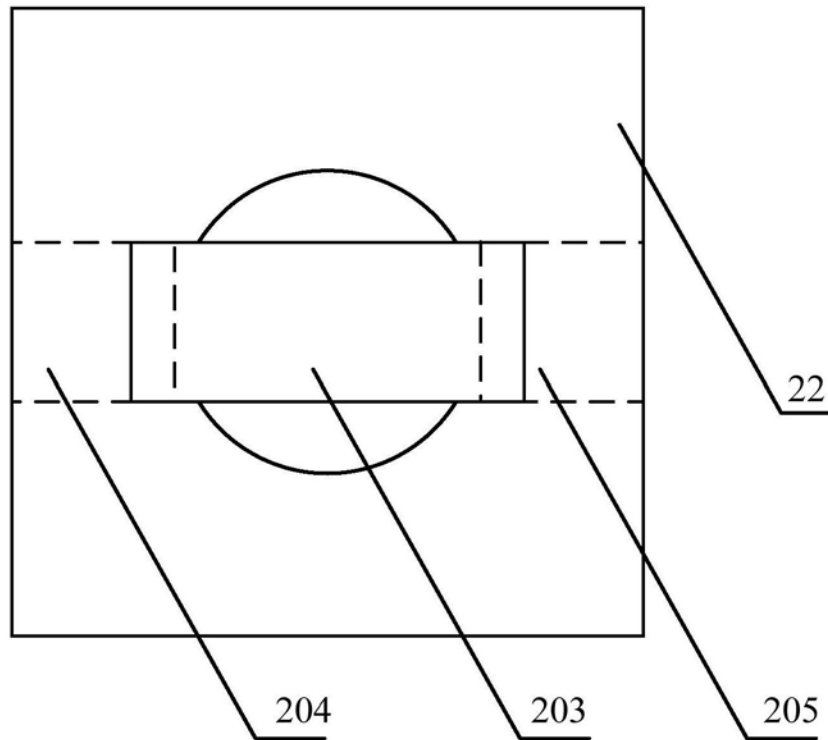


图2D

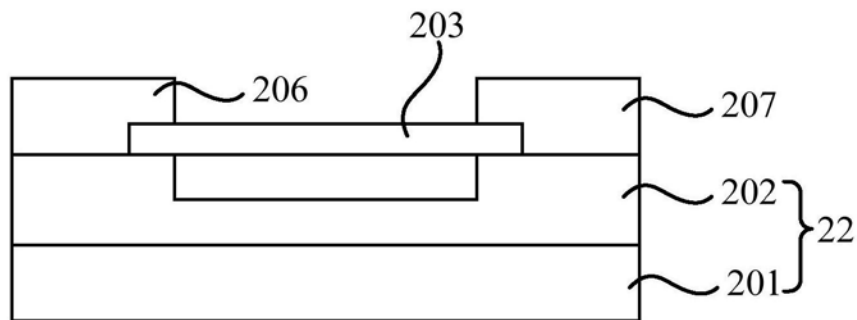


图2E

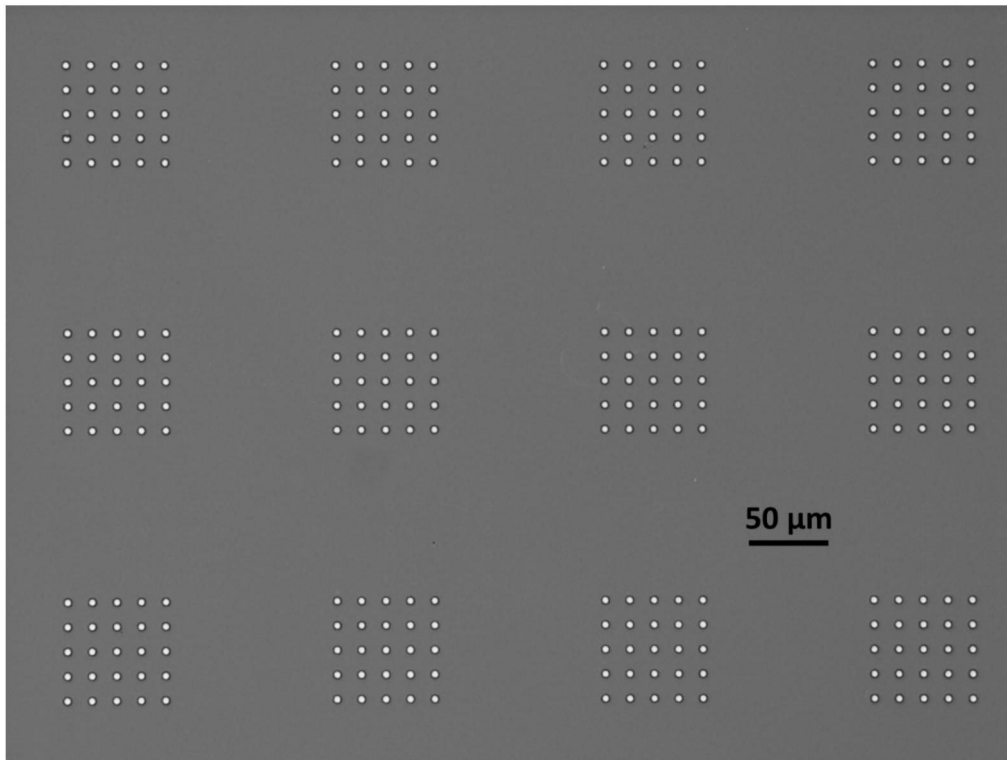


图3

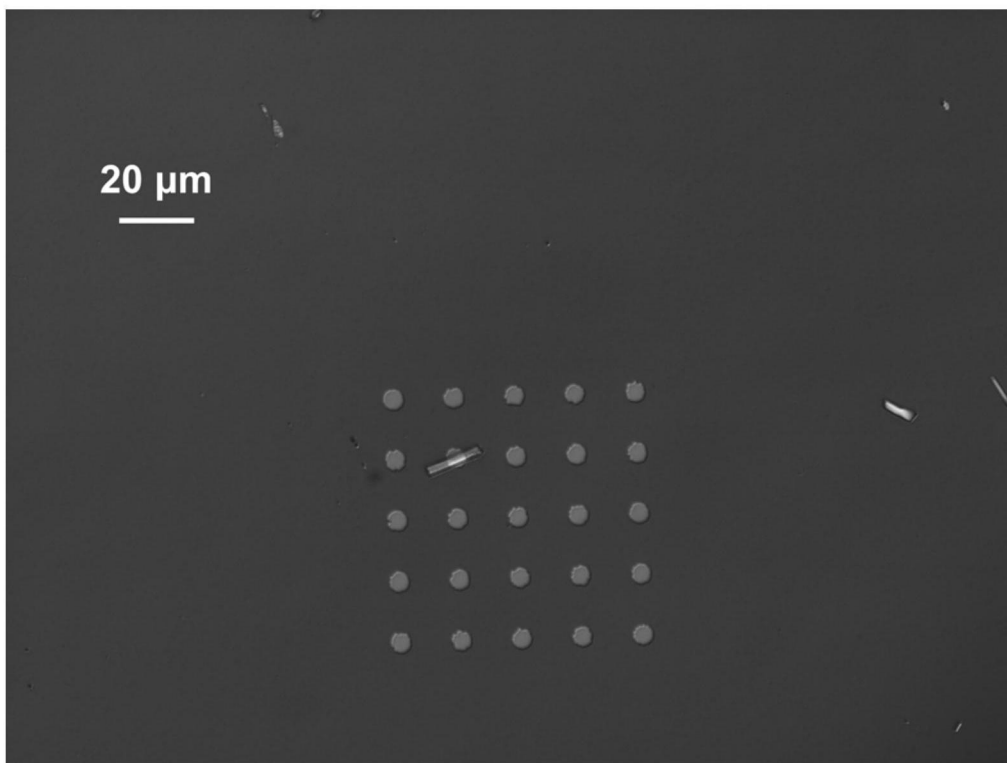


图4

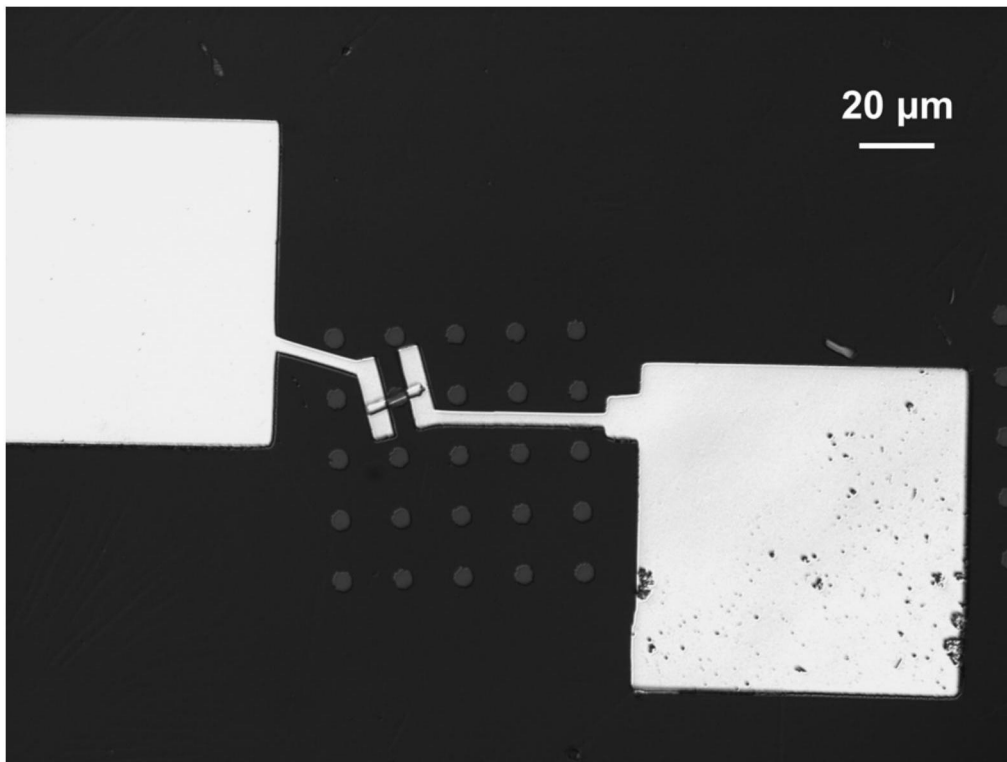


图5

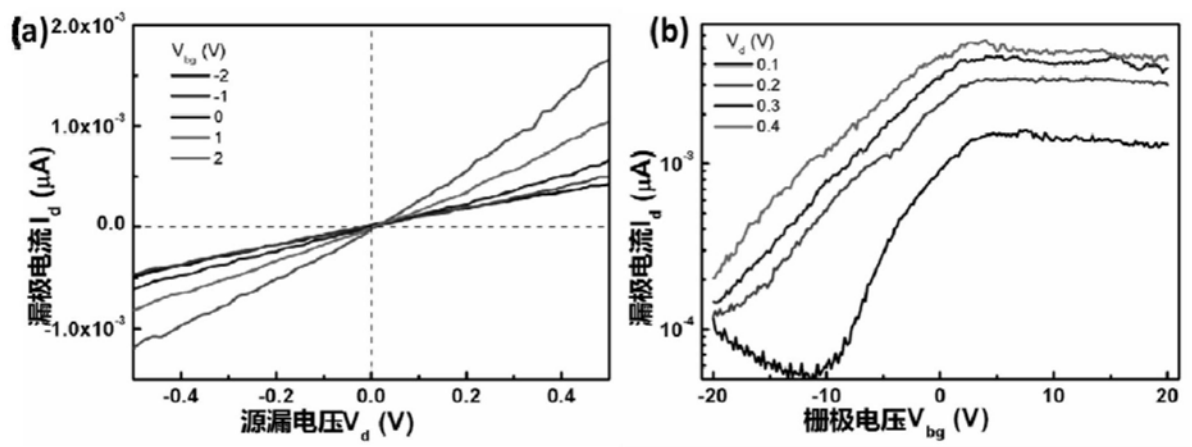


图6

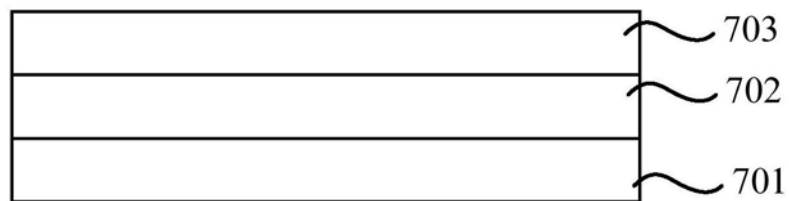


图7A

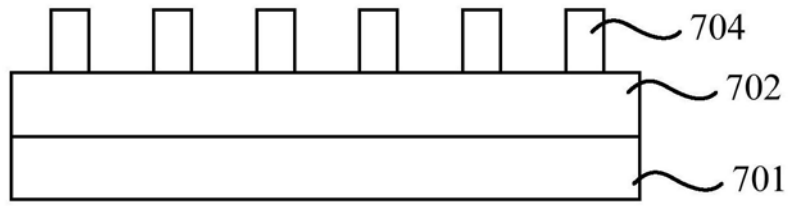


图7B

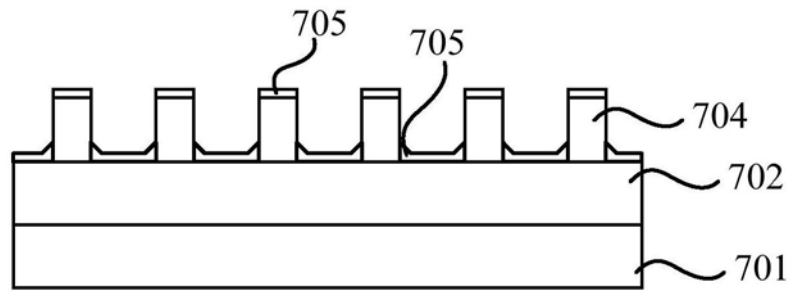


图7C

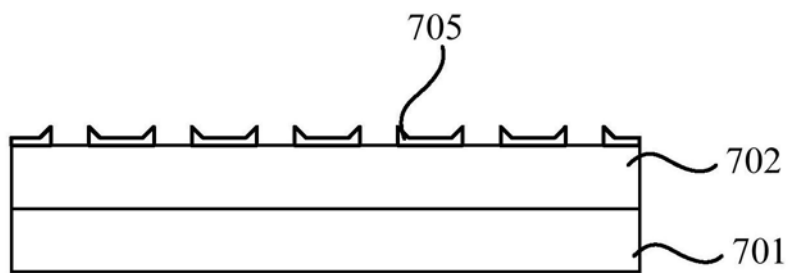


图7D

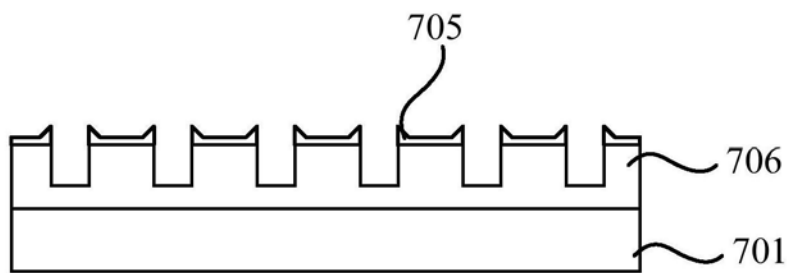


图7E

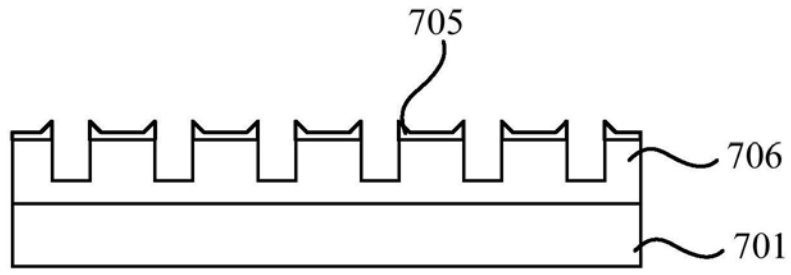


图7F