



(21)申請案號：099146934

(22)申請日：中華民國 99 (2010) 年 12 月 30 日

(51)Int. Cl. : H04L25/03 (2006.01)

(71)申請人：群聯電子股份有限公司 (中華民國) PHISON ELECTRONICS CORP. (TW)
苗栗縣竹南鎮群義路 1 號

(72)發明人：陳維詠 CHEN, WEI YUNG (TW)

(74)代理人：詹銘文；葉璟宗

申請實體審查：有 申請專利範圍項數：26 項 圖式數：5 共 31 頁

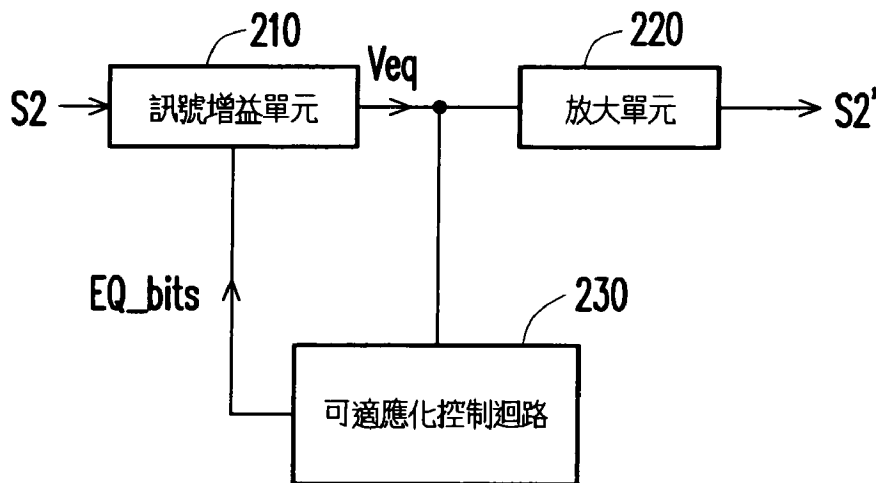
(54)名稱

可適應化等化電路及其方法

ADAPTIVE EQUALIZER AND ADAPTIVE EQUALIZING METHOD

(57)摘要

一種可適應化等化電路，適於補償一通道傳輸之訊號。可適應化等化電路包括一訊號增益單元、一放大單元以及一可適應化控制迴路。訊號增益單元接收所述訊號，調整對所述訊號之增益，並輸出調整後之所述訊號。放大單元耦接訊號增益單元，放大並輸出所述訊號至下一級電路。可適應化控制迴路耦接訊號增益單元，偵測訊號之封包的最大值與最小值之比值，並輸出一調整訊號，藉此透過調整該訊號增益單元之增益值而改變最大值或最小值，使最大值及最小值之比值不小於一特定值。另外，一種可適應化等化方法亦被提出。



200：可適應化等化電路

210：訊號增益單元

220：放大單元

230：可適應化控制迴路

EQ_bits：調整訊號

S2：輸入可適應化等化電路之訊號

S2'：輸出可適應化等化電路之訊號

Veq：高頻增益被提高之訊號

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種等化電路及其方法，且特別是有關於一種可適應化等化電路(adaptive equalizer)及其方法。

【先前技術】

一般而言，對於高速傳輸的訊號，經過通道(channel)之後，訊號強度可能會衰減，以致於造成訊號強度太小、雜訊擾動(jitter)太大，進而傳輸結果會造成誤碼率增加，影響通訊品質。圖 1 即繪示訊號在電子系統中各部份的傳輸波形及其眼圖(eye diagram)。請參照圖 1，訊號 S1 在經過電子系統 100 發送端的驅動器 110 強化之後，進入通道 130 傳輸，在進入通道傳輸之前，由驅動器 110 輸出之眼圖可以發現，此時訊號 S1 具有良好的訊號品質。但經過通道傳輸之後，訊號 S1 在通道 130 的輸出端即產生了衰減，如通道 130 輸出之眼圖所示，其訊號品質因衰減及雜訊擾動而劣化。

為解決上述問題，最常見的方式例如是在電子系統 100 的接收端配置一連續時間線性等化器 120(Continuous time linear equalizer, CTLE)。等化器 120 會提高訊號 S1 的高頻增益(high frequency boosting)，以補償通道損失(channel loss)，提升訊號品質。由等化器 120 輸出之眼圖可以發現，經補償後的訊號 S1 與驅動器 110 輸出的訊號 S1 具有近似的良好品質。

但對實際應用而言，通道損失並非固定，習知的補償方式必須要有可適應化控制(adaptive control)裝置來偵測高頻補償是否達到最佳化。而現行許多架構對可適應化控制的實用有許多的限制，諸如電路架構太複雜、每秒千兆位元組(Gbps)的傳輸速度實現困難、或量產的補償準確度不高等限制。

【發明內容】

本發明提供一種可適應化等化電路，具有簡易的電路架構，可有效補償通道損失。

本發明提供一種可適應化等化方法，至少適於上述可適應化等化電路，可有效補償通道損失。

本發明提供一種可適應化等化電路，適於補償一通道傳輸之訊號。可適應化等化電路包括一訊號增益單元(signal booster)、一放大單元以及一可適應化控制迴路(adaptive control loop)。訊號增益單元接收所述訊號，調整對所述訊號之增益，並輸出調整後之所述訊號。放大單元耦接訊號增益單元，放大並輸出所述訊號至下一級電路。可適應化控制迴路耦接訊號增益單元，偵測訊號之封包的最大值與最小值之比值，並輸出一調整訊號，藉此透過調整該訊號增益單元之增益值而改變最大值或最小值，使最大值及最小值之比值不小於一特定值。

在本發明之一實施例中，上述之可適應化控制迴路包括一第一比較單元。第一比較單元耦接訊號增益單元，接

收所述訊號，對所述訊號進行整流，並比較經整流之訊號的電壓峰值與一儲存電壓。第一比較單元依據比較結果輸出對應於電壓峰值之儲存電壓。

在本發明之一實施例中，上述之可適應化控制迴路更包括一第二比較單元。第二比較單元耦接第一比較單元，調整對應於電壓峰值之儲存電壓，並比較調整後的儲存電壓與電壓峰值，以輸出一控制訊號，並藉此調整訊號增益單元之增益值。

在本發明之一實施例中，上述之可適應化控制迴路更包括一準位控制單元。準位控制單元耦接第二比較單元，依據控制訊號輸出調整訊號至訊號增益單元，以調整訊號增益單元之增益值。

在本發明之一實施例中，若調整後的儲存電壓大於或等於電壓峰值，準位控制單元增加調整訊號之位元數。

在本發明之一實施例中，若調整後的儲存電壓小於電壓峰值，準位控制單元停止增加調整訊號之位元數。

在本發明之一實施例中，當調整訊號之位元數增加時，訊號增益單元提高訊號之高頻增益。

在本發明之一實施例中，當訊號之高頻增益提高時，可適應化控制迴路調整最小值，使最大值及最小值之比值不小於特定值。

在本發明之一實施例中，當調整訊號之位元數增加時，訊號增益單元降低訊號之低頻增益。

在本發明之一實施例中，當訊號之低頻增益降低時，

可適應化控制迴路調整最大值，使最大值及最小值之比值不小於特定值。

在本發明之一實施例中，上述之第一比較單元包括一整流器、一第一比較器以及一電壓儲存單元。整流器耦接訊號增益單元，接收所述訊號，對所述訊號進行整流，並輸出經整流之訊號的電壓峰值。第一比較器具有一第一輸入端、一第二輸入端及一輸出端。第一比較器之第一輸入端耦接整流器，以接收經整流之訊號的電壓峰值。第一比較器之第二輸入端接收儲存電壓。第一比較器比較經整流之訊號的電壓峰值與儲存電壓，以輸出一比較訊號。電壓儲存單元耦接第一比較器之第二輸入端及輸出端，接收比較訊號，並提供儲存電壓至第一比較器及第二比較單元，其中儲存電壓之大小受控於比較訊號。

在本發明之一實施例中，上述之第二比較單元包括一運算單元以及一第二比較器。運算單元耦接電壓儲存單元，調整對應於電壓峰值之儲存電壓。第二比較器具有一第一輸入端、一第二輸入端及一輸出端。第二比較器之第一輸入端耦接整流器，以接收經整流之訊號的電壓峰值。第二比較器之第二輸入端耦接運算單元，以接收調整後的儲存電壓。第二比較器比較調整後的儲存電壓與電壓峰值，以輸出控制訊號。

在本發明之一實施例中，上述之電壓儲存單元包括一電流源、一開關元件以及一電容。電流源提供一充電電流。開關元件耦接電流源及第一比較器之輸出端，依據比較訊

號開啟或關閉。電容具有一第一端及一第二端。電容之第一端耦接開關元件及第一比較器之第二輸入端，以提供儲存電壓至第一比較器。電容之第二端接地。

在本發明之一實施例中，當經整流之訊號的電壓峰值大於儲存電壓時，第一比較器輸出高準位之比較訊號，以開啟開關元件，使電流源對電容充電。

在本發明之一實施例中，當經整流之訊號的電壓峰值小於或等於儲存電壓時，第一比較器輸出低準位之比較訊號，以關閉開關元件。

在本發明之一實施例中，當經整流之訊號的電壓峰值小於或等於儲存電壓時，電容提供對應於電壓峰值之儲存電壓至第二比較單元。

本發明提供一種可適應化等化方法，適於補償一通道傳輸之訊號。可適應化等化方法包括：接收所述訊號，調整對訊號之增益，並輸出調整後之訊號；放大並輸出所述訊號至下一級電路；以及偵測訊號之封包的最大值與最小值，並透過調整對訊號之增益值而改變最大值或最小值，使最大值及最小值之比值不小於一特定值。

在本發明之一實施例中，上述之偵測訊號之封包的最大值與最小值的步驟包括：接收所述訊號，對訊號進行整流；比較經整流之訊號的電壓峰值與一儲存電壓；以及依據比較結果輸出對應於電壓峰值之儲存電壓。

在本發明之一實施例中，上述之調整最大值或最小值的步驟包括：調整對應於電壓峰值之儲存電壓；以及比較

調整後的儲存電壓與電壓峰值，以輸出一控制訊號。

在本發明之一實施例中，上述之調整最大值或最小值的步驟更包括：依據控制訊號輸出一調整訊號至訊號增益單元，以調整訊號增益單元之增益值。

在本發明之一實施例中，若調整後的儲存電壓大於或等於電壓峰值，增加調整訊號之位元數。

在本發明之一實施例中，若調整後的儲存電壓小於電壓峰值，停止增加調整訊號之位元數。

在本發明之一實施例中，當調整訊號之位元數增加時，提高訊號之高頻增益。

在本發明之一實施例中，當訊號之高頻增益提高時，調整最小值，使最大值及最小值之比值不小於特定值。

在本發明之一實施例中，當調整訊號之位元數增加時，降低訊號之低頻增益。

在本發明之一實施例中，當訊號之低頻增益降低時，調整最大值，使最大值及最小值之比值不小於特定值。

基於上述，在本發明之範例實施例中，可適應化等化電路具有簡易的電路架構，藉由其等化方法，毋需利用複雜的電路，任何資料圖樣(data pattern)都可使用，毋需預先偵測其圖樣，可有效補償通道損失。

為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【實施方式】

圖 2A 為本發明一實施例之可適應化等化電路的方塊示意圖。請參考圖 2A。在本範例實施例中，可適應化等化電路 200 適於補償一通道傳輸之訊號 S2。可適應化等化電路 200 包括一訊號增益單元 210、一放大單元 220 以及一可適應化控制迴路 230。

詳細而言，圖 2B 為圖 2A 之可適應化控制迴路的電路之一範例實施例。請參考圖 2B。在本範例實施例中，訊號增益單元 210 例如具有正增益，用以接收經通道傳輸之訊號 S2，以提高對訊號 S2 之高頻增益，並輸出高頻增益被提高之訊號 V_{eq} 至放大單元 220 及可適應化控制迴路 230。放大單元 220 耦接訊號增益單元 210，用以將訊號 V_{eq} 放大，並輸出放大後的訊號 S2' 至下一級電路。可適應化控制迴路 230 耦接訊號增益單元 210，用以偵測訊號 S2 之封包的最大值與最小值，並輸出一調整訊號 EQ_bits，藉此透過調整訊號增益單元 210 之增益值而改變其最大值或最小值，使最大值及最小值之比值不小於一特定值。在此，放大單元 220 例如是一限制放大器，但本發明並不限於此。

圖 3 為圖 2A 及圖 2B 之訊號 S2' 的封包波形圖。圖 4 為對應訊號 S2' 之眼圖。請參考圖 2B 至圖 4。經本範例實施例之可適應化等化電路 200 補償之訊號 S2'，其訊號封包的最大值 max 與最小值 min 之比值大於或等於特定值，以使對應訊號 S2' 之眼圖可如圖 4 所示者，呈現良好訊號品質。在此，訊號 S2' 例如是一無損(lossless)的隨機資料。

因此，在偵測訊號 S2 封包的最大值 max 與最小值 min 之比值後，若該比值小於該特定值，則可適應化控制迴路 230 將調整該比值，使其大於或等於該特定值，以達到補償訊號 S2 之目的。

詳細而言，本範例實施例之可適應化控制迴路包括一第一比較單元 232、一第二比較單元 234 以及一準位控制單元 236。第一比較單元 232 耦接訊號增益單元 210，用以接收訊號 V_{eq} ，以對其進行整流，並比較經整流之訊號的電壓峰值 V_{peak} 與一儲存電壓 V_a 。進而，第一比較單元 232 依據該比較結果輸出對應於電壓峰值 V_{peak} 之儲存電壓 V_a 。第二比較單元 234 耦接第一比較單元 232，用以調整對應於電壓峰值 V_{peak} 之儲存電壓 V_a ，而得到電壓訊號 V_m ，並比較調整後的儲存電壓(即電壓訊號 V_m)與電壓峰值 V_{peak} ，以輸出一控制訊號 V_{opa2} 。準位控制單元 236 耦接第二比較單元 234，依據控制訊號 V_{opa2} 輸出調整訊號 EQ_bits 至訊號增益單元 210，以調整訊號 S2 之高頻內容(high frequency content)。

具體而言，在本範例實施例中，第一比較單元 232 包括一整流器 231、一第一比較器 233 以及一電壓儲存單元 235。整流器 231 耦接訊號增益單元 210，用以接收訊號 V_{eq} ，對訊號 V_{eq} 進行整流，並輸出經整流之訊號的電壓峰值 V_{peak} ，如圖 3 所示。在圖 3 中，粗黑訊號為經整流器 231 處理之訊號，而電壓峰值 V_{peak} 則對應於訊號封包的最大值 max 處。換句話說，藉由整流器 231 之作用，對

應於訊號封包的最大值 \max 之電壓峰值 V_{peak} 可被找到，並輸出至第一比較器 233 進行比較。

第一比較器 233 具有一第一輸入端、一第二輸入端及一輸出端。在此，第一輸入端及第二輸入端例如分別是非反向端及反向端，但本發明不限於此。第一比較器 233 之第一輸入端(+)耦接整流器 231，以接收經整流之訊號的電壓峰值 V_{peak} 。第一比較器 233 之第二輸入端(-)接收儲存電壓 V_a 。進而，第一比較器 233 比較經整流之訊號的電壓峰值 V_{peak} 與儲存電壓 V_a ，以輸出一比較訊號 V_{op1} 。

電壓儲存單元 235 耦接第一比較器 233 之第二輸入端(-)及輸出端，用以接收比較訊號 V_{op1} ，並提供儲存電壓 V_a 至第一比較器 233 及第二比較單元 234，其中儲存電壓 V_a 之大小受控於比較訊號 V_{op1} 。在本範例實施例中，電壓儲存單元 235 包括一電流源 I_s 、一開關元件 T 以及一電容 C_p 。電流源 I_s 用以提供一充電電流，於開關元件 T 導通時，對電容 C_p 充電。開關元件 T 耦接電流源 I_s 及第一比較器 233 之輸出端，並受控於比較訊號 V_{op1} ，以依據比較訊號 V_{op1} 準位之高低，而開啟或關閉。電容 C_p 之一端 A 耦接開關元件 T 及第一比較器 233 之第二輸入端(-)，以提供儲存電壓 V_a 至第一比較器 233，而電容 C_p 之另一端接地。在本範例實施例中，電流源 I_s 例如是以電流鏡實現的主動式電流源，而開關元件 T 例如是一 NMOS 電晶體開關。

因此，當電壓峰值 V_{peak} 大於儲存電壓 V_a 時，第一

比較器 233 輸出高準位之比較訊號 V_{op1} ，以開啟開關元件 T，使電流源 I_s 可對電容 C_p 充電，提高儲存電壓 V_a 。經過一段時間後，儲存電壓 V_a 持續上升。因此，當電壓峰值 V_{peak} 小於或等於儲存電壓 V_a 時，第一比較器 233 輸出低準位之比較訊號 V_{op1} ，以關閉開關元件 T。此時節點 A 所紀錄者，即電壓峰值 V_{peak} 之大小。換句話說，當電壓峰值 V_{peak} 小於或等於儲存電壓 V_a 時，電容 C_p 提供至第二比較單元 234 者為對應於電壓峰值 V_{peak} 之儲存電壓 V_a 。

應注意的是，在本範例實施例中，第一比較器 233 之輸入端及輸出端的耦接關係、開關元件 T 的種類及電流源 I_s 的實施方式僅用以例示說明，並不用以限定本發明。

由上述第一比較單元 232 之操作可知，其目的在偵測訊號封包的最大值 \max 。也就是說，訊號 S2 在進入訊號增益單元 210 後，一部分的訊號會輸出至整流器 231，而第一比較器 233 會比較電壓峰值 V_{peak} 與儲存電壓 V_a 之大小，以使儲存電壓 V_a 充電至電壓峰值 V_{peak} 。

另一方面，第二比較單元 234 包括一運算單元 237 以及一第二比較器 239。運算單元 237 耦接電壓儲存單元 235，用以調整對應於電壓峰值 V_{peak} 之儲存電壓 V_a ，其可對電壓峰值 V_{peak} 進行一例如是乘或除的運算。在此，運算單元 237 係將電壓峰值 V_{peak} 乘一個小於 1 的值而縮小之。因此，運算單元 237 除了可用乘法器實施外，亦可用除法器實施。接著，運算單元 237 輸出運算後的訊號 V_m

至第二比較器 239。

第二比較器 239 具有一第一輸入端、一第二輸入端及一輸出端。在此，第一輸入端及第二輸入端例如分別是非反向端及反向端，但本發明不限於此。第二比較器 239 之第一輸入端(+)耦接整流器 231，以接收經整流之訊號的電壓峰值 V_{peak} 。第二比較器 239 之第二輸入端(-)耦接運算單元 237，以接收運算後的訊號 V_m 。第二比較器 239 比較調整後的儲存電壓與電壓峰值(即運算後的訊號 V_m)，以輸出控制訊號 V_{opa2} 至準位控制單元 236。因此，若調整後的訊號 V_m 大於或等於電壓峰值 V_{peak} ，準位控制單元 236 增加調整訊號 EQ_bits 之位元數，以調整訊號增益單元 210 之增益值，其方法是調整訊號增益單元中一暫存器之位元值。相反地，若調整後的訊號 V_m 小於電壓峰值 V_{peak} ，準位控制單元 236 停止增加調整訊號 EQ_bits 。

換句話說，在本範例實施例中，當調整訊號 EQ_bits 之位元數增加時，訊號增益單元 210 提高訊號 $S2$ 之高頻增益，並調整其訊號封包之最小值 min ，以使其最大值 max 及最小值 min 之比值不小於特定值。由於調整訊號 EQ_bits 愈高將增加訊號 $S2$ 之高頻內容，提高訊號 $S2$ 封包的最小值 min ，因此若訊號 $S2$ 封包的最大值 max 與最小值 min 之比值小於特定值時，則可適應化控制迴路 230 可藉由準位控制單元 236 調整了最小值 min ，因而連帶地調整了最大值與最小值之比值，使其大於或等於該特定值，以達到補償訊號 $S2$ 之目的。

由上述第二比較單元 234 及準位控制單元 236 的操作可知，其目的在判斷訊號 S2 封包的最小值 min 是否已達到最佳化。也就是說，當電壓峰值 V_{peak} 小於或等於儲存電壓 V_a 時，電容 C_p 停止充電，儲存電壓 V_a 不再上升。接著，儲存電壓 V_a 乘上一特定倍率後，調整為訊號 V_m 。繼之，第二比較器 239 再比較電壓峰值 V_{peak} 與調整後的訊號 V_m 之大小，以控制準位控制單元 236 之操作，選擇增加或停止增加調整訊號 EQ_bits。

是以，在本範例實施例中，可適應化等化電路 200 具有電路架構簡易的特性，可適應化控制迴路 230 只需利用一整流器及比較器來判讀訊號準位。

在本範例實施例中，訊號增益單元 210 例如具有正增益，用以接收經通道傳輸之訊號 S2，以提高其高頻增益，但本發明並不限於此。

在另一範例實施例中，訊號增益單元例如也可以具有負增益，用以接收經通道傳輸之訊號 S2，以降低其低頻增益。換句話說，當調整訊號 EQ_bits 之位元數增加時，訊號增益單元 210 降低訊號 S2 之低頻增益，並調整其訊號封包之最大值 max，以使其最大值 max 及最小值 min 之比值不小於特定值。因此，若訊號 S2 封包的最大值 max 與最小值 min 之比值小於特定值時，則可適應化控制迴路 230 可藉由準位控制單元 236 調整最大值 max，因而連帶地調整了最大值 max 與最小值 min 之比值，使其大於或等於該特定值，以達到補償訊號 S2 之目的。

在本範例實施例中，可適應化等化電路 200 也可以是一混合式的等化電路之實施方式，亦即具有增加高頻增益及降低低頻增益之功能。詳細而言，本範例實施例之訊號增益單元 210 可分段改變增益值，此時準位控制單元 236 將調整訊號 EQ_bit 分為數段。舉例而言，調整訊號 EQ_bit 若有 12 個位元，可分為四段，各段有 3 個位元，正負增益在各段間輪流變化。例如，第一、三段位元為正增益；第二、四段位元為負增益。準位控制單元 236 在每一次接收到一正的控制訊號時，則增加訊號增益單元 210 一位元。值得一提的是，本範例實施例各元件之關係彼此依存，因此準位控制單元 236 在每一次接收到一正的控制訊號時，則增加訊號增益單元 210 一位元，以增加高頻增益值。類似地，準位控制單元 236 在每一次接收到一負的控制訊號時，則增加訊號增益單元 210 一位元，以減少低頻增益值。

圖 5 為本發明一實施例之可適應化等化方法的步驟流程圖。請參照圖 2A 至圖 5，本範例實施例之可適應化等化方法包括如下步驟。

首先，在步驟 S500 中，訊號增益單元 210 接收訊號 S2，調整對訊號 S2 之增益，並輸出調整後之訊號 V_{eq} 。接著，在步驟 S502 中，可適應化控制迴路 230 偵測訊號 S2 之封包的最大值 max 與最小值 min，並透過調整對訊號 S2 之增益值而改變其最大值 max 或最小值 min，使最大值 max 及最小值 min 之比值不小於一特定值。值得注意的是，在步驟 S500 中，訊號增益單元 210 可以設計需求選

擇增加訊號 S2 之高頻增益或降低其低頻增益。是以，對應訊號增益單元 210 之增益調整，在步驟 S502 中，可適應化控制迴路 230 可調整最大值 max 或最小值 min，使兩者之比值不小於一特定值。之後，在步驟 S504 中，放大單元 220 放大並輸出訊號 S2' 至下一級電路。

另外，本範例實施例的可適應化等化方法可以由圖 1A~圖 4 的範例實施例之敘述中獲致足夠的教示、建議與實施說明，因此不再贅述。

綜上所述，在本發明之範例實施例中，可適應化等化電路具有簡易的電路架構，藉由其等化方法，毋需利用複雜的電路，任何資料圖樣都可使用，毋需預先偵測其圖樣，可有效補償通道損失。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示訊號在電子系統中各部份的傳輸波形及其眼圖。

圖 2A 為本發明一實施例之可適應化等化電路的方塊示意圖。

圖 2B 為圖 2A 之可適應化控制迴路的電路示意圖。

圖 3 為圖 2A 及圖 2B 之訊號 S2' 的封包波形圖。

圖 4 為對應訊號 S2' 之眼圖。

圖 5 為本發明一實施例之可適應化等化方法的步驟流程圖。

【主要元件符號說明】

- 100：電子系統
- 110：驅動器
- 120：等化器
- 130：通道
- 200：可適應化等化電路
- 210：訊號增益單元
- 220：放大單元
- 230：可適應化控制迴路
- 232：第一比較單元
- 234：第二比較單元
- 236：準位控制單元
- 231：整流器
- 233：第一比較器
- 235：電壓儲存單元
- 237：運算單元
- 239：第二比較器
- Is：電流源
- Cp：電容
- T：開關元件

EQ_bits：調整訊號

Vm：運算後的訊號

Vopa1：比較訊號

Vopa2：控制訊號

Va：儲存電壓

Vpeak：電壓峰值

Ve_q：高頻增益被提高之訊號

min：訊號封包的最小值

max：訊號封包的最大值

S1：輸入電子系統的訊號

S2：輸入可適應化等化電路之訊號

S2'：輸出可適應化等化電路之訊號

S500、S502、S504：可適應化等化方法的步驟

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99146934

※申請日： 99.12.30

※IPC 分類： H04L 25/03

一、發明名稱：

可適應化等化電路及其方法 / ADAPTIVE EQUALIZER AND ADAPTIVE EQUALIZING METHOD

二、中文發明摘要：

一種可適應化等化電路，適於補償一通道傳輸之訊號。可適應化等化電路包括一訊號增益單元、一放大單元以及一可適應化控制迴路。訊號增益單元接收所述訊號，調整對所述訊號之增益，並輸出調整後之所述訊號。放大單元耦接訊號增益單元，放大並輸出所述訊號至下一級電路。可適應化控制迴路耦接訊號增益單元，偵測訊號之封包的最大值與最小值之比值，並輸出一調整訊號，藉此透過調整該訊號增益單元之增益值而改變最大值或最小值，使最大值及最小值之比值不小於一特定值。另外，一種可適應化等化方法亦被提出。

三、英文發明摘要：

An adaptive equalizer adapted to compensate a signal transmitted by channel is provided. The adaptive equalizer includes a signal booster, an amplifier unit and an adaptive

control loop. The signal booster receives the signal, adjusts a gain for the signal, and outputs the signal which has been adjusted. The amplifier unit is coupled to the signal booster, amplifies the signal and outputs it to the next stage. The adaptive control loop is coupled to the signal booster, detects a ratio of a maximum and a minimum of the signal envelope, and outputs an adjusting signal. Accordingly, if the ratio is smaller than a specific value, the adaptive control loop changes the ratio to be larger than or equal to the specific value by adjusting the gain for the signal. Furthermore, an adaptive equalizing method is also provided.

四、指定代表圖：

(一) 本案之指定代表圖：圖 2A

(二) 本代表圖之元件符號簡單說明：

200：可適應化等化電路

210：訊號增益單元

220：放大單元

230：可適應化控制迴路

V_{eq} ：高頻增益被提高之訊號

S2：輸入可適應化等化電路之訊號

S2'：輸出可適應化等化電路之訊號

EQ_bits：調整訊號

七、申請專利範圍：

1. 一種可適應化等化電路，適於補償一通道傳輸之訊號，該可適應化等化電路包括：

一訊號增益單元，接收該訊號，調整對該訊號之增益，並輸出調整後之該訊號；

一放大單元，耦接該訊號增益單元，放大並輸出所述訊號至下一級電路；以及

一可適應化控制迴路，耦接該訊號增益單元，偵測該訊號之封包的最大值與最小值，並輸出一調整訊號，藉此透過調整該訊號增益單元之增益值而改變該最大值或該最小值，使該最大值及該最小值之比值不小於一特定值。

2. 如申請專利範圍第 1 項所述之可適應化等化電路，其中該可適應化控制迴路包括：

一第一比較單元，耦接該訊號增益單元，接收該訊號，對該訊號進行整流，比較經整流之該訊號的電壓峰值與一儲存電壓，並依據該比較結果輸出對應於該電壓峰值之該儲存電壓。

3. 如申請專利範圍第 2 項所述之可適應化等化電路，其中該可適應化控制迴路更包括：

一第二比較單元，耦接該第一比較單元，調整對應於該電壓峰值之該儲存電壓，並比較調整後的該儲存電壓與該電壓峰值，以輸出一控制訊號，並藉此調整該訊號增益單元之增益值。

4. 如申請專利範圍第 3 項所述之可適應化等化電

路，其中該可適應化控制迴路更包括：

一準位控制單元，耦接該第二比較單元，依據該控制訊號輸出該調整訊號至該訊號增益單元，以調整該訊號增益單元之增益值。

5. 如申請專利範圍第 4 項所述之可適應化等化電路，其中若調整後的該儲存電壓大於或等於該電壓峰值，該準位控制單元增加該調整訊號之位元數。

6. 如申請專利範圍第 5 項所述之可適應化等化電路，其中若調整後的該儲存電壓小於該電壓峰值，該準位控制單元停止增加該調整訊號之位元數。

7. 如申請專利範圍第 5 項所述之可適應化等化電路，其中當該調整訊號之位元數增加時，該訊號增益單元提高該訊號之高頻增益。

8. 如申請專利範圍第 7 項所述之可適應化等化電路，其中當該訊號之高頻增益提高時，該可適應化控制迴路調整該最小值，使該最大值及該最小值之比值不小於該特定值。

9. 如申請專利範圍第 5 項所述之可適應化等化電路，其中當該調整訊號之位元數增加時，該訊號增益單元降低該訊號之低頻增益。

10. 如申請專利範圍第 9 項所述之可適應化等化電路，其中當該訊號之低頻增益降低時，該可適應化控制迴路調整該最大值，使該最大值及該最小值之比值不小於該特定值。

11. 如申請專利範圍第 3 項所述之可適應化等化電路，其中該第一比較單元包括：

一整流器，耦接該訊號增益單元，接收該訊號，對該訊號進行整流，並輸出經整流之該訊號的電壓峰值；

一第一比較器，具有一第一輸入端、一第二輸入端及一輸出端，該第一輸入端耦接該整流器，以接收經整流之該訊號的電壓峰值，該第二輸入端接收該儲存電壓，該第一比較器比較經整流之該訊號的電壓峰值與該儲存電壓，以輸出一比較訊號；以及

一電壓儲存單元，耦接該第一比較器之該第二輸入端及該輸出端，接收該比較訊號，並提供該儲存電壓至該第一比較器及該第二比較單元，其中該儲存電壓之大小受控於該比較訊號。

12. 如申請專利範圍第 11 項所述之可適應化等化電路，其中該第二比較單元包括：

一運算單元，耦接該電壓儲存單元，調整對應於該電壓峰值之該儲存電壓；以及

一第二比較器，具有一第一輸入端、一第二輸入端及一輸出端，該第一輸入端耦接該整流器，以接收經整流之該訊號的電壓峰值，該第二輸入端耦接該運算單元，以接收調整後的該儲存電壓，該第二比較器比較調整後的該儲存電壓與該電壓峰值，以輸出該控制訊號。

13. 如申請專利範圍第 11 項所述之可適應化等化電路，其中該電壓儲存單元包括：

一電流源，提供一充電電流；

一開關元件，耦接該電流源及該第一比較器之該輸出端，依據該比較訊號開啟或關閉；以及

一電容，具有一第一端及一第二端，該第一端耦接該開關元件及該第一比較器之該第二輸入端，以提供該儲存電壓至該第一比較器，該電容之該第二端接地。

14. 如申請專利範圍第 13 項所述之可適應化等化電路，其中當經整流之該訊號的電壓峰值大於該儲存電壓時，該第一比較器輸出高準位之該比較訊號，以開啟該開關元件，使該電流源對該電容充電。

15. 如申請專利範圍第 14 項所述之可適應化等化電路，其中當經整流之該訊號的電壓峰值小於或等於該儲存電壓時，該第一比較器輸出低準位之該比較訊號，以關閉該開關元件。

16. 如申請專利範圍第 15 項所述之可適應化等化電路，其中當經整流之該訊號的電壓峰值小於或等於該儲存電壓時，該電容提供對應於該電壓峰值之該儲存電壓至該第二比較單元。

17. 一種可適應化等化方法，適於補償一通道傳輸之訊號，該可適應化等化方法包括：

接收該訊號，調整對該訊號之增益，並輸出調整後之該訊號；

放大並輸出所述訊號至下一級電路；以及

偵測該訊號之封包的最大值與最小值，並透過調整對

該訊號之增益值而改變該最大值或該最小值，使該最大值及該最小值之比值不小於一特定值。

18. 如申請專利範圍第 17 項所述之可適應化等化方法，其中偵測該訊號之封包的最大值與最小值的該步驟包括：

接收該訊號，對該訊號進行整流；

比較經整流之該訊號的電壓峰值與一儲存電壓；以及依據該比較結果輸出對應於該電壓峰值之該儲存電壓。

19. 如申請專利範圍第 18 項所述之可適應化等化方法，其中調整該最大值或該最小值的該步驟包括：

調整對應於該電壓峰值之該儲存電壓；以及

比較調整後的該儲存電壓與該電壓峰值，以輸出一控制訊號。

20. 如申請專利範圍第 19 項所述之可適應化等化方法，其中調整該最大值或該最小值的該步驟更包括：

依據該控制訊號輸出一調整訊號至該訊號增益單元，以調整該訊號增益單元之增益值。

21. 如申請專利範圍第 20 項所述之可適應化等化方法，其中若調整後的該儲存電壓大於或等於該電壓峰值，增加該調整訊號之位元數。

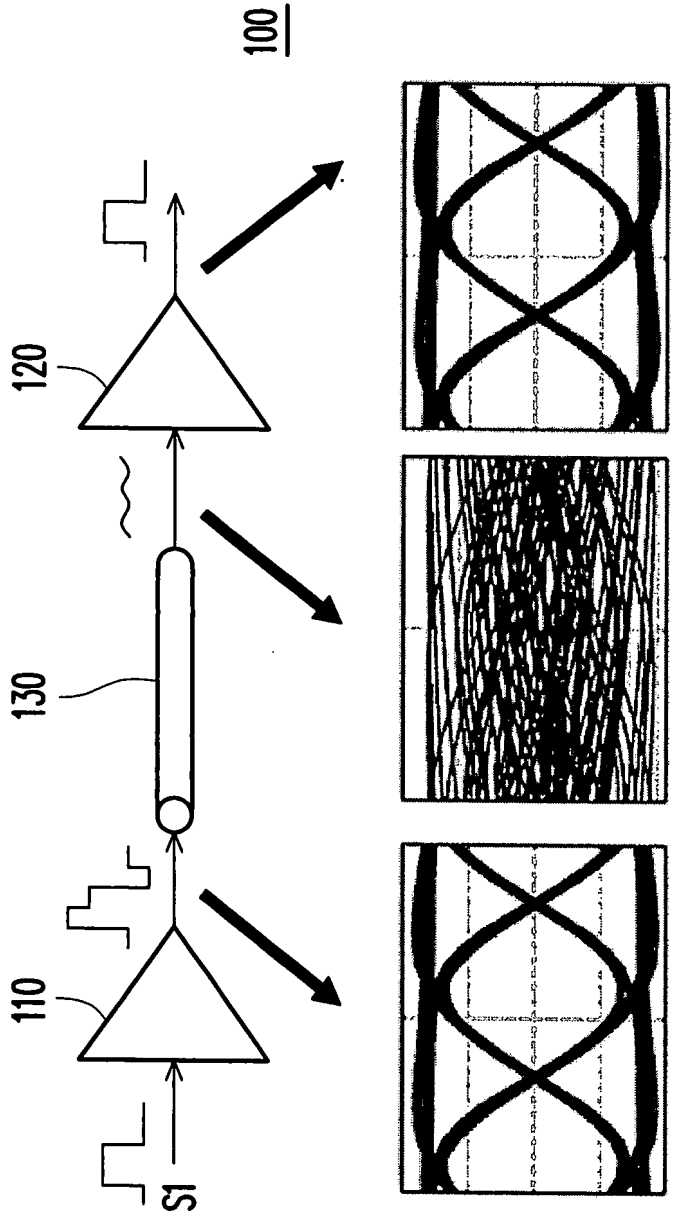
22. 如申請專利範圍第 21 項所述之可適應化等化方法，其中若調整後的該儲存電壓小於該電壓峰值，停止增加該調整訊號之位元數。

23. 如申請專利範圍第 21 項所述之可適應化等化方法，其中當該調整訊號之位元數增加時，提高該訊號之高頻增益。

24. 如申請專利範圍第 23 項所述之可適應化等化方法，其中當該訊號之高頻增益提高時，調整該最小值，使該最大值及該最小值之比值不小於該特定值。

25. 如申請專利範圍第 21 項所述之可適應化等化方法，其中當該調整訊號之位元數增加時，降低該訊號之低頻增益。

26. 如申請專利範圍第 25 項所述之可適應化等化方法，其中當該訊號之低頻增益降低時，調整該最大值，使該最大值及該最小值之比值不小於該特定值。



等化器輸出之眼圖

通道輸出之眼圖

驅動器輸出之眼圖

圖 1

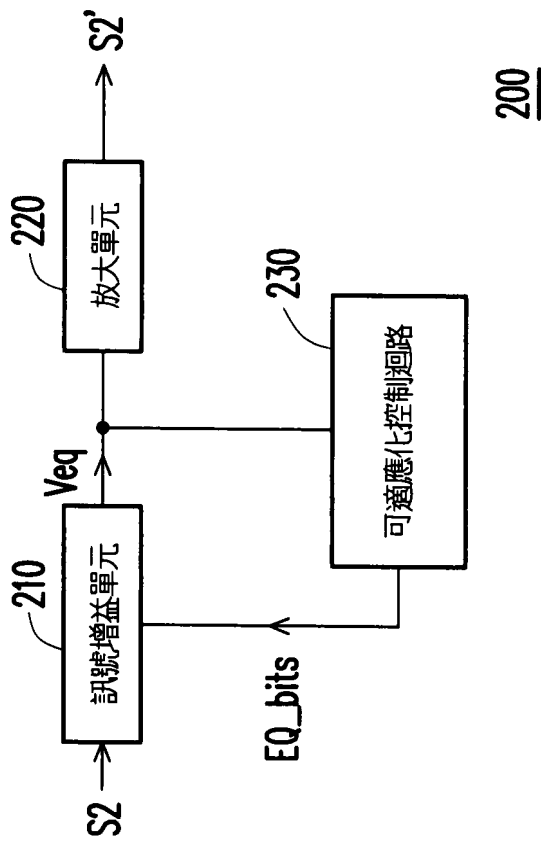


圖 2A

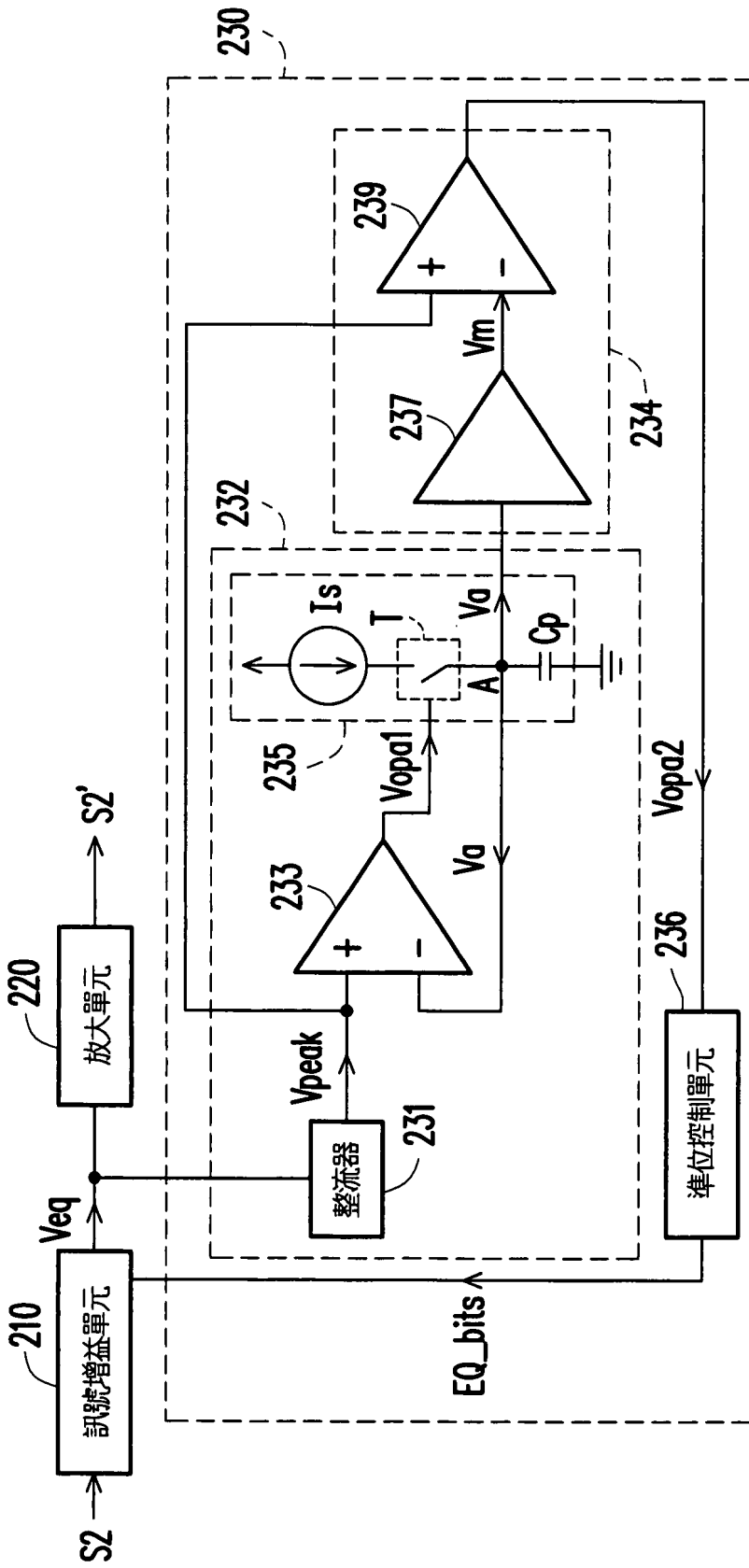


圖 2B

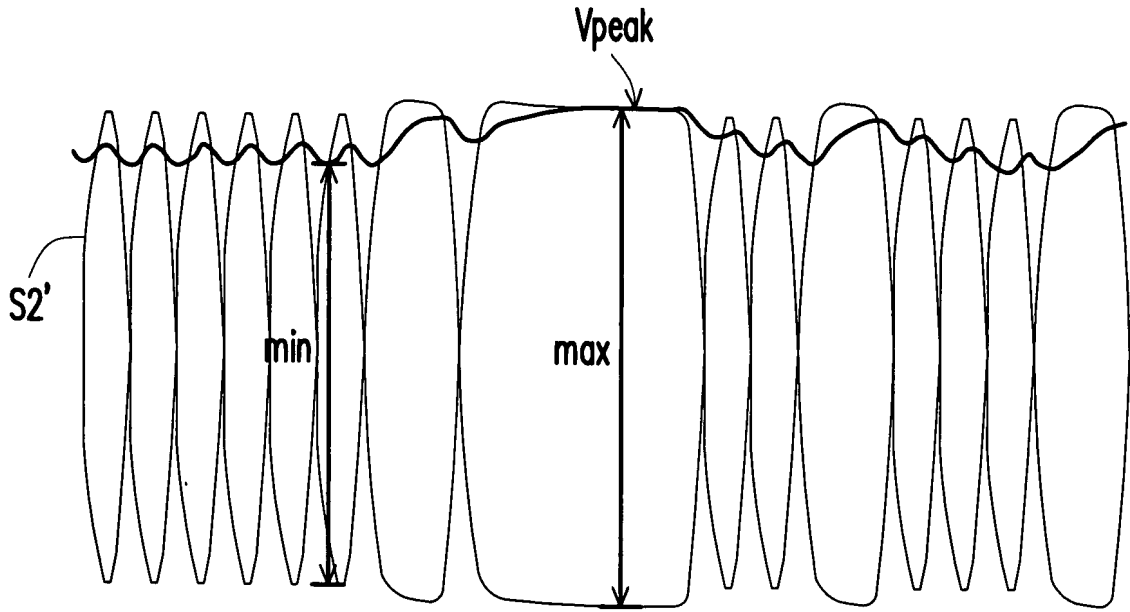


圖 3

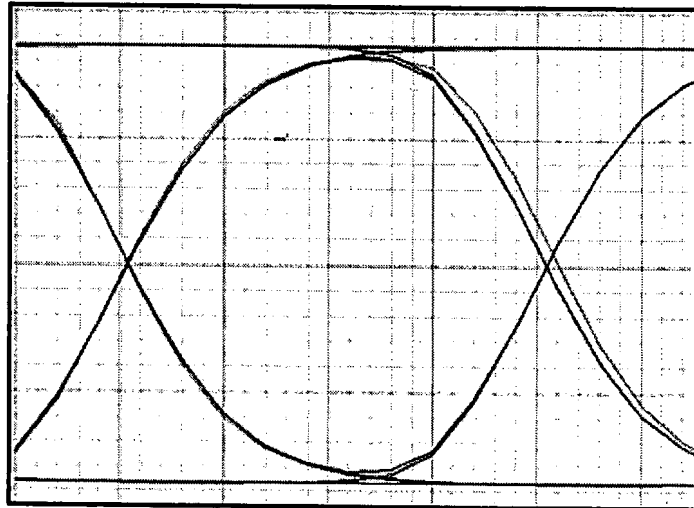


圖 4

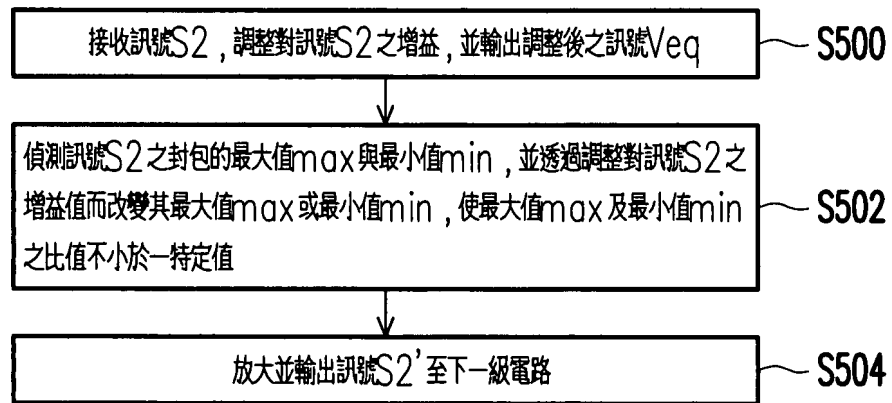


圖 5

control loop. The signal booster receives the signal, adjusts a gain for the signal, and outputs the signal which has been adjusted. The amplifier unit is coupled to the signal booster, amplifies the signal and outputs it to the next stage. The adaptive control loop is coupled to the signal booster, detects a ratio of a maximum and a minimum of the signal envelope, and outputs an adjusting signal. Accordingly, if the ratio is smaller than a specific value, the adaptive control loop changes the ratio to be larger than or equal to the specific value by adjusting the gain for the signal. Furthermore, an adaptive equalizing method is also provided.

四、指定代表圖：

(一) 本案之指定代表圖：圖 2A

(二) 本代表圖之元件符號簡單說明：

200：可適應化等化電路

210：訊號增益單元

220：放大單元

230：可適應化控制迴路

V_{eq} ：高頻增益被提高之訊號

S2：輸入可適應化等化電路之訊號

S2'：輸出可適應化等化電路之訊號

EQ_bits：調整訊號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無