(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G01R 27/26

(45) 공고일자 2004년10월20일
(11) 등록번호 10-0453971
(24) 등록일자 2004년10월12일

(21) 출원번호 10-2002-0016205
(22) 출원일자 2002년03월25일

(65) 공개번호 10-2003-0077232
(43) 공개일자 2003년10월01일

(73) 특허권자 전자부품연구원
경기 평택시 진위면 마산리 455-6번지

(72) 발명자 이대성
경기도평택시합정동참이슬APT107-506

박효덕
경기도평택시세교동보성APT104-703

(74) 대리인 정종옥
조담

심사관 : 권호영

(54) 적분형 용량-전압 변환장치

요약

용량형 압력센서의 비선형성을 해결하는 적분형 용량-전압 변환장치를 제공한다.
적분형 용량-전압 변환장치는, 스위치 커패시터 적분기와 차동증폭기로 구성되고, 인가된 압력에 반비례하는 압력센서의 용량을 선형적으로 가변되는 전압으로 변환하여 출력하는 것으로서 초기 전극간격의 90%에 해당하는 변위에 대해서 0.01%/FS 이하의 매우 낮은 비선형성을 갖고, 오프셋 용량과 기생용량에 대하여 둔감한 특성을 보였으며, 또한 신호처리의 필수 기능인 오프셋 보정과 이득조정 기능을 갖는다.

대표도

도 5

색인어

압력센서, 선형성, 오프셋, 적분기, 차동증폭기, 용량

명세서

도면의 간단한 설명

도 1a 및 도 1b는 완전 차동 용량형 압력센서의 구성을 보인 개략도이고,
도 2는 완전 차동 용량형 압력센서의 등가회로도이며,
도 3은 압력센서의 다이어프램의 변위에 대한 용량 변화를 보인 그래프이며,
도 4는 본 발명의 적분기형 용량-전압 변환장치의 동작원리를 설명하기 위한 도면이며,

도 5는 본 발명의 적분형 용량-전압 변환장치의 구성을 보인 도면이며,
도 6은 도 5의 클럭신호들의 파형도이며,
도 7은 본 발명의 적분형 용량-전압 변환장치에서 오프셋 보상 및 이득 조절기능이 추가된 차동증폭기의 다른 실시예의 구성을 보인 도면이며,
도 8은 본 발명의 적분형 용량-전압 변환장치의 피스파이스 시뮬레이션 결과를 보인 그래프이며,
도 9는 압력센서의 변위량에 따른 본 발명의 적분형 용량-전압 변환장치와 용량비례형 용량-전압 변환장치의 출력특성을 보인 그래프이며,
도 10은 동상모드 기생 용량에 의한 에러를 보인 그래프이며,
도 11은 차동모드 기생 용량에 의한 에러를 보인 그래프이며,
도 12는 동상모드 오프셋 용량의 영향에 의한 최대 출력전압과 비선형성 특 성 변화를 보인 그래프이며,
도 13은 차동모드 오프셋 용량의 영향에 의한 오프셋 전압과 비선형성 특성 변화를 보인 그래프이며,
도 14는 제 1 커패시터에 발생한 병렬 오프셋 용량에 의한 영향과 이에 대한 오프셋 전압보상과 이득조정을 보인 그래프이며,
도 15는 제 2 커패시터에 발생한 병렬 오프셋 용량에 의한 영향과 이에 대한 오프셋 전압보상과 이득조정을 보인 그래프이다.
도면의 주요 부분에 대한 부호의 설명
300 : 적분기 310, 410 : 연산증폭기
320 : 제 1 피드백 스위칭부 330 : 제 2 피드백 스위칭부
340 : 충전부 400 : 차동증폭기
C_1 C_5 : 제 1 내지 제 5 커패시터 CK_1 CK_4, $/CK_1$: 클럭신호
M_1 M_{10} : 제 1 내지 제 10 스위칭 소자 V_G : 입력전압
V_{OR} : 기준전압 V_{OC} : 보정전압

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 압력센서의 커패시터의 용량(capacity)을 전압으로 변환하는 적분형 용량-전압 변환장치에 관한 것으로 특히 완전 차동용량형 압력센서에서 인가되 는 압력에 따라 비선형적으로 변화되는 용량을 선형적인 전압으로 변환하는 적분형 용량-전압 변환장치에 관한 것이다.
압력센서는 자동차를 비롯하여 의료, 산업계측, 환경, 우주항공 그리고 군수 등을 비롯한 산업전반에 걸쳐 다양하게 적용되고 있다. 이러한 응용분야에서는 정밀도가 높고, 대량생산이 가능하며, 가격이 낮은 압력센서를 요구하고 있다. 최근에 급속한 발전을 하고 있는 마이크로 머시닝 기술과 반도체 집적기술은 상기한 요구들에 적합한 반도체식 압력센서의 개발이 가능하게 되었다.
상기 반도체식 압력센서는 매우 미약한 신호를 출력하므로 고성능 저잡음 회로를 필요로 한다. 그리고 압력센서의 최종 압력 검출신호를 출력하는 신호 처리회로는 오프셋 보상, 이득 조정, 온도보상 및 비선형 보정 등의 기능을 수행하는 것으로서 신호 처리회로가 압력센서의 성능을 크게 좌우하게 된다.
그러므로 반도체식 압력센서의 개발과 더불어 집적화된 신호 처리회로의 성능개선에 많은 연구가 집중되고 있다.
반도체식 압력센서로서는 압저항형 압력센서와 정전용량형 압력센서가 있다.
상기 압저항형 압력센서는 선형성이 뛰어나지만, 낮은 감도와 2000ppm/℃ 이상의 높은 압저항 계수의 TCR(Temperature Coefficient of Resistance) 특성으로 인하여 정밀한 온도 보상회로와 과도한 보정 공정이 요구된다.
그리고 상기 정전용량형 압력센서는 100ppm/℃ 이하의 낮은 온도계수를 갖고, 상기 압저항형 압력센서에 비해 10 20배 정도의 고감도특성과 소비전력이 낮은 장점을 가지고 있는 것으로서 최근에 개발되고 있는 대부분의 압력센서들은 정 전용량형을 채택하고 있다.
그러나 상기 정전용량형 압력센서는 패키징 및 배선 등에 의한 오프셋과 기생용량이 상대적으로 크고, 압력에 용량변화가 반비례하는 비선형 특성을 가지고 있다.
이러한 정전용량형 압력센서의 오프셋과 기생용량의 영향을 줄이기 위하여 차동모드의 구조를 가지는 압력센서와 신호 처리회로가 제안된 바 있다. 상기 차동모드의 구조를 가지는 압력센서는 기생용량의 영향을 상쇄시키고, 선형성을 증가시켰다. 그러나 여전히 압력에 따른 용량변화의 선형적 범위가 제한적이기 때문에 압력에 따른 변위가 클 경우에는 비선형 보정이 필요한 실정이다.
최근에 압력센서의 신호처리에 혼합 CMOS 회로를 적용하는 것이 용이하게 됨에 따라 디지털회로와 메모리를 사용하는 비선형 보정방식인 룩업 테이블(Look-up table) 방식, 비선형 인코딩 방식 및 구간별 비선형 근사(Piecewise nonlinear fitting) 방식 등이 제안되고 있다.
상기한 방식들은 주위온도, 압력센서의 기계적 특성 및 증폭기의 특성 등을 비롯한 여러 가지의 원인에 의해 발생하는 모든 비선형성에 대응할 수 있으나 압력검출의 해상도를 높이기 위해서는 많은 용량의 메모리와 복잡한 신호 처리

회로를 필요로 하는 문제점을 갖고 있다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 별도의 메모리 등을 사용하지 않고, 압력센서의 비선형적인 용량변화를 선형적인 검출전압으로 변환하는 적분형 용량-전압 변환장치 를 제공하는데 있다.
본 발명의 다른 목적은 오프셋 및 이득 조절이 용이하고, 오프셋에 의한 선형성의 훼손을 최소로 할 수 있는 적분형 용량-전압 변환장치를 제공하는데 있다.
본 발명의 또 다른 목적은 압력을 검출할 수 있는 다이내믹 범위를 넓히고, 감도를 향상시킬 수 있는 적분형 용량-전압 변환장치를 제공하는데 있다.
일반적으로 정전용량형 압력센서가 가지고 있는 비선형성의 주요 요인은, 정전용량형 압력센서의 용량이 압력에 반비례하고, 압력센서의 신호 처리회로의 출력은 용량의 변화에 비례하기 때문으로서 압력센서의 신호를 처리하는 신호처리회로의 출력전압이 압력센서의 압력에 따른 변위에 비례하도록 하는 것이 바람직하다.
그러므로 본 발명의 적분형 용량-전압 변환장치는, 압력센서의 커패시터를 적분기의 피드백용 커패시터로 사용하여 압력센서의 압력 변화에 출력전압이 선형적으로 비례하도록 하는 것으로서 인가되는 압력에 따라 가변되는 완전 차동용량형 압력센서의 제 1 커패시터 및 제 2 커패시터를 각기 통해 출력신호를 피드백시키면서 입력전압을 적분하는 적분기와, 상기 적분기가 제 1 커패시터 및 제 2 커패시터를 통해 피드백시키면서 입력전압을 적분한 두 적분전압을 차동 증폭하는 차동 증폭기로 구성됨을 특징으로 한다.
상기 적분기는, 입력전압과 피드백 전압을 비교증폭하는 연산증폭기와, 인가되는 압력에 따라 제 1 커패시터 및 제 2 커패시터의 용량이 가변되는 완전 차동용량형 압력센서와, 상호간에 교대로 동작하면서 상기 연산증폭기의 출력전압이 각기 제 1 커패시터와 제 2 커패시터를 통해 피드백되게 하는 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부와, 상기 제 1 커패시터 및 제 2 커패시터를 통해 피드백되는 전압을 충전하면서 상기 연산증폭기에 피드백 전압으로 공급하는 충전부로 구성됨을 특징으로 한다.
상기 제 1 피드백 스위칭부는, 제 1 클럭신호에 따라 도통상태로 되면서 상기 연산증폭기의 출력신호가 상기 제 1 커패시터를 통해 피드백되게 하는 제 1 스위칭 소자와, 제 2 클럭신호에 따라 도통상태로 되면서 상기 제 1 커패시터에 충전되어 있는 전원을 방전시키는 제 2 스위칭 소자로 구성되고, 상기 제 2 피드백 스위칭부는, 반전 제 1 클럭신호에 따라 도통상태로 되면서 상기 연산증폭기의 출력신호가 상기 제 2 커패시터를 통해 피드백되게 하는 제 3 스위칭 소자와, 제 2 클럭신호에 따라 도통상태로 되면서 상기 제 2 커패시터에 충전되어 있는 전원을 방전시키는 제 4 스위칭 소자로 구성되며, 상기 충전부는, 상기 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부를 통해 피드백되는 전원을 충전하여 상기 연산증폭기에 피드백 전원으로 공급하는 제 3 커패시터와, 제 3 클럭신호에 따라 도통상태로 되면서 상기 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부를 통해 피드백되는 전원을 제 3 커패시터에 충전시키고 그 충전시킨 전원이 상기 제 3 커패시터에 피드백 전원으로 공급되게 하는 제 5 스위칭 소자와, 제 2 클럭신호에 따라 도통상태로 되면서 상기 제 3 커패시터에 충전되어 있는 전원을 방전시키는 제 6 스위칭 소자로 구성됨을 특징으로 한다.
상기 차동증폭기는, 제 4 스위칭 신호에 따라 도통상태로 되면서, 상기 적분기가 상기 제 1 커패시터 및 제 2 커패시터를 각기 피드백용 커패시터로 사용하면 서 적분한 출력신호를 샘플링하는 제 7 스위칭 소자와, 상기 제 7 스위칭 소자가 샘플링한 신호를 충전하여 그 차 값을 검출하는 제 4 커패시터와, 상기 제 4 커패시터의 충전전압과 미리 설정된 기준전압을 비교 증폭하는 연산 증폭기와, 상기 연산증폭기의 출력신호를 피드백시키는 제 5 커패시터로 구성되고, 또한 차동모드의 오프셋을 보정하기 위한 보정전압을 상기 연산증폭기에 입력시키는 보정전압 입력부를 더 포함하는 것으로서 상기 보정전압 입력부는, 반전 제 1 클럭신호에 의해 도통상태로 되면서 보정전압을 공급하는 제 9 스위칭 소자와, 상기 제 1 클럭신호에 따라 도통상태로 되면서, 상기 제 4 커패시터의 충전전압과 상기 제 9 스위칭 소자를 통과한 보정전압을 상기 연산증폭기에 공급하는 제 10 스위칭 소자로 구성됨을 특징으로 한다.

발명의 구성 및 작용

이하, 첨부된 도면을 참조하여 본 발명의 적분형 용량-전압 변환장치를 상세히 설명한다.
도 1a는 완전 차동용량형 압력센서를 개략적으로 보인 도면이다. 이에 도시된 바와 같이 완전 차동용량형 압력센서(150)는 실리콘 기판(100)의 중간부에 다이어프램(110)이 구비되고, 그 다이어프램(110)의 저면에 중앙보스(center-boss)(111)가 구비된다. 그리고 실리콘 기판(100)과 다이어프램(110)의 상면에는 전극(120, 130)(140)이 구비되어 다이어프램(110)의 상부에 전극(120, 140)이 상호간에 마주 바라보는 제 1 커패시터(C_1)가 형성되고, 실리콘 기판(100) 상에 전극(130, 140)이 상호간에 마주 바라보는 제 2 커패시터(C_2)가 형성된다.
도 2는 상기 완전 차동용량형 압력센서의 등가회로도이다. 이에 도시된 바와 같이 전극(120, 140)(140, 130)의 사이에 제 1 캐패시터(C_1) 및 제 2 캐패시터(C_2)가 직렬로 구비되고, 그 전극(120, 130, 140)과 접지의 사이에, 완전 차동용량형 압력센서(150)의 기생성분인 기생 커패시터(Cp_1, Cp_2, Cp_3)가 발생하게 된다.
이러한 구조를 가지는 완전 차동용량형 압력센서(150)에 도 1b에 도시된 바와 같이 소정의 압력 P가 화살표 방향으로 인가되면, 그 압력 P에 따라 다이어프램(110)에 변위가 발생하여 상향 이동하게 된다. 이 때, 다이어프램(110)의 저면에 중앙보스(111)가 구비되어 두껍게 보강되어 있으므로 다이어프램(110)의 중간부에는 변위가 발생하지 않고, 두께가 얇은 다이어프램(110)의 좌우 양측(113, 115)은 상기 인가된 압력 P에 따라 변위가 발생하게 된다. 그러므로 다이어프램(110)은 계속 수평상태를 유지하면서 상향 이동하게 되고, 이로 인하여 제 1 커패시터(C_1)의 전극(120, 140)은 계속 수평을 유지하고, 또한 제 2 커패시터(C_2)의 전극(140, 130)도 계속 수평을 유지하게 된다.

상기 다이어프램(110)이 상향 이동하게 되면, 전극(120, 140) 간의 간격(d_o)은 Δd 만큼 감소($d_0 - \Delta d$)하여 제 1 커패시터(C_1)의 용량이 증가하고, 이와 동시에 전극(140, 130) 간의 간격(d_o)은, 상기 제 1 커패시터(C_1)와 같은 거 리인 Δd 만큼 증가($d_0 + \Delta d$)하여 제 2 커패시터(C_2)의 용량이 감소하게 된다.
상기한 다이어프램(110)의 변위량은 인가된 압력 P에 비례하므로 압력센서(150)의 신호 처리회로의 출력이 다이어프램(110)의 변위량 Δd 에 비례하도록 하는 것이 필요하다.
상기 다이어프램(110)의 변위량 Δd 는 압력과 온도의 함수이므로 다음의 수학식 1로 표현할 수 있다.

수학식 1

$$\Delta d = kPf(T)$$

여기서, k는 비례상수이고, P는 압력이며, T는 온도이며, f(T)는 온도 T의 함수이다.
일반적으로 커패시터의 용량은 마주 바라보는 두 전극 간의 간격에 반비례하므로 압력센서(150)의 다이어프램(110)의 변위에 따른 제 1 커패시터(C_1)와 제 2 커패시터(C_2)의 용량 변화는 도 3에 도시된 바와 같이 현저한 차이가 발생한다.
그러므로 용량비례형 용량-전압 변환장치에서는 압력센서(150)의 선형성을 확보하기 위해서 다이어프램(110)의 변위량을 매우 작게 제한하고 있다.
제 1 커패시터(C_1)와 제 2 커패시터(C_2)의 용량 차 ΔC 는 다음의 수학식 2 내지 수학식 4와 같이 계산할 수 있다.

수학식 2

$$C_1 = \varepsilon \frac{A}{d_0 - \Delta d}$$

수학식 3

$$C_2 = \varepsilon \frac{A}{d_0 + \Delta d}$$

수학식 4

$$\Delta C = C_1 - C_2 = 2\varepsilon A \frac{\Delta d}{d_0^2} \left(1 - \left(\frac{\Delta d}{d_0}\right)^2\right)^{-1}$$

여기에서 ε 은 유전율이고, A는 제 1 커패시터(C_1)와 제 2 커패시터(C_2)를 형성하는 전극(120, 140)(130, 140) 간의 대향 면적으로 압력센서(150)를 제조할 경우에 전극(120, 140)(130, 140) 간의 대향면적이 동일하게 제조한다.
1% 이하의 비선형성을 확보하기 위하여 다이어프램(110)의 변위량을 다음의 수학식 5와 같이 최대허용 변위량의 10 % 이하로 제한하면, 압력센서(150)의 커패시터(C_1)(C_2)의 용량변화는 수학식 6과 같이 근사할 수 있다.

수학식 5

$$\frac{\Delta d}{d_0} \leq 0.1$$

수학식 6

$$\Delta C \simeq 2\varepsilon A \frac{\Delta d}{d_0^2}$$

여기서 최대허용 변위량은 구조적 한계인 초기 전극(120, 140)(130, 140) 간의 간격 d_0 이다.
그러므로 용량 비례형 용량-전압 변환장치는 압력센서(150)의 다이어프램(110)의 변위 폭이 제한됨으로써 검출할 수 있는 압력의 범위가 작아지고 이에 따라 해상도와 감도가 떨어지는 단점을 갖게 된다.
그러나 압력센서(150)의 커패시터를 적분기의 피드백용 커패시터로 사용하게 되면, 적분기의 출력전압이 압력센서(150)의 제 1 커패시터(C_1)와 제 2 커패시터(C_2)의 용량에 반비례하기 때문에 두 전극(120, 140)(130, 140) 사이의 거리에 출력전압이 비례하는 적분형 용량-전압 변환장치를 구성할 수 있다.
도 4는 본 발명의 적분기형 용량-전압 변환장치의 동작원리를 설명하기 위한 도면으로서 두 개의 적분기와 차동증폭기로 구성된 적분형 용량-전압 변환장치의 구성을 보인 도면이다. 이에 도시된 바와 같이 압력센서(150)의 제 1 커패

시터(C_1)를 피드백용 커패시터로 사용하여 소정의 입력전압을 적분하는 제 1 적분기(200)와, 압력센서(150)의 제 2 커패시터(C_2)를 피드백용 커패시터로 사용하여 소정의 입력전압을 적분하는 제 2 적분기(210)와, 상기 제 1 적분기(200) 및 제 2 적분기(210)의 출력전압(V_{S1})(V_{S2})을 차동 증폭하는 차동 증폭기(220)로 구성된다.
이러한 구성을 가지는 적분형 용량-전압 변환장치는, 압력센서(150)의 제 1 커패시터(C_1)를 피드백용 커패시터로 사용하는 제 1 적분기(200)의 출력전압(V_{S1})은 다음의 수학식 7과 같다.

수학식 7

$$V_{S1} = \frac{1}{C_1}\int_0^{T_{INT}} I_k dt + V_{OFF}$$

여기서 I_k는 제 1 커패시터(C_1)에 공급되는 정전류이고, T_{INT}는 적분 시간이며, V_{OFF}는 오프셋 전압이다.
상기 수학식 7의 적분을 수행하면 수학식 8과 같이 된다.

수학식 8

$$V_{S1} = I_k T_{INT}\frac{1}{C_1} + V_{OFF} = k(d_0-\Delta d) + V_{OFF}$$

여기서 상수 k는 $\frac{I_k T_{INT}}{\varepsilon A}$ 이다.
마찬가지로 제 2 커패시터(C_2)에 대해서도 인가전류와 적분시간을 동일하게 하면, 제 2 적분기(210)의 출력전압(V_{S2})은 다음의 수학식 9와 같다.

수학식 9

$$V_{S2} = k(d_0+\Delta d) + V_{OFF}$$

따라서 차동증폭기의 출력전압 V_D는 수학식 10과 같다.

수학식 10

$$V_D = V_{S2}-V_{S1} = 2k\Delta d$$

상기 수학식 10에서와 같이 적분형 용량-전압 변환장치는 오프셋 전압이 상쇄되어 없어지고, 출력전압은 압력센서(150)에 인가된 압력에 의한 변위량 Δd에 비례함을 알 수 있다.
이와 같이 적분형 용량-전압 변환기는 용량형 압력센서(150)의 선형성을 완전히 확보할 수 있으므로 이론적으로 검출할 수 있는 압력범위가 다이어프램(110)의 최대 허용 변위까지 가능하다.
상기한 도 1a의 완전 차동용량형 압력센서(150)는 일반적인 용량형 압력센서와는 달리 제 1 및 제 2 커패시터(C_1)(C_2)가 하나의 전극(140)을 공용하고 있어 제 1 및 제 2 커패시터(C_1)(C_2)가 전기적으로 완전히 분리되지 않으므로 상기한 도 4의 도면과 같이 제 1 적분기(200) 및 제 2 적분기(210)를 분리하여 구성할 수 없다.
그러므로 하나의 적분기가 제 1 및 제 2 커패시터(C_1)(C_2)를 교대로 피드백용 커패시터로 사용하도록 해야 하고, 또한 차동 증폭기(220)도, 상기 하나의 적분기가 교대로 출력하는 두 적분신호를 차동 증폭하도록 구성해야 된다.
도 5는 본 발명의 적분형 용량-전압 변환장치의 구성을 보인 도면이다. 여기서, 부호 300은 압력센서(150)의 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)를 교대로 피드백용 커패시터로 사용하면서 소정 레벨의 입력전압(V_G)을 적분하는 적분기이고, 부호 400은 상기 적분기(300)가 상기 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)를 교대로 피드백용 커패시터로 사용하면서 상기 입력전압(V_G)을 적분한 두 적분신호를 차동 증폭하는 차동증폭기이다.
상기 적분기(300)는, 입력전압(V_G)의 적분신호를 발생하는 연산 증폭기(310)와, 제 1 클럭신호(CK_1)와 반전 제 1 클럭신호($/CK_1$)와 제 2 클럭신호(CK_2)에 따라 상호간에 교대로 동작하면서 상기 연산증폭기(310)의 출력신호를 압력센서(150)의 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)를 통해 각기 피드백시키는 제 1 피드백 스위칭부(320) 및 제 2 피드백 스위칭부(330)와, 상기 제 2 클럭신호(CK_2)와 그 제 2 클럭신호(CK_2)를 위상 지연시킨 제 3 클럭신호(CK_3)에 따라 상기 제 1 피드백 스위칭부(320) 및 제 2 피드백 스위칭부(330)를 통해 피드백된 신호를 충전하면서 상기 연산증폭기(310)에 피드백 입력시키는 충전부(340)를 구비한다.
상기 제 1 피드백 스위칭부(320)는, 연산증폭기(300)의 출력단자와 반전 입력단자(−)의 사이에, 반전 제 1 클럭신호($/CK_1$)에 의해 도통상태로 되는 제 1 스위칭 소자(M_1) 및 제 1 커패시터(C_1)가 직렬 접속되고, 그 제 1 커패시터(C_1)에, 제 2 클럭신호(CK_2)에 의해 도통상태로 되는 제 2 스위칭 소자(M_2)가 병렬로 접속된다.
상기 제 2 피드백 스위칭부(330)는, 연산증폭기(300)의 출력단자와 반전 입력단자(−)의 사이에, 제 1 클럭신호(CK_1)에 의해 도통상태로 되는 제 3 스위칭 소자(M_3) 및 제 2 커패시터(C_2)가 직렬 접속되고, 그 제 2 커패시터(C_2)에, 제 2 클럭신호(CK_2)에 의해 도통상태로 되는 제 4 스위칭 소자(M_4)가 병렬로 접속된다.

상기 충전부(340)는, 접지 커패시터인 제 3 커패시터(C_3)가, 제 3 클럭신호(CK_3)에 의해 도통상태로 되는 제 5 스위칭 소자(M_5)를 통해 상기 연산증폭기(300)의 반전 입력단자(−)에 접속되고, 그 제 3 커패시터(C_3)에, 제 2 클럭신호(CK_2)에 의해 도통상태로 되는 제 6 스위칭 소자(M_6)가 병렬로 접속된다.
상기 차동증폭기(400)는, 상기 적분기(300)의 출력단자가 제 4 클럭신호(CK_4)에 따라 도통 상태로 되는 제 7 스위칭 소자(M_7)와 제 4 커패시터(C_4)를 순차적으로 통해 연산증폭기(410)의 반전 입력단자(−)에 접속되고, 연산증폭기(410)의 비반전 입력단자(+)에는 기준전압(V_{OR})이 인가되어 연산증폭기(410)의 출력단자와 반전 입력단자(−)의 사이에, 제 1 클럭신호(CK_1)에 의해 도통상태로 되는 제 8 스위칭 소자(M_8)와 제 5 커패시터(C_5)가 병렬 접속된다.
상기에서 스위칭 소자(M_1 ~ M_8)들은 예를 들면, NMOS 전계효과 트랜지스터를 사용하고, 상기 제 2 클럭신호(CK_2) 및 제 3 클럭신호(CK_3)는 도 6에 도시된 바와 같이 상호간에 두 위상 비중첩(two phase non-overlapping) 클럭신호로서 상기 제 1 클럭신호(CK_1)의 2 배 주파수를 갖는다.
이와 같이 구성된 본 발명의 적분형 용량-전압 변환장치는 도 6에 도시된 바와 같이 시간(t_1)에 제 1 클럭신호(CK_1)가 저전위로 되고, 반전 제 1 클럭신호(/CK_1)가 고전위로 되면, 제 1 스위칭 소자(M_1)가 도통상태로 되어 제 1 피드백 스위칭부(320)가 동작하고, 제 3 스위칭 소자(M_3)는 차단상태로 되어 제 2 피드백 스위칭부(330)는 동작하지 않게 된다.
이와 같은 상태에서 시간(t_1)에 제 2 클럭신호(CK_2)가 고전위로 되고, 제 3 클럭신호(CK_3)는 저전위이므로 충전부(340)의 제 5 스위칭 소자(M_5)는 차단상태로 되고, 제 6 스위칭 소자(M_6)는 도통상태로 된다.
그러면, 제 1 커패시터(C_1)에 충전되어 있던 전원은 제 2 스위칭 소자(M_2)를 통해 모두 방전되고, 또한 제 3 커패시터(C_3)에 충전되어 있던 전원도 제 6 스위칭 소자(M_6)를 통해 모두 방전된다.
그러므로 연산증폭기(310)는 그의 반전 입력단자(−)에 인가되는 전원이 없으므로 연산증폭기(310)의 출력전압(V_S)은 입력전압(V_G)과 동일한 레벨을 가지게 된다.
이와 같은 상태에서 시간(t_2)에 제 2 클럭신호(CK_2)가 저전위로 되고, 제 3 클럭신호(CK_3)가 고전위로 되면, 저전위의 제 2 클럭신호(CK_2)에 의해 제 2 스위칭 소자(M_2) 및 제 6 스위칭 소자(M_6)가 차단상태로 되고, 고전위의 제 3 클럭신호(CK_3)에 의해 제 5 스위칭 소자(M_5)가 도통상태로 된다. 그러면, 연산증폭 기(310)의 출력전압(V_S)이 제 1 스위칭 소자(M_1), 제 1 커패시터(C_1), 제 5 스위칭 소자(M_5) 및 제 3 커패시터(C_3)를 순차적으로 통해 접지로 흐르면서 제 1 커패시터(C_1) 및 제 3 커패시터(C_3)에 충전되고, 제 3 커패시터(C_3)의 충전전원은 연산증폭기(310)의 반전 입력단자(−)에 인가되므로 연산증폭기(310)는 제 3 커패시터(C_3)의 충전전원과 입력전압(V_G)을 비교 증폭하여 압력센서(150)의 제 1 커패시터(C_1)의 용량에 비례하는 소정레벨의 적분전압(V_S)을 출력하게 된다.
그리고 시간(t_3)에 제 1 및 제 2 클럭신호(CK_1)(CK_2)가 고전위로 되고, 반전제 1 클럭신호(/CK_1)가 저전위로 되면, 상기와는 반대로 제 1 피드백 스위칭부(320)는 동작하지 않고, 제 2 피드백 스위칭부(330)가 동작하게 되어 시간(t_4)에 제 2 클럭신호(CK_2)가 저전위로 되고, 제 3 클럭신호(CK_3)가 고전위로 됨에 따라 연산증폭기(310)는 압력센서(150)의 제 2 커패시터(C_2)의 용량에 비례하는 소정의 적분전압(V_S)을 출력하게 된다.
여기서, 적분기(300)가 제 1 커패시터(C_1)를 피드백용 커패시터로 사용하여 출력하는 전압을 V_{S1} 이라고 하고, 제 2 커패시터(C_2)를 피드백용 커패시터로 사용하여 출력하는 전압을 V_{S2} 라고 하면, 적분기(300)의 출력전압 V_{S1} 은 다음의 수학식 11과 같다.

수학식 11

$$V_{S1} = \frac{1}{C_1}\int_0^T i_B dt + V_G$$

여기서, 적분시간(T)이 충분하여 제 3 커패시터(C_3)에 입력전압(V_G)의 레벨과 동일한 전압이 충전되면, 적분전류 i_B 의 평균값 Average(i_B)은 수학식 12와 같다.

수학식 12

$$Average(i_B) = \frac{C_3 V_G}{T}$$

상기 수학식 12를 수학식 11에 대입하면, 적분기(300)의 출력전압 V_{S1} 은 다음의 수학식 13 같다.

수학식 13

$$V_{S1} = C_3 V_G \frac{1}{C_1} + V_G = \frac{C_3 V_G}{\varepsilon A}(d_0 - \Delta d) + V_G$$

마찬가지로 제 2 커패시터(C_2)를 피드백용 커패시터로 사용할 경우의 적분기(300)의 출력전압 V_{S2} 는 다음의 수학식 14와 같다.

수학식 14

$$V_{S2} = \frac{C_3 V_G}{\varepsilon A}(d_0 + \Delta d) + V_G$$

이러한 본 발명의 적분기는 압력센서(150)의 제 1 커패시터(C $_1$) 및 제 2 커 패시터(C $_2$)가 바이어스회로와 연산증폭기(310)를 공유하고 있으므로 오프셋 영향에 강하고, CMOS 스위치 커패시터 회로를 적용하기 때문에 온도특성 및 잡음에 강한 특성을 나타내게 된다.
상기 적분기(300)의 출력전압(V $_{S1}$, V $_{S2}$)은 차동증폭기(400)로 입력되는 것으로서 차동증폭기(400)는 적분기(300)의 출력전압(V $_{S1}$, V $_{S2}$)에서 전극간의 간격 d $_0$ 와 입력전압(V $_G$)을 상호간에 상쇄시켜야 된다.
상기 차동증폭기(400)에서 제 7 스위칭 소자(M $_7$)는 적분기(300)의 출력전압(V $_{S1}$, V $_{S2}$)을 샘플링하여 제 4 커패시터(C $_4$)에 충전시키는 역할을 하고, 샘플링하는 시점은 적분기(300)의 출력전압(V $_{S1}$, V $_{S2}$)이 안정된 후이어야 하는 것으로서 제 7 스위칭 소자(M $_7$)를 스위칭시키는 제 4 클럭신호(CK $_4$)는 도 6에 도시된 바와 같이 상기 제 3 클럭신호(CK $_3$)보다 고전위 기간의 폭이 좁은 클럭신호를 사용한다.
먼저, 제 1 클럭신호(CK $_1$)가 고전위일 경우에 제 8 스위칭 소자(M $_8$)가 도통상태로 되어 제 5 커패시터(C $_5$)에 충전되어 있던 전원이 제 8 스위칭 소자(M $_8$)를 통해 모두 방전되고, 제 4 클럭신호(CK $_4$)가 고전위일 경우에, 상기 적분기(300)의 출력전압(V $_{S2}$)이 제 7 스위칭 소자(M $_7$)를 통해 샘플링되어 커패시터(C $_4$)에 충전된다.
이와 같은 상태에서 제 1 클럭신호(CK $_1$)가 저전위로 되면, 제 8 스위칭 소자(M $_8$)가 차단상태로 되어 커패시터(C $_5$)가 활성화되고, 제 4 클럭신호(CK $_4$)가 고전위로 될 경우에, 상기 적분기(300)의 출력전압(V $_{S1}$)이 제 7 스위칭 소자(M $_7$)를 통해 커패시터(C $_4$)에 인가된다.
그러므로 상기 적분기(300)의 출력전압(V $_{S2}$)과 출력전압(V $_{S1}$)의 차이 값에 해당되는 전하가 커패시터(C $_5$)에 충전되어 차동증폭기(400)는 차동 증폭동작을 수행하게 된다.
이를 수학식으로 정리하면 다음과 같다.

수학식 15

$$Q_1 = (V_{S1} - V_{OR})C_4$$

여기서, Q $_1$ 은 적분기(300)의 출력전압(V $_{S1}$)에 대한 제 4 커패시터(C $_4$)의 충전 전하량이다.

수학식 16

$$Q_2 = (V_{S2} - V_{OR})C_4$$

여기서, Q $_2$ 는 적분기(300)의 출력전압(V $_{S2}$)에 대한 제 4 커패시터(C $_4$)의 충전 전하량이다.

수학식 17

$$\Delta Q = Q_1 - Q_2 = C_4(V_{S2} - V_{S1}) = C_5(V_D - V_{OR})$$

상기 수학식 17을 정리하면, 차동증폭기(400)의 출력전압 V $_D$ 는 수학식 18과 같이 되어 압력센서(150)의 변위에 비례한다.

수학식 18

$$V_D = \frac{C_4}{C_5}(V_{S2} - V_{S1}) + V_{OR} = \frac{2C_3 V_G C_4}{\varepsilon A C_5}\Delta d + V_{OR}$$

여기서, 차동증폭기(400)가 단전원을 사용하는 연산증폭기(410)를 사용할 경우에 적분기(300)의 출력전압(V $_{S2}$)은 항상 출력전압(V $_{S1}$) 보다 커야 하고, 또한 0V보다 큰 기준전압(V $_{OR}$)이 필요하다.
일반적으로 압력센서(150)는 제조공정 오차, 패키징 및 주변 기생성분에 의해 오프셋이 발생하고, 감도가 크게 변하기 때문에 이에 대한 보정기능을 추가하는 것이 필요하다.
도 7은 본 발명에 따라 보정기능을 추가한 차동증폭기의 다른 실시 예를 보인 도면이다. 이에 도시된 바와 같이 본 발명의 다른 실시 예는 상기 제 4 커패시터(C $_4$)와 연산증폭기(410)의 반전 입력단자(-)의 사이에, 반전 제 1 클럭신호(/CK $_1$)에 의해 도통상태로 되는 제 9 스위칭 소자(M $_9$)를 구비하고, 그 제 9 스위칭 소자(M $_9$)와 상기 제 4 커패시터(C $_4$)의 접속점에, 제 1 클럭신호(CK $_1$)에 따라 보정전압(V $_{OC}$)을 공급하는 제 10 스위칭 소자(M $_{10}$)를 구비하였다.
여기서, 상기 보정전압(V $_{OC}$)의 레벨은 차동증폭기(400)의 초기 출력전압(V $_{D0}$) 이 0V가 되도록 설정하는 것으로서 다음의 수학식 19 내지 수학식 21과 같다.

수학식 19

$$\Delta Q_{OFF} = C_4[(V_{S20}-V_{OC})-(V_{S10}-V_{OR})] = C_5(V_D-V_{OR})$$

수학식 20

$$V_{D0}=\frac{C_4}{C_5}[(V_{S20}-V_{S10})+(V_{OR}-V_{OC})]+V_{OR}$$

수학식 21

$$V_{OC} = (V_{S20}-V_{S10}) + V_{OR}(1+\frac{C_5}{C_4})$$

상기 수학식 21과 같이 제 1 커패시터(C_1)와 제 2 커패시터(C_2) 사이의 오프셋에 의해 적분기(300)의 초기 출력전압(V_{S10})(V_{S20})에 차이가 발생했을 경우에 기준전압(V_{OR})을 기준으로 하여 보정전압(V_{OC})을 조정하면 이를 보정할 수 있다.
오프셋의 원인들 중에서 압력센서(150)의 전극(120, 130, 140)의 초기 거리(d_0)에 의한 오차는 상기 수학식 18과 같이 선형성분이기 때문에 보정전압(V_{OC})에 의해 쉽게 보정된다.
그러나 압력센서(150)의 제 1 커패시터(C_1)와 제 2 커패시터(C_2)에 병렬로 연결되는 기생용량에 의한 오프셋은 오프셋 전압의 변화, 이득감도 또한 선형성의 저하를 초래하므로 이에 대해 적분형 용량-전압 변환장치의 성능평가가 필요하다.
본 발명의 적분형 용량-전압 변환장치의 성능을 측정하기 위하여 0.6㎛ CMOS 공정 파라미터를 사용하여 피스파이스(pspice)로 시뮬레이션을 수행하였다.
연산증폭기는 간단한 2단 CMOS 연산증폭기로서 직류이득이 70dB, 위상여유(phase margin)는 88°, 슬류율(slew rate)이 3V/㎲인 것을 사용하였다. 압력센서(150)의 응답속도는 수백 Hz 이하이므로 제 1 클럭신호(CK_1)는 듀티비(duty ratio)가 50%이고 주파수가 50㎑인 펄스신호를 사용하였으며, 제 2 내지 제 4 클럭신호(CK_2 CK_4)는 100㎑의 비중첩 클럭신호를 사용하였다. 입력전압(V_G)과 기준전압(V_{OR})은 0.5V로 고정하고 상온에서 시뮬레이션을 수행하였다.
(1) 변위에 따른 출력특성과 선형성
도 8은 60㎲ 동안의 동작 파형을 보여 주는 시뮬레이션 결과로 도 8a는 제 1 클럭신호(CK_1)와 반 전 제 1 클럭신호(/CK_1)는 간단히 반전된 클럭신호이고 도 8b는 제 2 클럭신호(CK_2)와 제 3 클럭신호(CK_3)는 두 위상 비중첩 클럭이다. 그리고 제 4 클럭신호(CK_4)는 제 2 클럭신호(CK_2)의 고전위 펄스에 포함되는 클럭신호임을 확인할 수 있다. 도 9c에서 홀수 번째 펄스는 적분기(300)의 출력신호(V_{S2})이고 짝수 번째 펄스는 적분기(300)의 출력신호(V_{S1})이다. 제 1 클럭신호(CK_1)가 저전위이고 제 4 클럭신호(CK_4)가 고전위일 경우에 차동증폭기(400)의 출력신호(V_D)가 펄스신호의 형태로 출력되고 있다. 이를 샘플링하여 저역통과 평활회로(도면에 도시되지 않았음)를 통과시키면, 연속적인 압력센서(150)의 출력신호를 얻을 수 있다.
도 9는 압력센서(150)의 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)의 용량 4pF, 전극(120, 130, 140)간의 간격(d_0)은 1㎛, Δd는 0 0.9㎛(0 90%), 입력전압(V_G)은 0.5V, 기준전압(V_{OR})은 0.5V의 조건으로 본 발명의 적분형 용량-전압 변환장치와 용량비례형 용량-전압 변환장치를 시뮬레이션한 결과이다.
본 발명의 적분형 용량-전압 변환장치는 0 0.9㎛의 변위에 따라 0.5V 4.5V의 전압을 선형적으로 생성하여 0.01% 이하의 비선형성 특성을 보였다. 최대 변위인 0.9㎛에 대하여 제 1 커패시터(C_1)는 40pF이상으로 커지고 제 2 커패시터(C_2)는 2.5pF 이하로 작아진다.
이와 같이 압력센서(150)의 용량은 매우 큰 폭으로 변하고 비대칭이기 때문에 용량비례형 용량-전압 변환장치는 변위가 d_0의 10%이상이 되면 매우 큰 오차를 갖는다. 반면에 적분형 용량-전압 변환장치는 큰 폭으로 변하는 용량형 압력센서에 있어서도 매우 뛰어난 선형성을 갖는다는 것이 확인되었다.
(2) 기생성분의 영향 평가
도 2에 도시된 바와 같이 압력센서(150)와 접지의 사이에 구비되는 기생성분인 기생 커패시터(Cp_1, Cp_2, Cp_3)에 의해 발생하는 적분형 용량-전압 변환장치의 특성변화를 평가하였다. 기생 용량을 동상모드와 차동모드로 나누어 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)의 용량을 초기 용량 C_0을 기준으로 하여 4배까지 변화시켰고, 압력에 의한 변위가 최대 허용변위의 50%와 20%일 경우의 각각에 대하 여 시뮬레이션하였다. 차동모드에서는 기생 커패시터(Cp_2)를 10pF으로 고정하고, 이를 기준으로 하여 기생 커패시터(Cp_1)(Cp_3)를 각각 ±20pF까지 반대방향으로 변화시켰다.
도 10 및 도 11의 시뮬레이션 결과와 같이 동상모드의 에러전압은 최대 20㎷였고, 차동모드의 에러전압은 ±10㎷ 이하였다.
이 결과로부터 적분형 용량-전압 변환장치가 접지와 연결된 기생성분에 강한 특성을 갖는다는 것을 확인할 수 있다.
(3) 오프셋 용량의 영향 평가
압력센서(150)와 병렬로 연결되는 기생 커패시터(Cp_1, Cp_2, Cp_3)와 제작공정의 오차로 발생하는 오프셋 용량

에 의한 특성변화를 알아보기 위하여 병렬 오프셋을 동상모드와 차동모드로 나누어 인가하고 시뮬레이션을 하였다. 오프셋의 범위는 C_0 인 4pF까지 하였고 변위는 90%까지 하였다.
시뮬레이션 결과를 동상모드의 경우에는 도 12에, 차동모드의 경우에는 도 13에 각각 나타내었다.
동상모드 오프셋은 출력전압을 감소시키는 이득감소 현상을 보였고, 차동모드의 경우에 오프셋 전압을 증가시켰다. 오프셋과 이득은 도 7의 보정회로로 조정이 가능하다. 그러나 동상모드와 차동모드 오프셋이 주는 가장 큰 문제점은 비선형성을 증가시키는 것이다.
특히 동상모드의 경우 C_0 과 같은 4pF의 오프셋에서 2%를 넘는 비선형성을 보였다. 이것은 센서에 병렬로 연결되는 오프셋 용량이 용량비례형 용량-전압 변환장치와 달리 본 발명의 적분형 용량-전압 변환장치에서는 서로 상쇄되지 않기 때문에 발생하는 것으로 오프셋 용량의 발생을 최소화하는 센서 설계와 패키징이 필요하다.
(4) 오프셋 보상 및 이득조정
동상모드 오프셋의 경우에 오프셋 전압이 발생하지 않고 이득만 감소하기 때문에 상기 수학식 18에서와 같이 입력전압(V_G)을 조정하여 보정이 가능하다.
차동모드 오프셋의 경우에 오프셋 전압이 변하기 때문에 도 7 및 수학식 21과 같이 보정전압(V_{OC})의 조정이 필요하다. 적분형 용량-전압 변환장치가 오프셋 보상과 이득조정이 가능한지 평가하기 위해 제 1 커패시터(C_1) 및 제 2 커패시터(C_2)에 각각 1pF의 차동모드 오프셋 용량을 인가하여 보정을 수행하였다.
도 14에 도시된 바와 같이 제 1 커패시터(C_1)에 오프셋이 인가되었을 때 0.5V의 오프셋 전압을 1V가 출력되었다. 수학식 21에 의하여 보정전압(V_{OC})을 0.6V로 조정한 결과 오프셋 전압을 0.5V로 낮추었다. 이에 따라 최대전압 Vmax가 같이 낮아져 입력전압(V_G)을 0.55V로 조정하여 이득을 맞추었다.
도 15는 제 2 커패시터(C_2)에 오프셋이 발생하였을 경우의 보정결과를 보여 주는 것으로 보정전압(V_{OC})은 0.39V, 입력전압(V_G)은 0.63V으로 조정하였다.
한편, 상기에서는 본 발명을 특정의 바람직한 실시 예에 관련하여 도시하고 설명하였지만, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있다. 예를 들면, 상기에서는 본 발명의 적분형 용량-전압 변환장치를 압력센서(150)에 적용한 것을 예로 들어 설명한 것으로서 본 발명은 이에 한정되지 않고 가속도 센서 및 변위센서 등을 비롯하여 각종 용량형 센서에 적용이 가능하다.

발명의 효과

이상에서와 같이 본 발명의 적분형 용량-전압 변환장치는 광범위하게 실시한 시뮬레이션에서 초기 전극간격의 0 90%의 대변위에 대해서 비선형도가 0.01%/FS 이하의 매우 뛰어난 특성을 얻었다. 그리고 기생성분의 영향에 매우 강한 특성을 갖는 것과 오프셋 보정과 이득조정이 가능함을 확인하였다.
그리고 용량비례형 용량-전압 변환장치와는 달리 본 발명의 적분형 용량-전압 변환장치는 출력신호가 압력센서의 변위에 비례하기 때문에 압력센서의 변위를 제한할 필요가 없고, 이를 적용한 압력센서는 높은 선형성과 해상도를 갖게 되었으며, 같은 용량을 구현하는 데 있어 더 작은 면적으로 구현가능하기 때문에 소형화에 유리하다.

(57) 청구의 범위

청구항 1.
입력전압과 피드백 전압을 비교증폭하는 연산증폭기;
일측단자가 상호간에 공통 접속되고, 인가되는 압력에 따라 용량이 가변되는 제 1 커패시터 및 제 2 커패시터를 구비한 완전 차동용량형 압력센서;
상기 연산증폭기의 출력전압을 상기 제 1 커패시터 및 제 2 커패시터를 통해 순차적으로 피드백시켜 적분되게 하는 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부;
상기 제 1 커패시터 및 제 2 커패시터를 통해 피드백되는 전압을 충전하면서 상기 연산증폭기에 피드백 전압으로 공급하는 충전부; 및
상기 연산증폭기의 출력전압이 상기 제 1 커패시터 및 제 2 커패시터를 통해 순차적으로 통해 피드백되어 적분된 두 적분전압을 순차적으로 입력받아 차동 증폭하는 차동 증폭기로 구성된 적분형 용량-전압 변환장치.

청구항 2.
삭제

청구항 3.
제 1 항에 있어서, 상기 제 1 피드백 스위칭부는;
제 1 클럭신호에 따라 도통상태로 되면서 상기 연산증폭기의 출력신호가 상기 제 1 커패시터를 통해 피드백되게 하는 제 1 스위칭 소자; 및
제 2 클럭신호에 따라 도통상태로 되면서 상기 제 1 커패시터에 충전되어 있는 전원을 방전시키는 제 2 스위칭 소자로 구성됨을 특징으로 하는 적분형 용량-전압 변환장치.

청구항 4.
제 1 항에 있어서, 상기 제 2 피드백 스위칭부는;
반전 제 1 클럭신호에 따라 도통상태로 되면서 상기 연산증폭기의 출력신호가 상기 제 2 커패시터를 통해 피드백되게

하는 제 3 스위칭 소자; 및
제 2 클럭신호에 따라 도통상태로 되면서 상기 제 2 커패시터에 충전되어 있는 전원을 방전시키는 제 4 스위칭 소자로 구성됨을 특징으로 하는 적분형 용량-전압 변환장치.

청구항 5.

제 1 항에 있어서, 상기 충전부는;
상기 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부를 통해 피드백되는 전원을 충전하여 상기 연산증폭기에 피드백 전원으로 공급하는 제 3 커패시터;
제 3 클럭신호에 따라 도통상태로 되면서 상기 제 1 피드백 스위칭부 및 제 2 피드백 스위칭부를 통해 피드백되는 전원을 제 3 커패시터에 충전시키고 그 충전시킨 전원이 상기 제 3 커패시터에 피드백 전원으로 공급되게 하는 제 5 스위칭 소자; 및
제 2 클럭신호에 따라 도통상태로 되면서 상기 제 3 커패시터에 충전되어 있는 전원을 방전시키는 제 6 스위칭 소자로 구성됨을 특징으로 하는 적분형 용량-전압 변환장치.

청구항 6.

제 1 항에 있어서, 상기 차동증폭기는;
제 4 스위칭 신호에 따라 도통상태로 되면서, 상기 적분기가 상기 제 1 커패시터 및 제 2 커패시터를 각기 피드백용 커패시터로 사용하면서 적분한 출력신호를 샘플링하는 제 7 스위칭 소자;
상기 제 7 스위칭 소자가 샘플링한 신호를 충전하여 그 차 값을 검출하는 제 4 커패시터;
상기 제 4 커패시터의 충전전압과 미리 설정된 기준전압을 비교 증폭하는 연산 증폭기; 및
상기 연산증폭기의 출력신호를 피드백시키는 제 5 커패시터로 구성됨을 특징으로 하는 적분형 용량-전압 변환장치.

청구항 7.

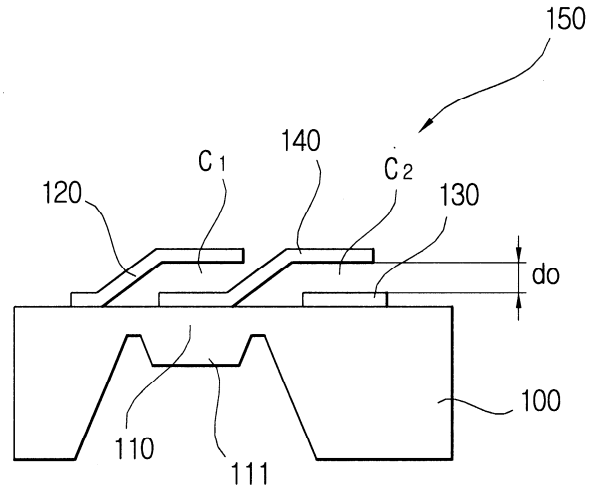
제 6 항에 있어서,
차동모드의 오프셋을 보정하기 위한 보정전압을 상기 연산증폭기에 입력시키는 보정전압 입력부를 더 포함하는 것을 특징으로 하는 적분형 용량-전압 변환장치.

청구항 8.

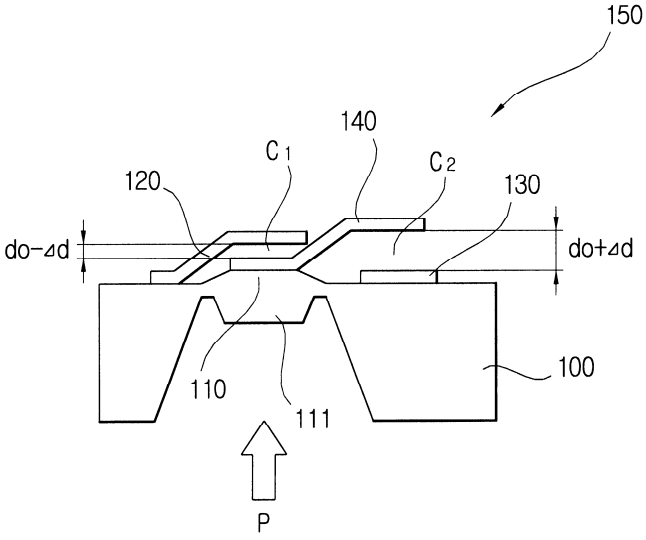
제 7 항에 있어서, 상기 보정전압 입력부는;
반전 제 1 클럭신호에 의해 도통상태로 되면서 보정전압을 공급하는 제 9 스위칭 소자; 및
상기 제 1 클럭신호에 따라 도통상태로 되면서, 상기 제 4 커패시터(C_4)의 충전전압과 상기 제 9 스위칭 소자를 통과한 보정전압을 상기 연산증폭기에 공급하는 제 10 스위칭 소자로 구성됨을 특징으로 하는 적분형 용량-전압 변환장치.

도면

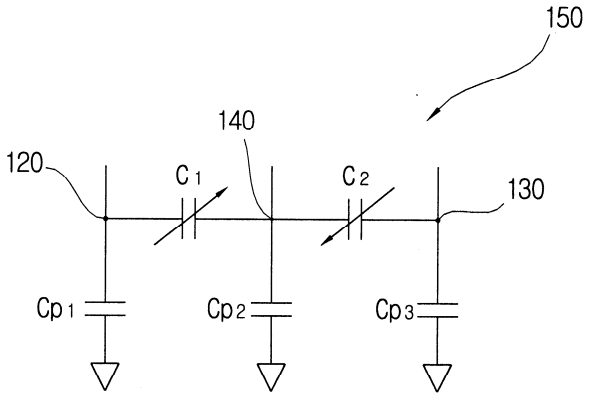
도면1a



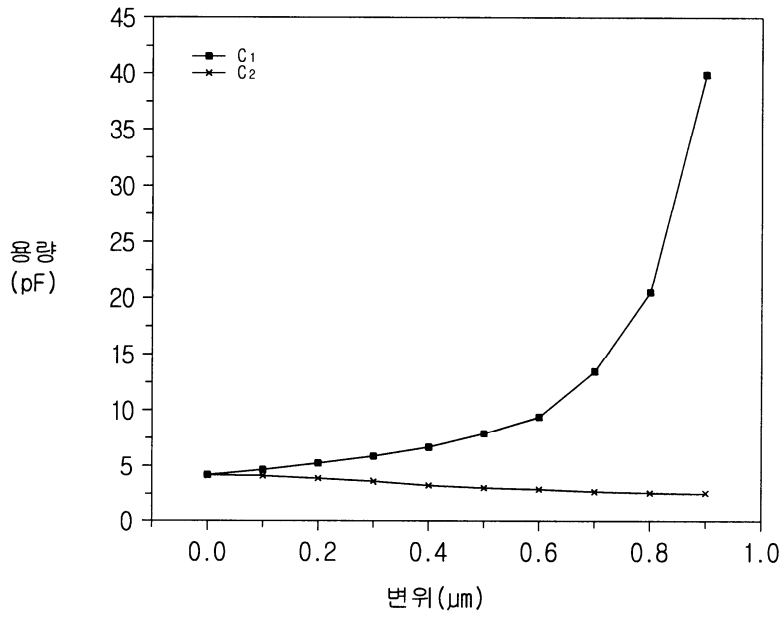
도면1b


150
140
C1
C2
120
130
do-Δd
do+Δd
100
110
111
P

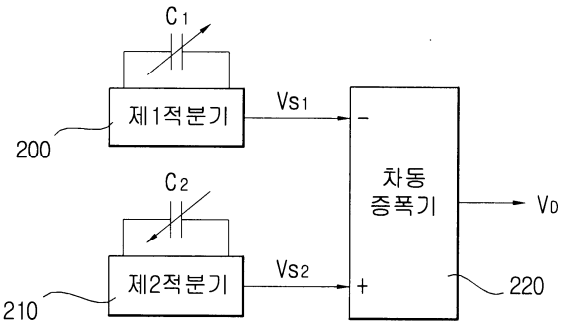
도면2


150
140
120
C1
C2
130
Cp1
Cp2
Cp3

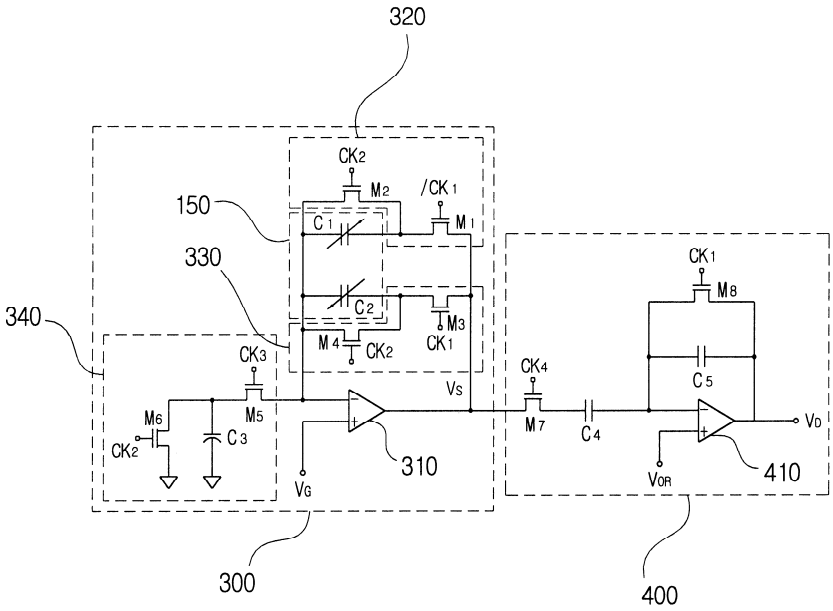
도면3


45
40
35
30
25
20
15
10
5
0
C1
C2
용량
(pF)
0.0
0.2
0.4
0.6
0.8
1.0
변위(μm)

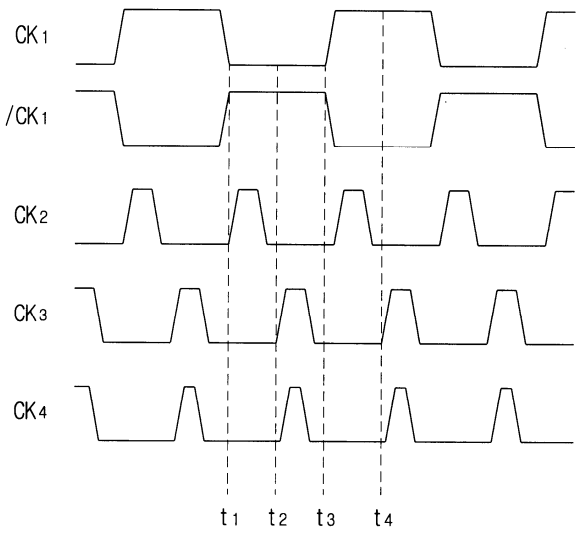
도면4


C1
제1적분기
200
Vs1
C2
제2적분기
210
Vs2
차동
증폭기
VD
220

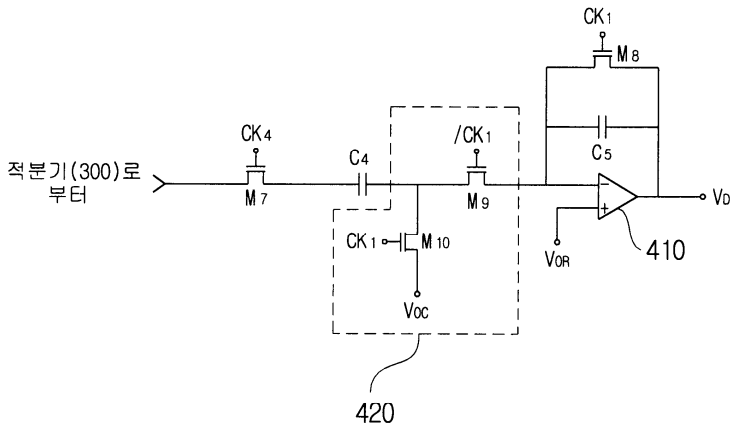
도면5


320
150
330
340
CK2
M2
/CK1
M1
C1
C2
M3
M4
CK2
CK1
CK3
M6
M5
CK2
C3
Vs
VG
310
300
CK4
M7
C4
CK1
M8
C5
VD
VOR
410
400

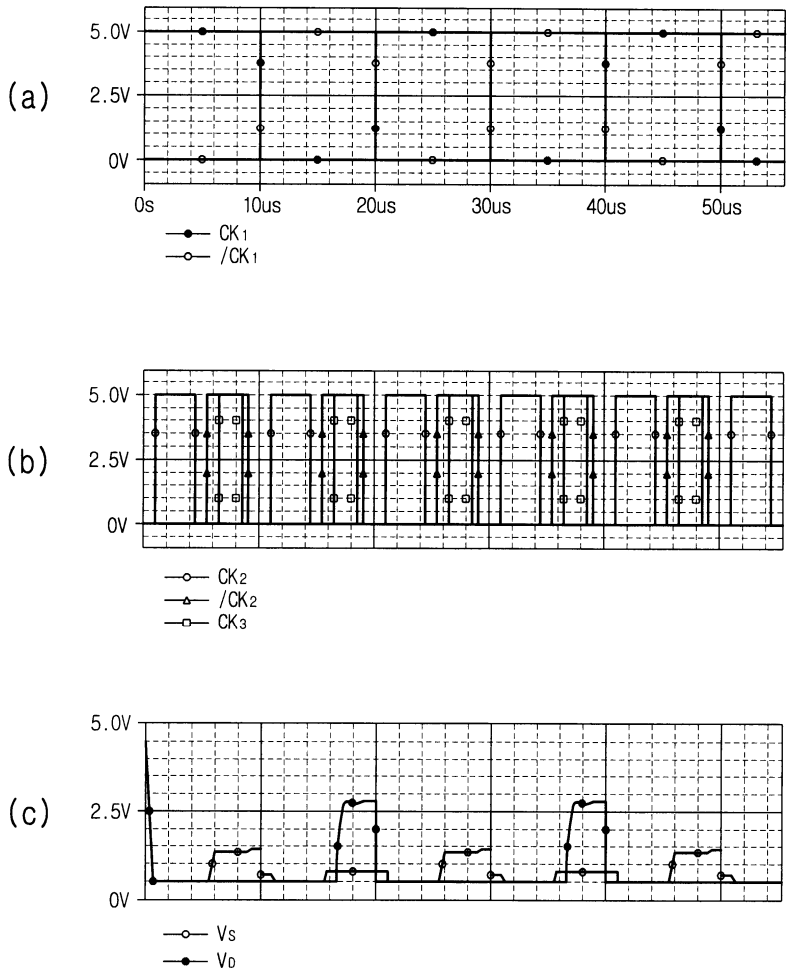
도면6


CK1
/CK1
CK2
CK3
CK4
t1
t2
t3
t4

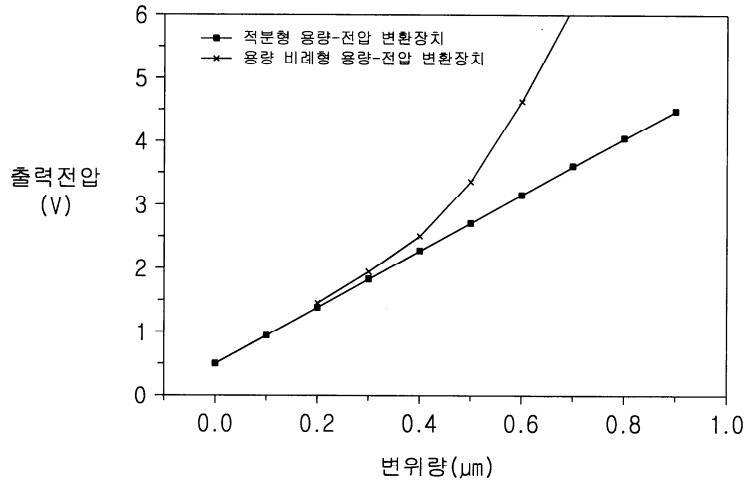
도면7


CK1
M8
CK4
/CK1
C5
적분기(300)로
부터
C4
M7
M9
VD
CK1
M10
VOR
410
VOC
420

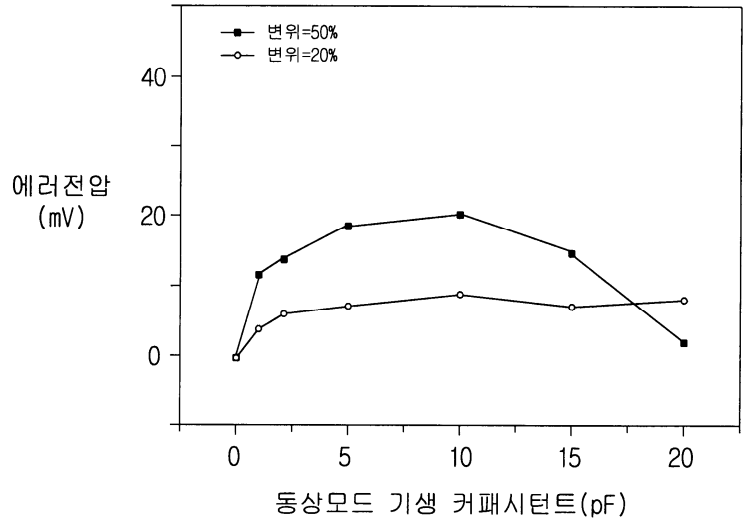
도면8


(a)
5.0V
2.5V
0V
0s
10us
20us
30us
40us
50us
CK1
/CK1
(b)
5.0V
2.5V
0V
CK2
/CK2
CK3
(c)
5.0V
2.5V
0V
VS
VD

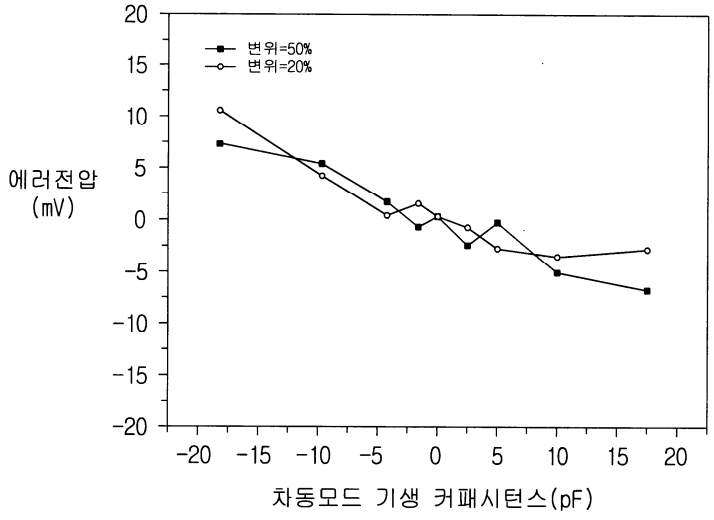
도면9



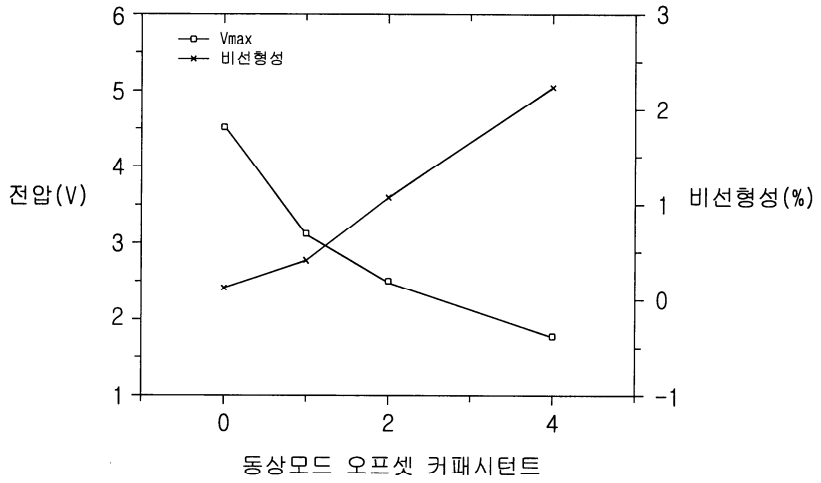
도면10



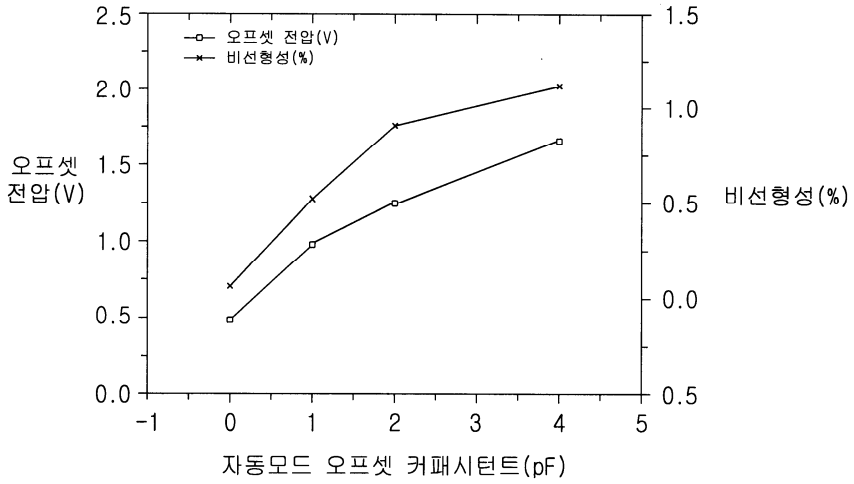
도면11



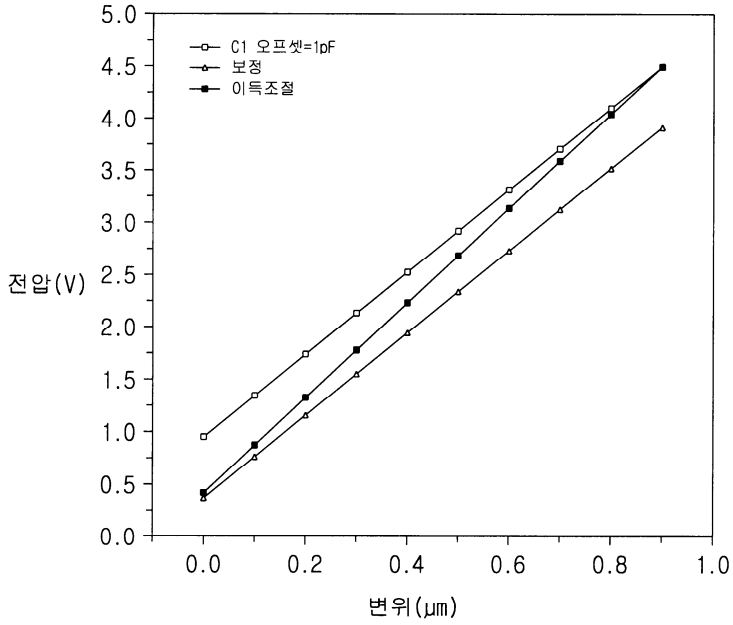
도면12



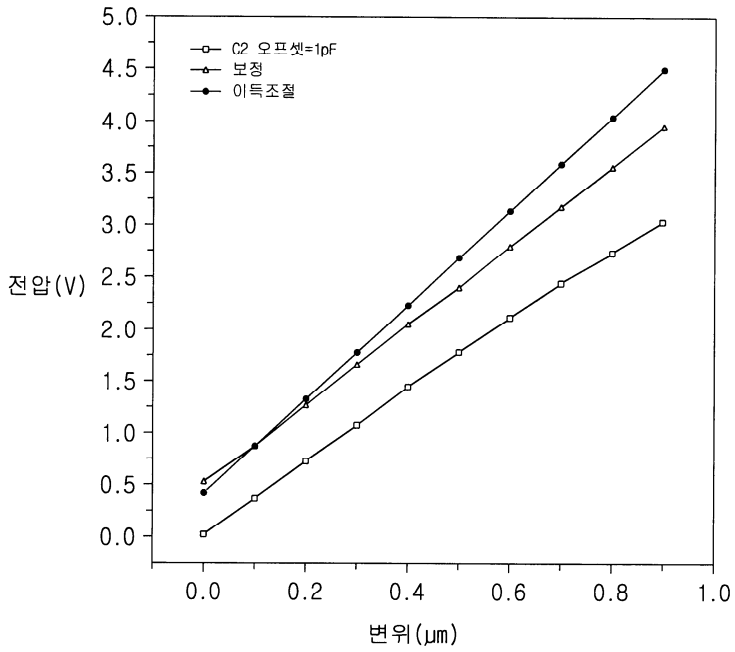
도면13



도면14



도면15


C2 오프셋=1pF
보정
이득조절
전압(V)
변위(μm)
5.0
4.5
4.0
3.5
3.0
2.5
2.0
1.5
1.0
0.5
0.0
0.0
0.2
0.4
0.6
0.8
1.0