

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200910049792.0

[51] Int. Cl.

H01L 23/48 (2006.01)

H01L 25/07 (2006.01)

H01L 25/16 (2006.01)

H01L 25/18 (2006.01)

[43] 公开日 2009年12月2日

[11] 公开号 CN 101593741A

[22] 申请日 2009.4.22

[21] 申请号 200910049792.0

[71] 申请人 上海宏力半导体制造有限公司

地址 201203 上海市张江高科技园区郭守敬路818号

[72] 发明人 许丹 孔蔚然

[74] 专利代理机构 上海思微知识产权代理事务所
代理人 郑玮

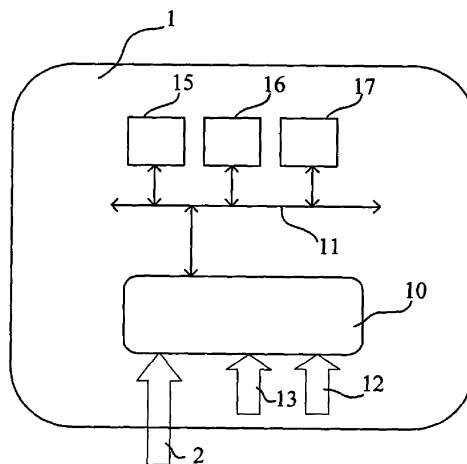
权利要求书1页 说明书4页 附图1页

[54] 发明名称

片上系统芯片

[57] 摘要

本发明公开一种片上系统芯片，所述片上系统芯片至少嵌入有一个存储模块，所述存储模块由至少二个电压源提供电压，电压源由片上系统芯片内部提供或者由片上系统芯片外部提供，所述存储模块为随机存储器、动态随机存储器、只读存储器、可擦除可编程只读存储器、闪存、铁电存储器、相变随机存取存储器中的一种或者其中的任意组合，所述电压源的电压为12V、5V、3.3V、1.8V中的任意二个以上的组合。本发明的片上系统芯片通过在嵌入的存储器上设置多个电压源，分别用于不同的工作条件下的工作电压，使得存储模块或者片上系统芯片无须设计复杂的电压转换电路，减轻电源管理的负担，从而降低芯片设计的复杂度，提高片上系统工作效率。



1. 一种片上系统芯片，所述片上系统芯片至少嵌入有一个存储模块，其特征在于：所述存储模块由至少二个电压源提供电压。

2. 如权利要求1所述的片上系统芯片，其特征在于：所述电压源由片上系统芯片内部提供或者由片上系统芯片外部提供。

3. 如权利要求1所述的片上系统芯片，其特征在于：所述存储模块为随机存储器、动态随机存储器、只读存储器、可擦除可编程只读存储器、闪存、铁电存储器、相变随机存取存储器中的一种或者其中的任意组合。

4. 如权利要求1或2所述的片上系统芯片，其特征在于：所述电压源的电压为12V、5V、3.3V、1.8V中的任意二个以上的组合。

片上系统芯片

技术领域

本发明涉及一种芯片，具体地说，涉及一种片上系统芯片。

背景技术

随着半导体工艺水平和电路设计技术的提高，芯片已经从晶体管的集成发展逻辑门的集成，形成 ASIC（专用集成电路），广泛应用各种领域。至 20 世纪 90 年代中期，人们将各种具有专用功能的集成电路作为一个 IP(Intellectual Property)核通过总线互连的方式集成在一块芯片上，通常称为片上系统芯片（SOC）。从设计上来说，SoC 就是一个通过设计复用达到高生产率的硬件软件协同设计的过程，可以有效地降低电子信息系统产品的开发成本，缩短开发周期，提高产品的竞争力，是未来工业界将采用的最主要的产品开发方式。

除了缩短开发周期、降低成本外，SOC 由于将各种 IP 集成在一块芯片，缩短了信号传输的距离，信号的传输得以大幅度的提升，降低系统板上因信号在多个芯片之间传输的延迟而导致的性能下降，它也提高了系统的可靠性和降低了总的系统成本，也降低了功耗。

目前对 SOC 的需求除了 IP 功能丰富、功耗小、速度快、面积小之外，也需要具有一定存储容量，用于存储信息或者与芯片内外的其他模块交换数据等，因而都在芯片内嵌入有存储模块。

如今，SOC 的应用环境日益复杂，SOC 内的存储模块需要在不同电压条件下进行工作，比如对存储模块进行读(read)、写(write)、擦除(erase)时需要的电压条件均不相同，存储模块在与其他模块比如逻辑模块进行数据交换的时候，其操作电压也不相同，传统的 SOC 都采用一个电压源提供其内嵌的存储模

块，并在该存储模块内部或者外部设计专门电压转换电路，不仅增加芯片设计的复杂度、降低芯片的可靠性、也降低了芯片的工作效率，而且还增大了存储器在芯片中的占用面积，从而增加了制造成本。

发明内容

本发明要解决的技术问题是：提供一种片上系统芯片，降低芯片设计复杂度，并提高工作效率，减少制造成本。

为解决上述技术问题，本发明提供一种片上系统芯片，所述片上系统芯片至少嵌入有一个存储模块，所述存储模块由至少二个电压源提供电压。

进一步的，所述电压源由片上系统芯片内部提供或者由片上系统芯片外部提供。

进一步的，所述存储模块为随机存储器、动态随机存储器、只读存储器、可擦除可编程只读存储器、闪存、铁电存储器、相变随机存取存储器中的一种或者其中的任意组合。

进一步的，所述电压源的电压为 12V、5V、3.3V、1.8V 中的任意二个以上的组合。

与传统的片上系统芯片相比，本发明提出的片上系统芯片通过在嵌入的存储器上设置有多个电压源，分别用于不同的工作条件下的工作电压，使得存储模块或者片上系统芯片无须设计复杂的电压转换电路，减轻了电源管理的负担，从而降低了芯片设计的复杂度、提高了芯片的可靠性、也提高了芯片的工作效率。

而且，由于减少了复杂的电压转换电路，使得整个芯片电路面积得以减少，从而降低了芯片的制造成本。

附图说明

图 1 为本发明实施例中片上系统芯片的结构示意图。

具体实施方式

为了更清楚了解本发明的技术内容，特举具体实施例并配合所附图式说明如下。

请参阅图 1，图 1 为本发明实施例中的片上系统芯片结构示意图，该片上系统芯片 1 包括模块一例如处理器 15、模块二例如编码器 16、模块三例如解码器 17 以及嵌入有一存储模块例如闪存 10。所述处理器 15、编码器 16、解码器 17 通过总线 11 与闪存 10 进行数据交换和访问，其中，所述闪存 10 含有三个电压源，其中两个电压源（电压源 12 和电压源 13）由芯片内部的电源模块（未标示）分配提供，另外一个电压源 2 来自芯片外部，例如来自连接该片上系统芯片 1 的主板上（未标示）。本实施例中，电压源 12 和电压源 13 的电压分别为 3.3V 和 1.8V，电压源 2 的电压为 12V。

当所述片上系统芯片 1 的处理器 15 对所述闪存 10 进行访问比如读（read）操作的时候，只需从所述片上芯片 1 内部分配的电压源 13 提供的 1.8V 即可工作。

当所述片上系统芯片 1 将处理器 15、编码器 16 或者解码器 17 处理后得到的数据信息写入（write）所述闪存 10 的时候，只需从所述片上芯片 1 内部分配的电压源 12 提供的 3.3V 即可工作。

当需要对所述闪存 10 存储的数据信息擦除（erase）时，通常在闪存的源极线上施加一高压电源，可以使用来自主板上的电压源 2 来直接提供。

以上对所述闪存 10 在不同的操作条件下采用不同的电压源来进行提供，使得所述闪存可以同时进行不同的操作而不受到影响，因而加快了芯片的处理速度，大大提高了芯片的工作效率。

同时，由于所述闪存 10 分别在不同的工作条件下的工作电压，使得闪存 10 或者片上系统芯片 1 无须设计复杂的电压转换电路，减轻了电源管理的负担，从而降低了芯片设计的复杂度、提高了芯片的可靠性、也提高了芯片的工作效率。

而且，由于减少了复杂的电压转换电路，使得整个芯片电路面积得以减少，从而降低了芯片的制造成本。

当然，上述实施例中的存储模块 10 并不局限于只是闪存，所述的存储模块可以为随机存储器（RAM）、动态随机存储器(DRAM)、只读存储器(ROM)、可擦除可编程只读存储器(EPROM)、闪存(FLASH)、铁电存储器(FRAM)、相变随机存取存储器(PRAM)或者其中的任意组合而成的多个存储模块。具有存储功能的任何类型存储器均在本发明的发明构思范围内。

上述实施例中所述电压源的电压值并不局限于 12V、3.3V、1.8V 或者其中的任意组合，实际在芯片设计或者使用的时候，可根据应用的需要增加或者减少电压源的数量，或者改变电压源的电压值，比如 5V、2.5V 等均可。

以上显示和描述了本发明的基本原理、主要特征和本发明的优点。本行业的技术人员应该了解，本发明不受上述实施例的限制，上述实施例和说明书中描述的只是说明本发明的原理，在不脱离本发明精神和范围的前提下本发明还会有各种变化和改进，这些变化和改进都落入要求保护的本发明范围内。本发明要求保护范围由所附的权利要求书及其等同物界定。

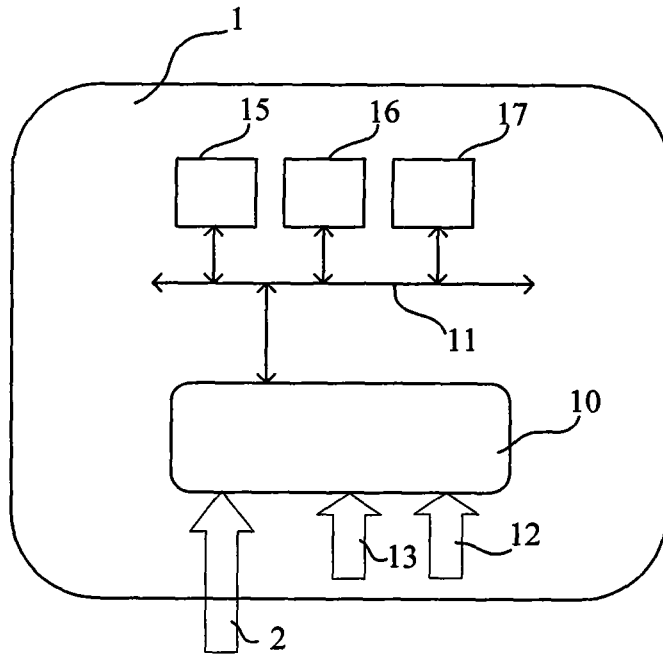


图 1