



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0105893
(43) 공개일자 2011년09월28일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2010-0024995

(22) 출원일자 2010년03월21일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

심석호

경북 칠곡군 석적면 중리 금호어울림 102동 1506호

(74) 대리인

특허법인네이트

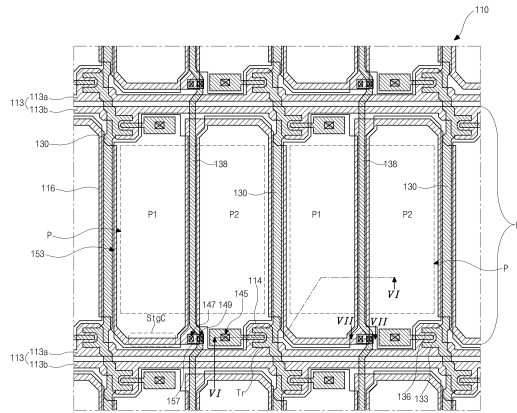
전체 청구항 수 : 총 7 항

(54) 더블 레이트 드라이브 타입 액정표시장치용 어레이 기판

(57) 요약

본 발명은, 서로 이웃한 2개의 화소영역을 제 1 영역이라 정의하며 상기 다수의 제 1 영역을 포함하는 표시영역이 정의된 기판 상의 상기 제 1 영역의 경계에 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 배치된 다수의 게이트 배선과; 상기 절연기판 상에 상기 쌍으로 배치된 다수의 게이트 배선 사이에 지그재그 형태로 형성된 공통배선과; 게이트 절연막을 개재하여 상기 쌍으로 배치된 다수의 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 형성된 데이터 배선과; 상기 게이트 절연막 상에 상기 데이터 배선과 나란하게 교대하며 상기 제 1 영역을 관통하며 형성된 보조공통배선과; 상기 각 화소영역 내에 상기 게이트 배선 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 상기 박막트랜지스터와 데이터 배선 및 보조공통배선 위로 형성된 보호층과; 상기 보호층 상부로 상기 각 화소영역에 형성된 화소전극과; 상기 보호층 위로 상기 각 화소영역에 상기 공통배선과 보조공통배선과 동시에 접촉하며 형성된 공통연결패턴을 포함하는 액정표시장치용 어레이 기판을 제공한다.

대표도 - 도5



특허청구의 범위

청구항 1

서로 이웃한 2개의 화소영역을 제 1 영역이라 정의하며 상기 다수의 제 1 영역을 포함하는 표시영역이 정의된 기관 상의 상기 제 1 영역의 경계에 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 배치된 다수의 게이트 배선과;

상기 절연기관 상에 상기 쌍으로 배치된 다수의 게이트 배선 사이에 지그재그 형태로 형성된 공통배선과;

게이트 절연막을 개재하여 상기 쌍으로 배치된 다수의 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 형성된 데이터 배선과;

상기 게이트 절연막 상에 상기 데이터 배선과 나란하게 교대하며 상기 제 1 영역을 관통하며 형성된 보조공통배선과;

상기 각 화소영역 내에 상기 게이트 배선 및 데이터 배선과 연결되며 형성된 박막트랜지스터와;

상기 박막트랜지스터와 데이터 배선 및 보조공통배선 위로 형성된 보호층과;

상기 보호층 상부로 상기 각 화소영역에 형성된 화소전극과;

상기 보호층 위로 상기 각 화소영역에 상기 공통배선과 보조공통배선과 동시에 접촉하며 형성된 공통연결패턴을 포함하는 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 공통배선은 상기 데이터 배선 및 상기 보조공통배선과 각 화소영역의 경계에서 중첩하며 형성된 것이 액정표시장치용 어레이 기관.

청구항 3

제 1 항에 있어서,

상기 화소전극은 상기 데이터 배선과 보조공통배선 및 공통배선과 중첩하도록 형성되며, 상기 각 화소영역 내에서 상기 게이트 절연막과 보호층을 사이에 두고 서로 중첩하는 상기 화소전극 및 공통배선은 스토리지 커패시터를 이루는 것이 특징인 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 보호층은 상기 각 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과 상기 공통배선을 노출시키는 제 1 콘택홀 및 상기 보조공통배선을 노출시키는 제 2 콘택홀이 구비되며,

상기 각 화소전극은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 각 공통연결패턴은 상기 각 화소영역 내에 구비된 상기 제 1 및 제 2 콘택홀을 통해 각각 상기 공통배선 및 보조공통배선과 접촉하는 것이 특징인 액정표시장치용 어레이 기관.

청구항 5

제 1 항에 있어서,

상기 데이터 배선 및 상기 보조공통배선은 동일한 층에 동일한 금속물질로 이루어지며,

상기 화소전극과 상기 공통연결패턴은 투명 도전성 물질로 이루어진 것이 특징인 액정표시장치용 어레이 기판.

청구항 6

제 1 항에 있어서,

상기 표시영역 외측으로 상기 공통배선의 끝단 및 상기 보조공통배선의 끝단과 연결된 공통전극 인가배선이 형성된 것이 특징인 액정표시장치용 어레이 기판.

청구항 7

제 6 항에 있어서,

상기 공통전극 인가배선은 상기 표시영역을 테두리하는 형태를 갖는 것이 특징인 액정표시장치용 어레이 기판.

명세서

기술분야

[0001] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로, 특히 크로스토크 발생을 억제한 더블 레이트 드라이브(Double Rate Drive : DRD) 타입 액정표시장치용 어레이 기판에 관한 것이다.

배경기술

[0002] 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

[0003] 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on),오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목받고 있다.

[0004] 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두 기판 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.

[0005] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 설명하면, 도시한 바와 같이, 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 투명한 기판(12)의 상면으로 종횡 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.

[0006] 또한, 상기 어레이 기판과 마주보는 상부의 컬러필터 기판(20)은 투명기판(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(T) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적, 녹, 청색 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 적, 녹, 청색 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.

[0007] 그리고, 도면상에 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제(sealant) 등으로 봉합(封函)된 상태에서 각 기판(10, 20)과 액정층(30)의 경계 부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 적어도

하나의 외측면에는 편광판이 구비되어 있다.

- [0008] 또한, 어레이 기관의 외측면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(T)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.
- [0009] 전술한 구성을 갖는 액정표시장치에 있어 최근에는 데이터 드라이브 IC의 수를 줄여 제조 원가를 저감할 수 있는 더블 레이트 드라이브(Double Rate Drive : DRD) 구조가 제안되었다.
- [0010] 도 2는 일반적인 DRD 타입 액정표시장치용 어레이 기관의 표시영역 일부를 개략적으로 구성한 평면도이며, 도 3과 도 4는 각각 도 2를 절단선 III-III 및 IV-IV를 따라 절단한 부분에 대한 단면도이다.
- [0011] 도시한 바와 같이, 일반적인 DRD 타입 횡전계형 액정표시장치용 어레이 기관(40)은 제 1 간격 이격되어 평행하게 일 방향으로 형성된 제 1 및 2 게이트 배선(53a, 53b)이 하나의 쌍을 이루며, 이러한 쌍을 이루는 제 1 및 제 2 게이트 배선(53a, 53b)이 제 2 간격 이격하며 나란하게 다수 형성되어 있다.
- [0012] 또한, 상기 하나의 쌍을 이루는 제 1 및 제 2 게이트 배선(53a, 53b) 간 제 2 간격을 가지며 이격하는 영역에 대응하여 지그재그 형태로 상기 제 1 및 제 2 게이트 배선(53a, 53b)을 형성한 동일한 층에 동일한 물질로 지그재그 형태를 가지며 공통배선(56)이 형성되어 있다.
- [0013] 또한, 상기 쌍으로 이루어진 다수의 제 1 및 제 2 게이트 배선(53a, 53b)과 교차하여 다수의 데이터 배선(70)이 형성되어 있다.
- [0014] 이때, 서로 교차하는 상기 한 쌍의 제 1 및 제 2 게이트 배선(53a, 53b)과 상기 데이터 배선(70)에 의해 둘러싸인 영역은 서로 이웃한 2개의 화소영역(P1, P2)을 이루며, 상기 서로 이웃한 2개의 화소영역(P1, P2)의 중앙부 경계에는 상기 공통배선(70)이 배치됨으로써 상기 한 쌍의 제 1 및 제 2 게이트 배선(53a, 53b)과 데이터 배선(70) 및 공통배선(56)에 둘러싸인 형태로 각 화소영역(P1, P2)이 정의되고 있다.
- [0015] 상기 공통배선(56)은 상기 제 1 및 제 2 게이트 배선(53a, 53b)을 따라 동일한 화소라인(PL)에 대해서는 지그재그 형태로 형성됨으로써 모두 연결된 형태가 되며, 이웃한 화소라인(PL)과는 공통콘택홀(87)을 통해 노출된 각 공통배선(56)과 접촉하며 화소전극(93)을 이루는 투명 도전성 물질로 이루어진 공통연결패턴(97)에 의해 전기적으로 연결되고 있다. 이때 상기 공통연결패턴(97)은 상기 제 1 및 제 2 게이트 배선(53a, 53b)과 교차하여 각 화소라인(PL)에 걸쳐 형성되고 있는 것이 특징이다.
- [0016] 또한, 각 화소영역(P1, P2)에는 순차 적층된 형태로 게이트 전극(54)과 게이트 절연막(60)과 반도체층(63)과 서로 이격하는 소스 및 드레인 전극(73, 76)으로 구성된 박막트랜지스터(Tr)가 구비되고 있으며, 상기 박막트랜지스터(Tr)의 드레인 전극(76)과 접촉하며 각 화소영역(P1, P2)별로 화소전극(93)이 형성되고 있다.
- [0017] 하지만 전술한 구성을 갖는 DRD 타입 액정표시장치용 어레이 기관(41)은 서로 상하에 위치하는 화소라인(PL) 간에는 상기 공통배선(56)을 노출시키는 공통콘택홀(85)을 통해 상기 제 1 및 제 2 게이트 배선(53a, 53b)과 데이터 배선(70)을 이루는 저저항 금속물질 대비 단위 면적당 저항 높은 투명 도전성 물질로 이루어진 공통연결패턴(97)에 의해 전기적으로 연결되고 있다.
- [0018] 따라서 이러한 구성에 의해 이웃하여 상하로 위치하는 각 화소라인(PL) 별 공통배선(56)을 연결시키는 공통연결패턴(97)의 높은 저항에 의해 표시영역 부분 별로 공통전압 차이가 발생한다.
- [0019] 특히, 표시영역 외측의 비표시영역에 상기 각 화소라인(PL) 별로 형성된 상기 공통배선(56)의 끝단과 연결되며 형성된 공통전극 입력배선(미도시)으로부터 상대적으로 가까운 곳에 위치한 부분과 상대적으로 먼 표시영역 중앙부는 공통배선 자체의 저항 및 상기 상대적으로 높은 단위 면적당 비저항을 갖는 다수의 공통연결패턴(97)에 의한 연결에 의해 인가된 공통전압의 차이가 발생됨으로써 크로스토크 현상이 발생되어 표시품질이 저하되고 있는 실정이다.

[0020]

발명의 내용

해결하려는 과제

[0021] 본 발명은 전술한 바와 같은 문제를 해결하기 위해 안출된 것으로, 각 화소라인별로 화소전극을 형성 시 함께 형성된 투명도전성 물질로 이루어진 공통연결패턴에 의해 전기적으로 연결됨으로써 특히 표시영역 중앙부에 발생하는 큰 저항에 의한 공통전압의 감소에 의해 발생하는 크로스토크 현상을 억제할 수 있는 DRD 타입 액정표시장치용 어레이 기판을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

[0022] 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 DRD 타입 액정표시장치용 어레이 기판은, 서로 이웃한 2개의 화소영역을 제 1 영역이라 정의하며 상기 다수의 제 1 영역을 포함하는 표시영역이 정의된 기판 상의 상기 제 1 영역의 경계에 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 배치된 다수의 게이트 배선과; 상기 절연기판 상에 상기 쌍으로 배치된 다수의 게이트 배선 사이에 지그재그 형태로 형성된 공통배선과; 게이트 절연막을 개재하여 상기 쌍으로 배치된 다수의 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 형성된 데이터 배선과; 상기 게이트 절연막 상에 상기 데이터 배선과 나란하게 교대하며 상기 제 1 영역을 관통하며 형성된 보조공통배선과; 상기 각 화소영역 내에 상기 게이트 배선 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 상기 박막트랜지스터와 데이터 배선 및 보조공통배선 위로 형성된 보호층과; 상기 보호층 상부로 상기 각 화소영역에 형성된 화소전극과; 상기 보호층 위로 상기 각 화소영역에 상기 공통배선과 보조공통배선과 동시에 접촉하며 형성된 공통연결패턴을 포함한다.

[0023] 이때, 상기 공통배선은 상기 데이터 배선 및 상기 보조공통배선과 각 화소영역의 경계에서 중첩하며 형성될 수 있다.

[0024] 또한, 상기 화소전극은 상기 데이터 배선과 보조공통배선 및 공통배선과 중첩하도록 형성되며, 상기 각 화소영역 내에서 상기 게이트 절연막과 보호층을 사이에 두고 서로 중첩하는 상기 화소전극 및 공통배선은 스토리지 커패시터를 이루는 것이 특징이다.

[0025] 상기 보호층은 상기 각 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과 상기 공통배선을 노출시키는 제 1 콘택홀 및 상기 보조공통배선을 노출시키는 제 2 콘택홀이 구비되며, 상기 각 화소전극은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 각 공통연결패턴은 상기 각 화소영역 내에 구비된 상기 제 1 및 제 2 콘택홀을 통해 각각 상기 공통배선 및 보조공통배선과 접촉하는 것이 특징이다.

[0026] 또한, 상기 데이터 배선 및 상기 보조공통배선은 동일한 층에 동일한 금속물질로 이루어지며, 상기 화소전극과 상기 공통연결패턴은 투명 도전성 물질로 이루어진 것이 특징이다.

[0027] 또한, 상기 표시영역 외측으로 상기 공통배선의 끝단 및 상기 보조공통배선의 끝단과 연결된 공통전극 인가배선이 형성되며, 상기 공통전극 인가배선은 상기 표시영역을 테두리하는 형태를 갖는 것이 특징이다.

발명의 효과

[0028] 본 발명은 DRD 타입 액정표시장치용 어레이 기판 특성 상 동일한 화소라인에 있어 서로 이웃한 2개의 화소영역 별로 데이터 배선이 형성되는 구조를 이용하여 상기 데이터 배선이 형성되지 않는 서로 이웃한 화소영역의 경계에 대응하여 표시영역 전체에 있어 상기 데이터 배선과 나란하게 끊임없이 연결된 배선 형태로 데이터 배선을 형성한 동일한 층에 동일한 물질로 보조 공통배선을 형성하고, 상기 보조 공통배선과 공통배선을 연결함으로써 화소라인간 이격하여 형성된 공통배선을 투명 도전성 물질로 이루어진 공통연결패턴으로 전기적으로 연결한 종래의 DRD 타입 액정표시장치용 어레이 기판 대비 전기적 연결시의 저항을 낮춤으로써 표시영역의 외곽부와 중앙부에서의 공통전압 차이에 의해 발생하는 크로스토크 현상을 억제할 수 있는 효과가 있다.

도면의 간단한 설명

[0029] 도 1은 일반적인 액정표시장치의 분해사시도.
 도 2는 일반적인 DRD 타입 액정표시장치용 어레이 기판의 표시영역 일부를 개략적으로 구성한 평면도.
 도 3은 도 2를 절단선 III-III를 따라 절단한 부분에 대한 단면도.

도 4는 도 2를 절단선 IV-IV를 따라 절단한 부분에 대한 단면도.

도 5는 본 발명의 실시예에 따른 DRD 타입 액정표시장치용 어레이 기판의 표시영역 일부를 개략적으로 도시한 평면도.

도 6은 도 5를 절단선 VI-VI를 따라 절단한 부분에 대한 단면도.

도 7은 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0031] 도 5는 본 발명의 실시예에 따른 DRD 타입 액정표시장치용 어레이 기판의 표시영역 일부를 개략적으로 도시한 평면도이다.
- [0032] 도시한 바와 같이, 본 발명의 실시예에 따른 DRD 타입 액정표시장치용 어레이 기판(101)은 제 1 간격(패터닝시 쇼트가 방지될 정도의 이격간격으로 1 μ m 내지 5 μ m 정도의 간격) 이격되어 평행하게 일 방향으로 형성된 제 1 및 제 2 게이트 배선(113a, 113b)이 하나의 쌍으로 하여 상기 제 1 이격간격보다 큰 제 2 간격(화소영역(P1, P2)의 장축 크기) 이격하며 나란하게 다수 형성되어 있다.
- [0033] 또한, 상기 하나의 쌍을 이루는 게이트 배선(113)간 상기 제 2 간격을 가지며 이격하는 영역 즉, 화소전극(153)이 형성될 영역에 대응하여 지그재그 형태로 상기 쌍을 이루는 게이트 배선(113)을 형성한 동일한 층에 동일한 저저항 금속물질로 지그재그 형태를 가지며 공통배선(116)이 형성되어 있다.
- [0034] 또한, 상기 쌍으로 이루어진 다수의 게이트 배선(113)과 게이트 절연막(미도시)을 개재하여 교차하며 다수의 데이터 배선(130)이 형성되어 있다. 이때, 서로 교차하는 상기 한 쌍의 게이트 배선(113)과 상기 데이터 배선(130)에 의해 둘러싸인 영역은 동일한 화소라인(PL) 내에서 서로 이웃한 2개의 화소영역(P1, P2)으로 이루어진 영역(이하 이 영역을 제 1 영역이라 명명한다.)이 되는 것이 특징이다.
- [0035] 한편, 본 발명에 있어 가장 특징적인 구성으로서, 상기 한 쌍의 게이트 배선(113)과 데이터 배선(130)에 의해 포획된 서로 이웃한 2개의 화소영역(P1, P2)으로 이루어진 상기 제 1 영역(P)의 중앙부를 관통하며, 상기 데이터 배선(130)과 나란하게 표시영역 전면에 걸쳐 연결된 형태로 다수의 보조공통배선(138)이 형성되고 있다. 이때, 상기 보조공통배선(138)은 상기 데이터 배선(130)이 형성된 동일한 층에 상기 데이터 배선(130)을 이루는 동일한 저저항 물질로 이루어지고 있는 것이 특징이다. 또한, 이러한 보조공통배선(138)은 표시영역에 있어 상기 데이터 배선(130)과 교대하며 형성되고 있는 것이 특징이다.
- [0036] 따라서, 본 발명의 있어서는 각 화소영역(P1, P2)은 상기 한 쌍의 게이트 배선(113)과 데이터 배선(130) 및 보조공통배선(138)에 의해 포획된 영역이 되는 것이 특징이다.
- [0037] 한편, 상기 공통배선(116)은 상기 한 쌍의 게이트 배선(113)을 따라 동일한 화소라인(PL)에 구비된 각 화소영역(P1, P2)에 대해서는 각 화소영역(P1, P2)의 경계인 상기 데이터 배선(130)이 형성된 부분 및 상기 보조공통배선(138)이 형성된 부분에 상기 데이터 배선(130) 및 보조공통배선(138)과 중첩하며 상기 한 쌍의 게이트 배선(113)과는 이격하여 나란하게 형성됨으로서 지그재그 형태를 이루는 것이 특징이다.
- [0038] 이때, 도면에 나타나지 않았지만, 상기 각 화소라인(PL)에 지그재그 형태로 형성된 각 공통배선(116)과 상기 보조공통배선(138)은 그 끝단이 모두 상기 표시영역 외측의 비표시영역에 상기 표시영역을 테두리하는 형태로 형성된 공통전극 입력배선(미도시)과 연결되고 있는 것이 특징이다.
- [0039] 이때, 각 화소영역(P1, P2) 내부에서는 상기 공통배선(116)과 보조공통배선(138)을 각각 노출시키는 제 1 및 제 2 콘택홀(147, 149)이 구비되고 있으며, 이러한 제 1 및 제 2 콘택홀(147, 149)을 통해 동시에 접촉하는 공통연결패턴(157)에 의해 전기적으로 연결되고 있다.
- [0040] 한편, 각 화소영역(P1, P2)에는 순차 적층된 형태로 게이트 전극(114)과, 게이트 절연막(미도시)과, 액티브층(미도시)과 서로 이격하는 오믹콘택층(미도시)으로 이루어진 반도체층(123)과 서로 이격하는 소스 및 드레인 전극(133, 136)으로 구성된 박막트랜지스터(Tr)가 구비되고 있으며, 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하며 각 화소영역(P1, P2)별로 화소전극(153)이 형성되고 있다.
- [0041] 이때, 상기 게이트 전극(114)은 상기 제 1 게이트 배선(113a) 또는 제 2 게이트 배선(113b) 중 어느 하나의 배

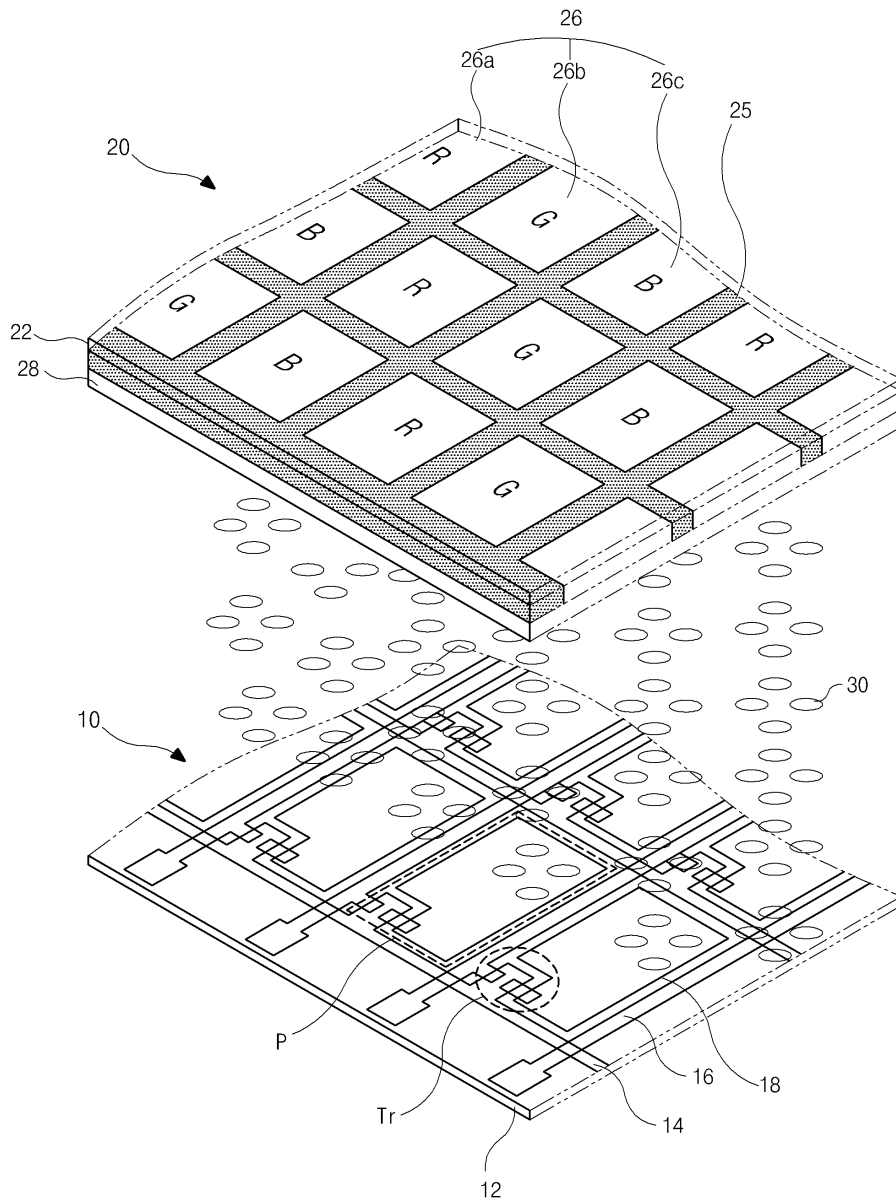
선과 연결되고 있으며, 상기 소스 전극(133)은 상기 데이터 배선(130)과 연결되고 있다.

- [0042] 또한, 상기 각 화소영역(P1, P2)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 드레인 콘택홀(145)을 통해 접촉하며 투명 도전성 물질로 이루어진 화소전극(153)이 형성되어 있다.
- [0043] 이때 상기 각 화소전극(153)은 그 끝단이 상기 각 화소영역(153)의 경계에 상기 데이터 배선(130) 및 상기 보조 공통배선(138)과 중첩하도록 형성되고 있으며, 상기 게이트 배선(113)과 나란하게 형성된 공통배선(116)과는 상기 게이트 절연막(미도시)과 보호층(미도시)을 개재하여 완전 중첩하며 형성됨으로써 스토리지 커패시터(StgC)를 이루고 있다.
- [0044] 한편 전술한 구성을 갖는 본 발명의 실시예에 따른 DRD 타입 액정표시장치용 어레이 기관(110)은 비표시영역에 표시영역을 테두리하며 구비된 공통전극 입력배선(미도시)과 그 양 끝단이 모두 연결되는 형태로 각 화소라인(PL) 별로는 게이트 배선(113)을 이루는 동일한 저저항 금속물질로 이루어진 공통배선(116)이 형성되며, 상기 데이터 배선(130)의 연장방향으로는 상기 데이터 배선(130)과 나란하게 상기 데이터 배선(130)을 이루는 동일한 저저항 금속물질로 보조공통배선(138)이 표시영역 내에서 끊임없이 형성되고 있다.
- [0045] 따라서, 상기 공통전극 입력배선(미도시)으로부터 상기 공통배선(116) 뿐 아니라 상기 보조공통배선(138)을 통해 공통전압이 인가되며, 나아가 상기 각 화소영역(P1, P2) 내에서는 또 다시 상기 공통전극 입력배선(미도시)과 배선형태로 연결된 상기 보조공통배선(138)과 상기 공통배선(116)이 상기 화소전극(153)을 이루는 투명 도전성 물질로 이루어진 상기 공통연결패턴(157)을 통해 연결됨으로써 표시영역 내의 외곽부와 중앙부에서의 공통전압의 차이를 최소화한 것이 특징이다.
- [0046] 종래의 DRD 타입 액정표시장치용 어레이 기관의 경우, 보조공통배선은 형성되지 않으며, 이웃한 화소라인 간의 공통배선은 투명도전성 물질로 이루어진 공통연결패턴에 의해서만 전기적으로 연결됨으로서 상대적으로 큰 저항을 갖는 상기 공통전극패턴을 통해 공통전압의 감소가 발생하며, 이러한 현상은 모든 제 1 화소라인에서 상기 공통연결패턴에 의해 제 2 화소라인으로 상기 제 1 화소라인에 구비된 공통배선에 인가된 공통전압을 인가할 때 발생하며, 제 2 화소라인에서 제 3 화소라인으로 인가할 때도 발생하며, 이러한 전압 감소 현상이 반복함으로써 표시영역의 중앙부에서는 표시영역 최외각부에 위치하는 화소라인에 인가되는 공통전압 대비 낮은 공통전압이 인가됨으로써 크로스토크 현상이 상대적으로 심하게 발생한다.
- [0047] 즉, 1 화소라인에는 상기 공통연결패턴을 통과하지 않으므로 제 1 크기를 갖는 공통전압이 인가되지만, n번째 화소라인의 경우 상기 제 1 화소라인으로 인가된 공통전압은 (n-1)개의 공통연결패턴을 통과한 공통전압이 인가되므로 상대적으로 큰 저항을 갖는 도전성 물질로 이루어진 상기 공통연결패턴에 의해 감소되는 전압량이 커지며, 이러한 것에 의해 최초 인가된 공통전압 대비 작은 크기의 공통전압이 상기 표시영역 중앙부에 대해선 인가됨으로서 크로스토크 현상이 심하게 발생하는 것이다.
- [0048] 하지만, 본 발명의 실시예에 따른 DRD 타입 액정표시장치용 어레이 기관(110)의 경우, 가로방향 즉, 제 1 및 제 2 게이트 배선(113a, 113b)이 연장하는 방향으로는 공통배선(116)이 구비되며, 상기 데이터 배선(130)이 연장하는 방향으로는 상기 보조공통배선(138)이 구비됨으로서 상기 표시영역의 중앙부에 대응하는 화소라인(PL)으로의 공통전압의 인가는 상기 공통배선(116) 자체와, 상기 보조공통배선(138)과 공통연결패턴(157)을 통해 방법에 의해 이루어지며, 이 경우 상기 어떠한 화소라인(PL)에 위치한 화소영역(P1, P2)에 대응해서도 상대적으로 큰 비저항값을 갖는 도전성 물질로 이루어진 상기 공통연결패턴(157)은 단 1회 통과하게 되므로 이러한 공통연결패턴(157) 통과에 의한 공통전극 감소를 줄일 수 있으므로 표시영역 외곽부와 중앙부에서의 공통전압 변화를 최소화하여 이에 의한 크로스토크 발생을 최소화할 수 있다.
- [0049] 이후에는 전술한 바와 같은 평면 구조를 갖는 DRD 타입 액정표시장치용 어레이 기관의 단면 구성에 대해 설명한다.
- [0050] 도 6과 도 7은 각각 도 5를 절단선 VI-VI과 VII-VII를 따라 절단한 부분에 대한 단면도이다. 이때, 설명의 편의를 위해 각 화소영역(P1, P2) 내에 박막트랜지스터(Tr)가 형성되는 부분을 스위칭 영역이라 정의한다.
- [0051] 투명한 저저항 금속물질 예를 들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴 및 몰리브덴 합금(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 이루어지며 제 1 간격 이격하여 일방향으로 나란한 한 쌍의 게이트 배선(미도시)이 상기 제 1 간격보다 큰 제 2 간격 이격하며 다수 형성되어 있다.
- [0052] 또한, 상기 한 쌍의 게이트 배선(미도시) 사이의 상기 각 제 2 간격 영역에는 지그재그 형태로 상기 한 쌍의 게이트 배선(미도시)을 이루는 동일한 물질로서 공통배선(116)이 형성되어 있다.

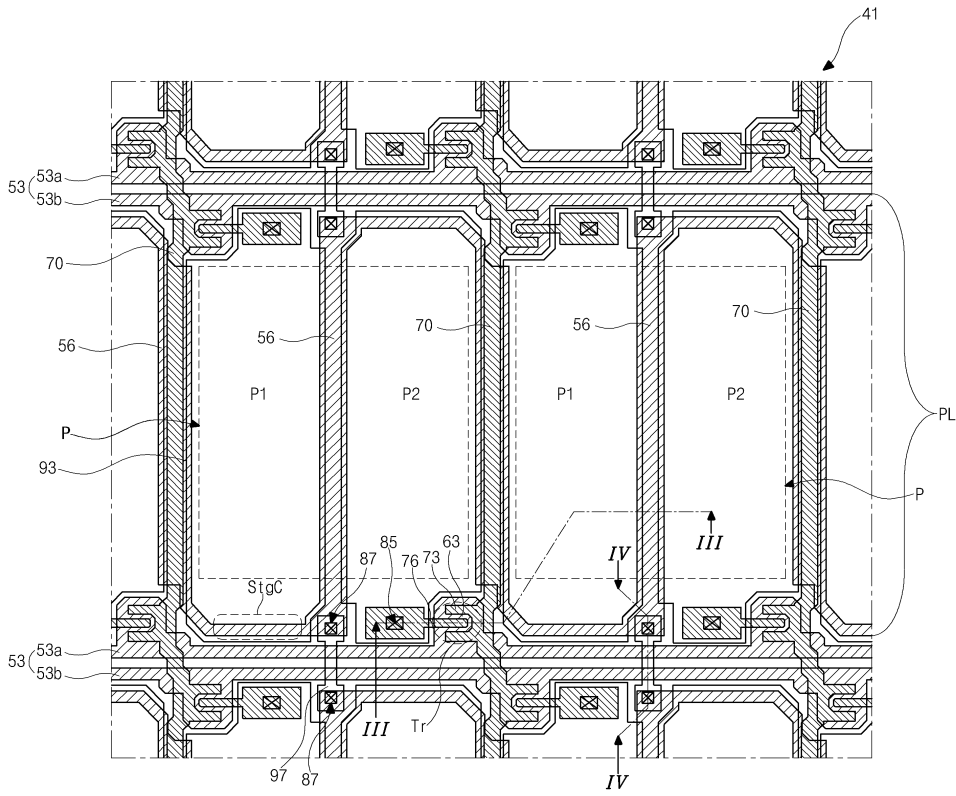
- 113a, 113b : 제 1 및 제 2 게이트 배선
- 114 : 게이트 전극
- 130 : 데이터 배선
- 136 : 드레인 전극
- 145 : 드레인 콘택홀
- 149 : 제 2 콘택홀
- 157 : 공통연결패턴
- P1, P2 : 화소영역
- StgC : 스토리지 커패시터
- 116 : 공통배선
- 133 : 소스 전극
- 138 : 보조공통배선
- 147 : 제 1 콘택홀
- 153 : 화소전극
- P : 제 1 영역
- PL : 화소라인
- Tr : 박막트랜지스터

도면

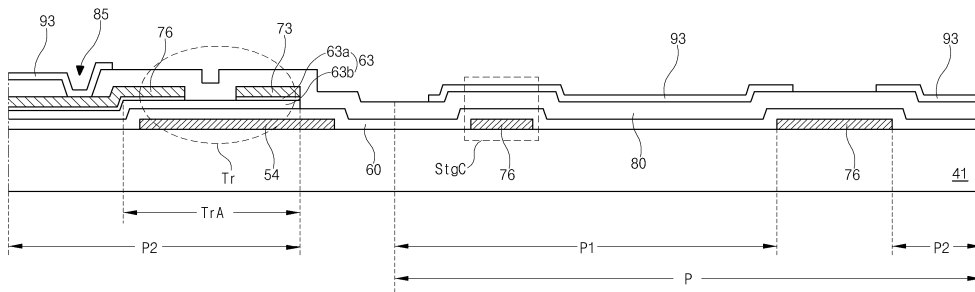
도면1



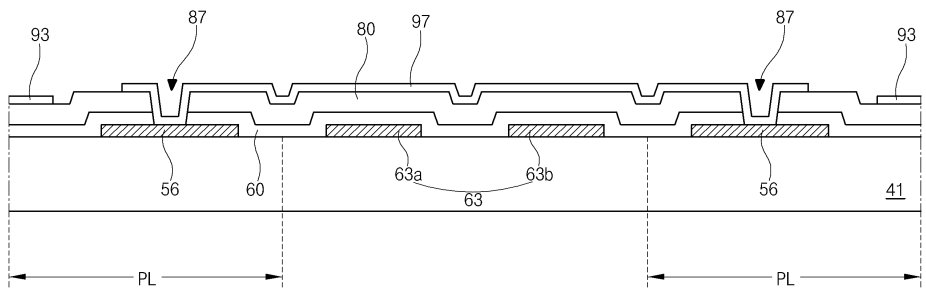
도면2



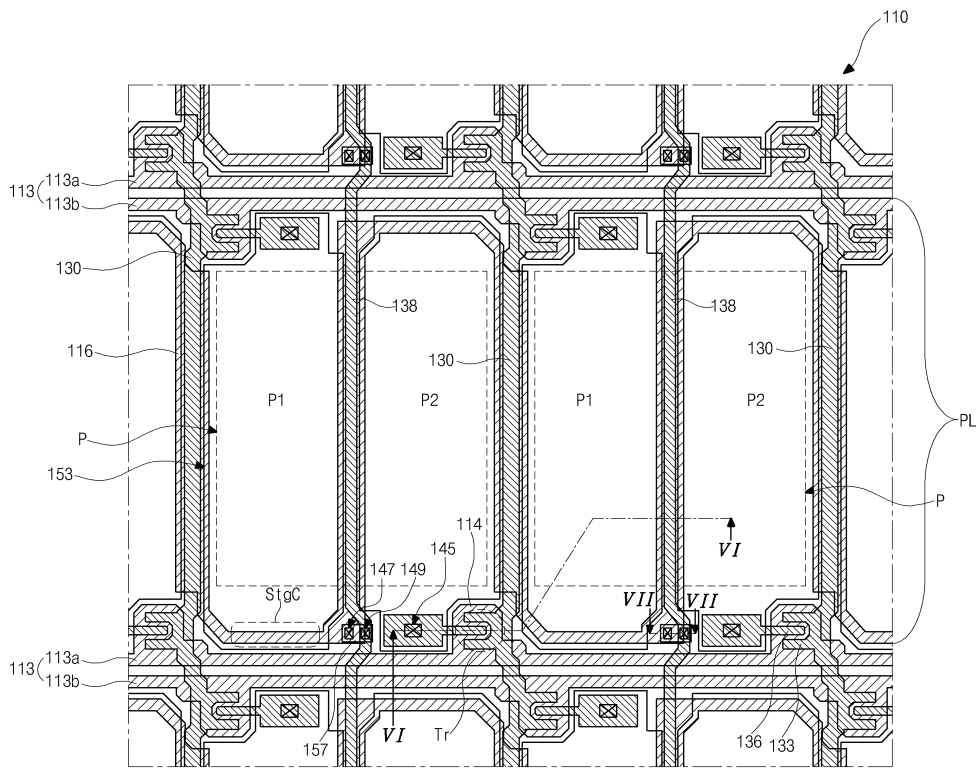
도면3



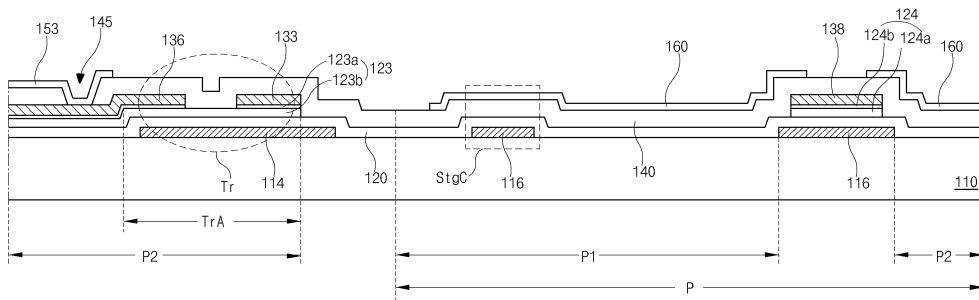
도면4



도면5



도면6



도면7

