

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5529648号
(P5529648)

(45) 発行日 平成26年6月25日(2014.6.25)

(24) 登録日 平成26年4月25日(2014.4.25)

(51) Int.Cl.	F I	
G 1 1 B 5/39 (2006.01)	G 1 1 B 5/39	
H O 1 L 43/08 (2006.01)	H O 1 L 43/08	B
H O 1 L 43/12 (2006.01)	H O 1 L 43/08	Z
H O 1 F 41/18 (2006.01)	H O 1 L 43/12	
H O 1 F 41/34 (2006.01)	H O 1 F 41/18	

請求項の数 19 (全 35 頁) 最終頁に続く

(21) 出願番号	特願2010-149407 (P2010-149407)	(73) 特許権者	000227294 キヤノンアネルバ株式会社 神奈川県川崎市麻生区栗木2-5-1
(22) 出願日	平成22年6月30日(2010.6.30)	(74) 代理人	100096828 弁理士 渡辺 敬介
(65) 公開番号	特開2011-90759 (P2011-90759A)	(74) 代理人	100110870 弁理士 山口 芳広
(43) 公開日	平成23年5月6日(2011.5.6)	(72) 発明者	アバラ アイシタイン ノエル 神奈川県川崎市麻生区栗木2丁目5番1号 キヤノンアネルバ株式会社内
審査請求日	平成25年6月7日(2013.6.7)	(72) 発明者	末永 真寛 神奈川県川崎市麻生区栗木2丁目5番1号 キヤノンアネルバ株式会社内
(31) 優先権主張番号	特願2009-181479 (P2009-181479)		
(32) 優先日	平成21年8月4日(2009.8.4)		
(33) 優先権主張国	日本国(JP)		
(31) 優先権主張番号	特願2009-219943 (P2009-219943)		
(32) 優先日	平成21年9月25日(2009.9.25)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 磁気センサ積層体、その成膜方法、成膜制御プログラムおよび記録媒体

(57) 【特許請求の範囲】

【請求項1】

基板上に、少なくとも、反強磁性層上の一部に強磁性スタックを備える段形状の磁気抵抗素子を配置し、前記磁気抵抗素子の対向する2つの接合壁面の側方のフィールド領域に、前記磁気抵抗素子にバイアス磁界を与えるためのハードバイアス積層体を成膜する磁気センサ積層体の成膜方法であって、

- 前記基板の上に前記反強磁性層および前記強磁性スタックを成膜する手順と、
- 前記強磁性スタックの上にフォトレジストマスクのパターンを形成する手順と、
- 前記強磁性スタックの一部をエッチングする手順と、
- 前記フォトレジストマスクの幅をトリミングする手順と、

前記トリミングされたフォトレジストマスクを使用して、前記強磁性スタックおよび前記反強磁性層をエッチングして、前記対向する2つの接合壁面の両方に、前記反強磁性層と前記強磁性スタックとで形成される段形状部分を有する前記段形状の磁気抵抗素子を形成する手順と、

- 前記フィールド領域にハードバイアス積層体を成膜する手順と、
- 前記段形状の磁気抵抗素子および前記ハードバイアス積層体の表面を平坦化する手順と

を有することを特徴とする磁気センサ積層体の成膜方法。

【請求項2】

前記段形状の磁気抵抗素子は、前記接合壁面が対向する方向に沿った前記強磁性スタック

クの最上面の幅が、前記接合壁面が対向する方向に沿った前記反強磁性層の最上面の幅よりも小さく形成されていることを特徴とする請求項1に記載の磁気センサ積層体の成膜方法。

【請求項3】

前記ハードバイアス積層体を成膜する手順は、

前記基板の法線から成膜角度 θ_1 ($\theta_1 = 0 \sim 25$ 度)で、下地層を成膜する手順と、

前記基板の法線から成膜角度 θ_2 ($\theta_2 = 50 \sim 90$ 度)で、第1の磁性層を成膜する手順と、

前記基板の法線から成膜角度 θ_3 ($\theta_3 = 0 \sim 25$ 度)で、第2の磁性層を成膜する手順と、

前記基板の法線から成膜角度 θ_4 ($\theta_4 = 0 \sim 45$ 度)で、第1のキャッピング層を成膜する手順と、

を有することを特徴とする請求項1または2に記載の磁気センサ積層体の成膜方法。

【請求項4】

前記第1の磁性層は、前記磁気抵抗素子の接合壁面と平行な細長いターゲットの下で、前記基板を一定の速度で直線的に移動させて、前記磁気抵抗素子の接合壁面の一方の面に成膜し、

次いで、前記基板をその中央垂直軸を中心に180度回転させ、前記ターゲットの下で前記基板を一定の速度で直線的に移動させて、前記接合壁面の他方の面に成膜することを特徴とする請求項3に記載の磁気センサ積層体の成膜方法。

【請求項5】

前記下地層、前記第2の磁性層および前記第1のキャッピング層は、前記ターゲットの下で、前記基板を一定の速度で直線的に移動させて、一方のフィールド領域に成膜し、

前記基板をその中央垂直軸を中心に180度回転させ、前記ターゲットの下で、前記基板を一定の速度で直線的に移動させて、他方のフィールド領域に成膜することを特徴とする請求項4に記載の磁気センサ積層体の成膜方法。

【請求項6】

前記フィールド領域にハードバイアス積層体を成膜する手順の前に、絶縁層を成膜する手順を有することを特徴とする請求項1から5のいずれか1項に記載の磁気センサ積層体の成膜方法。

【請求項7】

前記磁気抵抗素子および前記ハードバイアス積層体の表面を平坦化する手順の後に、第2のキャッピング層を成膜する手順を有することを特徴とする請求項1から6のいずれか1項に記載の磁気センサ積層体の成膜方法。

【請求項8】

前記第2のキャッピング層を成膜する手順の後に、シールド層を成膜する手順を有することを特徴とする請求項7に記載の磁気センサ積層体の成膜方法。

【請求項9】

イオンビーム蒸着法により前記ハードバイアス積層体を成膜することを特徴とする請求項1から8のいずれか1項に記載の磁気センサ積層体の成膜方法。

【請求項10】

前記基板上に複数の段形状の磁気抵抗素子が形成され、該複数の磁気抵抗素子の前記ハードバイアス積層体は同一の手順で積層することを特徴とする請求項1から9のいずれか1項に記載の磁気センサ積層体の成膜方法。

【請求項11】

基板上に、少なくとも、反強磁性層上の一部に強磁性スタックを備える段形状の磁気抵抗素子を配置し、前記磁気抵抗素子の対向する2つの接合壁面の側方のフィールド領域に、前記磁気抵抗素子にバイアス磁界を与えるためのハードバイアス積層体を成膜する磁気センサ積層体の成膜制御プログラムであって、

前記磁気センサ積層体の成膜装置に、

10

20

30

40

50

前記基板の上に前記反強磁性層および前記強磁性スタックを成膜する手順と、
 前記強磁性スタックの上にフォトレジストマスクのパターンを形成する手順と、
 前記強磁性スタックの一部をエッチングする手順と、
 前記フォトレジストマスクの幅をトリミングする手順と、
 前記トリミングされたフォトレジストマスクを使用して、前記強磁性スタックおよび前記反強磁性層をエッチングして、前記対向する2つの接合壁面の両方に、前記反強磁性層と前記強磁性スタックとで形成される段形状部分を有する前記段形状の磁気抵抗素子を形成する手順と、

前記フィールド領域にハードバイアス積層体を成膜する手順と、
 前記段形状の磁気抵抗素子およびハードバイアス積層体の表面を平坦化する手順と、
 を実行させることを特徴とする磁気センサ積層体の成膜制御プログラム。 10

【請求項12】

前記段形状の磁気抵抗素子は、前記接合壁面が対向する方向に沿った前記強磁性スタックの最上面の幅が、前記接合壁面が対向する方向に沿った前記反強磁性層の最上面の幅よりも小さく形成されていることを特徴とする請求項11に記載の磁気センサ積層体の成膜制御プログラム。

【請求項13】

前記ハードバイアス積層体を成膜する手順は、
 前記基板の法線から成膜角度 θ_1 ($\theta_1 = 0 \sim 25$ 度)で、下地層を成膜する手順と、
 前記基板の法線から成膜角度 θ_2 ($\theta_2 = 50 \sim 90$ 度)で、第1の磁性層を成膜する手順と、 20

前記基板の法線から成膜角度 θ_3 ($\theta_3 = 0 \sim 25$ 度)で、第2の磁性層を成膜する手順と、

前記基板の法線から成膜角度 θ_4 ($\theta_4 = 0 \sim 45$ 度)で、第1のキャッピング層を成膜する手順と、
 を有することを特徴とする請求項11または12に記載の磁気センサ積層体の成膜制御プログラム。

【請求項14】

前記第1の磁性層は、前記磁気抵抗素子の接合壁面と平行な細長いターゲットの下で、前記基板を一定の速度で直線的に移動させて、前記磁気抵抗素子の接合壁面の一方の面に成膜し、 30

次いで、前記基板をその中央垂直軸を中心に180度回転させ、前記ターゲットの下で前記基板を一定の速度で直線的に移動させて、前記接合壁面の他方の面に成膜することを特徴とする請求項13に記載の磁気センサ積層体の成膜制御プログラム。

【請求項15】

前記下地層、前記第2の磁性層および前記第1のキャッピング層は、前記ターゲットの下で、前記基板を一定の速度で直線的に移動させて、一方のフィールド領域に成膜し、

前記基板をその中央垂直軸を中心に180度回転させ、前記ターゲットの下で、前記基板を一定の速度で直線的に移動させて、他方のフィールド領域に成膜することを特徴とする請求項14に記載の磁気センサ積層体の成膜制御プログラム。 40

【請求項16】

前記フィールド領域にハードバイアス積層体を成膜する手順の前に、絶縁層を成膜する手順を有することを特徴とする請求項11から15のいずれか1項に記載の磁気センサ積層体の成膜制御プログラム。

【請求項17】

前記磁気抵抗素子およびハードバイアス積層体の表面を平坦化する手順の後に、第2のキャッピング層を成膜する手順を有することを特徴とする請求項11から16のいずれか1項に記載の磁気センサ積層体の成膜制御プログラム。

【請求項18】

前記第2のキャッピング層を成膜する手順の後に、シールド層を成膜する手順を有する 50

ことを特徴とする請求項 17 に記載の磁気センサ積層体の成膜制御プログラム。

【請求項 19】

請求項 11 から 18 のいずれか 1 項に記載の成膜制御プログラムを記録したことを特徴とするコンピュータで読み取り可能な記録媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、磁気抵抗素子（リーダースタック）の両側に、バイアス磁界を与える磁性層を備えた磁気センサ積層体、成膜方法、成膜制御プログラムおよび記録媒体に関する。

【背景技術】

【0002】

近年のハードディスク駆動装置（HDD）の大容量化に伴い、外部磁界の変動に応じて電気抵抗が変化する素子を用いた磁気抵抗（MR）ヘッドが注目されている。特に巨大磁気抵抗（GMR）ヘッドやトンネル磁気抵抗（TMR）ヘッドは感度が非常に高く、磁気ディスクの記録密度を高めることができる。さらに高密度記録化に伴って、MRヘッドの縮小化が進められている。

【0003】

MRヘッドは、バイアス磁界を与える磁性層によって二側面が囲まれたMR素子（リーダースタック）を備えている。リーダースタックを縮小すると、当然にバイアス磁界を与える磁性層が利用できる空間も規制される。磁性層の体積、およびリーダースタックの端部と対向する面の面積を縮小すると、バイアス磁界が減少する。

【0004】

リーダースタックに対向する面はリードギャップ〔磁気トンネル接合（MTJ）または巨大磁気抵抗（GMR）積層を囲む2個のシールドの間の距離〕およびストライプ高さ〔記録媒体表面に垂直なリーダースタックの横寸法〕によって決定される。リードギャップの減少はリニア（トラック上の）分解能の増大のために必要であり、ストライプ高さの減少はトラックエッジへの感度を低下させるために必要なリーダ幅の減少に付随する。

【0005】

ハードディスクドライブ（HDD）の面密度の増大は、構成部品の大きさを調整すること、および信号処理を改良することによりなされる。記録媒体のビットをより小さくするため、すなわち、トラック/インチ（TPI）およびビット/インチ（BPI）を単位とする密度を増大させるために、結晶粒をより小さくし、直径分布をより密にする技術開発が進められている。より小さい磁気領域に記録し、かつより小さい磁気領域から読み取るために、書込装置および読取装置の両方が縮小される。特に、解像度を増大し、より高いBPIの記録を達成すべく、TPIを増大し、シールド間距離を減少させると同時に、読取装置の幅が狭く設定される。

【0006】

典型的なセンサ構造は、反強磁性（AFM）ピニング層、シンセティックアンチフェロ層（SAF）、非磁性スペーサまたはトンネル絶縁体、および強磁性フリー層からなる。また、シールド層およびキャッピング層も種々の目的で使用される。SAFは、薄いスペーサ層を介して反方向に結合した2つの強磁性体からなる。SAFの強磁性体は、AFMと接触しているピンド層と、非磁性スペーサまたはトンネル絶縁体と接触しているリファレンス層とを含む。リーダースタックを通じた抵抗変化は、リファレンス層とフリー層との間の磁化の相対的方向によって決定される。フリー層は、磁界にバイアスがかけられ、リファレンス層と直角を成すように配向されている。この構成により読み込み感度は非常に高くなり、記憶媒体からの外部磁場に対して線形応答を得ることができる。バイアス磁界は、「ハードバイアス」とも称され、ディスクドライブの寿命を通して一定に維持されることが期待される。またハードバイアスは、フリー層に磁区が発生することを防ぐ役割を持つ。磁気抵抗素子およびハードバイアス積層体は共に、2つの厚い軟磁性シールド間に挟まれている。

10

20

30

40

50

【0007】

単純なハードバイアス積層体は、CrまたはWなどの下地層と、CoPtまたはCoCrPtなどから構成される磁性層と、Cr、RuもしくはTaなどから作成されるキャッピング層とからなる。磁性層の保磁力(Hc)は、特に高い動作温度での外部磁場によるスイッチングを防止するために、 159.5 kA/m (2000エルステッド(Oe))以上の値が望ましい。

【0008】

磁性層結晶粒の一部に磁化反転が生じると、バイアス磁界の著しい減少を招く可能性があり、またセンサにおけるノイズを誘発する。リードギャップサイズの縮小は、シールド間に適用できるハードバイアス積層体の厚さの減少につながる。バイアス磁界は、磁性層の残留磁化と厚さとの積(Mrt)に比例するため、厚さtが減少すると、フリー層のバイアス印加が不十分となりうる。さらに、磁性層とシールド層とが近接することにより、シールド層への漏れ磁束が増加し、接合壁面(リーダースタックとハードバイアス積層体の境目)におけるバイアス磁界がさらに減少することになる。

【0009】

磁界を増加させる方法の一つは、接合壁面において磁性層をフリー層から隔てている絶縁層の厚さを減少させることである。しかしながら、低リーク電流および高降伏電圧が要求されることから、絶縁体の厚みを薄くするには制限がある。磁性層をフェライトなどの絶縁材料で作成することが可能であり、それにより絶縁層を省略したり、あるいはその厚さを3nm以下まで減少させることができる。しかしながら、ほとんどの絶縁性磁性フェライトの飽和磁化および保磁力は、Co-Pt合金のものに劣る傾向がある。組成および結晶成長も制御がはるかに困難である。

【0010】

現在のCoPtベースのハードバイアス積層体は、2次元等方性である。面内において、いかなる方向に沿った保磁力Hcも等しく、すなわち磁気異方性の大きさを表すOR(オリエンテーションレシオ; ストライプ高さ方向に対して面内垂直方向の保磁力/ストライプ高さ方向の保磁力の比)で表すとOR=1である。CoPtの六方晶c軸は、面内でランダムである。しかしながら、多数の結晶粒間の交換結合により、比較的高い角形比(0.85以上)が実現できる。接合壁面では、平均磁界がフリー層に向けられる。ストライプ高さが減少すると、接合壁面にある結晶粒は減少し、それにより磁束をフリー層に向けるのがより難しくなる。これは、前述の結晶粒のc軸がフリー層に向けられていないときに顕著である。もしもc軸を接合壁面に向けて配向できれば、ストライプ高さ(奥行き)の結晶粒径に対する比率はもはや問題ではなくなる。さらに、同じ厚みtに対するMrが増加し、より高いバイアス磁界を得ることができる。より多くの磁束が接合壁面上に集束され、ハードバイアス積層体の側端部で損失する磁束はより少なくなる。

【0011】

浮上面(Air Bearing Surface; 以下、「ABS面」という。)から見ると、読取装置全体の幅は、記録されたトラックに対して垂直であり、厚さはトラックに対して平行である。読取装置は、ABS面に対して垂直に、ABS面から離れてストライプ高さ(奥行き)と称される高さまで延びる。読取装置の幅、積層体の厚さ、およびストライプ高さによって、読取装置の三次元寸法が定まる。所与の幅に対する最適なストライプ高さは、通常その幅の1.5倍よりも低い。これまでに列挙されたように読取装置を構成する多くの層が存在し、これにより、得ることのできる厚さの最小値が制限される。

【0012】

例えば、上記AFM層があまりにも薄く成膜されると、その層は熱的に不安定になり、SAFのピンド層の磁化方向を十分に固定することができない。すなわち、交換バイアスは減少する。さらに、横方向寸法が減少すると、寸法効果が熱的に有限なものとなり、また読取装置の安定性に悪影響を及ぼす。一般に使用されるIr-Mn合金に関しては、大部分の結晶粒が適切な寸法(30nm以上)であると考えられ、厚さが適切であれば(5

10

20

30

40

50

nm以上)、50nmより大きい横方向寸法は問題にならない。したがって、AFM層が単結晶でなければ、装置の中に不安定な結晶粒が形成されやすい。

【0013】

Crシード層は、(110)格子面で成長し、また長手媒体におけるORの研究から、 $OR > 1$ が達成されるのはCr(002)格子面の場合のみであり、その上にCoPt(1120)が形成される。〔110〕方向と〔1-10〕方向のエピタキシャル関係は、CoPt((1120)格子面のうち、c軸方向の格子定数が0.41nmで、c軸に垂直な格子軸の格子定数が0.43nmである)に対して、エネルギー的に等価となる。異方性応力によりCr格子が面内で変形する場合のみ、特定の方向が好ましい。Simionら(特許文献1参照)は、MgOおよびNiAlなどの異なるシード層を提案している。記録媒体の研究において、双方の下地層は2次元c軸配列を提供することが実証されている。

10

【0014】

Larsonら(特許文献2参照)は、素子接合壁へ向いた優位な磁気異方性を有する磁気抵抗素子を備えた読み取りセンサを開示している。また、San Hoら(特許文献3参照)は、c軸方向がHCP磁気バイアス積層体の角度によって制限される可能を明らかにしている。すなわち、双方の明細書では、斜めスパッタを利用したCoPt合金の成膜によって、磁気異方性を実現できることが開示されている。傾めスパッタは、最も適度なHc ORが1.2未満であるにもかかわらず、Shibamotoら(特許文献6参照)は、長手媒体に配向を与える際にも利用している。初期の窒化Nbまたは窒化Taシード層(異方性許容層)では、剛性円形ディスク内の円周方向に沿って媒体の磁気異方性をもたせるために斜め成膜している。

20

【0015】

FeCoなどの軟性層の面内異方性は、斜めスパッタにより容易に実現できる。特に成膜面の法線に対して高い入射角度をもつスパッタリングプロセスでは、セルフシャドウ効果により比較的薄い膜(約10nm)であっても、面内異方性が発生する。セルフシャドウ効果は、斜め入射成膜において、表面に発生した核によって影が発生し、この影の部分にはスパッタ粒子が飛来しないことから、斜め柱状に膜が成長することを言う。我々の経験では、現在の最適な厚さ(約20nm)のCoPt層では、入射角度に対する面内異方性の依存性が低く、シード層または下地層を厚くしなければならない。しかし、シード層は薄いものでなければならず(6nm以下)、このことはLarsonらおよびSan Hoら研究成果に従ったハードバイアス積層膜の作成を非常に困難にしている。San Hoらは、ある程度のORを示すために、磁性層が(11-20)格子面を有することを示唆しているが、XRD(X線回折装置)による評価では(10-10)格子面が示されている。これは、低温成膜(100未満)の典型的な事例である。より高温での成膜は、例えば、Crに対し(002)成長を引き起こすが、ハードバイアス成膜中の温度感受性フォトレジストマスクの存在では成長が制約される。Shibamotoらによって開示された媒体の支配的な格子面は、層の高温成膜のためにCoCrPtB(1120)であることが期待される。さらに、斜めに成膜された下地層も、長手記録媒体においてORが生じるのに必要だと考えられる(002)面を示さない(Mirzamani)。ハードバイアスORの発現は、Larsonらにおける概念が示唆しているように、おそらく交換結合による異方性である。Mrtは、交換結合が最大である方向に沿って最も大きい。波状の表面パターン(Careyら(特許文献4参照)による異方性粗さ)がORを誘導していると考えられる。

30

40

【0016】

現在のハードバイアス成膜は、殆どがイオンビーム蒸着(IBD)などのロングスロー・スパッタリングによって行われている。IBDシステムは、入射するスパッタ粒子の入射角度を調節するために回転可能なステージを有する。例えば、Hegdeら(特許文献5参照)は、ハードバイアス成膜方法を開示しているが、磁性層は略垂直角度で成膜されている(垂直線から25度以下)。

50

【 0 0 1 7 】

より薄いC o P t層の実現のために、十分なO Rを取得する困難さに加えて、特に、垂直から45度を超える傾めスパッタは多孔膜を生じる。このことは、たとえば、L a r s o nらの画像から観察できる。したがって、磁気モーメントは密度の低下と共に減少する。磁気モーメントの減少は、磁気異方性の方向を合わせることによって達成されるいかなる磁気方形性の獲得 (M_r / M_s) をも相殺可能である。

【 先行技術文献 】

【 特許文献 】

【 0 0 1 8 】

【 特許文献 1 】 米国特許第 6 , 1 8 5 , 0 8 1 号明細書

10

【 特許文献 2 】 米国特許第 7 , 0 6 1 , 7 3 1 号明細書

【 特許文献 3 】 米国特許第 7 , 1 6 1 , 7 6 3 号明細書

【 特許文献 4 】 米国特許第 7 , 3 6 0 , 3 0 0 号明細書

【 特許文献 5 】 米国特許第 6 , 1 3 9 , 9 0 6 号明細書

【 特許文献 6 】 米国特許第 7 , 1 1 5 , 1 1 9 号明細書

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 9 】

ところで、磁性層の入射角度成膜に依存するO Rの低下、および十分なO Rを得るために厚い下地層とシード層が必要になる問題を軽減するために、磁束を接合壁面に集中させるためのより最適な方法が必要とされている。

20

【 0 0 2 0 】

また図 2 6 および図 2 7 は、従来の磁気センサ積層体の積層方向に対して垂直なプロフィールを示す概略図である。矢印 9 2 は、ハードバイアス積層体が磁化された後の磁性層の磁化方向を示すものであり、この磁化によりリーダースタック 9 0 のフリー層に (図 2 6 において) 右方向にバイアス磁界を生み出している。磁性層の結晶 c 軸方向は、膜面内に 2 次元ランダムに分布されている。

【 0 0 2 1 】

交換結合を利用すれば、隣どおしの磁化がより平行に配向される。結晶粒の微細化またはストライプ高さ (奥行き) h を延ばすことで (図 2 6 参照)、接合壁面における磁化方向の平均値は十分に大きくなり、フリー層全体に対して比較的均一な磁界を発生させることが可能である。他方、結晶粒が少なくフリー層面積が狭くなると (図 2 7)、結晶粒の異方性の方向による影響により、リーダースタック 9 0 の磁化の均一性が悪化する。この磁界の不均一性は、読み取りヘッドのノイズを引き起こす。

30

【 0 0 2 2 】

すなわち、M R 素子の縮小化を促進するためには、磁束を接合壁面に集中させるべく、ハードバイアス積層体の磁性層の結晶 c 軸をリーダースタックとハードバイアス積層体との接合壁面に対して略垂直に配向させればよい。言い換えれば、磁気記録媒体に対向する面である A B S 面に沿った方向に配向させればよい (図 2、図 1 3)。

【 0 0 2 3 】

本発明は、リーダースタックの接合壁面近傍における磁性層の c 軸を接合壁面に対して略垂直に配向させて、磁束を接合壁面に集中できる磁気センサ積層体、その成膜方法、成膜制御プログラムおよび記録媒体を提供することを目的とする。

40

【 課題を解決するための手段 】

【 0 0 2 4 】

上記の目的を達成すべく成された本発明の構成は以下の通りである。

【 0 0 2 6 】

即ち、第 1 の本発明に係る磁気センサ積層体の成膜方法は、基板上に、少なくとも、反強磁性層上の一部に強磁性スタックを備える段形状の磁気抵抗素子を配置し、前記磁気抵抗素子の対向する 2 つの接合壁面の側方のフィールド領域に、前記磁気抵抗素子にバイア

50

ス磁界を与えるためのハードバイアス積層体を成膜する磁気センサ積層体の成膜方法であって、

前記基板の上に前記反強磁性層および前記強磁性スタックを成膜する手順と、

前記強磁性スタックの上にフォトレジストマスクのパターンを形成する手順と、

前記強磁性スタックの一部をエッチングする手順と、

前記フォトレジストマスクの幅をトリミングする手順と、

前記トリミングされたフォトレジストマスクを使用して、前記強磁性スタックおよび前記反強磁性層をエッチングして、前記対向する2つの接合壁面の両方に、前記反強磁性層と前記強磁性スタックとで形成される段形状部分を有する前記段形状の磁気抵抗素子を形成する手順と、

前記フィールド領域にハードバイアス積層体を成膜する手順と、

前記段形状の磁気抵抗素子および前記ハードバイアス積層体の表面を平坦化する手順と、

を有することを特徴とする磁気センサ積層体の成膜方法である。

【0027】

即ち、第2の本発明(参考発明)に係る磁気センサ積層体は、基板の上に、バイアス磁界の付与により電気抵抗が変動する磁気抵抗素子と、上記磁気抵抗素子の対向する接合壁面の側方に、上記磁気抵抗素子にバイアス磁界を付与する磁性層を含むフィールド領域と、を有し、少なくとも、上記フィールド領域の上に、体心立方晶構造(bcc)の下地層を備え、上記下地層の上に、上記磁性層が成膜され、上記磁性層は、六方晶構造(hcp)のCo-Pt系合金であって、層内に空隙が存在せず、(100)格子面を有し、ABS面に沿って0.9を超える角形比を有していることを特徴とする磁気センサ積層体である。

【0028】

また、第2の本発明(参考発明)に係る磁気センサ積層体の成膜方法は、基板上に、バイアス磁界の付与により電気抵抗が変動する磁気抵抗素子を配置し、上記磁気抵抗素子の対向する2つの接合壁面の側方のフィールド領域に、上記磁気抵抗素子にバイアス磁界を与えるためのハードバイアス積層体を成膜する磁気センサ積層体の成膜方法であって、少なくとも、上記基板の法線から45度を超過90度未満の成膜角度で、上記接合壁面の方向に沿って下地層を傾斜成膜する手順と、上記下地層の上に、上記基板の法線から0~30度の成膜角度で、磁性層を成膜する手順と、を有することを特徴とする磁気センサ積層体の成膜方法である。

【発明の効果】

【0029】

第1の本発明によれば、反強磁性層上の一部に強磁性スタックを備え、かつ磁気抵抗素子の接合壁面が対向する方向に沿った強磁性スタックの最上面の幅が、同方向に沿った反強磁性層の最上面の幅よりも狭く形成され、上記接合壁面の近傍の磁性層の結晶c軸は膜面内でABS面に沿った方向に沿っている。したがって、上記接合壁面にて、接合壁面の近傍の磁性層の結晶c軸は接合壁面に略垂直方向に配向しているため、磁束を磁気抵抗素子に集中させることができるという優れた効果を奏する。

【0030】

第2の本発明によれば、下地層の材質、膜厚、スパッタ入射角の最適化を図ることにより、磁性層の磁気異方性を高めることができる。したがって、接合壁面の近傍の磁性層の結晶c軸はABS面に沿って、即ち、接合壁面に略垂直方向に配向しているため、磁束を磁気抵抗素子に集中させることができるという優れた効果を奏する。

【図面の簡単な説明】

【0031】

【図1】第1の実施形態に係る磁気センサ積層体を模式的に示す概略図である。

【図2】第1の実施形態に係る磁気センサ積層体の積層方向に対して垂直なプロフィールを示す概略図である。

10

20

30

40

50

【図3】第1の実施形態に係る磁気センサ積層体の成膜方法の手順を示す工程図である。

【図4】磁気センサ積層体の具体的な成膜方法を示す説明図である。

【図5】磁気センサ積層体の具体的な成膜方法を示す説明図である。

【図6】第1の実施形態に係る磁気センサ積層体の完成形を模式的に示す概略図である。

【図7】第1及び第3の実施形態の成膜方法に用いる成膜装置を模式的に示す概略図である。

【図8】第1及び第3の実施形態の成膜方法に用いる成膜装置を模式的に示す斜視図である。

【図9】(a)は比較例として作成した磁気抵抗素子のAFM層およびその結晶粒の概略図、(b)は本実施形態の磁気抵抗素子のAFM層およびその結晶粒の概略図である。

10

【図10】第1の実施形態の図5(f)(g)に相当する手順の概略図である。

【図11】第2の実施形態による磁気センサ積層体の完成形を示す概略図である。

【図12】第3の実施形態に係る磁気センサ積層体を模式的に示す概略図である。

【図13】第3の実施形態に係る磁気センサ積層体の積層方向に対して垂直なプロフィールを示す概略図である。

【図14】磁気抵抗素子上にフォトレジストマスクを配置した磁気センサ積層体を示す概略図である。

【図15】第3の実施形態の磁気センサ積層体を構成するハードバイアス積層体をフィールド領域に成膜する手順を示す工程図である。

【図16】第3の実施形態の成膜方法に用いる成膜装置を模式的に示す斜視図である。

20

【図17】イオンビーム蒸着システムの一例を示す概略図である。

【図18】ハードバイアス積層体の層構成、およびハードバイアス積層体の磁化ループを示す概略図である。

【図19】Ta-N第2のシード層およびW-Ti下地層上に成膜されたCOPt磁性層のXRDスペクトルを示す説明図である。

【図20】基板垂直方向の配向が観られない根拠を示す説明図である。

【図21】第4の実施形態の成膜装置を模式的に示す概略図である。

【図22】第4の実施形態の成膜方法において、フィールド領域にハードバイアス積層体を成膜する手順を示す工程図である。

【図23】第4の実施形態の成膜装置を用いる場合の成膜状況を示す説明図である。

30

【図24】第4の実施形態の成膜方法におけるトリミング手順を示す説明図である。

【図25】第5の実施形態の連続処理装置の装置構成例を示す平面図である。

【図26】従来の磁気センサ積層体の積層方向に対して垂直な方向の断面を示す概略図である。

【図27】従来の磁気センサ積層体の積層方向に対して垂直な方向の断面を示す概略図である。

【発明を実施するための形態】

【0032】

以下、図面を参照して、本発明の実施の形態を説明するが、本発明は本実施形態に限定されるものではない。

40

【0033】

<第1の実施形態>

〔磁気センサ積層体の構造〕

まず、図1および図2を参照して、磁気抵抗素子を備える磁気センサ積層体の構造について説明する。図1は、本実施形態に係る磁気センサ積層体を模式的に示す概略図である。図2は、本実施形態に係る磁気センサ積層体の積層方向に対して垂直なプロフィールを示す概略図である。

【0034】

図1に示すように、本実施形態に係る磁気センサ積層体1は、基板31上の略中央部に、組成が異なる複数の積層膜からなり、磁界が印加されることで電気抵抗値が変動する磁

50

気抵抗効果を有する磁気抵抗素子（リーダースタック）10を備える。また、磁気センサ積層体1は、上記リーダースタック10の対向する2つの接合壁面10a、10bの側方のフィールド領域22に、バイアス磁界を上記リーダースタック10に付与することができるハードバイアス積層体20を備えている。このように磁気センサ積層体は、基板31上に、単一の又は複数のリーダースタック10およびハードバイアス積層体20を備えており、ハードディスクドライブ等の磁気読み取りヘッド用のセンサを切り分ける前の中間製品である。

【0035】

図1に例示するリーダースタック10は、フリー層16の真下に酸化物バリア層（MgO）を備える磁気トンネル接合体（MTJ）である。これに限定されず、リーダースタック10は、非常に低い抵抗を有する大部分が金属製の巨大磁気抵抗接合体（GMR）であってもよい。

10

【0036】

具体的には、リーダースタック10は、例えば、NiFe等の軟磁性体からなるボトムシールド層（基板）31上に積層され、主に、反強磁性層である反強磁性ピニング層（AFM層）13、シンセティックアンチフェロ層（SAF層）14、スペーサ層15、および強磁性フリー層16を備えている。

【0037】

AFM層13は、例えば、IrMn等の反強磁性体によって形成されている。AFM層13は、例えば、上記ボトムシールド層31上に、必要に応じて不図示のTa等からなるプレシード層およびRu等からなる第3のシード層を介して積層される。

20

【0038】

SAF層14は、薄いカップリング層（非磁性層またはトンネル絶縁体層）14bを介して、逆向きに結合した2つの強磁性体層14a、14cからなる。SAF層14の強磁性体層は、AFM層13と接触しているピンド層14aと、カップリング層14bと接触しているリファレンス層14cとから構成される。

【0039】

スペーサ層15は、非磁性層またはトンネル絶縁体層からなり、例えば、MgO等の酸化物層により形成されている。

【0040】

30

フリー層16は、例えば、CoFeB等の強磁性体によって形成されており、CoFeB等の強磁性体層上にTa層、NiFe層を積層した層でもよい。フリー層16は、バイアス磁界がかけられ、リファレンス層14cと直角を成すように配向される。この配置により、センサ感度を高くでき、記憶媒体からの外部磁場に対する線形応答を提供する。バイアス磁界は、「ハードバイアス」とも称され、ディスクドライブの寿命を通して一定に維持されることが期待される。またハードバイアスは、フリー層16に磁区が形成されることを防ぐ。リーダースタック10を通じた磁気抵抗変化は、リファレンス層14cとフリー層16との間の磁化の相対的方向によって決まる。

【0041】

フリー層16は、必要に応じて、例えば、Cr、Ru、Ta、Tiおよびこれらの合金群ならびにCなどから選択される不図示の第3のキャッピング層（図6の17）で覆われている。

40

【0042】

ここで、少なくとも、ピンド層14a、スペーサ層15、およびフリー層16の接合体が強磁性スタック（FMスタック）18である。FMスタック18には、不図示の第3のキャッピング層（図6の17）を含んでいる場合もある。本実施形態のリーダースタック10は、AFM層13上の一部にFMスタック18を備え、その接合壁面10a、10bが対向する方向（紙面に平行な方向）に沿ったFMスタック18の最上面の幅 w_F は、同方向に沿ったAFM層13の最上面の幅 w_A よりも小さく設定されている。すなわち、リーダースタック10は、例えば、断面が幅広の台形状のAFM層13の上に、これより幅

50

の小さい台形状のFMスタック18を積層したような段形状に形成されている。磁気センサ積層体1を、紙面に平行な面で切り分けて、ストライプ高さ(図1では奥行き)hの磁気読み取りヘッド用センサとした場合に、FMスタック18の最上面の幅 w_F は、ヘッド幅となるため20nm~30nmであることが好ましい。また、AFM層13の最上面の幅 w_A は、FMスタック18の最上面の幅 w_F の2.5倍以下であることが好ましい。 w_A が w_F の2.5倍を超えると、フィールド領域22が減少し、バイアス磁界をリーダースタック10に十分に与えられない可能性がある。

【0043】

上述したように、基板31上のフィールド領域22にはハードバイアス積層体20が成膜され、このハードバイアス積層体20は、結晶c軸を有する磁性粒を備えた第1および第2の磁性層22a、22bを含んでいる。第1の磁性層22aはリーダースタック10の接合壁面10a、10bに接するように積層され、第2の磁性層22bは第1の磁性層22a上に積層されている。

10

【0044】

第1の磁性層22aならびに第2の磁性層22bは、例えば、Co-Pt、Co-Cr-Ptおよびこれらの合金群から選択される六方晶構造(hcp)を有する合金(永久磁石)によって形成されている。これに限定されず、第1の磁性層22aは、Fe-Pt、Co-Ptおよびこれらの合金群から選択される面心正方晶構造(fct)の合金によって形成してもよい。

【0045】

20

図1および図2を参照して、第1の磁性層22aならびに第2の磁性層22bの結晶c軸方向(すなわち、結晶粒磁化軸)について説明する。なお、図2中のABSは浮上面を示し、 h_F 、 h_A は、それぞれFMスタック18、AFM層13のストライプ高さ(図1では奥行き)を示しており、 $h_F = h_A$ である。図2におけるリーダースタック10のフリー層16上の矢印は、ハードバイアス積層体20によるバイアス磁界の付与により、例えば、フリー層16が右方へ磁化された状態を示している。

【0046】

交換結合の存在によって、隣接する磁化は互いにより平行に方向付けられる。本実施形態の磁気センサ積層体1では、リーダースタック10から離れたフィールド領域22において、第2の磁性層22bにおける結晶c軸方向(すなわち、結晶粒磁化軸)は膜面内で2次元(2D)ランダムに分布される。他方、リーダースタック10の接合壁面10a、10bの段形状部分では、FMスタック18の壁近傍の第1の磁性層22aだけでなく、AFM層13の壁上の第1の磁性層22aの結晶c軸は1次元配向(1D₁)となる。この方向は、膜面内でABS面に平行であり、接合壁面10a、10bに対して略垂直となる。AFM層壁上の第1の磁性層22aの上にも第2の磁性層22bが積層されているが、第1の磁性層22a上で第2の磁性層22bがエピタキシャル成長するため、第1の磁性層22a上の第2の磁性層22bもまた一次元(1D₂)に整列している。

30

【0047】

フィールド領域22の下部およびリーダースタック10の接合壁面10a、10bの上には、例えば、Al₂O₃等からなる絶縁層19が配置されている。この絶縁層は、接合壁面において厚さ2~5nmを有する。

40

【0048】

第1の磁性層22aおよび第2の磁性層22bは、基板31としてのボトムシールド層上に、上記絶縁層19および必要に応じて下地層21を介して積層される。この下地層21は、例えば、Cr、Cr-Mo、Cr-Ti、Nb、Ta、Wおよびこれらの合金群から選択される体心立方晶構造(bcc)の合金によって形成されている。この下地層21は、例えば、フィールド領域において3~8nm、接合壁面において3nm未満の厚さを有する。

【0049】

上記下地層21に加え、この下地層21上にさらに不図示の第1のシード層を備えて、

50

下地層を二重に構成してもよい。即ち、フィールド領域 22 およびリーダースタック 10 の接合壁面 10a、10b は、例えば、CrB、CrTiB、MgO、Ru、Ta、Ti、およびこれらの合金群から選択される第 1 のシード層をさらに備えていてもよい。この第 1 のシード層は、例えば、フィールド領域において厚さ 1 nm 未満、接合壁面において厚さ 0.5 ~ 2 nm を有する。

【0050】

また、フィールド領域 22 および接合壁面 10a、10b は、必要に応じて、例えば、Cr、Ru、Ta、Ti およびこれらの合金群ならびに C から選択される第 1 のキャッピング層 23 で覆われている。

【0051】

そして、磁気センサ積層体 1 は、上記絶縁層 19 の下にボトムシールド層 31 を備え、上記第 1 のキャッピング層 23 の上にトップシールド層 32 を備えている。これらシールド層 31、32 は、例えば、NiFe 等の軟磁性体によって形成されている。すなわち、リーダースタック 10 およびフィールド領域 22 は、2 つの厚い軟磁性シールド層 31、32 の間に挟まれている。これらシールド層 31、32 の間がリードギャップ (RG) となる。

【0052】

〔磁気センサ積層体の成膜方法〕

次に、図 3 から図 9 を参照して、上記磁気センサ積層体 1 の作用を説明すると共に、本実施形態に係る磁気センサ積層体 1 の成膜方法について説明する。

【0053】

図 3 は、本実施形態に係る磁気センサ積層体 1 の成膜方法の手順を示す手順図である。本実施形態に係る磁気センサ積層体 1 の成膜方法は、図 3 に示すように、まず、基板 31 上に、少なくとも、AFM 層 13 および FM スタック 18 を備えるリーダースタック 10 を成膜する手順 (ステップ 1; 以下、「S1」のように表記する) を有する。次に、リーダースタック 10 上にフォトレジストマスク (PR) 41 のパターンを形成する手順 (S2) と、AFM 層 13 の厚さに略等しい厚さの FM スタック 18 の一部をエッチングする手順 (S3) と、を有する。さらに、フォトレジストマスク 41 の幅をトリミングする手順 (S4) と、トリミングしたフォトレジストマスク 41a を使用して FM スタック 18 および AFM 層 13 をエッチングする手順 (S5) と、を有する。そして、絶縁層 19 を成膜する手順 (S6) と、フィールド領域 22 にハードバイアス積層体 20 を積層する手順 (S7) と、表面を平坦化する手順 (S8) と、第 2 のキャッピング層 24 およびトップシールド層 32 を成膜する手順 (S9) と、を有する。

【0054】

さらに、上記フィールド領域 22 にハードバイアス積層体 20 を積層する手順 (S7) は、基板 31 の法線から成膜角度 θ_1 ($\theta_1 = 0 \sim 25$ 度) で、下地層 21 を成膜する第 1 の手順 (S11) を有する。また、基板 31 の法線から成膜角度 θ_2 ($\theta_2 = 50 \sim 90$ 度、好ましくは $50 \sim 80$ 度) で、第 1 の磁性層 22a を成膜する第 2 の手順 (S12) を有する。さらに、基板 31 の法線から成膜角度 θ_3 ($\theta_3 = 0 \sim 25$ 度) で、第 2 の磁性層 22b を成膜する第 3 の手順 (S13) を有する。そして、基板 31 の法線から成膜角度 θ_4 ($\theta_4 = 0 \sim 45$ 度) で、第 1 のキャッピング層 23 を成膜する第 4 の手順 (S14) を有する。

【0055】

さらに、図 4 および図 5 を参照して、本実施形態に係る磁気センサ積層体 1 の成膜方法を具体的に説明する。図 4 および図 5 は、磁気センサ積層体 1 の具体的な成膜方法を示す説明図である。

【0056】

磁気センサ積層体 1 の作成は、図 4 (a) に示すように、まず、基板 31 上に、リーダースタック 10 となる AFM 層 13 および FM スタック 18 を成膜する。基板 31 としては、例えば、NiFe 等の軟磁性体からなるボトムシールド層を採用する。AFM 層 13

10

20

30

40

50

は、上述したように、例えば、IrMn等の反強磁性体によって形成され、必要に応じて、Ta等からなるプレシード層およびRu等からなる第3のシード層を介して積層される。FMスタック18は、少なくとも、SAF層14、スペーサ層15、およびフリー層16等から形成され(図1参照)、必要に応じて、例えば、Cr、Ru、Ta、Tiおよびこれらの合金群ならびにCから選択される不図示の第3のキャッピング層(図6の17)で覆われている。

【0057】

次に、FMスタック18上に、フォトレジスト(PR)マスク41の塗布、パターンニング、及び現像を行なう。フォトレジストマスク41は、後述するエッチング処理に際して、FMスタック18の一部をマスクするためにある。後述する段形状のリーダースタック10におけるAFM層13の幅 W_A は、主にこのフォトレジストマスク41の幅寸法によって決定される。

10

【0058】

次に、図4(b)に示すように、上記フォトレジストマスク41で覆った部分以外のFMスタック18の表面側をエッチング除去し、AFM層13の厚さに略等しい厚さでエッチングを停止する。エッチング処理には、例えば、イオンビームエッチング(IBE)または反応性イオンエッチング(RIE)等が採用される。しかしながら、IBEでは、エッチングされた材料がフォトレジストマスク41壁に再蒸着することによって、後述するフォトレジストマスク41のトリミングが困難になるため、無酸素RIEによってエッチングすることが好ましい。

20

【0059】

その後、図4(c)に示すように、例えば、プラズマ酸素プロセスなどを用いて、FMスタックの幅 W_A を決定する幅まで縮小するように、FMスタック18上のフォトレジストマスク41の幅寸法をトリミングする。このトリミングしたフォトレジストマスク41aは、AFM層13およびFMスタック18をエッチングするためのマスクとして利用される。

【0060】

次に、図4(d)に示すように、上記トリミングマスク41aで覆った以外の部分のFMスタック18およびAFM層13をエッチングして除去する。エッチング処理には、上述したと同様に、例えば、イオンビームエッチング(IBE)または反応性イオンエッチング(RIE)等が採用される。エッチングは、ボトムシールド面で停止され、AFM層13上の一部にFMスタック18を備え、接合壁面10a、10bが対向する方向に沿ったFMスタック18の最上面の幅 w_F が同方向に沿ったAFM層13の最上面の幅 w_A よりも小さく形成された段形状のリーダースタック10が形成される。

30

【0061】

エッチング処理の後、図5(e)に示すように、段形状のリーダースタック10が形成された基板31(トリミングマスク41aを含むリーダースタック10およびその接合壁面10a、10bの側方)の上に、絶縁層19を被覆する。絶縁層19は、センサに電流が通るのを制限するために成膜され、例えば、アルミナ(Al_2O_3)、シリカ(SiO_2)等の酸化物、あるいは Si_3N_4 等の窒化物などが好ましい。絶縁層19の成膜は、例えば、物理気相成長法(PVD)、イオンビーム蒸着法(IBD)、原子層蒸着法(ALD)および化学気相成長法(CVD)のいずれかの成膜法が用いられる。ALD法やCVD法ではコンフォーマルな成膜が可能である利点を有する。

40

【0062】

次に、上記絶縁層19の上に、ハードバイアス積層体20を成膜する。基本的なハードバイアス積層体20の場合、まず上記絶縁層19上に下地層21を成膜し、次いで磁性層22a、22bおよび第1のキャッピング層23を成膜する。下地層21には、例えば、CrもしくはWおよびこれらの合金などが好ましい。この下地層21の成膜は、例えば、IBD、またはイオン化PVDもしくはコリメートPVDなどによって、基板31面に対して略垂直な角度(基板31の法線からの角度、即ち成膜角度 $\theta_1 = 0 \sim 25$ 度)で行わ

50

れるのが好ましい。下地層 2 1 の大部分は、フィールド領域 2 2 および段形状のリーダースタックの水平面上に堆積される。

【 0 0 6 3 】

次に、図 5 (f) に示すように、斜め成膜 (基板 3 1 の法線からの角度、即ち成膜角度 $\theta_2 =$ 成膜角度 $50 \sim 90$ 度、好ましくは $50 \sim 80$ 度) で、第 1 の磁性層 2 2 a を成膜する。この第 1 の磁性層 2 2 a の大部分は、結晶 c 軸が接合壁面 1 0 a、1 0 b に対して略垂直に整列した状態で、接合壁面 1 0 a、1 0 b およびその近傍のフィールド領域 2 2 上に成膜される。

【 0 0 6 4 】

さらに、図 5 (g) に示すように、第 1 の磁性層 2 2 a 上に第 2 の磁性層 2 2 b を成膜する。第 2 の磁性層 2 2 b の成膜は、例えば、I B D、またはイオン化 P V D もしくはコリメート P V D 等を用いて、基板 3 1 面に対して略垂直角度 (基板 3 1 の法線からの角度、即ち成膜角度 $\theta_3 = 0 \sim 25$ 度) で行われる。その後、第 1 および第 2 の磁性層 2 2 a、2 2 b を保護するため、あるいはエッチング停止層もしくは化学的機械研磨 (C M P) 停止層として、第 2 の磁性層 2 2 b 上に第 1 のキャッピング層 2 3 が、基板 3 1 面に対して略垂直角度 (基板 3 1 の法線からの角度、即ち成膜角度 $\theta_4 = 0 \sim 45$ 度) で成膜される。

【 0 0 6 5 】

そして、図 5 (h) に示すように、第 1 のキャッピング層の成膜後、C M P または鋭角イオンビームエッチング (I B E) などによって、図 5 (g) 中の破線で表面を平坦化する。そして、第 2 のキャッピング層 2 4 を成膜した後、トップシールド 3 2 を形成する。

【 0 0 6 6 】

図 6 は、本実施形態に係る磁気センサ積層体 1 の完成形を模式的に示す概略図である。上述したように、この磁気センサ積層体 1 のリーダースタック 1 0 は段形状に形成され、第 1 段は A F M 層 1 3 によって形成され、第 2 段は A F M 層 1 3 よりも幅の小さい F M スタック 1 8 によって形成されている。ハードバイアス積層体 2 0 の段形状の接合壁面 1 0 a、1 0 b に接する部分も、対応する段形状を有している。このハードバイアス積層体 2 0 の段形状部分では、F M スタック 1 8 の壁近傍の第 1 の磁性層 2 2 a だけでなく、A F M 層 1 3 の壁上の第 1 の磁性層 2 2 a の結晶 c 軸も接合壁面 1 0 a、1 0 b に対して略垂直に一次元 ($1 D_1$) で整列している。さらに、A F M 層壁上の第 1 の磁性層 2 2 a 上で第 2 の磁性層 2 2 b がエピタキシャル成長するために、この一次元 ($1 D_1$) 第 1 の磁性層 2 2 a 上の第 2 の磁性層 2 2 b も一次元 ($1 D_2$) に整列する。これら一次元 ($1 D_1$ 、 $1 D_2$) に整列した磁性層は、リーダースタック 1 0 から離れた第 2 の磁性層 2 2 b からの磁束をフリー層へ集束させる機能を有する。したがって、フィールド領域 2 2 のうちリーダースタック 1 0 近傍で上記一次元 ($1 D_1$ 、 $1 D_2$) 磁性層の c 軸が配向されたため、バイアス効率が結晶粒径にあまり依存しないようになる。さらに、フリー層 1 6 の端部の接合壁面にある局所磁界は、ストライプ高さ (奥行き) を減少した場合でも、より均一になる傾向がある。すなわち、段形状のリーダースタック 1 0 と第 1 の磁性層 2 2 a の斜め成膜とを利用して、一次元領域を拡張することができる。

【 0 0 6 7 】

上述した磁性の配向は、図 1 7 に例示した様な I B D や P V D 等によって達成される。しかし、大きい基板 (ウエハ ; $5 \sim 8$ インチ) の場合、成膜の入射角が基板 3 1 面に対して鋭角であるため、C o P t 成膜の初期の段階で I n B o a r d - O u t B o a r d 差 (リーダースタックに対して基板中心方向側と基板外周側における膜厚の差) が発生する。

【 0 0 6 8 】

そこで、本実施形態の成膜方法では、図 7 および図 8 に示すような成膜装置を用いる。図 7 は、本実施形態の成膜方法に用いる成膜装置を模式的に示す概略図である。図 8 は、本実施形態の成膜方法に用いる成膜装置を模式的に示す斜視図である。

【 0 0 6 9 】

図 7 および図 8 に示すように、この成膜装置 5 1 は、例えば、I B D 法によって基板ホ

10

20

30

40

50

ルダ52上に保持された基板31上に膜を形成する装置であり、斜めに保持されたターゲットTの前方にスリットシャッタ53が配置されている。基板ホルダ52は、不図示の直線移動手段を備え、シャッタ53のスリット54に対して直交するように直線的に移動可能となっている。そして、この成膜装置51は、リーダースタック10の接合壁面と平行な細長い不図示の矩形カソードマグネットを備えている。

【0070】

このような成膜装置51を用いて、基板31を図7の紙面と直角を成す長手ターゲットTの下で一定の速度で移動または走査する。図8に示すように、リーダースタック10の接合壁面が、長手ターゲットに対して平行となるように配置された状態となっている。すなわち、リーダースタック10の接合壁面10a、10bは、図8中のy軸方向に沿っており、例えば点線A、B、B'、C、C'で示されるように、ターゲットTからx軸方向に沿ってスパッタ照射されることになる。

10

【0071】

上記図4(d)に示すように、段形状のリーダースタック10の接合壁面10a、10bの両側にハードバイアス積層体20を成膜するための2つのフィールド領域22が設けられている。このようなパターンが多数同様のレイアウトで基板31上に平行に形成される。即ち、基板上に複数のリーダースタック10が配置され、各リーダースタック10の両側にあるフィールド領域22に同一の工程でハードバイアス積層体を積層する。

【0072】

下地層21は、まず基板31面に対して略垂直入射で成膜される。殆どの成膜はフィールド領域22上になされ、リーダースタック10およびフォトレジストマスク41aの壁上では非常に薄い層となる。第1の磁性層22aは2つの手順で形成される。

20

【0073】

第1の手順は、端から端まで成膜されるまで、基板31をターゲットTの下で一定の速度で移動させながら、リーダースタック10の一方の接合壁面10a(または10b)上に基板31面に対して鋭角で成膜する。続いて第2の手順は、基板31を180度回転させ、スパッタ磁束の下で移動させて、同じ角度でもう一方の接合壁面10b(または10a)上に成膜ができるようにする。最少通過回数は2回であるが、両側の最終的な厚さ(15~40nm)が同じである限り、通過(往復)回数は増加させてもよい。

【0074】

第2の磁性層22bは基板31面に対して略垂直角度で成膜し、入射角度以外は第1の磁性層22aと同じ方法で形成することができる。第1のキャッピング層(例えば、Ta)は、第2の磁性層22bと同様に形成される。このTaは、接合壁面10a、10bまたはフォトレジストマスク壁上よりもフィールド領域22上に、より多く成膜される。

30

【0075】

下地層21、第2の磁性層22b、および第1のキャッピング層23は、現行のIBDまたは周波数60MHzのRFスパッタを用いたイオン化PVDによって成膜することができる。しかし、第1の磁性層22aは、図7の成膜装置51を用いて、上記の矩形ターゲットTを用いた方法で成膜する。

40

【0076】

本実施形態では第1の磁性層22aとして、最も一般的に用いられる合金のCo-Ptを用いている。Fe-Ptなどの他の材料も、接合壁面上の面心正方晶構造を用いて成長させてよいが、200以上の温度が必要であると考えられる。この場合、センサ積層体の形成にハードマスクとRIE(リアクティブイオンエッチング)を用いれば、ハードバイアス積層体の成膜時にはフォトレジストマスク41aは無くなくなり、好適である。

【0077】

Co-Pt(0001)格子面は、MgO(001)格子面またはCr(002)格子面上に成長させることができる。つまり、接合壁面に対してc軸(磁気異方性の方向)を略垂直方向に形成できる。

50

【 0 0 7 8 】

なお、これは基板 3 1 上の全てのリーダースタック 1 0 が、全て平行であるようにパターンニングされていると仮定している。また、リーダースタック 1 0 の接合壁面は、成膜の間、図 8 に示されるように矩形ターゲット T と平行に保持される。

【 0 0 7 9 】

即ち、第 1 の磁性層 2 2 a の成膜は、上記ターゲット T の下で、基板 3 1 を一定の速度で直線的に移動させて、リーダースタック 1 0 の接合壁面 1 0 a、1 0 b の一方の面を成膜するステップを有する。次いで、基板 3 1 をその中央垂直軸を中心に 1 8 0 度回転させ、上記ターゲット T の下で基板 3 1 を一定の速度で直線的に移動させて、上記接合壁面 1 0 a、1 0 b の他方の面を成膜するステップを有する。

10

【 0 0 8 0 】

一方、上述したように、下地層 2 1、第 2 の磁性層 2 2 b および第 1 のキャッピング層 2 3 の成膜は、第 1 の磁性層 2 2 a と成膜角度（スパッタ粒子などの入射角）が異なっている。しかし、下地層 2 1、第 2 の磁性層 2 2 b および第 1 のキャッピング層 2 3 の場合にも、上記ターゲット T の下で、基板 3 1 を一定の速度で直線的に移動させて、一方のフィールド領域 2 2 に成膜するステップを有する。次いで、基板 3 1 をその中央垂直軸を中心に 1 8 0 度回転させ、上記ターゲット T の下で、基板 3 1 を一定の速度で直線的に移動させて、他方のフィールド領域 2 2 に成膜するステップを有する。

【 0 0 8 1 】

上記各手順およびフィールド領域の積層手順における成膜方法のアルゴリズムは、例えば、I B D システムの不図示の制御系に備えられた H D D や R O M 等の記録装置に成膜制御プログラムとしてインストールされ、C P U によって適宜読み出されて実行される。

20

【 0 0 8 2 】

記録媒体は、コンピュータによる読み取り可能な可搬性の記録媒体であり、記録媒体に記録された成膜制御プログラムは上記記憶装置にインストールされる。記録媒体としては、コンパクトフラッシュ（登録商標）、スマートメディア（登録商標）、メモリースティック（登録商標）、マルチメディアカード、S D メモリカード等のフラッシュメモリ系が挙げられる。また、マイクロドライブ（登録商標）等のリムーバブルハードディスク系、フロッピー（登録商標）ディスク等の磁気記録系が挙げられる。さらに、M O 等の光磁気記録系、C D - R、D V D - R、D V D + R、D V D - R A M、D V D + R W（登録商標）、P D 等の光ディスク等が挙げられる。

30

【 0 0 8 3 】

次に、磁気センサ積層体 1 における磁気抵抗素子 1 0 の A F M 層 1 3 を所定の範囲に区画して、第 1 の本発明を適用しない例と比較して、第 1 の本発明の作用効果を検討する。

【 0 0 8 4 】

図 9 (a) は、比較例として作成した磁気抵抗素子の A F M 層およびその結晶粒の概略図である。図 9 (a) に示した磁気抵抗素子は、F M スタックの幅 $w_F = A F M$ 層の幅 $w_A = 80 \text{ nm}$ 、F M スタックのストライプ高さ $h_F = A F M$ 層のストライプ高さ $h_A = 80 \text{ nm}$ である。図 9 (a) に示すように、 $80 \text{ nm} \times 80 \text{ nm}$ の範囲内では、A F M 層 1 3 は 1 0 個の結晶粒からなる。これらの結晶粒の殆どはその寸法によって、また互いの交換結合によって安定している。磁気抵抗素子の寸法が、点線で示す 30 nm （幅 w_F 、 w_A ） \times 40 nm （ストライプ高さ h_F 、 h_A ）まで減少すると、F M スタックの下方の A F M 層 1 3 の結晶粒は 7 個の結晶粒まで減少し、そのうちの 5 個（灰色で影が付けられた結晶粒）は寸法が小さくなったために熱的に不安定である。

40

【 0 0 8 5 】

図 9 (b) は、本実施形態の磁気抵抗素子の A F M 層およびその結晶粒の概略図である。図 9 (b) に示すように、F M スタック 1 8 は図 9 (a) のものと同じ寸法（ 30 nm （幅 w_F ） \times 40 nm （ストライプ高さ h_F ））まで小さくなったが、A F M 層 1 3 は磁気抵抗素子の幅方向に沿って延びている状態、即ち、A F M 層 1 3 の寸法は 80 nm （幅 w_A ） \times 40 nm （ストライプ高さ h_A ）である状態を示している。F M スタック 1 8 の下方

50

における１個の結晶粒（灰色で影が付けられた結晶粒）だけが潜在的に不安定である。したがって、AFM層１３の幅 w_A を拡張することによって、熱的安定性が著しく向上する。

【 0 0 8 6 】

以上説明したように、本実施形態の磁気センサ積層体１およびその成膜方法等によれば、多層構造のFMスタック１８の幅 w_F が、AFM層１３の幅 w_A よりも小さい段形状のリーダースタック１０を備えている。したがって、TPIが増大し、かつFMスタック１８の幅 w_F が減少したことにより、熱的に誘発される不安定性を防止すべく、AFM層１３の幅 w_A が維持されるか、あるいはより広く設計される。しかし、段形状のAFM層１３及びFMスタック１８によって、接合壁面１０a、１０bの近傍からフィールド領域２２へ延びる第１の磁性層２２aが、AFM層１３と多層構造のFMスタック１８の幅の差に応じて薄くなる。

10

【 0 0 8 7 】

リーダースタック両側の接合壁面１０a、１０b近傍に成膜された第１の磁性層２２aおよび第２の磁性層２２bの結晶c軸は、ABS面に沿っており、接合壁面１０a、１０bに対して略垂直方向に配向するという優れた効果を奏する。すなわち、接合壁面付近のc軸は一次元（ $1D_1$ 、 $1D_2$ ）整列されており、バイアス磁界をフリー層１６へ効果的に集中させる。一次元（ $1D_1$ 、 $1D_2$ ）の磁性層部分は、AFM層１３の幅 w_A を超えて延びている。これに対してリーダースタック両側の接合壁面１０a、１０bから離れているフィールド領域２２における第２の磁性層２２bのc軸は二次元（ $2D$ ）ランダムである。

20

【 0 0 8 8 】

< 第２の実施形態 >

次に、図１０および図１１を参照して、第２の実施形態の磁気センサ積層体１００およびその成膜方法について説明する。図１０は、第１の実施形態の図５（f）（g）に相当する手順の概略図である。図１１は、本実施形態による磁気センサ積層体の完成形を示す概略図である。なお、第１の実施形態と同一構成の部材については、同一の符号を付して説明する。

30

【 0 0 8 9 】

図１０におけるハードバイアス積層体２０は、従来の成膜方法、すなわち、基板３１に対して略垂直な角度で成膜されたものである。磁性層１２２は、FMスタック１８よりも幅広のAFM層１３の上方で突出して形成される。図１０中の破線の上方のハードバイアス積層体２０の一部が、平坦化処理によって除去される。

【 0 0 9 0 】

この平坦化処理の後に磁性層１２２が空気にさらされるのを防止するため、不図示の統合的な全真空の成膜装置で行なうことが好ましい。この成膜装置は、ウェハ処理用ロボットを有する中央真空モジュールを備え、この中央真空モジュールにBEおよびPVDのモジュールを備える。

40

【 0 0 9 1 】

平坦化処理は、基板３１を回転させながら鋭角でエッチングすることによって行われる。その後、露出された磁性層１２２およびFMスタック１８は、PVDモジュールの中で第２のキャッピング層２４を被覆する。この第２のキャッピング層２４は保護層として機能し、またトップシールド層３２を積層するためのシード層としても機能する。平坦化処理はCMPプロセスを含んでもよい。また、第２のキャッピング層２４およびトップシールド層３２の成膜前に、酸化した磁性層１２２の表面をエッチングしてもよい。

【 0 0 9 2 】

図１１に示すように、第１の実施形態と同様に、本実施形態のリーダースタック１０は、AFM層１３上の一部にFMスタック１８を備え、その接合壁面１０a、１０bが対向

50

する方向に沿ったFMスタック18の最上面の幅 w_F は、同方向に沿ったAFM層13の最上面の幅 w_A よりも小さく設定されている。すなわち、リーダースタック10は、例えば、断面が幅広の台形状のAFM層13の上に、これより幅の狭い台形状のFMスタック18を積層したような段形状に形成されている。

【0093】

本実施形態では、上記接合壁面10a、10b近傍の磁性層122のc軸は、ABS面に沿って配向されている。すなわち、上記接合壁面10a、10b近傍の磁性層122のc軸は、AFM層13およびFMスタック18の接合壁面10a、10bの双方に対して略垂直であり、一次元(1D)に整列されて、バイアス磁界をフリー層16へ効果的に集中させる。この一次元(1D)の磁性層部分は、AFM層13の幅 w_A を越えて延びている。これに対して、上記接合壁面10a、10bから離れているフィールド領域22における磁性層122のc軸は二次元(2D)ランダムである。したがって、本実施形態による磁気センサ積層体100は、基本的に第1の実施形態と同様の作用効果を奏する。

10

【0094】

<第3の実施形態(参考形態)>

[磁気センサ積層体の構造]

まず、図12および図13を参照して、磁気抵抗素子を備える磁気センサ積層体の構造について説明する。図12は、本実施形態に係る磁気センサ積層体を模式的に示す概略図である。図13は、本実施形態に係る磁気センサ積層体の積層方向に対して垂直なプロフィールを示す概略図である。

20

【0095】

図12に示すように、本実施形態に係る磁気センサ積層体1は、基板31上の略中央部に、組成が異なる複数の積層膜からなり、磁界が印加されることで電気抵抗値が変動する磁気抵抗効果を有する磁気抵抗素子(リーダースタック)10を備える。また、磁気センサ積層体1は、上記リーダースタック10の対向する2つの接合壁面10a、10bの側方のフィールド領域22に、バイアス磁界を上記リーダースタック10に付与するハードバイアス積層体20を備えている。このように磁気センサ積層体1は、基板31上に、単一の又は複数のリーダースタック10およびハードバイアス積層体20を備えており、ハードディスクドライブ(HDD)等の磁気読み取りヘッド用のセンサを切り分ける前の中間製品である。

30

【0096】

図12に例示するリーダースタック10は、フリー層16の真下に酸化物バリア層(MgO)を備える磁気トンネル接合体(MTJ)である。これに限定されず、リーダースタック10は、低い抵抗を有する面直電流(CPP)型の巨大磁気抵抗接合体(GMR)であってもよい。

【0097】

具体的には、リーダースタック10は、例えば、NiFe等の軟磁性体からなるボトムシールド層(基板)31上に積層され、主に、反強磁性層である反強磁性ピニング層(AFM層)13、シンセティックアンチフェロ層(SAF層)14、スペーサ層15、および強磁性フリー層16を備えている。

40

【0098】

AFM層13は、例えば、IrMn等の反強磁性体によって形成されている。AFM層13は、例えば、上記ボトムシールド層31上に、必要に応じて不図示のTa等からなるプレシード層(図14の11)およびRu等からなる第3のシード層(図14の12)を介して積層される。

【0099】

SAF層14は、薄いカップリング層(非磁性層またはトンネル絶縁体層)14bを介して、逆向きに結合した2つの強磁性体層14a、14cからなる。SAF層14の強磁性体層は、AFM層13と接触しているピンド層14aと、カップリング層14bと接触しているリファレンス層14cとから構成される。

50

【0100】

スペース層15は、非磁性層またはトンネル絶縁体層からなり、例えば、MgO等の酸化物層により形成されている。

【0101】

フリー層16は、例えば、CoFeB等の強磁性体によって形成されており、CoFeB等の強磁性体層上にTa層、NiFe層を積層した層でもよい。フリー層16は、バイアス磁界がかけられ、リファレンス層14cと直角を成すように配向される。この配置により、センサ感度を高くでき、記憶媒体からの外部磁場に対する線形応答を提供する。バイアス磁界は、「ハードバイアス」とも称され、ディスクドライブの寿命を通して一定に維持されることが期待される。またハードバイアスは、フリー層16に磁区が形成されることを防ぐ。リーダースタック10を通じた磁気抵抗変化は、リファレンス層14cとフリー層16との間の磁化の相対的方向によって決まる。

10

【0102】

フリー層16は、必要に応じて、例えば、Cr、Ru、Ta、Tiおよびこれらの合金群ならびにCなどから選択される不図示の第3のキャッピング層(図14の17a, 17b)で覆われている。

【0103】

上述したように、基板31上のフィールド領域22にはハードバイアス積層体20が成膜され、このハードバイアス積層体20は、結晶c軸を有する結晶粒を備えた磁性層26を含んでいる。

20

【0104】

図13に示すように、本実施形態の磁気センサ積層体1では、リーダースタック10から離れたフィールド領域22において、磁性層26のc軸(結晶粒磁化軸)は1次元配向(1D)となる。この磁性層26のc軸の配向は、その膜面内でABS面に沿っており、接合壁面10a、10bに対して略垂直となる。

【0105】

再び図12を参照して、磁性層26は、例えば、Co-Pt、Co-Cr-Ptおよびこれらの合金群から選択される六方晶構造(hcp)を有する合金によって形成されている。磁性層26は、これに限定されず、Fe-Pt、Co-Ptおよびこれらの合金群から選択される面心正方晶構造(fct)の合金によって形成してもよい。

30

【0106】

本実施形態では、磁性層26は、ボトムシールド層31上に、少なくとも、下地層21および絶縁層19および介して積層されている。絶縁層19は、必要に応じて、積層される。

【0107】

絶縁層19は、フィールド領域22の下部およびリーダースタック10の接合壁面10a、10bの上に配置され、例えば、Al₂O₃またはSiO₂などの酸化物や窒化物等によって形成されている。この絶縁層19は、例えば、フィールド領域22において厚さ2~10nmの厚さ、接合壁面において厚さ2~5nmを有する。

【0108】

下地層21は、例えば、W-Ti、RuAl、CrNb、Cr-Ti、Cr-Mo等のCr、Ti、Nb、Ta、W、Ru、Alおよびこれらの合金群から選択される体心立方晶構造(bcc)の合金によって形成されている。この下地層21は、例えば、フィールド領域において3~8nm、接合壁面において3nm未満の厚さを有する。

40

【0109】

この下地層21は、絶縁層19上に、第2のシード層25を介して成膜することが好ましい。第2のシード層25は、例えば、Ta-N、Nb-NまたはRuAl-N等の金属窒化物、Co-Wによって形成されている。この第2のシード層25は、例えば、フィールド領域において3~8nm、接合壁面において3nm未満の厚さを有する。

【0110】

50

さらに、磁性層 26 は、必要に応じて、例えば、Cr、Ru、Ta、Ti およびこれらの合金群ならびに C から選択される第 1 のキャッピング層 23 で覆われている。

【0111】

そして、磁気センサ積層体 1 は、上記絶縁層 19 の下にボトムシールド層 31 を備え、上記第 1 のキャッピング層 23 の上にトップシールド層 32 を備えている。これらシールド層 31、32 は、例えば、NiFe 等の軟磁性体によって形成されている。すなわち、リーダースタック 10 およびハードバイアス積層体 20 は、2 つの厚い軟磁性シールド層 31、32 の間に挟まれている。これらシールド層 31、32 の間がリードギャップ (RG) となる。

【0112】

〔磁気センサ積層体の成膜方法〕

次に、図 7 及び図 14 から図 20 を参照して、本実施形態の磁気センサ積層体 1 の成膜方法を説明すると共に、上記磁気センサ積層体 1 の作用について説明する。図 14 は、磁気抵抗素子上にフォトレジストマスクを配置した磁気センサ積層体を示す概略図である。図 15 は、本実施形態の磁気センサ積層体を構成するハードバイアス積層体をフィールド領域に成膜する手順を示す工程図である。

【0113】

図 14 および図 15 に示すように、磁気センサ積層体 1 の作成は、まず基板 31 上に、リーダースタック 10 を構成する複数の層を積層する (S21)。基板 31 としては、例えば、NiFe 等の軟磁性体からなるボトムシールド層を採用する。なお、リーダースタック 10 を構成する AFM 層 13 は、例えば、ボトムシールド層 (基板) 31 上に、必要に応じて Ta 等からなるプレシード層 11 および Ru 等からなる第 3 のシード層 12 を介して積層される。

【0114】

次に、フォトレジスト (PR) の塗布、パターンニング、及び現像を行った後、フォトレジストをマスク 41 としてエッチング処理して、断面形状が台形状を呈するリーダースタック 10 を形成する (S22)。フォトレジストマスク 41 は、エッチング処理に際して、リーダースタック 10 の一部をマスクするためにある。エッチング処理には、例えば、イオンビームエッチング (IBE) または反応性イオンエッチング (RIE) が採用される。RIE を用いる場合には、リーダースタック構成層上にハードマスクを形成してもよい。この場合、フォトレジストマスク 41 は最初にハードマスクを形成するために使用され、上記リーダースタック構成層をエッチングする前に、酸素アッシングプロセス等によって除去される。

【0115】

エッチング処理の後、フォトレジストマスク 41 を含むリーダースタック 10 およびその接合壁面 10a、10b の側方の上に、絶縁層 19 を被覆する (S23)。絶縁層 19 の被覆には、 Al_2O_3 または SiO_2 などの酸化物絶縁体 (3 ~ 5 nm) が好ましく、例えば、物理気相成長法 (PVD)、イオンビーム蒸着法 (IBD)、原子層蒸着法 (ALD) または化学気相成長法 (CVD) などの成膜法が用いられる。ALD 法や CVD 法は、コンフォーマルな成膜が可能である利点を有する。

【0116】

次に、上記絶縁層 19 の上に、ハードバイアス積層体 20 を成膜する。本実施形態のハードバイアス積層体 20 の場合には、上記絶縁層 19 上に第 2 のシード層 25 および下地層 21 を成膜し (S24 及び S25)、次いで磁性層 26 および第 1 のキャッピング層 23 を成膜する (S26)。

【0117】

具体的には、まず、上記絶縁層 19 上に、基板 31 の法線から 45 度を超え 90 度未満の成膜角度、好ましくは 60 ~ 75 度の成膜角度で、接合壁面の方向に沿って第 2 のシード層 25 を傾斜成膜する (S24)。この第 2 のシード層 25 は、例えば、Ta-N 等の金属窒化物によって形成され、処理ガス (Ar 等) および N_2 雰囲気中で反応性成膜して

10

20

30

40

50

もよく、この場合の N_2 の部分圧は10～30%であることが好ましい。あるいは、第2のシード層25は、窒化物ターゲットを用いて成膜してもよい。

【0118】

次に、この第2のシード層25上に、基板31の法線からから基板31の法線から45度を超え90度未満の成膜角度、好ましくは50～70度の成膜角度で、接合壁面の方向に沿って下地層21を傾斜成膜する(S25)。

【0119】

本実施形態では、図7および図16に示すような成膜装置を用いて、第2のシード層25および下地層21の傾斜成膜を行う。図7は、本実施形態の成膜方法に用いる成膜装置を模式的に示す概略図である。図16は、本実施形態の成膜方法に用いる成膜装置を模式的に示す斜視図である。

10

【0120】

図7および図16に示すように、この成膜装置51は、例えば、IBD法によって基板ホルダ52上に保持された基板31上に膜を形成する装置であり、斜めに保持されたターゲットTの前方にスリットシャッタ53が配置されている。基板ホルダ52は、不図示の直線移動手段を備え、シャッタ53のスリット54に対して直交するように直線的に移動可能となっている。このような成膜装置51を用いて、基板31を図7の紙面と直角を成す長手ターゲットTの下で一定の速度で移動または走査する。

【0121】

図16に示すように、リーダースタック10の接合壁面が、長手ターゲットに対して垂直となるように配置された状態となっている。すなわち、リーダースタック10の接合壁面10a、10bは、図16中のy軸方向に沿っており、例えば点線A、B、B'、C、C'で示されるように、ターゲットTからy軸方向に沿ってスパッタ照射されることになる。

20

【0122】

このようなリーダースタック10のパターンが多数同様のレイアウトで基板31上に平行に形成されている。すなわち、基板31上に複数のリーダースタック10が配置され、各リーダースタック10の両側にあるフィールド領域22に同一の工程で第2のシード層25および下地層21を成膜する。

【0123】

この成膜装置51による傾斜成膜は2つの手順で行われる。すなわち、第1の手順は、基板31の端から端まで成膜されるまで、基板31をターゲットTの下で一定の速度で移動させながら、素子接合壁面10a、10bおよびフィールド領域22上に傾斜成膜する。続いて第2の手順は、基板31を180度回転させ、ターゲットTの下で移動させながら、素子接合壁面10a、10bおよびフィールド領域22上に傾斜成膜する。最少通過回数は少なくとも往復の2回であるが、通過(往復)回数は増加させてもよい。このように第2のシード層25および下地層21の成膜を行うことにより、膜厚を均一に成膜することができる。

30

【0124】

そして、下地層21上に、基板31の法線から0～30度の成膜角度で、磁性層26を成膜する(S26)。本実施形態では、基板31面に対して略垂直に近い角度で磁性層26を成膜するので、図17に示すような現行のイオンビーム蒸着(IBD)システムまたはイオン化PVD装置によって成膜することができる。図17は、IBDシステムの一例を示す概略図である。

40

【0125】

図17に示すように、このIBDシステム61は、ターゲットTへ向けてイオンビームを照射するビーム照射装置62と、複数のターゲットTを搭載する回転カールセル63と、基板31を保持する基板ホルダ64と、を備える。

【0126】

ビーム照射装置62のイオンビームIBは、電氣的にバイアスされたグリッドGによ

50

てプラズマ源から引き出され、照射ターゲットTに向けられる。ビームIBを特定の角度に向けるとにより、殆どのスパッタ粒子を基板ホルダ64上の基板31に蒸着させることができる。

【0127】

回転カルーセル63は、多角形状（例えば、六角形状）を呈し、ターゲット搭載面63aを有しており、これら搭載面63aにターゲットTが搭載される。ターゲット材料としては、例えば、C o P t等が採用される。回転カルーセル63は、イオンビームIBによってスパッタされるターゲット材料が基板31へ向けて対向するように回転する。なお、ターゲット搭載面63aの大きさは、通常、40cm×30cmである。

【0128】

基板ホルダ64は、回転カルーセル63上の照射ターゲットTに対向するステージ64aに基板31を保持する。この基板ホルダ64は、不図示の回転駆動手段により回転可能に構成され、成膜の均一性を向上させるために、蒸着中に基板31を回転させる。また、基板ホルダ64はステージ64aを傾斜させて、照射ターゲットTからの入射粒子に対する基板31の角度を変更することが可能である。

【0129】

なお、基板31から照射ターゲットまでの距離は、例えば、40cmよりも大きくすることができる。この距離が大きくなるほど、入射粒子が平行照射に改善されるが、ターゲットを良好に使用できなくなり、真空チャンバが大きくなる。

【0130】

次に、磁性層26上に、基板31の法線から0～30度の基板面に対して略垂直な成膜角度で、第1のキャッピング層23を成膜する（S27）。

【0131】

上述したように、磁性層26および第1のキャッピング層23は基板面に対して略垂直な角度で成膜するので、図17に例示したような現行のIBDやPVD等によって成膜することができる。しかし、大きい基板（5～8インチ）31の場合には、IB-OB（インボード-アウトボード）の問題が生じ易い。

【0132】

そこで、磁性層26および第1のキャッピング層23についても、図7および図8に示したような成膜装置51を用いて往復成膜することにより、IB-OB（インボード-アウトボード）の問題を解消することができる。具体的には、磁性層26および第1のキャッピング層23は、基板31の長手方向に沿った、即ち、図8に示すように前記磁気抵抗素子10の接合壁面と平行な細長いターゲットの下で、基板31を一定の速度で直線的に移動させて、一方のフィールド領域22に成膜する。続いて、基板31をその中央垂直軸を中心に180度回転させ、上記ターゲットの下で、基板31を一定の速度で直線的に移動させて、他方のフィールド領域22に成膜する。

【0133】

最後に、リーダースタック10およびハードバイアス積層体20の表面を平滑化処理した後（S28）、上記第1のキャッピング層23上に、例えば、NiFe等の軟磁性体からなるトップシールド層32を配置する。すなわち、リーダースタック10およびハードバイアス積層体20は、2つの厚い軟磁性シールド層31、32で挟まれている。

【0134】

本実施形態の成膜方法のアルゴリズムは、例えば、上記成膜装置51等の不図示の制御系に備えられたハードディスクやROM等の記録装置に成膜制御プログラムとしてインストールされ、CPUによって適宜読み出されて実行される。

【0135】

記録媒体は、コンピュータによる読み取り可能な可搬性の記録媒体であり、記録媒体に記録された成膜制御プログラムは上記記憶装置にインストールされる。記録媒体としては、コンパクトフラッシュ（登録商標）、スマートメディア（登録商標）、メモリースティック（登録商標）、マルチメディアカード、SDメモ리카ード等のフラッシュメモリ系が

10

20

30

40

50

挙げられる。また、マイクロドライブ（登録商標）等のリムーバブルハードディスク系、フロッピー（登録商標）ディスク等の磁気記録系が挙げられる。さらに、MO等の光磁気記録系、CD-R、DVD-R、DVD+R、DVD-RAM、DVD+RW（登録商標）、PD等の光ディスク等が挙げられる。

【0136】

図18は、ハードバイアス積層体の層構成、およびハードバイアス積層体の磁化ループを示す概略図である。図18において、(a)はハードバイアス積層体の層構成であり、上層から第1のキャッピング層23(WTi)3nm/磁性層26(CoPt)20nm/下地層21(WTi)4nm/第2のシード層25(Ta-N)3,4,5nm/熱酸化膜/基板31(Si)の構成である。(b)は、下地層21(WTi)8nm/基板31(SiO₂)上の2次元等方性CoPt磁性層26に対応している。さらに、(c)~(e)は、(a)に示すWTi/TaN上の配向型の20nm厚のCoPtハードバイアス膜の磁化ループを示している。ここで、磁性層26の膜厚は、10~30nmである。

【0137】

図18(c)~(e)に示すように、ORは第2のシード層25の厚さt1(Ta-N)と共に増加するが、僅かに高いHcがt1=4nmに対して観察される。注目すべきは、第2のシード層25と下地層21の合計膜厚が10nm未満であり、磁性層26が基板面に対して略垂直に近い角度で成膜されていても、方形性が向上している。そして、実測値1.6という1.5を超える大きい保磁力配向比(OR値)と、実測値約0.95という0.9を超える角形比がt1=4および5nmに対し観察されることである。なお、磁気異方性が得られた膜において磁化容易軸を測定すると、通常は角形比が1に近づき、逆に磁化困難軸側の角形比は低くなる。

【0138】

本実施形態では、特により小さい厚さの値でのOR>1となる最良の結果が、Ti組成比が10原子%<Ti<30原子%、好ましくは10原子%であるW-Tiの下地層21について見出された。

【0139】

実質的には、CrTiおよびCrMoのようなCr合金を第2のシード層25として使用すると、ORまたは保磁力Hcは著しく低減する。一方、CrNb(Nbの組成比が約30原子量%)は、媒体用途についてShibamotoらによって報告されているように、ORが1より大きくなり、図18(b)とほぼ同等の磁性ループ形状を示す。

【0140】

次に、本実施形態の成膜方法における結晶成長について、XRD(X線回折装置)測定データ等を用いて検討する。図19は、Ta-N第2のシード層25およびW-Ti下地層21上に成膜されたCoPt磁性層26のXRDスペクトルを示す説明図である。なお、ハードバイアス積層体20の層構成は、上層から第1のキャッピング層23/磁性層26(CoPt)20nm/下地層21(WTi)5nm/第2のシード層25(Ta-N)5nm/熱酸化膜/基板31(Si)の層構成である。また、第2のシード層25(Ta-N)は70度の成膜角度で、下地層21(WTi)は60度の成膜角度で、接合壁面の方向に沿ってそれぞれ傾斜成膜され、磁性層26(CoPt)は基板面31に対して略垂直に近い角度で成膜している。

【0141】

図19のXRDデータにより、第2のシード層25および下地層21を傾斜成膜して、磁性層(CoPt)26を略垂直に近い角度で成膜しても、磁性層26のc軸が膜面内でABS面に沿って1次元(1D)に配向していることが判る。これは、XRDデータにおいて、Co(100)のピークが確認できることから判断できる。

【0142】

一方、図19のCo(002)のピークは基板垂直方向の配向を示すものであるが、測定特性上から現れるものであり、図18(c)(d)のヒステリシスループを確認することにより、基板垂直方向の配向がないことが判る。これは、基板垂直方向に配向してい

10

20

30

40

50

る場合には、図20の点線Lに示すようなヒステリシスループを示すからである。

【0143】

以上説明したように、本実施形態によれば、第2のシード層25および下地層21の材質、膜厚、スパッタ入射角の最適化を図ることにより、磁性層26の磁気異方性を高めることができる。このように上記第2のシード層25および下地層21の上に形成された磁性層26は、六方晶構造(hcp)のCo-Pt系合金であって、層内に空隙が存在しない。そして、(10・0)格子面を有し、磁性層26の膜面内で、磁性層26のc軸がABS面に沿って1次元配向(1D)しており、0.9を超える角形比を有している。すなわち、磁性層26の膜面内で、磁性層26のc軸が接合壁面に略垂直方向に配向しているため、磁束をリーダースタック10に集中させることができる。

10

【0144】

<第4の実施形態(参考形態)>

次に図21を参照して、第4の実施形態の成膜方法に用いる成膜装置について説明する。図21は、本実施形態の成膜装置を模式的に示す概略図である。なお、第3の実施形態と同様の構成要素については同一の符号を付して説明する。

【0145】

図21に示すように、本実施形態の成膜装置71は、ターゲットTを保持するターゲットホルダ72と、このターゲットホルダ72を前面に備えるカソード73と、基板31を保持する基板ホルダ74とを備える。さらに、この成膜装置71は、ターゲットTと基板31との間に、断面が円弧状のシャッタ75を備えており、このシャッタ75はスリット76を有している。

20

【0146】

基板ホルダ74は、その後端側にターゲットTの長手方向に平行な不図示の回転軸を備えており、成膜プロセス中に、この軸周りに基板31をパン(P1)させるようになっている。さらに、この基板ホルダ74は、z1軸を中心として回転可能に構成されている。

【0147】

カソード73は、その後端側にターゲットTの長手方向に平行な不図示の回転軸を備えており、成膜プロセス中に、この軸周りにターゲットTをパン(P2)させるようになっている。基板31のパン(P1)とターゲットTのパン(P2)とは、相反する方向にパニングされる。

30

【0148】

なお、シャッタ75は、その周方向に沿ってパン(P3)され、成膜プロセスの前後においてスリット76を閉じることが可能である。

【0149】

次に、本実施形態の磁気センサ積層体1の成膜方法について説明する。図22は、本実施形態の成膜方法において、フィールド領域にハードバイアス積層体を成膜する手順を示す工程図である。図23は、本実施形態の成膜装置を用いる場合の成膜状況を示す説明図である。図24は、本実施形態の成膜方法におけるトリミング手順を示す説明図である。

【0150】

図22および図23に示すように、フィールド領域22にハードバイアス積層体20を成膜する工程の具体的手順は、まず、上記成膜装置71を用いて、基板31の法線から45度を超え90度未満の成膜角度、好ましくは60~75度の成膜角度で、接合壁面の方向に沿って第2のシード層25を傾斜成膜する(S31)。成膜プロセス中に基板31とターゲットTとを相反する方向にパニングするが、パニング中には基板31を回転させない。成膜プロセスの1回のパスの後、基板31はz1軸に沿って180°回転させて、再びパニングする。なお、1回のパスは、スパッタ粒子Sが基板31に対して形成する角度がからまで変化する場合に用いられることもある。

40

【0151】

次に、上記成膜装置71を用いて、基板31の法線から45度を超え90度未満の成膜角度、好ましくは50~70度の成膜角度で、接合壁面の方向に沿って下地層21を傾斜

50

成膜する(S32)。この場合にも同様に、成膜プロセスの1回のパスの後、基板31はz1軸に沿って180°回転させて、再びパニングする。

【0152】

長手ターゲットTを用いて上記成膜装置71により成膜すると、接合壁面10a、10bの両側の膜厚差が顕著になる可能性がある。図23は、8インチの基板31上のパターンに関する計算されたプロファイルである。ターゲットTは450mmの長さであり、ターゲットTと基板31との間隔は100mmである。接合壁面10a、10b上の膜厚は、これら壁面から離れているフィールド領域22上の膜厚の約35%程度である。例えば、第2のシード層25と下地層21との合計膜厚が10nmである場合、この厚さは3.5nmの厚さである。3~5nmの絶縁層19の厚さを加えると、磁性層26とリーダースタック10との間の距離は約2倍になる。このことは、磁界バイアス効率を低下させる。接合壁面10a、10bの両側の膜厚差を低減するため、図24に示すように、接合壁面10a、10b上の第2のシード層25及び下地層21の厚い側をIBE処理してトリミングすることが好ましい。鋭角エッチングすれば、フィールド領域22上の膜より接合壁面10a、10b上の膜を選択的にエッチングすることができる。

10

【0153】

すなわち、図23(b)に示すように、パン(Pan)方向と直交する方向には、接合壁面の両側の厚みに偏り(1.0:1.30または1.30:1.0)が生じている。そこで、図24に示すように、基板31の法線から成膜角度60度を超過して90度未満、好ましくは80度以下で、接合壁面の厚い側の第2のシード層25及び下地層21をイオン

20

【0154】

そして、基板31の法線から成膜角度0~30度の基板31面に対して略垂直に近い成膜角度で、磁性層26を成膜する(S34)。上記成膜装置71は、磁性層26の成膜に対して用いることもでき、IB-OB(インボード-アウトボード)の問題が生じない場合には、基板31面に対して略垂直に近い角度で成膜する。あるいは、下地層21の表面を真空雰囲気保持しうる場合には、磁性層26の成膜はIBDまたはイオン化PVDモジュールのような別のチャンバに移行して行ってもよい(第3の実施形態を参照)。

【0155】

最後に、基板31の法線から0~30度の基板31面に対して略垂直に近い成膜角度で、第1のキャッピング層23を成膜する(S35)。

30

【0156】

本実施形態の成膜方法のアルゴリズムは、例えば、上記成膜装置71の不図示の制御系に備えられたハードディスクやROM等の記録装置に成膜制御プログラムとしてインストールされ、CPUによって適宜読み出されて実行される。

【0157】

記録媒体は、コンピュータによる読み取り可能な可搬性の記録媒体であり、記録媒体に記録された成膜制御プログラムは上記記憶装置にインストールされる。記録媒体としては、第3の実施形態で例示したものが挙げられる。

40

【0158】

本実施形態の成膜方法は、第3の実施形態の成膜方法と基本的には同様の作用効果を奏する。特に、本実施形態では、IBE処理を行う手順が加わるため手順が増大するが、第2のシード層25および下地層21の膜厚の制御が可能であるという特有の効果を奏する。

【0159】

<第5の実施形態(参考形態)>

第5の実施形態は、上記成膜方法を連続処理装置に適用する場合の適用例である。図25は、本実施形態の連続処理装置の装置構成例を示す平面図である。なお、第3の実施形態と同様の構成要素については同一の符号を付して説明する。

50

【0160】

図25に示すように、連続処理装置81は中央に真空排気可能な搬送チャンバ(コアチャンバ)82を備え、この搬送チャンバ82内には、ハンドリングロボット等からなる不図示の搬送機構が備えられている。この搬送チャンバ82には、4基のチャンバ83~86が不図示のゲートバルブを介して接続されている。具体的には、搬送チャンバ82には、イオンビームエッチング処理(IBE)を行うエッチング処理チャンバ83と、絶縁層19を成膜する成膜チャンバ84が、それぞれゲートバルブを介して接続されている。更に、搬送チャンバ82には、入射制御型スパッタリング処理(CIS)を行う傾斜成膜チャンバ85と、イオンビーム蒸着法(IBD)/イオン化物理的気相蒸着法(iPVD)による成膜を行う成膜チャンバ86が、それぞれゲートバルブを介して接続されている。さらに、搬送チャンバ82には、真空空間と大気の間で基板31を出し入れするための2基のロードロックモジュール87が接続されている。

10

【0161】

図25に示すように、この連続処理装置81の処理工程の具体的手順は、まず、リーダースタック構成層および現像されたフォトレジスト41を含む基板カセットがロードロックモジュール87を介して、本装置内に導入される。そして、単一の基板31が搬送モジュール82内のハンドリングロボットによってエッチング処理チャンバ83へ移送され、リーダースタック10が形成される。リーダースタック10の形成後、基板31は絶縁層成膜チャンバ84へ移送され、絶縁層19が成膜される。なお、基板バイアスプロセスによって僅かなArエッチングが行われてもよい。

20

【0162】

絶縁層19の成膜後、基板31は傾斜成膜チャンバ85へ移送され、第2のシード層25および下地層21が傾斜成膜される。そして、基板31は再びエッチング処理チャンバ83へ移送され、接合壁面10a、10bの一方の第2のシード層25および下地層21の厚い側がIBEによってトリミングされる。

【0163】

次に、基板31は傾斜成膜チャンバ85へ移送されるか、あるいはIBD/iPVD成膜チャンバ86へ移送され、磁性層26および第1のキャッピング層23が、基板面に対して略垂直に近い角度で成膜される。

【0164】

最後に、基板31はもう一度エッチング処理チャンバ83へ戻されて平坦化処理が施されるか、あるいは搬出側のロードロックモジュール87へ移送され、外部においてCMP等により平坦化処理が施される。

30

【0165】

本実施形態の成膜方法は、第3の実施形態の成膜方法と基本的には同様の作用効果を奏する。特に、本実施形態では、真空雰囲気下において連続した処理が可能であるという特有の効果を奏する。

【0166】

以上、本発明の好適な実施形態を説明したが、これは本発明の説明のための例示であり、本発明の範囲をこの実施形態にのみ限定する趣旨ではない。本発明は、その要旨を逸脱しない範囲で、上記実施形態とは異なる種々の態様で実施することができる。

40

【0167】

例えば、上記実施形態では、IBDによる成膜方法について説明したが、PVD等の他の成膜方法にも適用可能である。

【符号の説明】

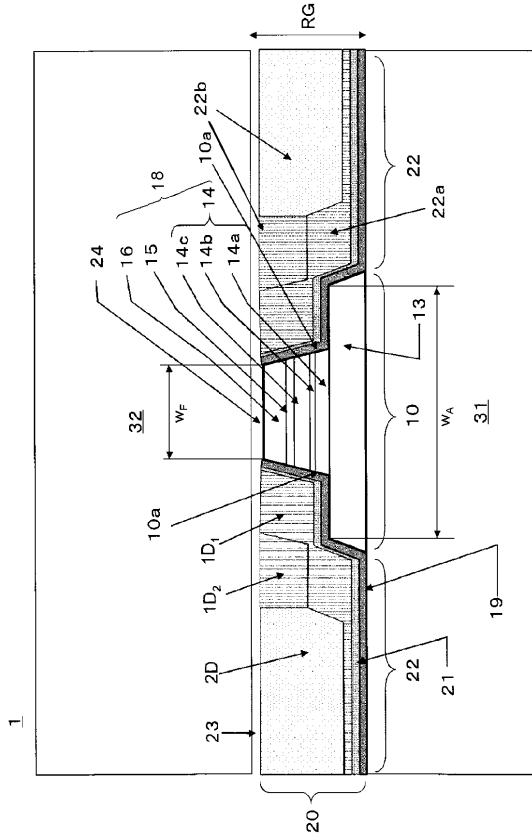
【0168】

- 1、100 磁気センサ積層体
- 10 磁気抵抗素子(リーダースタック)
- 10a、10b 接合壁面
- 11 プレシード層

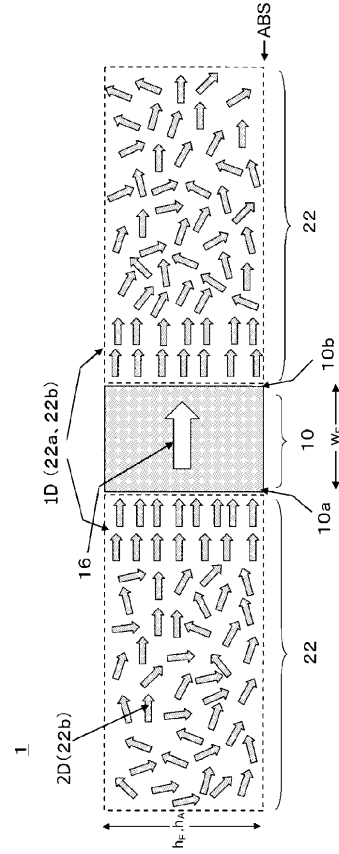
50

1 2	第3のシード層	
1 3	反強磁性ピニング層（反強磁性層（AFM層））	
1 4	シンセティックアンチフェロ層（SAF層）	
1 4 a	ピンド層	
1 4 b	カップリング層	
1 4 c	リファレンス層	
1 5	スペーサ層	
1 6	フリー層	
1 7 , 1 7 a、1 7 b	第3のキャッピング層	
1 8	強磁性スタック（FMスタック）	10
1 9	絶縁層	
2 0	ハードバイアス積層体	
2 1	下地層	
2 2	フィールド領域	
2 2 a	第1の磁性層	
2 2 b	第2の磁性層	
2 3	第1のキャッピング層	
2 4	第2のキャッピング層	
2 5	第2のシード層	
2 6	磁性層	20
3 1	基板（ボトムシールド層）	
3 2	トップシールド層	
4 1	フォトレジストマスク	
4 1 a	トリミングマスク	
5 1	成膜装置	
5 2	基板ホルダ	
5 3	シャッタ	
5 4	スリット	
1 2 2	磁性層	
I B	イオンビーム	30
T	ターゲット	
7 1	成膜装置	
7 2	ターゲットホルダ	
7 3	カソード	
7 4	基板ホルダ	
7 5	シャッタ	
7 6	スリット	
8 1	連続処理装置	
8 2	搬送チャンバ	
8 3	エッチング処理チャンバ	40
8 4	絶縁層成膜チャンバ	
8 5	傾斜成膜チャンバ	
8 6	I B Dチャンバ	
8 7	ロードロックモジュール	

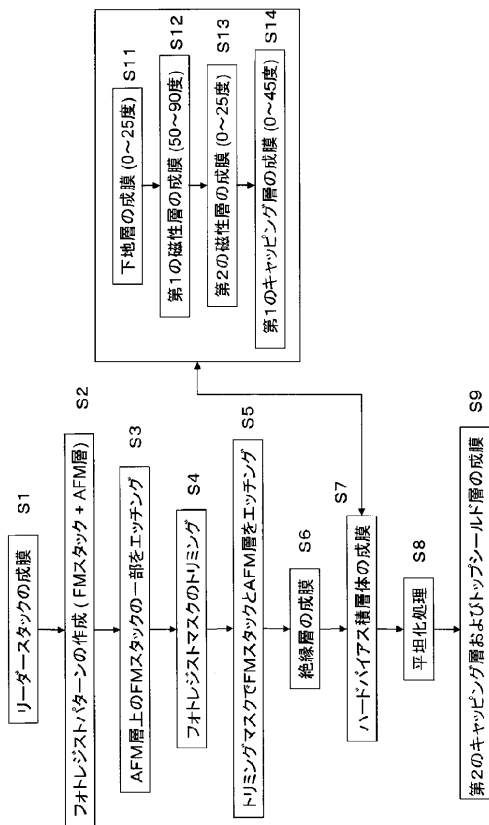
【図1】



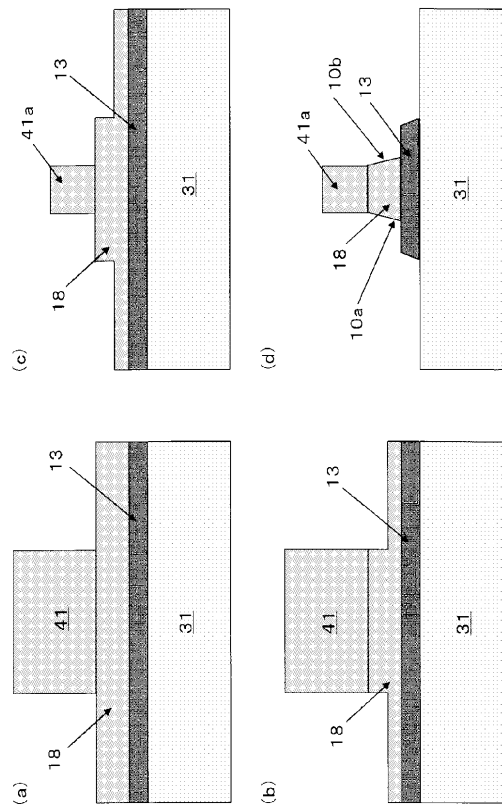
【図2】



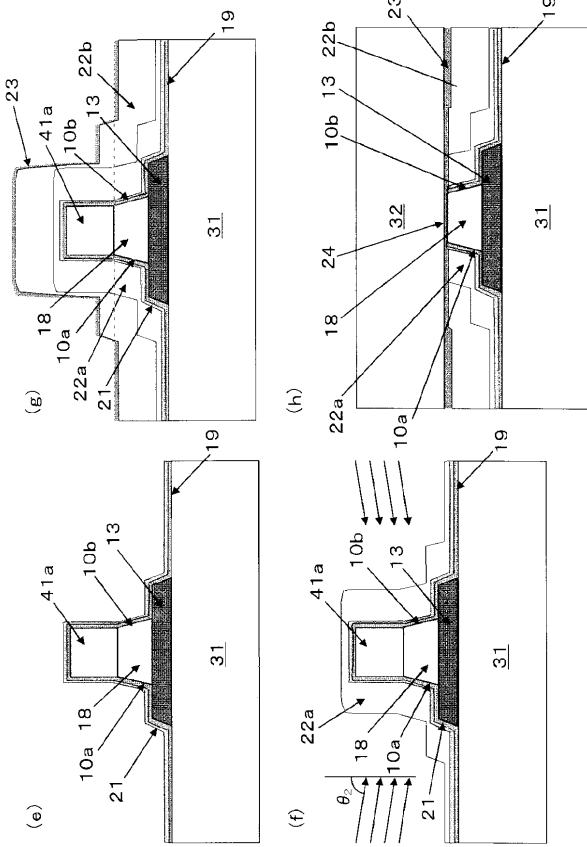
【図3】



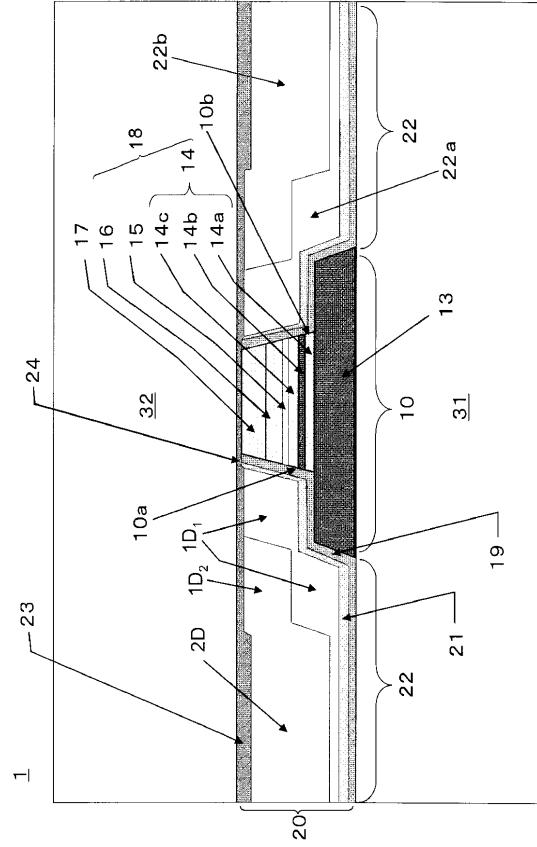
【図4】



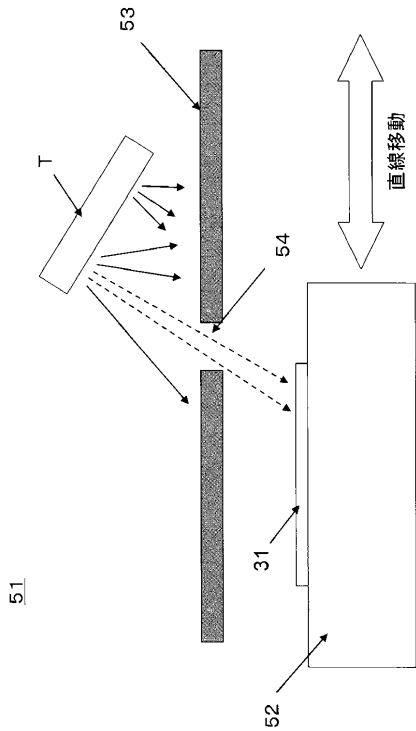
【図5】



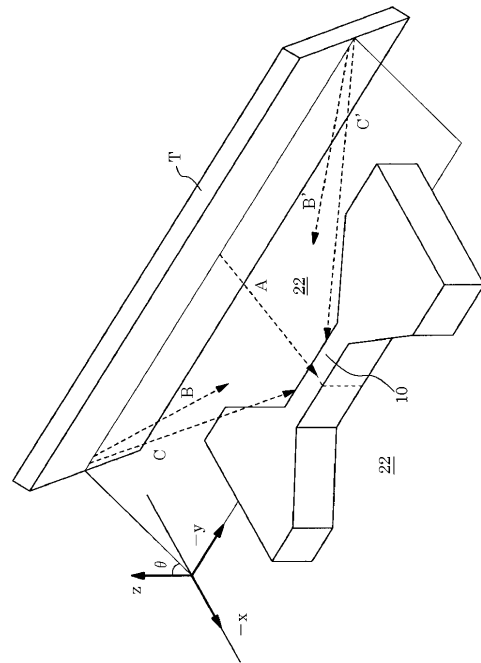
【図6】



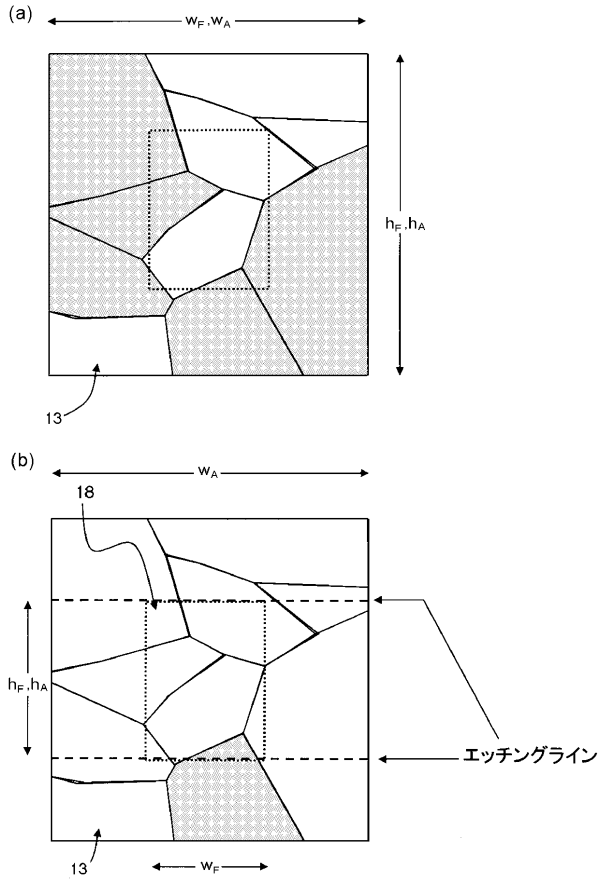
【図7】



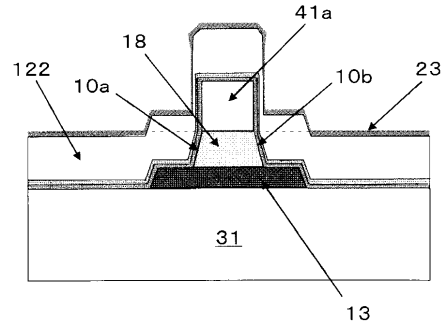
【図8】



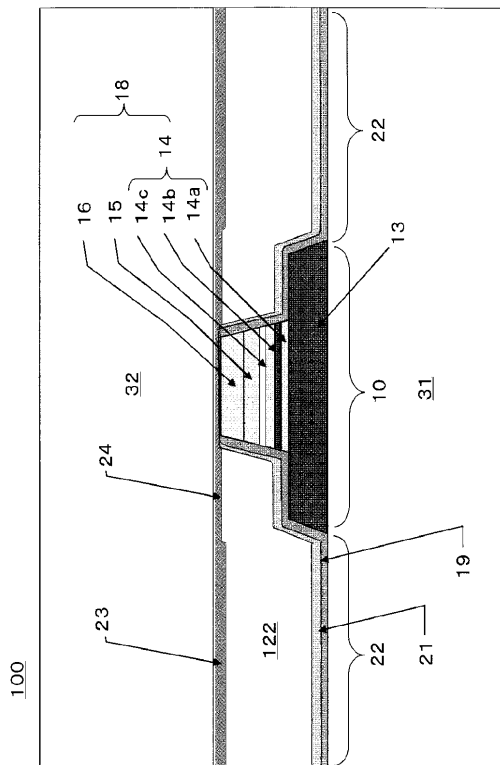
【図 9】



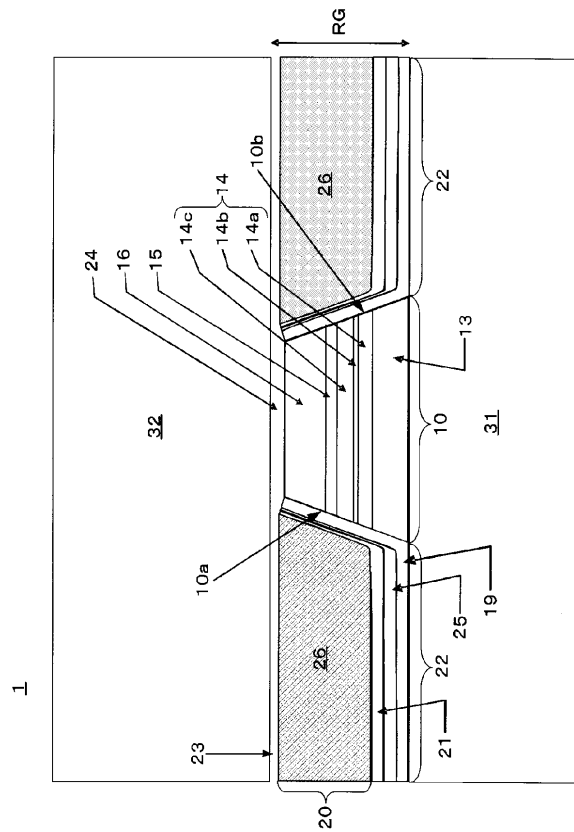
【図 10】



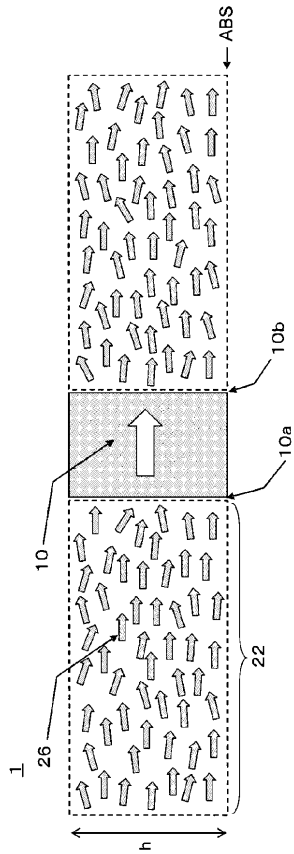
【図 11】



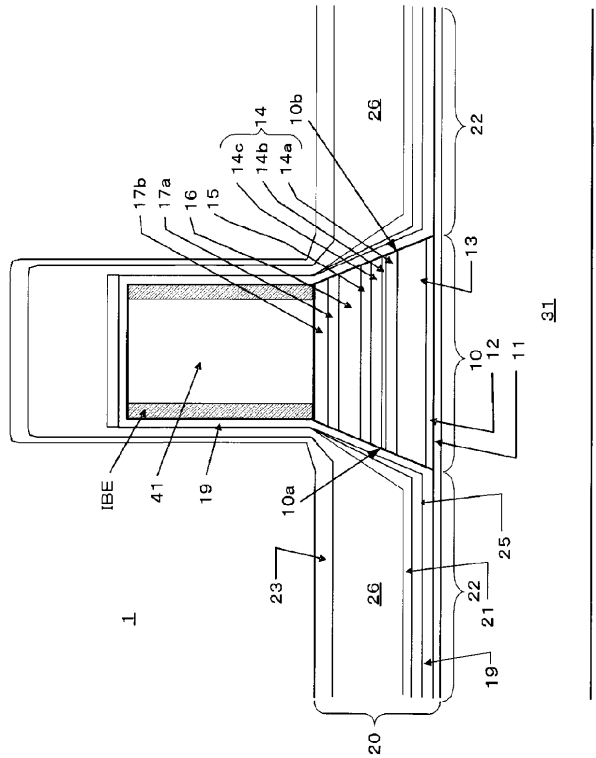
【図 12】



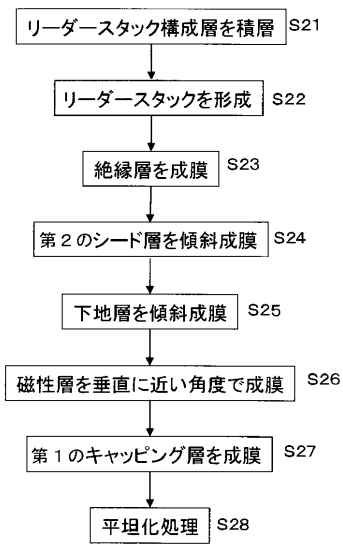
【図13】



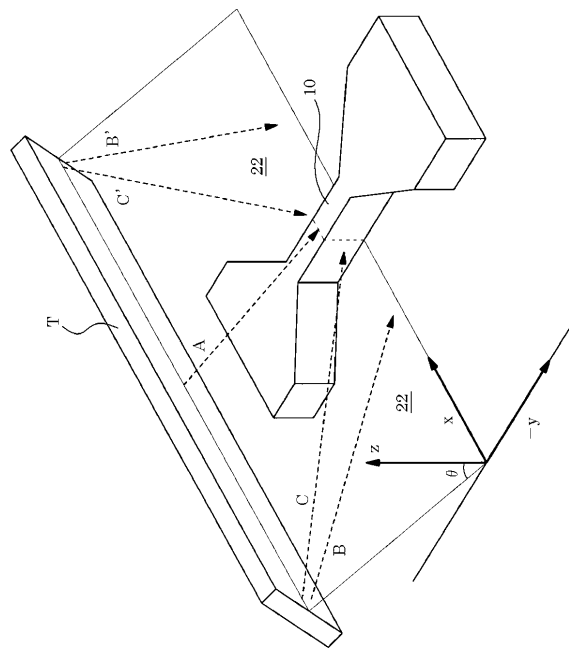
【図14】



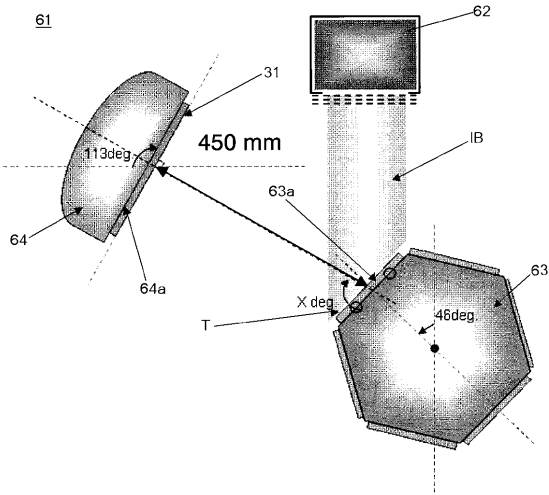
【図15】



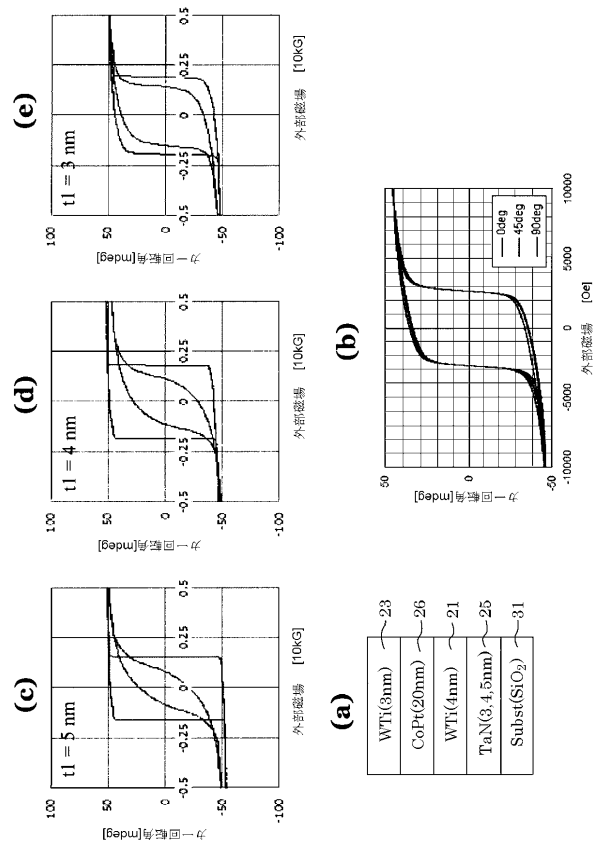
【図16】



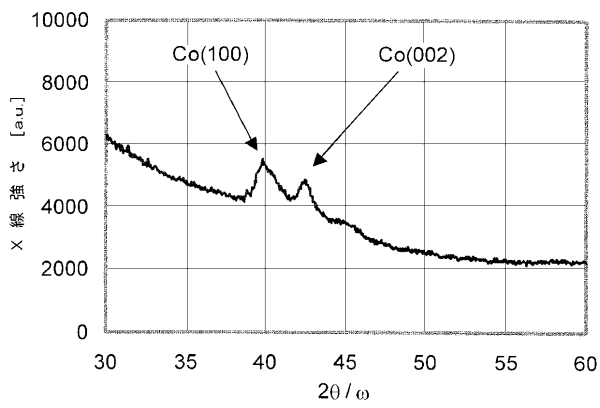
【図17】



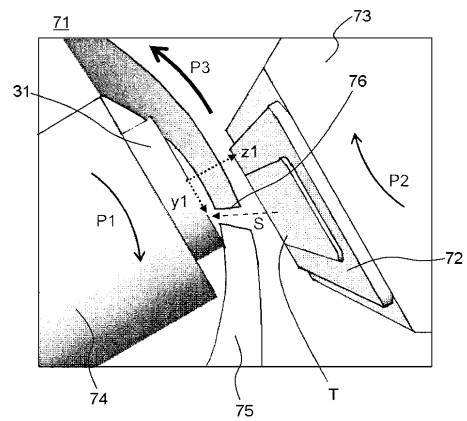
【図18】



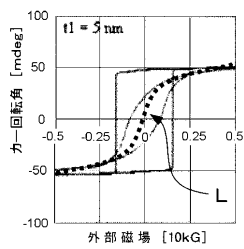
【図19】



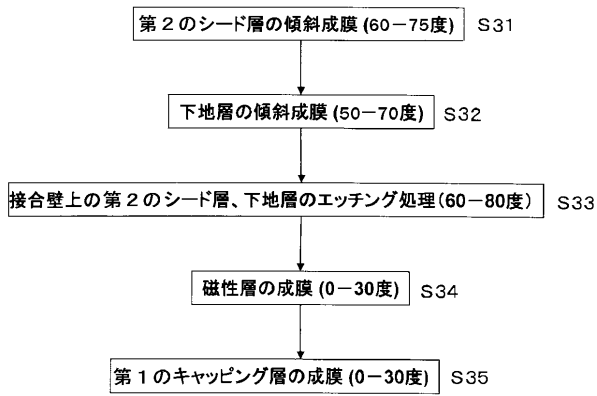
【図21】



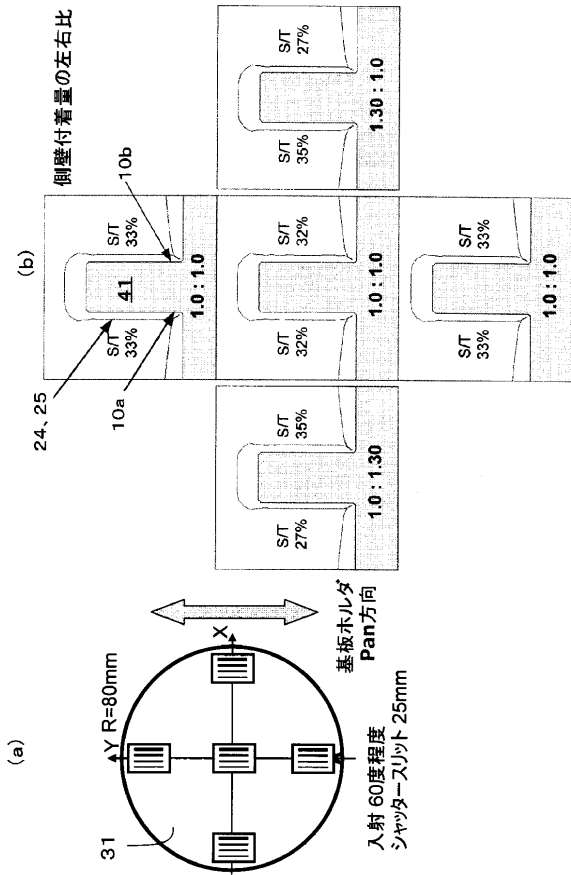
【図20】



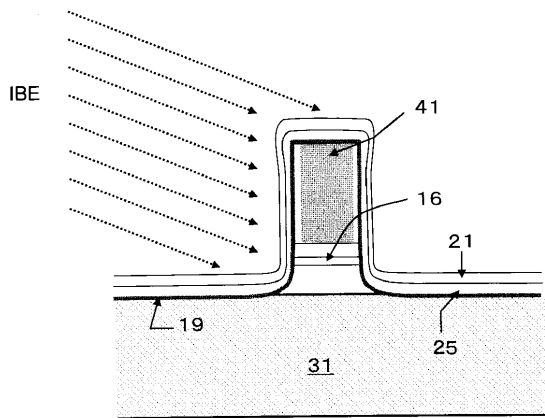
【図22】



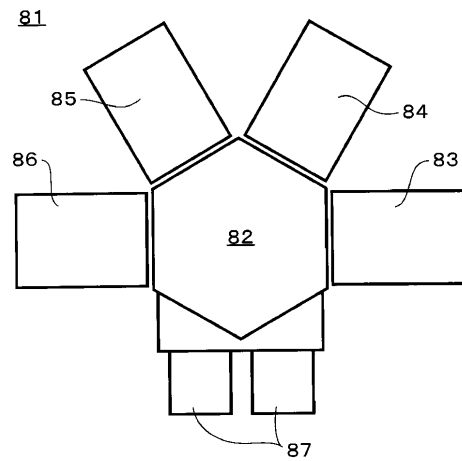
【図23】



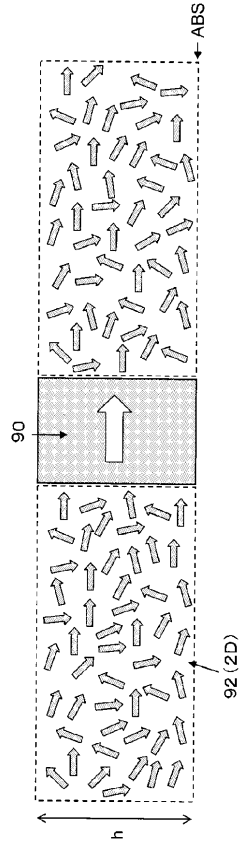
【図24】



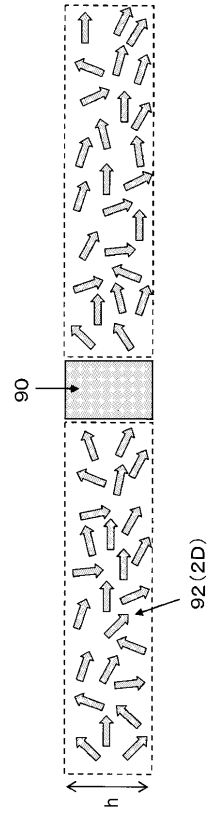
【図25】



【 26 】



【 27 】



フロントページの続き

(51)Int.Cl.		F I	
H 0 1 F 10/32	(2006.01)	H 0 1 F	41/34
G 0 1 R 33/09	(2006.01)	H 0 1 F	10/32
		G 0 1 R	33/06 R

(72)発明者 太田 吉則
 神奈川県川崎市麻生区栗木2丁目5番1号 キヤノンアネルバ株式会社内

(72)発明者 遠藤 徹哉
 神奈川県川崎市麻生区栗木2丁目5番1号 キヤノンアネルバ株式会社内

審査官 中野 浩昌

(56)参考文献 特開2003-060262(JP,A)
 特開2004-119534(JP,A)
 特開2009-087474(JP,A)
 特開2008-041717(JP,A)
 米国特許出願公開第2008/0117552(US,A1)
 特開2008-293581(JP,A)
 特開2002-151755(JP,A)
 特開2005-310264(JP,A)
 特開2002-280644(JP,A)

(58)調査した分野(Int.Cl., DB名)
 G 1 1 B 5 / 3 9
 G 0 1 R 3 3 / 0 9
 H 0 1 F 1 0 / 3 2
 H 0 1 F 4 1 / 1 8
 H 0 1 F 4 1 / 3 4
 H 0 1 L 4 3 / 0 8
 H 0 1 L 4 3 / 1 2