

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-71482
(P2011-71482A)

(43) 公開日 平成23年4月7日(2011.4.7)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 E	4M118
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D	

審査請求 未請求 請求項の数 25 O L (全 53 頁)

- (21) 出願番号 特願2010-150592 (P2010-150592)
- (22) 出願日 平成22年6月30日 (2010. 6. 30)
- (31) 優先権主張番号 特願2009-199046 (P2009-199046)
- (32) 優先日 平成21年8月28日 (2009. 8. 28)
- (33) 優先権主張国 日本国 (JP)

(特許庁注：以下のものは登録商標)

1. T E F L O N

- (71) 出願人 306037311
富士フイルム株式会社
東京都港区西麻布2丁目26番30号
- (74) 代理人 100115107
弁理士 高松 猛
- (74) 代理人 100132986
弁理士 矢澤 清純
- (72) 発明者 前原 佳紀
神奈川県足柄上郡開成町牛島577番地
富士フイルム株式会社内
- (72) 発明者 後藤 崇
神奈川県足柄上郡開成町牛島577番地
富士フイルム株式会社内

最終頁に続く

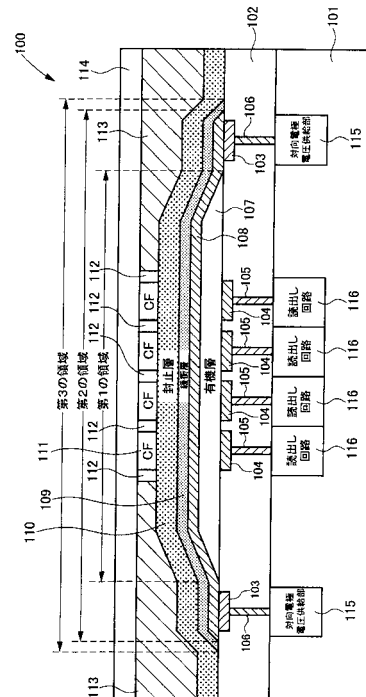
(54) 【発明の名称】 固体撮像装置、固体撮像装置の製造方法、デジタルスチルカメラ、デジタルビデオカメラ、携帯電話、内視鏡

(57) 【要約】 (修正有)

【課題】 S N比を向上させることができる固体撮像装置を提供する。

【解決手段】 複数の画素部を有する固体撮像装置100であって、画素部が、画素電極103と、画素電極の上方に設けられ、受光した光に応じて電荷を生成する光電変換層を含む有機層107と、有機層の上方に複数の画素部で共有に設けられた対向電極108と、対向電極を覆う封止層110と、封止層の上方に設けられたカラーフィルタCFと、画素電極に捕集された電荷に応じた信号を读出す读出し回路116と、カラーフィルタを透過する光を、該カラーフィルタが配置された画素部に対応する光電変換層へ導く集光手段112と、を備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の画素部を有する固体撮像装置であって、
 前記画素部が、画素電極と、
 前記画素電極の上方に設けられ、受光した光に応じて電荷を生成する光電変換層を含む有機層と、
 前記有機層の上方に前記複数の画素部で共有に設けられた対向電極と、
 前記対向電極を覆う封止層と、
 前記封止層の上方に設けられたカラーフィルタと、
 前記画素電極に捕集された電荷に応じた信号を読み出す読み出し回路と、
 前記カラーフィルタを透過する光を、該カラーフィルタが配置された前記画素部に対応する前記光電変換層へ導く集光手段と、を備え、
 前記光電変換層が p 型有機半導体と n 型有機半導体を含み、
 前記有機層が、前記光電変換層と前記画素電極及び / 又は前記対向電極との間に、前記画素電極及び / 又は前記対向電極から前記光電変換層への電荷の注入を抑制する電荷ブロッキング層を含み、
 前記電荷ブロッキング層のイオン化ポテンシャルと、前記光電変換層に含まれる n 型有機半導体の電子親和力との差が 1 eV 以上であって、
 前記複数の画素部が配列される基板を備え、前記画素電極が、前記基板上に形成された絶縁層に形成され、前記画素電極における前記光電変換層側の表面と、前記絶縁層における前記光電変換層側の表面とが略同一の平面である固体撮像装置。

【請求項 2】

上記請求項 1 に記載の固体撮像装置であって、
 前記画素電極は、窒化チタン、窒化モリブデン、窒化タンタル、窒化タングステンのいずれか 1 つである固体撮像装置。

【請求項 3】

上記請求項 1 に記載の固体撮像装置であって、
 前記画素電極は、低抵抗層と、低抵抗層上に形成された表面層とを含み、前記低抵抗層はアルミニウム、チタン、銅、モリブデン、タンタル、タングステンのいずれか 1 つを含み、前記表面層は金属酸化物・金属窒化物・金属窒化酸化物・金属珪化物のいずれか 1 つを含む固体撮像装置。

【請求項 4】

上記請求項 3 に記載の固体撮像装置であって、
 前記表面層は窒化チタン、窒化モリブデン、窒化タンタル、窒化タングステンのいずれか 1 つを含む固体撮像装置。

【請求項 5】

上記請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置の製造方法であって、
 前記画素電極を形成後に絶縁層材料を成膜し、該絶縁層材料を化学的機械研磨 (CMP) 法又はエッチバック法により平坦化する固体撮像装置の製造方法。

【請求項 6】

上記請求項 1 又は 3 に記載の固体撮像装置の製造方法であって、前記画素電極を象嵌 (ダマシン) 法により形成する固体撮像装置の製造方法。

【請求項 7】

上記請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置であって、
 前記封止層が、原子層堆積法で形成された第 1 封止層と、前記第 1 封止層上に、物理的气相成膜法で形成され、金属酸化物、金属窒化物、金属窒化酸化物のいずれか 1 つを含む第 2 封止層とを有する固体撮像装置。

【請求項 8】

上記請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置であって、
 前記封止層が、原子層堆積法で形成された第 1 封止層と、前記第 1 封止層上に、スパッ

タ法で形成され、酸化アルミニウム、酸化珪素、窒化珪素、窒化酸化珪素のいずれか1つを含む第2封止層とを有する固体撮像装置。

【請求項9】

上記請求項7又は8に記載の固体撮像装置であって、

前記第1封止層は、酸化アルミニウム、酸化珪素、酸化チタンのいずれかを含む固体撮像装置。

【請求項10】

上記請求項1から9のいずれか1項に記載の固体撮像装置であって、前記対向電極と前記封止層との間に、物理的気相成膜法で形成された緩衝層を有する固体撮像装置。

【請求項11】

上記請求項10に記載の固体撮像装置であって、前記緩衝層は酸化珪素、窒化珪素、窒化酸化珪素のいずれかを含む固体撮像装置。

【請求項12】

上記請求項1から4, 7から11のいずれか1項に記載の固体撮像装置であって、

前記読出し回路が、前記画素電極と電氣的に接続され、該画素電極の電位に応じてその電位が変化するフローティングディフュージョンと、前記フローティングディフュージョンの電位に応じた信号を読出すMOSトランジスタ回路とを備える固体撮像装置。

【請求項13】

上記請求項12に記載の固体撮像装置であって、

前記MOSトランジスタ回路がリセットトランジスタを有し、前記リセットトランジスタのソースに供給されるソース電圧が、前記対向電極に供給される電圧より低く、前記対向電極から前記画素電極に向かって電流を通す構成であって、前記画素電極に正孔が捕集され、かつ、前記MOSトランジスタ回路の各トランジスタがnチャンネルMOSトランジスタで構成されている固体撮像装置。

【請求項14】

上記請求項12に記載の固体撮像装置であって、

前記MOSトランジスタ回路がリセットトランジスタを有し、前記リセットトランジスタのソースに供給されるソース電圧が、前記対向電極に供給される電圧より高く、前記画素電極から前記対向電極に向かって電流を通す構成であって、前記画素電極に電子が捕集され、かつ、前記MOSトランジスタ回路の各トランジスタがpチャンネルMOSトランジスタで構成されている固体撮像装置。

【請求項15】

上記請求項12から14のいずれか1項に記載の固体撮像装置であって、

前記フローティングディフュージョンの電位が所定の閾値から外れてしまうことを防止する保護手段を備える固体撮像装置。

【請求項16】

上記請求項15に記載の固体撮像装置であって、

前記保護手段が、前記フローティングディフュージョンに接続されたトランジスタ又はダイオードである固体撮像装置。

【請求項17】

上記請求項12から16のいずれか1項に記載の固体撮像装置であって、

kTCノイズを低減するノイズ低減手段を備える固体撮像装置。

【請求項18】

上記請求項1から4, 7から17のいずれか1項に記載の固体撮像装置であって、

前記集光手段が、前記複数の画素部のうち隣り合うカラーフィルタの間に設けられ、前記カラーフィルタより低屈折率で透明な隔壁を含む固体撮像装置。

【請求項19】

上記請求項18に記載の固体撮像装置であって、

前記隔壁が弗素樹脂を含む固体撮像装置。

【請求項20】

10

20

30

40

50

上記請求項 18 又は 19 に記載の固体撮像装置の製造方法であって、
 ベイヤ配列に従って、前記カラーフィルタとして赤色カラーフィルタ及び青色カラーフィルタを形成し、その後、前記隔壁を形成し、前記隔壁を形成した後で前記カラーフィルタとして緑色カラーフィルタを形成し、前記赤色カラーフィルタ、前記青色カラーフィルタ、前記緑色カラーフィルタ、前記隔壁の表面を化学的機械研磨（CMP）法又はエッチバック法により平坦化する固体撮像装置の製造方法。

【請求項 21】

上記請求項 20 に記載の固体撮像装置の製造方法であって、
 前記カラーフィルタをドライエッチング法で形成する固体撮像装置の製造方法。

【請求項 22】

上記請求項 1 から 4 , 7 から 19 のいずれか 1 項に記載の固体撮像装置を搭載したデジタルスチルカメラ。

【請求項 23】

上記請求項 1 から 4 , 7 から 19 のいずれか 1 項に記載の撮像素子を搭載したデジタルビデオカメラ。

【請求項 24】

上記請求項 1 から 4 , 7 から 19 のいずれか 1 項に記載の固体撮像装置を搭載した携帯電話。

【請求項 25】

上記請求項 1 から 4 , 7 から 19 のいずれか 1 項に記載の固体撮像装置を搭載した内視鏡。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、固体撮像装置の製造方法、デジタルスチルカメラ、デジタルビデオカメラ、携帯電話、内視鏡に関する。

【背景技術】

【0002】

デジタルスチルカメラ、デジタルビデオカメラ、携帯電話用カメラ、内視鏡用カメラ等に利用されているイメージセンサとして、シリコン（Si）チップなどの半導体基板にフォトダイオードを含む画素を配列し、各画素のフォトダイオードで発生した光電子に対応する信号電荷を CCD 型や CMOS 型読み出し回路で取得する、固体撮像装置（所謂 CCD センサや CMOS センサ）が広く知られている。

【0003】

これら固体撮像装置は、半導体基板上の各画素に、フォトダイオードだけでなく、信号読み出し回路とそれに付随する多層配線が形成されている。このために、画素微細化が進展するにつれ一画素に占める回路／配線領域が相対的に広くなりフォトダイオードの受光面積が小さくなるという「開口率の低下」が問題となっている。開口率の低下は感度の低下につながる。

【0004】

そこで、各回路と配線を形成した半導体基板の上方に光電変換層を形成し開口率を向上させるという「積層型固体撮像装置」が特許文献 1 などに提案されている。例えば、半導体基板上に形成された画素電極と、画素電極上に形成された光電変換層と、光電変換層上に形成された対向電極とを含む光電変換素子を半導体基板に対して平行な面に多数配列した構成になる。光電変換素子において、画素電極と対向電極との間にバイアス電圧を印加することで、光電変換層内で発生した励起子が電子と正孔に解離して、バイアス電圧に従って画素電極に移動した電子又は正孔の電荷に応じた信号が、半導体基板内に設けられた CCD 型や CMOS 型読み出し回路で取得される。

【0005】

光電変換素子として、有機半導体からなる光電変換層を用いた構成が特許文献 2、3、

10

20

30

40

50

4などで知られている。有機半導体で構成された光電変換層は、吸収係数が大きいので薄膜化でき、隣接画素への電荷拡散が少なく、光学的な混色と電氣的な混色（クロストーク）が低減可能な光電変換素子を実現できる。

【0006】

特許文献3は、一对の電極の間に有機半導体からなる光電変換層が設けられた光電変換素子であって、一方の電極と光電変換層との間に、電極からの電荷注入を抑制する電荷ブロッキング層が設けられ、該電荷ブロッキング層のイオン化ポテンシャルや電子親和力の大きさを、隣接する電極及び有機光電変換層との関係で所定の範囲に規定している。

【0007】

特許文献4は、一对の電極の間に有機半導体からなる光電変換層が設けられた光電変換素子であって、電極と有機光電変換層との間に、複数の電荷ブロッキング層が設けられている。

10

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特公平1-34509号公報

【特許文献2】米国特許第6,300,612号明細書

【特許文献3】特開2007-88033号公報

【特許文献4】特開2008-72090号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0009】

ところが、特許文献2に記載された、p型有機半導体とn型有機半導体を含む光電変換層を用いた光電変換素子は、暗電流が顕著に大きくSN比の改善が課題である。本発明者の検討で、特許文献3、4の方法だけでは暗電流を抑制できないことが明らかになった。

【0010】

本発明者は、暗電流の要因として、光電変換層に含まれる有機半導体の電子親和力 E_a と電荷ブロッキング層のイオン化ポテンシャル I_p の関係が影響していると推測した。更に、画素電極の端部における段差の大きさが暗電流に影響を及ぼしていることを見出した。

30

【0011】

本発明は、光電変換層に含まれる有機半導体の E_a と電荷ブロッキング層の I_p を適切に選択し、かつ、画素電極の端部における段差を低減することで、暗電流を低下させSN比が向上した固体撮像装置、固体撮像装置の製造方法、デジタルスチルカメラ、デジタルビデオカメラ、携帯電話、内視鏡を提供する。

【課題を解決するための手段】

【0012】

本発明は、複数の画素部を有する固体撮像装置であって、
前記画素部が、画素電極と、
前記画素電極の上方に設けられ、受光した光に応じて電荷を生成する光電変換層を含む有機層と、
前記有機層の上方に前記複数の画素部で共有に設けられた対向電極と、
前記対向電極を覆う封止層と、
前記封止層の上方に設けられたカラーフィルタと、
前記画素電極に捕集された電荷に応じた信号を讀出す讀出し回路と、
前記カラーフィルタを透過する光を、該カラーフィルタが配置された前記画素部に対応する前記光電変換層へ導く集光手段と、を備え、
前記光電変換層がp型有機半導体とn型有機半導体を含み、
前記有機層が、前記光電変換層と前記画素電極及び/又は前記対向電極との間に、前記画素電極及び/又は前記対向電極から前記光電変換層への電荷の注入を抑制する電荷プロ

40

50

ッキング層を含み、

前記電荷ブロッキング層のイオン化ポテンシャルと、前記光電変換層に含まれる n 型有機半導体の電子親和力との差が 1 eV 以上であって、前記複数の画素部が配列される基板を備え、画素電極が、前記基板上に形成された絶縁層に形成され、前記画素電極における前記光電変換層側の表面と、前記絶縁層における前記光電変換層側の表面とが略同一の平面であるとした固体撮像装置である。

【0013】

この固体撮像装置によれば、電荷ブロッキング層を設け、該電荷ブロッキング層のイオン化ポテンシャルと光電変換層の電子親和力との差を上記のように規定することで、暗電流が低下し SN 比を向上させることができる。更に、画素電極の端部における段差で電界集中が発生することに起因して暗電流が増大することを回避することができ、短絡による欠陥画素の増加を防止することができる。

10

【0014】

上記固体撮像装置は、前記封止層が、原子層堆積法で形成された第 1 封止層と、前記第 1 封止層上に、物理的気相成膜法で形成され、金属酸化物、金属窒化物、金属窒化酸化物のいずれか 1 つを含む第 2 封止層とを有する構成が好ましい。

こうすれば、封止層を備えているため、有機材料を含む光電変換層を水や溶媒等の曝露から保護することができ、更に、第 1 封止層と第 2 封止層とに互いに異なる機能を持たせることができる。例えば、第 1 封止層には水分子の浸透を阻止する機能を持たせ、第 2 封止層にはそれ以外の他の機能を持たせることができる。

20

【0015】

上記固体撮像装置は、前記集光手段が、前記複数の画素部のうち隣り合うカラーフィルタの間に設けられ、前記カラーフィルタより低屈折率で透明な隔壁を含む構成とすることが好ましい。

こうすれば、カラーフィルタを透過した光が効果的に光電変換層へ集光され、更に、隣り合う画素部同士で混色が生じることを防止することができる。

【発明の効果】

【0016】

本発明によれば、暗電流を低下させ SN 比を向上させることが可能な固体撮像装置、固体撮像装置の製造方法、デジタルスチルカメラ、デジタルビデオカメラ、携帯電話、内視鏡を提供できる。

30

【図面の簡単な説明】

【0017】

【図 1】固体撮像装置の構成を示す断面模式図である。

【図 2】固体撮像装置の周辺回路の構成例を示す図である。

【図 3】有機層の構成の一例を示す断面である。

【図 4】図 3 に示す光電変換素子のエネルギーバンド図である。

【図 5】有機層の他の構成例を示す断面図である。

【図 6】図 5 に示す光電変換素子のエネルギーバンド図である。

【図 7】画素電極の構成例の一つを示す模式的な断面図である。

40

【図 8】溝分離法により形成した画素電極の構成を示す図である。

【図 9】画素電極を溝分離法により形成する手順を説明する図である。

【図 10】画素電極を溝分離法により形成する手順を説明する図である。

【図 11】画素電極を溝分離法により形成する手順を説明する図である。

【図 12】象嵌法により形成した画素電極の構成を示す図である。

【図 13】画素電極を象嵌法により形成する手順を説明する図である。

【図 14】画素電極を象嵌法により形成する手順を説明する図である。

【図 15】画素電極を象嵌法により形成する手順を説明する図である。

【図 16】画素電極を象嵌法により形成する手順を説明する図である。

【図 17】カラーフィルタの構成例を示す平面図である。

50

- 【図18】図17のカラーフィルタの断面図である。
- 【図19】周辺遮光層を成膜した状態を示す図である。
- 【図20】フォトリソを成膜した状態を示す図である。
- 【図21】フォトリソにパターン露光、現像、ポストバークを行なった状態を示す図である。
- 【図22】周辺遮光層をドライエッチングした状態を示す図である。
- 【図23】周辺遮光層上のフォトリソを剥離した状態を示す図である。
- 【図24】第1色カラーフィルタを成膜した状態を示す図である。
- 【図25】第1色カラーフィルタ上にフォトリソを成膜した状態を示す図である。
- 【図26】フォトリソにパターン露光、現像、ポストバークを行なった状態を示す図である。 10
- 【図27】第1色カラーフィルタをドライエッチングした状態を示す図である。
- 【図28】第1色カラーフィルタ上のフォトリソを剥離した状態を示す図である。
- 【図29】第2色カラーフィルタを成膜した状態を示す図である。
- 【図30】第1色及び第2色カラーフィルタを平坦化した状態を示す図である。
- 【図31】第1色及び第2色カラーフィルタ上にフォトリソを成膜した状態を示す図である。
- 【図32】フォトリソにパターン露光、現像、ポストバークを行なった状態を示す図である。
- 【図33】フォトリソをマスクとしてドライエッチングした状態を示す図である。 20
- 【図34】フォトリソを剥離した状態を示す図である。
- 【図35】隔壁材料を成膜した状態を示す図である。
- 【図36】第1色及び第2色カラーフィルタと隔壁を平坦化した状態を示す図である。
- 【図37】第1色、第2色カラーフィルタ及び隔壁上にフォトリソを成膜した状態を示す図である。
- 【図38】フォトリソにパターン露光、現像、ポストバークを行なった状態を示す図である。
- 【図39】隔壁の一部をエッチングして第3色カラーフィルタの領域を形成した状態を示す図である。
- 【図40】フォトリソを剥離した状態を示す図である。 30
- 【図41】第3色カラーフィルタを成膜した状態を示す図である。
- 【図42】読出し回路の第一の例を示す図である。
- 【図43】読出し回路の第二の例を示す図である。
- 【図44】第1の例の読出し回路に保護手段としてのトランジスタを追加した図である。
- 【図45】第1の例の読出し回路に保護手段としてのダイオードを追加した図である。
- 【図46】第1の例の読出し回路の駆動タイミングチャートであり、電子シャッタ機能をOFFにしたときのタイミングチャートである。
- 【図47】第1の例の読出し回路の駆動タイミングチャートであり、電子シャッタ機能をONにしたときのタイミングチャートである。
- 【図48】第1の例の読出し回路の駆動タイミングチャートであり、電子シャッタ機能をONにしたときのタイミングチャートである。 40
- 【図49】第1の例の読出し回路の駆動タイミングチャート（電子シャッタ機能OFFのとき）であり、kTCノイズ低減を目的としたタイミングチャートである。
- 【図50】第1の例の読出し回路においてkTCノイズを低減する手段を追加した回路例を示す図である。
- 【図51】第1の例の読出し回路においてkTCノイズを低減する手段を追加した別の回路例を示す図である。
- 【図52】第1の例の読出し回路においてkTCノイズを低減する手段を追加した更に別の回路例を示す図である。
- 【図53】固体撮像装置の他の構成例を示す断面図である。 50

【図 5 4】固体撮像装置の他の構成例を示す断面図である。

【図 5 5】画素電極の段差の大きさに対する白傷画素の割合の変化を示すグラフである。

【図 5 6】画素電極の段差の大きさに対する白傷画素の割合の変化を示すグラフである。

【発明を実施するための形態】

【0018】

図 1 は、積層型の固体撮像装置の構成を示す断面模式図である。

【0019】

図 1 に示す固体撮像装置 100 は、基板 101 と、絶縁層 102 と、接続電極 103 と、画素電極 104 と、接続部 105 と、接続部 106 と、有機層 107 と、対向電極 108 と、緩衝層 109 と、封止層 110 と、カラーフィルタ 111 と、隔壁 112 と、遮光層 113 と、保護層 114 と、対向電極電圧供給部 115 と、読出し回路 116 とを備える。

10

【0020】

基板 101 は、ガラス基板又は Si 等の半導体基板である。基板 101 上には絶縁層 102 が形成されている。絶縁層 102 の表面には複数の画素電極 104 と複数の接続電極 103 が形成されている。

【0021】

有機層 107 は、光電変換層を少なくとも含んで構成されている。光電変換層は、受光した光に応じて電荷を発生するものである。有機層 107 は、複数の画素電極 104 の上にこれらを覆って設けられている。有機層 107 は、画素電極 104 の上では一定の膜厚となっており、画素部以外（有効画素領域外）では膜厚が変化していても問題ない。有機層 107 の詳細については後述する。なお、有機層 107 は、有機材料のみからなる層で構成されたものだけでなく、一部の層が無機材料を含む構成であるものも含む。

20

【0022】

対向電極 108 は、画素電極 104 と対向する電極であり、有機層 107 上にこれを覆って設けられている。対向電極 108 は、有機層 107 に光を入射させるため、入射光に対して透明な導電性材料で構成されている。対向電極 108 は、有機層 107 よりも外側に配置された接続電極 103 の上にまで形成されており、接続電極 103 と電氣的に接続されている。

【0023】

接続部 106 は、絶縁層 102 に埋設されており、接続電極 103 と対向電極電圧供給部 115 とを電氣的に接続するためのプラグ等である。対向電極電圧供給部 115 は、基板 101 に形成され、接続部 106 及び接続電極 103 を介して対向電極 108 に所定の電圧を印加する。対向電極 108 に印加すべき電圧が固体撮像装置 100 の電源電圧よりも高い場合は、チャージポンプ等の昇圧回路によって電源電圧を昇圧して上記所定の電圧を供給する。

30

【0024】

画素電極 104 は、画素電極 104 とそれに対向する対向電極 108 との間にある有機層 107 で発生した電荷を捕集するための電荷捕集用の電極である。読出し回路 116 は、複数の画素電極 104 の各々に対応して基板 101 に設けられており、対応する画素電極 104 で捕集された電荷に応じた信号を読出すものである。読出し回路 116 は、例えば CCD、MOS 回路、又は TFT 回路等で構成されており、絶縁層 102 内に配置された図示しない遮光層によって遮光されている。画素電極 104 及び読出し回路 116 の詳細については後述する。

40

【0025】

緩衝層 109 は、対向電極 108 上に、対向電極 108 を覆って形成されている。封止層 110 は、緩衝層 109 上に、緩衝層 109 を覆って形成されている。カラーフィルタ 111 は、封止層 110 上の各画素電極 104 と対向する位置に形成されている。隔壁 112 は、カラーフィルタ 111 同士の間設けられており、カラーフィルタ 111 の光透過効率を向上させるためのものである。遮光層 113 は、封止層 110 上のカラーフィル

50

タ 1 1 1 及び隔壁 1 1 2 を設けた領域以外に形成されており、有効画素領域以外に形成された有機層 1 0 7 に光が入射する事を防止する。保護層 1 1 4 は、カラーフィルタ 1 1 1、隔壁 1 1 2、及び遮光層 1 1 3 上に形成されており、固体撮像装置全体を保護する。緩衝層 1 0 9、封止層 1 1 0、カラーフィルタ 1 1 1、隔壁 1 1 2、遮光層 1 1 3、及び保護層 1 1 4 の詳細については後述する。

【 0 0 2 6 】

なお、図 1 の例では、画素電極 1 0 4 及び接続電極 1 0 3 が、絶縁層 1 0 2 の表面部に埋設された形となっているが、これらは絶縁層 1 0 2 の上に形成されてあっても良い。また、接続電極 1 0 3、接続部 1 0 6、及び対向電極電圧供給部 1 1 5 のセットが複数設けられているが、これは 1 組のみであっても良い。図 1 の例のように、対向電極 1 0 8 の両端部から対向電極 1 0 8 へ電圧を供給することで、対向電極 1 0 8 での電圧降下を抑制することができる。このセットの数は、素子のチップ面積を勘案して、適宜増減すれば良い。

10

【 0 0 2 7 】

固体撮像装置 1 0 0 は、複数の画素部を有する。複数の画素部は、基板 1 0 1 を光の入射側から平面視した状態で、2 次元状に配列されている。画素部は、画素電極 1 0 4 と、有機層 1 0 7 と、該画素電極 1 0 4 と対向する対向電極 1 0 8 と、封止層 1 1 0 と、カラーフィルタ 1 1 1 と、読出し回路 1 1 6 とを少なくとも含む。

【 0 0 2 8 】

次に、周辺回路の構成例について説明する。上述した読出し回路 1 1 6 は、一般的なイメージセンサ用途では CCD 又は CMOS 回路を採用することが好ましい。また、ノイズ及び高速性の観点からは、CMOS 回路を採用することが好ましい。以下に説明する周辺回路の構成例は、読出し回路 1 1 6 として CMOS 回路を用いたときの構成例となっている。

20

【 0 0 2 9 】

図 2 は、図 1 に示した固体撮像装置の周辺回路を含む全体構成例を示す図である。図 2 に示したように、固体撮像装置 1 0 0 には、図 1 に示した構成の他に、垂直ドライバ 1 2 1 と、タイミングジェネレータ 1 2 2 と、信号処理回路 1 2 3 と、水平ドライバ 1 2 4 と、LVDS 1 2 5 と、シリアル変換部 1 2 6 と、パッド 1 2 7 とを備える。

【 0 0 3 0 】

図 2 に示した画素領域は、図 1 に示した第 1 の領域に相当する。画素領域内の各ブロックは読出し回路 1 1 6 を示している。この固体撮像装置の周辺回路は、一般的な CMOS イメージセンサに用いられる周辺回路とほぼ同じものを採用することができる。この固体撮像装置では、一般的な CMOS イメージセンサの周辺回路構成と比べて、対向電極電圧供給部 1 1 5 が追加されている点が異なっている。

30

【 0 0 3 1 】

パッド 1 2 7 は、外部との入出力に用いるインターフェースである。タイミングジェネレータ 1 2 2 は、固体撮像装置を駆動するためのタイミングを供給し、間引き読出しや部分読出し等の読出し制御も行なう。信号処理回路 1 2 3 は、読出し回路 1 1 6 の各列に対応して設けられている。信号処理回路 1 2 3 は、対応する列から出力された信号に対し、相関二重サンプリング (C D S) 処理を行ない、処理後の信号をデジタル信号に変換する。信号処理回路 1 2 3 で処理後の信号は、列毎に設けられたメモリに記憶される。垂直ドライバ 1 2 1 は、読出し回路 1 1 6 から信号を読出す制御等を行なう。水平ドライバ 1 2 4 は、信号処理回路 1 2 3 のメモリに記憶された 1 行分の信号を順次読出して LVDS 1 2 5 に出力する制御を行なう。LVDS 1 2 5 は、LVDS (l o w v o l t a g e d i f f e r e n t i a l s i g n a l i n g) に従ってデジタル信号を伝送する。シリアル変換部 1 2 6 は、入力されるパラレルのデジタル信号をシリアルに変換して出力する。

40

【 0 0 3 2 】

なお、シリアル変換部 1 2 6 は省略しても良い。また、信号処理回路 1 2 3 では相関二

50

重サンプリング処理のみを実施するものとし、LVDS125の代わりにAD変換回路を設ける構成としても良い。また、信号処理回路123では相関二重サンプリング処理のみを実施するものとし、LVDS125及びシリアル変換部126を省略した構成としても良い。この場合は、固体撮像装置を形成したチップの外部にAD変換回路を設ければ良い。また、画素領域に隣接する領域の一方と他方のそれぞれに信号処理回路123、LVDS125、及びシリアル変換部126を配置しても良い。このとき、読出し回路116の列のうち半分(例えば奇数列)については画素領域に隣接する領域の一方の信号処理部123で処理し、残り半分(例えば偶数列)については画素領域に隣接する領域の他方の信号処理部123で処理する構成としても良い。

【0033】

次に、有機層107、画素電極104、対向電極108、緩衝層109、封止層110、カラーフィルタ111、隔壁112、遮光層113、保護層114、及び読出し回路116の詳細について説明する。

【0034】

<有機層>

図3は、有機層の構成の一例を示す断面である。図3に示すように有機層は、光電変換層12と電荷ブロッキング層15とを含む。

【0035】

電荷ブロッキング層15は、暗電流を抑制する機能を有し、第1ブロッキング層16と第2ブロッキング層18とから構成されている。このように、電荷ブロッキング層15を複数層にすることにより、第1ブロッキング層16と第2ブロッキング層18との間に界面が形成され、各層に存在する中間準位に不連続性が生じることで、中間準位を介して電荷担体が移動しにくくなり、暗電流を抑制することができる。なお、後述する他の構成例のように電荷ブロッキング層15は単層としてもよい。

【0036】

光電変換層12は、p型有機半導体とn型有機半導体とを含む。p型有機半導体とn型有機半導体を接合させてドナ アクセプタ界面を形成することにより励起子解離効率を増加させることができる。このために、p型有機半導体とn型有機半導体を接合させた構成の光電変換層12は高い光電変換効率を発現する。特に、p型有機半導体とn型有機半導体を混合した光電変換層12は、接合界面が増大して光電変換効率が向上するので好ましい。

【0037】

p型有機半導体(化合物)は、ドナ性有機半導体であり、主に正孔輸送性有機化合物に代表され、電子を供与しやすい性質がある有機化合物をいう。更に詳しくは2つの有機材料を接触させて用いたときにイオン化ポテンシャルの小さい方の有機化合物をいう。したがって、ドナ性有機化合物は、電子供与性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、トリアリールアミン化合物、ベンジジン化合物、ピラゾリン化合物、スチリルアミン化合物、ヒドラゾン化合物、トリフェニルメタン化合物、カルバゾール化合物、ポリシラン化合物、チオフェン化合物、フタロシアニン化合物、シアニン化合物、メロシアニン化合物、オキシノール化合物、ポリアミン化合物、インドール化合物、ピロール化合物、ピラゾール化合物、ポリアリーレン化合物、縮合芳香族炭素環化合物(ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体)、含窒素ヘテロ環化合物を配位子として有する金属錯体等を用いることができる。なお、これに限らず、上記したように、n型(アクセプタ性)化合物として用いた有機化合物よりもイオン化ポテンシャルの小さい有機化合物であればドナ性有機半導体として用いてよい。

【0038】

n型有機半導体(化合物)は、アクセプタ性有機半導体であり、主に電子輸送性有機化合物に代表され、電子を受容しやすい性質がある有機化合物をいう。更に詳しくは、n型有機半導体とは、2つの有機化合物を接触させて用いたときに電子親和力の大きい方の有

10

20

30

40

50

機化合物をいう。したがって、アクセプタ性有機化合物は、電子受容性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、縮合芳香族炭素環化合物（ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体）、窒素原子、酸素原子、硫黄原子を含有する5～7員のヘテロ環化合物（例えばピリジン、ピラジン、ピリミジン、ピリダジン、トリアジン、キノリン、キノキサリン、キナゾリン、フタラジン、シンノリン、イソキノリン、プテリジン、アクリジン、フェナジン、フェナントロリン、テトラゾール、ピラゾール、イミダゾール、チアゾール、オキサゾール、インダゾール、ベンズイミダゾール、ベンゾトリアゾール、ベンゾオキサゾール、ベンゾチアゾール、カルバゾール、プリン、トリアゾロピリダジン、トリアゾロピリミジン、テトラザインデン、オキサジアゾール、イミダゾピリジン、ピラリジン、ピロロピリジン、チアジアゾロピリジン、ジベンズアゼピン、トリベンズアゼピン等）、ポリアリーレン化合物、フルオレン化合物、シクロペンタジエン化合物、シリル化合物、含窒素ヘテロ環化合物を配位子として有する金属錯体などが挙げられる。なお、これに限らず、上記したように、p型（ドナ性）化合物として用いた有機化合物よりも電子親和力の大きな有機化合物であればアクセプタ性有機半導体として用いてよい。

10

20

30

40

50

【0039】

p型有機半導体、又はn型有機半導体としては、いかなる有機色素を用いても良いが、好ましくは、シアニン色素、スチリル色素、ヘミシアニン色素、メロシアニン色素（ゼロメチンメロシアニン（シンプルメロシアニン）を含む）、3核メロシアニン色素、4核メロシアニン色素、ロダシアニン色素、コンプレックスシアニン色素、コンプレックスメロシアニン色素、アロポラー色素、オキソノール色素、ヘミオキソノール色素、スクアリウム色素、クロコニウム色素、アザメチン色素、クマリン色素、アリーリデン色素、アントラキノ色素、トリフェニルメタン色素、アゾ色素、アゾメチン色素、スピロ化合物、メタロセン色素、フルオレノン色素、フルギド色素、ペリレン色素、ペリノン色素、フェナジン色素、フェノチアジン色素、キノ色素、ジフェニルメタン色素、ポリエン色素、アクリジン色素、アクリジノン色素、ジフェニルアミン色素、キナクリドン色素、キノフタロン色素、フェノキサジン色素、フタロペリレン色素、ジケトピロロピロール色素、ジオキササン色素、ポルフィリン色素、クロロフィル色素、フタロシアニン色素、金属錯体色素、縮合芳香族炭素環系色素（ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体）が挙げられる。

【0040】

n型有機半導体として、電子輸送性に優れた、フラレーン又はフラレーン誘導体を用いることが特に好ましい。フラレーンとは、フラレーン C_{60} 、フラレーン C_{70} 、フラレーン C_{76} 、フラレーン C_{78} 、フラレーン C_{80} 、フラレーン C_{82} 、フラレーン C_{84} 、フラレーン C_{90} 、フラレーン C_{96} 、フラレーン C_{240} 、フラレーン 540 、ミックسدフラレーン、フラレーンナノチューブを表し、フラレーン誘導体とはこれらに置換基が付加された化合物のことを表す。

【0041】

フラレーン誘導体の置換基として好ましくは、アルキル基、アリール基、又は複素環基である。アルキル基として更に好ましくは、炭素数1～12までのアルキル基であり、アリール基、及び複素環基として好ましくは、ベンゼン環、ナフタレン環、アントラセン環、フェナントレン環、フルオレン環、トリフェニレン環、ナフタセン環、ピフェニル環、ピロール環、フラン環、チオフエン環、イミダゾール環、オキサゾール環、チアゾール環、ピリジン環、ピラジン環、ピリミジン環、ピリダジン環、インドリジン環、インドール環、ベンゾフラン環、ベンゾチオフエン環、イソベンゾフラン環、ベンズイミダゾール環、イミダゾピリジン環、キノリジン環、キノリン環、フタラジン環、ナフチリジン環、キノキサリン環、キノキサゾリン環、イソキノリン環、カルバゾール環、フェナントリジン環、アクリジン環、フェナントロリン環、チアントレン環、クロメン環、キサンテン環、

フェノキサチン環、フェノチアジン環、又はフェナジン環であり、更に好ましくは、ベンゼン環、ナフタレン環、アントラセン環、フェナントレン環、ピリジン環、イミダゾール環、オキサゾール環、又はチアゾール環であり、特に好ましくはベンゼン環、ナフタレン環、又はピリジン環である。これらは更に置換基を有していてもよく、その置換基は可能な限り結合して環を形成してもよい。なお、複数の置換基を有しても良く、それらは同一であっても異なっても良い。また、複数の置換基は可能な限り結合して環を形成してもよい。

【0042】

光電変換層12がフラレン又はフラレン誘導体を含むことで、フラレン分子又はフラレン誘導体分子を経由して、光電変換により発生した電子を画素電極104又は対向電極108まで早く輸送できる。フラレン分子又はフラレン誘導体分子が連なった状態になって電子の経路が形成されていると、電子輸送性が向上して光電変換素子の高速応答性が実現可能となる。このためにはフラレン又はフラレン誘導体が光電変換層12に40%以上含まれていることが好ましい。もっとも、フラレン又はフラレン誘導体が多すぎるとp型有機半導体が少なくなると接合界面が小さくなり励起子解離効率が低下してしまう。

10

【0043】

光電変換層12において、フラレン又はフラレン誘導体と共に混合されるp型有機半導体として、特許第4213832号公報等に記載されたトリアリールアミン化合物を用いると光電変換素子の高SN比が発現可能になり、特に好ましい。光電変換層12内のフラレン又はフラレン誘導体の比率が大きすぎると該トリアリールアミン化合物が少なくなると入射光の吸収量が低下する。これにより光電変換効率が減少するので、光電変換層12に含まれるフラレン又はフラレン誘導体は85%以下の組成であることが好ましい。

20

【0044】

第1ブロッキング層16及び第2ブロッキング層18には、電子供与性有機材料を用いることができる。具体的には、低分子材料では、N, N'-ビス(3-メチルフェニル)-(1, 1'-ピフェニル)-4, 4'-ジアミン(TPD)や4, 4'-ビス[N-(ナフチル)-N-フェニル-アミノ]ピフェニル(-NPD)等の芳香族ジアミン化合物、オキサゾール、オキサジアゾール、トリアゾール、イミダゾール、イミダゾロン、スチルベン誘導体、ピラゾリン誘導体、テトラヒドロイミダゾール、ポリアリールアルカン、ブタジエン、4, 4', 4''-トリス(N-(3-メチルフェニル)N-フェニルアミノ)トリフェニルアミン(m-MTDA TA)、ポルフィン、テトラフェニルポルフィン銅、フタロシアニン、銅フタロシアニン、チタニウムフタロシアニンオキサイド等のポリフィリン化合物、トリアゾール誘導体、オキサジザゾール誘導体、イミダゾール誘導体、ポリアリールアルカン誘導体、ピラゾリン誘導体、ピラゾロン誘導体、フェニレンジアミン誘導体、アニールアミン誘導体、アミノ置換カルコン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、シラザン誘導体などを用いることができ、高分子材料では、フェニレンビニレン、フルオレン、カルバゾール、インドール、ピレン、ピロール、ピコリン、チオフェン、アセチレン、ジアセチレン等の重合体や、その誘導体を用いることができる。電子供与性化合物でなくとも、十分な正孔輸送性を有する化合物であれば用いることは可能である。

30

40

【0045】

電荷ブロッキング層15としては無機材料を用いることもできる。一般的に、無機材料は有機材料よりも誘電率が大きいので、電荷ブロッキング層15に用いた場合に、光電変換層12に電圧が多くかかるようになり、光電変換効率を高くすることができる。電荷ブロッキング層15となりうる材料としては、酸化カルシウム、酸化クロム、酸化クロム銅、酸化マンガン、酸化コバルト、酸化ニッケル、酸化銅、酸化ガリウム銅、酸化ストロンチウム銅、酸化ニオブ、酸化モリブデン、酸化インジウム銅、酸化インジウム銀、酸化イリジウム等がある。

50

【0046】

複数層からなる電荷ブロッキング層15において、複数層のうち光電変換層12と隣接する層が該光電変換層12に含まれるp型有機半導体と同じ材料からなる層であることが好ましい。こうすれば、電荷ブロッキング層15にも同じp型有機半導体を用いることで、光電変換層12と隣接する層の界面に中間準位が形成されるのを抑制し、暗電流を更に抑制することができる。

【0047】

電荷ブロッキング層15が単層の場合にはその層を無機材料からなる層とすることができ、又は、複数層の場合には1つ又は2以上の層を無機材料からなる層とすることができる。

10

【0048】

図4は、図3に示す光電変換素子のエネルギーバンド図である。図4中、左から順に、画素電極104、光電変換層12、第1ブロッキング層16、第2ブロッキング層18、対向電極108のエネルギー準位を示している。なお、図示しない、画素電極104、第2ブロッキング層18、第1ブロッキング層16、光電変換層12、対向電極108という逆順で積層された構成も、本構成と同様に、以下の記述で説明できる。

【0049】

ここで、光電変換層12に含まれるn型有機半導体の電子親和力 E_a と、該光電変換層12に隣接する第1ブロッキング層16のイオン化ポテンシャル I_p との差を Δ_1 とする。また、第2ブロッキング層18の電子親和力 E_a と該第2ブロッキング層18と隣接する対向電極108の仕事関数の差を Δ_2 とする。なお、図示しない、先述の逆順で積層された構成では、該第2ブロッキング層18と隣接する画素電極104の仕事関数の差を Δ_2 とする。

20

【0050】

図3及び図4に示す光電変換素子は、以下の条件(a)を満たす構成とすることで暗電流の増加を抑制することができる。又、条件(a)に加えて条件(b)及び(c)を満たす構成とすることで暗電流の増加をより一層抑制することができる。

(a) 光電変換層12に隣接する第1ブロッキング層16のイオン化ポテンシャル I_p とn型有機半導体の電子親和力 E_a との差 Δ_1 が1eV以上

(b) 第1ブロッキング層16及び第2ブロッキング層18を含む電荷ブロッキング層15の総厚が20nm以上

30

(c) 光電変換層12と隣接する第1ブロッキング層16の膜厚が10nm以上

【0051】

図5は、有機層の他の構成例を示す断面図である。図6は、図5に示す光電変換素子のエネルギーバンド図である。図5に示す光電変換素子は、電荷ブロッキング層が単層からなる。なお、図示しない、画素電極104、電荷ブロッキング層15、光電変換層12、対向電極108という逆順で積層された構成も、本構成と同様に、以下の記述で説明できる。

【0052】

電荷ブロッキング層15が単層構造である場合に、光電変換層12に含まれるn型有機半導体の電子親和力 E_a と、電荷ブロッキング層15のイオン化ポテンシャル I_p との差を Δ_1 とする。又、電荷ブロッキング層15の電子親和力 E_a と対向電極108の仕事関数の差を Δ_2 とする。なお、図示しない、先述の逆順で積層された構成では、該電荷ブロッキング層15と画素電極104の仕事関数の差を Δ_2 とする。

40

【0053】

図5及び図6に示す光電変換素子は、以下の条件(a)を満たす構成とすることで暗電流の増加を抑制することができる。又、条件(a)に加えて条件(b)を満たす構成とすることで暗電流の増加をより一層抑制することができる。

(a) 電荷ブロッキング層15のイオン化ポテンシャル I_p とn型有機半導体の電子親和力 E_a との差 Δ_1 が1eV以上

50

(b) 単層からなる電荷ブロッキング層 15 の膜厚が 20 nm 以上

【0054】

つまり、図 3 及び図 5 の有機層の構成によれば、単層又は複数層からなる電荷ブロッキング層 15 を備え、

(a) 電荷ブロッキング層 15 (電荷ブロッキング層 15 が複数層からなる場合には光電変換層 12 と隣接する層) のイオン化ポテンシャル I_p と n 型有機半導体の電子親和力 E_a との差 (1) が 1 eV 以上、

(b) 電荷ブロッキング層 15 の総厚が 20 nm 以上、

(c) 電荷ブロッキング層 15 が複数層からなる場合に、該複数層のうち光電変換層 12 と隣接する層が 10 nm 以上とすることで、暗電流の増加を抑制することができる。

10

【0055】

図 3 及び図 5 の光電変換素子では、対向電極 108 又は画素電極 104 から光電変換層 12 へ電子が注入されて暗電流が増加することを防止するために、2 が 1.3 eV 以上であることが好ましい。

【0056】

本構成による光電変換素子の有機層 107 に電圧を印加すると光電変換効率が向上する点で好ましい。印加電圧は、有機層 107 に掛かる電界強度により決まる。有機層 107 に加える電界として好ましくは、 $1 \times 10^3 \text{ V} \cdot \text{m}^{-1}$ 以上、更に好ましくは $1 \times 10^5 \text{ V} \cdot \text{m}^{-1}$ 以上、特に好ましくは $1 \times 10^7 \text{ V} \cdot \text{m}^{-1}$ 以上である。もっとも、高電界になるほど、光電変換素子の暗電流も増大することや、必要な印加電圧が高くなり、対向電極電圧供給部 115 を含む回路の設計、製造が複雑になることから、光電変換素子の SN 比向上と固体撮像装置の製造コスト低減が両立できる印加電圧を適切に決める必要がある。

20

【0057】

<画素電極>

画素電極 104 は、該画素電極上の光電変換層を含む有機層 107 で発生した電子又は正孔の電荷を捕集する。各画素電極で捕集された電荷が、対応する各画素の読出し回路 116 で信号となり、複数の画素から取得した信号から画像が合成される。

【0058】

画素電極 104 の端部に存在する段差が急峻だったり、該画素電極の表面に顕著な凹凸が存在したり、該画素電極上に微小な塵埃 (パーティクル) が付着したりすると、該画素電極上の有機層 107 が所望の膜厚より薄くなったり亀裂が生じたりする。そのような状態で該有機層上に対向電極 108 を形成すると、欠陥部分における該画素電極と該対向電極の接触や電界集中により、暗電流の増大や短絡などの画素不良が発生する。そのために、画素電極端部の段差や、画素電極表面の凹凸は低減することが好ましい。更に、画素電極上のパーティクルを除去するため、有機層 107 を形成する前に、半導体製造工程で利用されている一般的な洗浄技術により、基板を洗浄することが特に好ましい。

30

【0059】

次に、上記欠陥を防止する、画素電極の端部の構成について説明する。

図 7 は、画素電極 104 の断面を示す模式図である。画素電極 104 は、基板 101 上に絶縁層 102 を介して設けられている。画素電極 104 の端部には、該画素電極 104 の表面と、画素電極 104 間にある絶縁層 102 a の表面との段差 A が存在する。この段差 A は、画素電極 104 の製造方法によって、該画素電極 104 の膜厚より大きくなることも小さくなることもある。この構成では、画素電極 104 と、画素電極 104 間にある絶縁層 102 a を覆うように、有機層の電荷ブロッキング層 15 が積層されている。

40

【0060】

<画素電極の平坦化>

画素電極 104 端部の段差を低減するために、画素電極 104 の表面と画素電極 104 間の絶縁層 102 a の表面とを略同一平面にする、すなわち画素電極 104 を平坦化する構成が好ましい。以下、画素電極 104 を平坦化する構成とその製造方法を説明する。

50

【 0 0 6 1 】

画素電極 1 0 4 における平坦化の構成は、標準 C M O S イメージセンサプロセスなどの一般的な半導体製造工程における多層配線技術により形成することが信頼性と製造コストの観点から好ましい。平坦化の構成を有する画素電極 1 0 4 の製造方法としては、溝分離（トレンチアイソレーション）法と象嵌（ダマシン）法の 2 種がある。これら製造方法は、有機光電変換材料によって決まる画素電極 1 0 4 の材料や製造コストを勘案し、適宜選択される。

【 0 0 6 2 】

< 溝分離法 >

図 8 から図 1 1 に基づいて画素電極を溝分離法により形成する手順を説明する。

10

図 8 に示すように、汎用的な半導体製造工程により、読出し回路の多層配線の上に層間絶縁膜を介して、画素電極 1 0 4 となる金属層を形成する。画素電極、対向電極接続用パッド、ボンディング用パッドなどを形成する領域の金属層直下には、更に下層に形成された多層配線と金属層を接続するビアプラグ（接続部）1 0 5 をあらかじめ形成しておく。金属層は、読出し回路の多層配線と同様な構成で形成することが信頼性や製造コストの点から好ましい。金属層は、例えば、アルミニウム（A l）配線を利用した多層配線工程の場合は、バリアメタルとして窒化チタン（T i N）を組合せ、バリアメタル層 1 0 4 a（T i N）、配線層 1 0 4 b（A l）、バリアメタル層 1 0 4 c（T i N）の 3 層構成とすることが好ましい。

【 0 0 6 3 】

20

画素電極 1 0 4 を形成する手順としては、先ず図 9 に示すように、多層配線を予め形成した絶縁層 1 0 2 上に、バリアメタル層 1 0 4 c、配線層 1 0 4 b、バリアメタル層 1 0 4 a をこの順に積層する。

【 0 0 6 4 】

そして、図 1 0 に示すように、一般的な多層配線技術で利用するフォトリソグラフィ工程とドライエッチング工程により、画素電極 1 0 4 と、対向電極接続用パッド、ボンディング用パッドなどを形成する領域以外の金属層を除去して金属層の厚さに相当する溝（トレンチ）を画素電極 1 0 4 の周囲に形成する。

【 0 0 6 5 】

続いて、図 1 1 に示すように、多層配線工程により、画素電極形状にパターンニングした金属層上に絶縁層を形成する。C M O S イメージセンサプロセスなどで一般的に使用されており、下層の多層配線に使用した層間絶縁膜材料を成膜することが信頼性や製造コストの点から好ましい。例えば、酸化珪素、窒化珪素、窒化酸化珪素やそれらの積層膜が一般的に使用されている。

30

【 0 0 6 6 】

画素電極形状にパターンニングした金属層上に層間絶縁膜を成膜した後は、化学的機械研磨（C M P）法やエッチバック法により表面平坦化を実施する。C M O S イメージセンサプロセスなどで一般的に使用されており、下層の多層配線に使用した C M P 条件を実施することが信頼性と製造コストの点から好ましい。多層配線を形成する場合は、層間絶縁膜が所定の厚さになったところで研磨を終了するが、ここでは、画素電極 1 0 4 の形状にパターンニングした金属層表面が露出するまで研磨を続行する。金属層表面に成膜されているバリアメタル層 1 0 4 a を構成する T i N が、周囲の層間絶縁膜と比べて研磨速度が遅いため研磨ストップとなり、C M P が終了した時点で、画素電極表面と画素電極間のトレンチ（絶縁層）表面が略同一平面上となる平坦化電極が形成できる。更に、T i N 材料表面が露出しても、トレンチ表面にディッシングができない程度に C M P を適宜続行することにより、T i N 表面も研磨され、顕著に平滑化された画素電極 1 0 4 を得ることができ、好ましい。

40

【 0 0 6 7 】

< 象嵌法 >

図 1 2 から図 1 6 に基づいて画素電極を象嵌法により形成する手順を説明する。

50

図12は象嵌法により形成された画素電極104の構成を示している。画素電極104は、ビアプラグを構成するタングステン(W)等と同じ材料で構成され、画素電極104の表面と絶縁層102の表面とが略同一の平面である。

【0068】

画素電極104を形成する手順としては、先ず図13に示すように、読出し回路の多層配線上に、その製造工程で使用する層間絶縁膜を成膜し、表面をCMPなどで研磨し平坦化する。

【0069】

図14に示すように、画素電極104、対向電極接続用パッド、ボンディング用パッドなどを形成する領域に、それらを多層配線と接続するビアプラグを形成するためのビア孔h1を多層配線工程で利用するフォトリソグラフィ工程とドライエッチング工程で開口する。ここで、二重象嵌(デュアルダマシ)法を適用する場合は、層間絶縁膜の厚さから画素電極104の厚さを差し引いた深さだけ層間絶縁膜をエッチングする。エッチングストップパを設けるため、層間絶縁膜の厚さから画素電極104の厚さを差し引いた深さにエッチング速度が異なる材料を配置した多層構成の層間絶縁膜を形成することが、エッチング工程でのばらつきが抑制でき好ましい。

10

【0070】

続いて、図15に示すように、ビア孔h1を形成したら、更に、フォトリソグラフィ工程とドライエッチング工程で、画素電極104、対向電極用パッド、ボンディング用パッドの形状に合うよう開口h2を形成する。画素電極104の厚さ分だけエッチングすると、先に形成したビア孔h1が直下の多層配線まで貫通することになる。

20

【0071】

下層の多層配線で利用したビアプラグと同じ材料をビア孔h1に成長させることが、信頼性と製造コストの点から好ましい。この材料として、一般的に、銅(Cu)やタングステン(W)を化学的気相成膜(CVD)法により形成する。ビアプラグの材料を成膜する前に、ビア孔h1や開口h2の周縁面にはあらかじめバリアメタルとしてTiNなどがスパッタやCVDで成膜される。図16に示すように、表面の層間絶縁膜を被覆してビアプラグ材料を成膜した後で、CMP法やエッチバック法によって表面を平坦化する。層間絶縁膜がストップとなるので、層間絶縁膜表面を露出させると、ビアプラグ材料が画素電極104となり、画素電極104の表面と絶縁層102の表面が略同一の平面となり、平坦化電極が形成される。

30

【0072】

以上のように、平坦化電極は、画素電極表面と画素電極間の絶縁層表面との段差を解消して、有機層を積層した固体撮像装置の構成において暗電流増大や短絡欠陥の発生を防止することができる。更に、標準的な多層配線材料を画素電極104として使用するので、画素電極104が、読出し回路への迷光を防ぐ遮光層としての役割を兼ねる。又、画素電極104が入射光を有機層側へ反射することで、入射光を有効に活用することも可能になる。

【0073】

<対向電極>

40

図1に戻って、対向電極108は、光電変換層を含む有機層107を、画素電極104と共に挟込むことで有機層107に電界を掛け、又、光電変換層で発生した電荷のうち、画素電極104で捕集する信号電荷と逆の極性を持つ電荷を捕集する。この逆極性電荷の捕集は各画素間で分割する必要がないため、対向電極108は複数の画素で共通にすることができる。そのために共通電極(コモン電極)と呼ばれることもある。

【0074】

対向電極108は、光電変換層を含む有機層107に光を入射させるため、透明導電膜で構成されることが好ましく、例えば、金属、金属酸化物、金属窒化物、金属硼化物、有機導電性化合物、これらの混合物等が挙げられる。具体例としては、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化インジウム亜鉛(IZO)、酸化イ

50

ンジウムタンゲステン (I W O)、酸化チタン等の導電性金属酸化物、 T i N 等の金属窒化物、金 (A u)、白金 (P t)、銀 (A g)、クロム (C r)、ニッケル (N i)、アルミニウム (A l) 等の金属、更にこれらの金属と導電性金属酸化物との混合物又は積層物、ポリアニリン、ポリチオフェン、ポリピロール等の有機導電性化合物、これらと I T O との積層物、などが挙げられる。透明導電膜の材料として特に好ましいのは、 I T O、 I Z O、酸化錫、アンチモンドープ酸化錫 (A T O)、弗素ドープ酸化錫 (F T O)、酸化亜鉛、アンチモンドープ酸化亜鉛 (A Z O)、ガリウムドープ酸化亜鉛 (G Z O) のいずれかの材料である。

【 0 0 7 5 】

対向電極 1 0 8 の面抵抗は、読出し回路 1 1 6 が C M O S 型の場合は 1 0 k / 以下が好ましく、より好ましくは、 1 k / 以下である。読出し回路 1 1 6 が C C D 型の場合には 1 k / 以下が好ましく、より好ましくは、 0 . 1 k / 以下である。

10

【 0 0 7 6 】

< 封止層 >

封止層 1 1 0 としては次の条件が求められる。

第一に、積層型固体撮像装置の各製造工程において溶液、プラズマなどに含まれる光電変換材料を劣化させる因子の浸入を阻止して光電変換層を保護することが挙げられる。

第二に、積層型固体撮像装置を製造後に、水分子などの光電変換材料を劣化させる因子の浸入を阻止して、長期間の保存 / 使用にわたって、光電変換層の劣化を防止する。

第三に、封止層 1 1 0 を形成する際は既に形成された光電変換層を劣化させない。

20

第四に、入射光は封止層 1 1 0 を通じて光電変換層に到達するので、光電変換層で検知する波長の光に対して封止層 1 1 0 は透明でなくてはならない。

【 0 0 7 7 】

封止層 1 1 0 は、単一材料からなる薄膜で構成することもできるが、多層構成にして各層に別々の機能を付与することで、封止層 1 1 0 全体の応力緩和、製造工程中の発塵等によるクラック、ピンホールなどの欠陥発生の抑制、材料開発の最適化が容易になることなどの効果が期待できる。例えば、封止層 1 1 0 は、水分子などの劣化因子の浸透を阻止する本来の目的を果たす第 1 封止層の上に、その層で達成することが難しい機能を有する封止補助層 (第 2 封止層) を積層した 2 層構成を形成することができる。 3 層以上の構成も可能だが、製造コストを勘案するとなるべく層数は少ない方が好ましい。

30

【 0 0 7 8 】

< 原子層堆積法による封止層の形成 >

有機光電変換材料は水分子などの劣化因子の存在で顕著にその性能が劣化してしまう。

そのために、水分子を浸透させない緻密な金属酸化物・金属窒化物・金属窒化酸化物などセラミクスやダイヤモンド状炭素 (D L C) などで光電変換層全体を被覆して封止することが必要である。従来から、酸化アルミニウム、酸化珪素、窒化珪素、窒化酸化珪素やそれらの積層構成、それらと有機高分子の積層構成などを封止層として、各種真空成膜技術で形成されている。もっとも、これら従来からの封止層は、基板表面の構造物、基板表面の微小欠陥、基板表面に付着したパーティクルなどによる段差において、薄膜の成長が困難なので (段差が影になるので) 平坦部と比べて膜厚が顕著に薄くなる。このために段差部分が劣化因子の浸透する経路になってしまう。この段差を封止層で完全に被覆するには、平坦部において 1 μ m 以上の膜厚になるように成膜して、封止層全体を厚くする必要があった。

40

【 0 0 7 9 】

画素寸法が 2 μ m 未満、特に 1 μ m 程度の積層型の固体撮像装置において、カラーフィルタと光電変換層との距離、すなわち封止層の膜厚が大きいと、封止層 1 1 0 内で入射光が回折 / 発散してしまい、混色が発生する。このために、画素寸法が 1 μ m 程度の積層型の固体撮像装置は、封止層 1 1 0 全体の膜厚を減少させても素子性能が劣化しないような封止層材料と製造方法と選択することが必要になる。

【 0 0 8 0 】

50

原子層堆積 (ALD) 法は、CVD法の一環で、薄膜材料となる有機金属化合物分子、金属ハロゲン化物分子、金属水素化物分子の基板表面への吸着/反応と、それらに含まれる未反応基の分解を、交互に繰返して薄膜を形成する技術である。基板表面へ薄膜材料が到達する際は上記低分子の状態なので、低分子が入り込めるごくわずかな空間さえあれば薄膜が成長可能である。そのために、従来の薄膜形成法では困難であった段差部分を完全に被覆し(段差部分に成長した薄膜の厚さが平坦部分に成長した薄膜の厚さと同じ)、すなわち段差被覆性が非常に優れる。そのため、基板表面の構造物、基板表面の微小欠陥、基板表面に付着したパーティクルなどによる段差を完全に被覆できるので、そのような段差部分が光電変換材料の劣化因子の浸入経路にならない。封止層110の形成を原子層堆積法で行なった場合は従来技術よりも効果的に必要な封止層110の膜厚を薄くすることが可能になる。 10

【0081】

原子層堆積法で封止層110を形成する場合は、先述した封止層110に好ましいセラミクスに対応した材料を適宜選択できる。もっとも、本発明の光電変換層は有機光電変換材料を使用するために、有機光電変換材料が劣化しないような、比較的低温で薄膜成長が可能な材料に制限される。アルキルアルミニウムやハロゲン化アルミニウムを材料とした原子層堆積法によると、有機光電変換材料が劣化しない200未満で緻密な酸化アルミニウム薄膜を形成することができる。特にトリメチルアルミニウムを使用した場合は100程度でも酸化アルミニウム薄膜を形成でき好ましい。酸化珪素や酸化チタンも材料を適切に選択することで酸化アルミニウムと同様に200未満で緻密な薄膜を形成することができ好ましい。 20

【0082】

<封止補助層>

原子層堆積法により形成した薄膜は、段差被覆性、緻密性という観点からは比類なく良質な薄膜形成を低温で達成できる。もっとも、薄膜材料の物性が、フォトリソグラフィ工程で使用する薬品で劣化してしまうことがある。例えば、原子層堆積法で成膜した酸化アルミニウム薄膜は非晶質なので、現像液や剥離液のようなアルカリ溶液で表面が侵食されてしまう。この場合は、原子層堆積法で形成した酸化アルミニウム薄膜上に、耐薬品性に優れる薄膜を形成しなくてはならず、すなわち、封止層110は、第1封止層の上に該第1封止層を保護する機能を有する封止補助層(第2封止層)を備えた構成であることが必要になる。例えば、耐薬品性に優れる金属酸化物、金属窒化物、金属窒化酸化物などのセラミクスのいずれか1つを含む封止補助層を設ける構成が好ましい。これにより、封止層全体の耐薬品性を向上させることが容易になる。 30

【0083】

また、原子層堆積法のようなCVD法で形成した薄膜は内部応力が非常に大きな引張応力を持つ例が多く、半導体製造工程のように、断続的な加熱、冷却が繰返される工程や、長期間の高温/高湿度雰囲気下での保存/使用により、薄膜自体に亀裂の入る劣化が発生することがある。

【0084】

上記のような原子層堆積法で形成した封止層110の問題点を克服するために、例えば、スパッタ法などの物理的気相成膜(PVD)法で成膜した耐薬品性に優れる金属酸化物、金属窒化物、金属窒化酸化物などのセラミクスのいずれか1つを含む封止補助層を設ける構成が好ましい。ここで、原子層堆積法で形成されたものを第1封止層とし、該第1封止層上に、PVD法で形成され、金属酸化物、金属窒化物、金属窒化酸化物のいずれか1つを含むものを第2封止層とする。こうすれば、封止層全体の耐薬品性を向上させることが容易になる。更に、スパッタ法などのPVD法で成膜したセラミクスは大きな圧縮応力を持つことが多く、原子層堆積法で形成した該第1封止層の引張応力を相殺することができる。従って、封止層110全体の応力が緩和され、封止層110自体の信頼性が高まるのみならず、封止層110の応力が光電変換層などの性能を悪化させ又は破壊してしまう不良の発生を、顕著に抑制することが可能になる。こうすることで、封止層110の応力 40 50

を緩和することで暗電流の低減を図ることができる。

【0085】

特に、封止層110は、第1封止層上に、スパッタ法で形成された、酸化アルミニウム、酸化珪素、窒化珪素、窒化酸化珪素のいずれか1つを含む第2封止層とを有する構成であることが好ましい。

【0086】

封止層110の第1封止層は、膜厚が0.05 μ m以上、0.2 μ m以下であることが好ましい。また、第1封止層は、酸化アルミニウム、酸化珪素、酸化チタンのいずれかを含むことが好ましい。

【0087】

<緩衝層>

緩衝層109は、製造工程中の発塵などが原因で発生を皆無にすることが難しい封止層110の微小欠陥から侵入する、水分子などの有機光電変換材料を劣化させる因子を吸着及び/又は反応することで、その下の有機光電変換材料まで劣化因子が到達することを阻止する役割がある。また、封止層110として使用される緻密なセラミクス材料はその応力が大きいために、特に光電変換層の端部において応力が集中し、長期の保存/使用や、製造工程中の断続的な加熱、冷却といった熱衝撃によって、対向電極と画素電極が接触したり、光電変換層が剥離するような不良が発生することがある。この応力を緩和するための役割も緩衝層109が担う。更に、緩衝層109は光電変換層の上方に形成されるので透明な材料であることが求められる。

【0088】

上記を満足する緩衝層材料として、次のような有機材料と無機材料が挙げられる。有機材料は、ポリビニルアルコールのような高分子や、光電変換材料として利用されている有機半導体が挙げられる。無機材料は、弗化カルシウム、弗化マグネシウム、弗化リチウムのような金属弗化物や、酸化カルシウム、酸化珪素、酸化ストロンチウム、酸化バリウム、酸化マグネシウムのような金属酸化物が挙げられる。

【0089】

緩衝層109を被覆するように原子層堆積法で封止層110を形成する場合は、その材料となる有機金属化合物、金属ハロゲン化合物などが反応可能な、水酸基を有する有機高分子や金属酸化物が好ましい。特に、緩衝層109は酸化珪素、窒化珪素、窒化酸化珪素のいずれかを含むことが好ましい。また、緩衝層109を基板全体に成膜する、所謂べた成膜すると、基板端部から水分子などの劣化因子が、むしろ、緩衝層109を通じて光電変換層内部へ浸透してしまう。そのために、緩衝層109は、光電変換層を被覆する程度の領域でパターンングして、緩衝層109も光電変換層、対向電極108と同時に封止層110で完全に被覆することが好ましい。そのために、成膜時にメタルマスクを使用してパターンングが可能な、真空蒸着やスパッタなどのPVD法によって金属酸化物を緩衝層109として成膜することが特に好ましい。PVD法によって緩衝層109を真空成膜することで、緩衝層109を形成する際は、基板が外気に曝露されずに水分子などの劣化因子が混入せず、有機光電変換材料が劣化しないことから好ましい。

【0090】

製造の際、有機層に対する水分子などの劣化因子が混入しないよう、少なくとも有機層107、対向電極108、緩衝層109、封止層110は、基板を外気に曝露することなく真空及び/又は不活性気体雰囲気下で一貫して形成されることが好ましい。真空中及び/又はAr、N₂等の不活性ガス中で、基板を一切外気に曝露せず、電荷ブロッキング層、光電変換層、緩衝層109を成膜する真空蒸着装置と、対向電極108、封止層110の封止補助層を成膜するスパッタ装置と、封止層110を成膜する原子層堆積装置が、真空度1 \times 10⁻⁴Pa以下のクラスタ型真空搬送系にそれぞれ直結されている有機電界発光(有機EL)製造装置を使用することが特に好ましい。

【0091】

<カラーフィルタ、隔壁、遮光層、保護層>

複数の画素部にはそれぞれカラーフィルタが設けられている。また複数の画素部のうち隣り合うカラーフィルタの間に設けられた隔壁は、画素部に入射した光を該画素部の光電変換層へ集光させるための集光手段として機能する。カラーフィルタ製造工程は、周辺遮光層形成工程、第1色カラーフィルタ形成工程、第2色カラーフィルタ形成工程、第3色カラーフィルタ形成工程、隔壁形成工程とからなる。周辺遮光層として、第1～3色カラーフィルタのいずれかを有効画素領域外に形成してもよく、周辺遮光層のみを形成する工程を省略でき製造コストを抑えられる。隔壁形成工程は、周辺遮光層形成工程後、第1色カラーフィルタ形成工程後、第2色カラーフィルタ形成工程後、第3色カラーフィルタ形成工程後のいずれかで実施でき、利用する製造技術、製造方法の組合せにより適宜選択できる。なお、以下で説明する手順では、第2色カラーフィルタ形成工程後に隔壁形成工程を実施する例を紹介する。

10

【0092】

従来のカラーフィルタ製造方法としてフォトリソグラフィ法が挙げられる。フォトリソグラフィ法は、製造工程が半導体製造のフォトリソグラフィ工程に準じているため、初期投資の抑制が可能である。これにより、従来はカラーフィルタの製造方法として広く利用されていた。このフォトリソグラフィ法を用いたカラーフィルタの製造方法では、基板上に着色硬化性組成物等を含む感光性組成物を塗布し乾燥させて形成した薄膜をパターン露光、現像、ベーク処理することによって着色画素を形成し、この工程を各色で繰返し行なってカラーフィルタを製造する。このフォトリソグラフィ法は公知の技術を組合せて容易に本発明へも適用できる。

20

【0093】

一方、フォトリソグラフィ法を利用するカラーフィルタの製造方法に対して、より薄膜で、かつ微細パターンのカラーフィルタ形成に有効な方法としてドライエッチング法が用いられている。ドライエッチング法は、従来のフォトリソグラフィ法を用いたカラーフィルタ製造方法と比べて、光開始剤、モノマなどの感光性組成物やアルカリ可溶性樹脂を含まない着色硬化性組成物を使用するので、着色硬化性組成物全固形分量に占める着色剤の含有量を増加させる事が可能である。これにより、フォトリソグラフィ法に比べ、分光特性を同じ程度としながら膜厚を半減させたカラーフィルタ形成も可能であるので、混色が顕著になる画素寸法が2 μm 未満、特に1 μm 程度の固体撮像装置における、カラーフィルタ製造方法にドライエッチング法を適用することが好ましい。

30

【0094】

ここで、ドライエッチング法によるカラーフィルタ製造工程を説明する。ドライエッチング法を適用する場合、第1～3色カラーフィルタ形成工程は、更に、フォトレジストのパターニング工程、エッチング工程、フォトレジスト除去工程、着色層形成工程、平坦化工程からなる。なお、平坦化工程は、第1色カラーフィルタ形成工程及び/又は第2色カラーフィルタ形成工程で省略し、第3色カラーフィルタ形成工程で一括して行ない製造工程数を削減することができる。もっとも、最後に一括して平坦化する場合は各エッチング工程や平坦化工程の製造ばらつきが大きくなるので、利用する製造技術、製造方法の組合せにより、平坦化工程の省略を適切に考える必要がある。以下で説明する手順は、第1色カラーフィルタ形成工程の平坦化工程を省略した例である。

40

【0095】

図17は、以下で説明するカラーフィルタの構成例を示す平面図である。図17のカラーフィルタは、実際よりも画素部の数を少なくすることで構成を簡略化したものである。図18は、図17のカラーフィルタの断面図を示し、図18(a)は、図17のI-I'線断面を示し、図18(b)は、図17のII-II'線断面を示している。なお、図19から図41についても、各図(a)が、図17のI-I'線断面を示しているものとし、各図(b)がII-II'線断面を示しているものとする。

【0096】

[周辺遮光層形成工程]

図19から図23は、周辺遮光層形成工程の一例を示している。

50

図19は、封止層110の上に周辺遮光層113を形成した状態を示している。図20は、周辺遮光層113の上にフォトレジストを成膜した状態を示している。図21は、周辺遮光層113上のフォトレジストをパターン形成した状態を示している。図22は、周辺遮光層113をドライエッチングした状態を示している。図23は、ドライエッチング後に周辺遮光層113上のフォトレジストを剥離した状態を示している。

【0097】

周辺遮光層形成工程では、図19に示すように、封止層110の上全体へ周辺遮光層113を形成する黒着色剤を含む組成物を塗布する。次にホットプレートを用いて、雰囲気温度が180～250、5～10分間加熱処理し、塗布膜を硬化させて周辺遮光層（黒着色層）113を形成する。この加熱処理は組成物塗布後の乾燥と同時であってもよく、また塗布乾燥後に別途熱硬化の工程を設けてもよい。周辺遮光層113は、チタンブラックやカーボンブラックなどを分散させた黒着色剤組成物からなることが好ましい。周辺遮光層113は、後述の第1～3色カラーフィルタ形成工程の平坦化工程において研磨ストッパとして利用することができる。研磨ストッパを兼ねる場合は、耐研磨性を向上させる目的で、酸化アルミニウム、酸化珪素、酸化ジルコニウムなどの無機微粒子を、周辺遮光層を形成する組成物に添加することもできる。周辺遮光層113を第1～3色カラーフィルタのいずれかで形成する場合はこの工程は省略される。

10

【0098】

なお、有効画素領域外は、有機層107の端部が段差となるために周辺遮光層113を形成すると、周辺遮光層113の表面もその端部上方に段差が生じることがある。特に周辺遮光層113が研磨ストッパの役割も担う場合は、周辺遮光層113を厚めに形成した後に、後述する平坦化工程をあらかじめ実施し、その段差を研磨し周辺遮光層113の表面を平坦化することが好ましい。

20

【0099】

周辺遮光層形成工程の次は、以下のように、第1～3色カラーフィルタ形成工程を順次おこなってカラーフィルタを形成する。ここでは、第1色カラーフィルタとして赤色のカラーフィルタ（図中「R」で示す。）、第2色カラーフィルタとして青色のカラーフィルタ（図中「B」で示す。）、第3色カラーフィルタとして緑色のカラーフィルタ（図中「G」で示す。）、を例として用いて説明する。

【0100】

30

[フォトレジストのパターニング]

第1色カラーフィルタ形成工程では、先ず、図20に示すように、周辺遮光層113上にポジ型のフォトレジスト（例えば、富士フイルムエレクトロニクスマテリアルズ製FH1622BC）を塗布する。ホットプレートで、80～100の範囲で、60秒プリベークを実施して、フォトレジストを形成する。

【0101】

続いて、図21に示すように、フォトレジストの上方からフォトマスクを用いて、第1～3色カラーフィルタが配列される有効画素領域に合わせた領域を露光する。例えば、水銀灯i線（波長365nm）を使用する露光ステップを用いる。次に、ホットプレートで、100～120の範囲で、90秒露光後加熱（PEB）処理を行なう。その後、現像液でパドル現像処理を行ない、更にホットプレートでポストベーク処理を実施し、有効画素領域のフォトレジストを除去する。このとき、周辺遮光層113の上方の領域にフォトレジストを残す。

40

【0102】

[エッチング工程]

次に、フォトレジストをマスクとして周辺遮光層113にドライエッチングを行なう工程について説明する。ドライエッチング装置としては、例えば、反応性イオンエッチング（RIE）装置を用いる。RIE装置は、平行平板型や容量結合型、電子サイクロトロン共鳴型などの公知な構造で、高周波放電を用いてドライエッチングを行なうことができる。このRIE装置を用いて、フォトレジストをマスクとして周辺遮光層113にドライエ

50

ッチング工程を行なう。これにより、図 2 2 に示すように、第 1 ~ 3 色カラーフィルタが配列される有効画素領域の遮光層を除去する。

【 0 1 0 3 】

本発明では、周辺遮光層 1 1 3 のエッチング工程では、開口部形成ドライエッチング処理、残渣除去ドライエッチング処理を順次おこなう。エッチング工程ではまず、開口部形成ドライエッチング処理を行なう。

【 0 1 0 4 】

[開口部形成ドライエッチング処理]

開口部形成ドライエッチング処理を行なう場合、周辺遮光層 1 1 3 を矩形に加工する観点から、弗素系ガスの少なくとも 1 種と O_2 ガスとを少なくとも含む混合ガスを第 1 のエッチングガスとして用いることが好ましい。そして、開口部形成ドライエッチング処理では、平面電極（陰極）上に半導体基板を設置した処理室の内部へ、第 1 のエッチングガスを導入する。そしてこのエッチングガスが導入された状態で、平面電極と対向電極との間に高周波電圧が印加されると、陰極効果により周辺遮光層 1 1 3 を矩形に加工するエッチングが施される。この開口部形成ドライエッチング処理に用いる弗素系ガスとしては、下記式（1）で表される弗素系化合物のガスが好ましい。

【 0 1 0 5 】

【 化 1 】



【 0 1 0 6 】

[式中、n は 1 ~ 6 を表し、m は 0 ~ 1 3 を表し、l は 1 ~ 1 4 を表す。]

【 0 1 0 7 】

上記式（1）で表される弗素系ガスとしては、例えば、 CF_4 、 C_2F_6 、 C_3F_8 、 C_2F_4 、 C_4F_8 、 C_4F_6 、 C_5F_8 、及び CHF_3 の群からなる少なくとも 1 種を挙げることができる。本発明における弗素系ガスは、前記群の中から 1 種のガスを選択して用いることができ、また、2 種以上のガスを組合せて用いることができる。中でも、弗素系ガスは、被エッチング部分の矩形性維持の観点から、 CF_4 、 C_4F_6 、 C_4F_8 、及び CHF_3 の群から選ばれる少なくとも 1 種であることが好ましく、 CF_4 及び / 又は C_4F_6 であることがより好ましく、 CF_4 と C_4F_6 の混合ガスであることが特に好ましい。

【 0 1 0 8 】

開口部形成ドライエッチング処理で用いる混合ガスは、エッチングプラズマの安定性、及び被エッチング形状の垂直性を維持する観点から、前記弗素系ガス及び O_2 ガスに加え、他のガスとして更に、He、Ne、Ar、Kr、Xe などの希ガス、塩素、弗素、臭素等のハロゲン原子を含むハロゲン系ガス（例えば、 CCl_4 、 $CClF_3$ 、 AlF_3 、 $AlCl_3$ 等）、 N_2 、CO、及び CO_2 の群から選ばれる少なくとも 1 種を含むことが好ましく、Ar、He、Kr、 N_2 、及び Xe の群から選ばれる少なくとも 1 種を含むことがより好ましく、He、Ar 及び Xe の群から選ばれる少なくとも 1 種を含むことが更に好ましい。但し、エッチングプラズマの安定性、及び被エッチング形状の垂直性を維持することが可能である場合は、開口部形成ドライエッチング処理で用いる混合ガスは、弗素系ガス及び O_2 ガスのみからなるものであってもよい。

【 0 1 0 9 】

[残渣除去ドライエッチング処理]

残渣除去ドライエッチング処理では、 O_2 ガスを含まない第 2 のエッチングガスを用いてドライエッチング処理を行なうことで、周辺遮光層 1 1 3 の矩形性を維持したまま、フォトレジストの表面変質層と遮光層が除去された領域の残渣を除去することができる。

【 0 1 1 0 】

残渣除去ドライエッチング処理で用いる第 2 のエッチングガスは、 O_2 ガスを含まない

るが、エッチングプラズマの安定性の点から、He、Ne、Ar、Kr、Xe、及びN₂ガスの群から選ばれる少なくとも1種のガスからなる第3のエッチングガスを更に含み、この第3のエッチングガスとO₂ガスとの混合比率(Arなどのガス/O₂ガス)が、流量比で40/1以下であることが好ましく、20/1以下であることがより好ましく、10/1以下であることが更に好ましい。また、残渣の除去性能を向上させるために、更に5%以下の弗素系化合物のガスを含んでもよい。

【0111】

第3のエッチングガスは、He、Ar及びXeの群から選ばれる少なくとも1種のガスであることがより好ましい。但し、エッチングプラズマの安定性を維持することが可能である場合は、第2のエッチングガスはO₂のみで構成し、第4のガスを含みなくてもよい。

10

【0112】

また、残渣除去ドライエッチング処理は、あらかじめ算出されたエッチング処理時間に基づいてドライエッチング処理を終了することが好ましい。例えば、残渣除去ドライエッチング処理時間としては、フォトレジストの矩形性維持の点から、3~10秒であることが好ましく、4~8秒であることがより好ましい。

【0113】

[フォトレジスト除去工程]

エッチング工程の次はフォトレジスト除去工程を行なう。まず、溶剤若しくはフォトレジスト剥離液を使用して、フォトレジスト剥離処理を実施し、周辺遮光層113上に残存するフォトレジストの除去を行なう。若しくは、上述した残渣除去エッチング処理の時間を延長してフォトレジストを除去する。

20

【0114】

なお、フォトレジスト除去工程の後には、更に、脱溶剤、脱水のためベーク処理を行なう工程を設けることができる。以上のように、カラーフィルタを形成しようとする領域(有効画素領域)の遮光層をエッチングで除去し、フォトレジストを剥離する。

【0115】

本発明におけるフォトレジスト除去工程は、1)フォトレジスト上に、剥離液又は溶剤を付与して、フォトレジストを除去可能な状態にする工程と、2)上記フォトレジストを、洗浄水を用いて除去する工程と、を含むことが好ましい。フォトレジスト上に、剥離液又は溶剤を付与して、除去可能な状態にする工程としては、例えば、剥離液又は溶剤を、少なくともフォトレジスト上に付与し、所定の時間停滞させるパドル現像工程を挙げることができる。剥離液又は溶剤を停滞させる時間としては、特に制限はないが、数十秒から数分であることが好ましい。

30

【0116】

洗浄水を用いてフォトレジストを除去する工程としては、例えば、スプレ式又はシャワ式の噴射ノズルから、フォトレジストに洗浄水を噴射して、フォトレジストを除去する工程を挙げることができる。洗浄水としては、純水を好ましく用いることができる。また、噴射ノズルとしては、その噴射範囲内に支持体全体が包含される噴射ノズルや、可動式の噴射ノズルであってその可動範囲が支持体全体を包含する噴射ノズルを挙げることができる。噴射ノズルが可動式の場合、フォトレジストを除去する工程中に支持体中心部から支持体端部までを2回以上移動して洗浄水を噴射することで、より効果的にフォトレジストを除去することができる。

40

【0117】

剥離液は、一般的には有機溶剤を含有するが、無機溶媒を更に含有してもよい。有機溶剤としては、例えば、1)炭化水素系化合物、2)ハロゲン化炭化水素系化合物、3)アルコール系化合物、4)エーテル又はアセタール系化合物、5)ケトン又はアルデヒド系化合物、6)エステル系化合物、7)多価アルコール系化合物、8)カルボン酸又はその酸無水物系化合物、9)フェノール系化合物、10)含窒素化合物、11)含硫黄化合物、12)含弗素化合物が挙げられる。剥離液としては、含窒素化合物を含有することが好

50

ましく、非環状含窒素化合物と環状含窒素化合物とを含むことがより好ましい。

【0118】

剥離液は、非環状含窒素化合物として、モノエタノールアミン、ジエタノールアミン及びトリエタノールアミンから選ばれる少なくとも1種と、環状含窒素化合物として、N-メチル-2-ピロリドン及びN-エチルモルホリンから選ばれる少なくとも1種とを含むことがより好ましく、モノエタノールアミンとN-メチル-2-ピロリドンとを含むことが更に好ましい。前記非環状含窒素化合物の含有量が、剥離液100質量部に対して、9質量部以上11質量部以下であって、環状含窒素化合物の含有量が65質量部以上70質量部以下であることが望ましい。また本発明における剥離液は、非環状含窒素化合物と環状含窒素化合物の混合物を純水で希釈したものであることが好ましい。

10

【0119】

フォトレジスト除去工程は、着色層上に形成されたフォトレジストが除去されていればよく、着色層の側壁にエッチング生成物が付着している場合であっても、該生成物が完全に除去されていなくてもよい。本発明におけるフォトレジスト除去工程は、更にポストベークによる脱水処理を追加することが更に好ましい。

【0120】

[第1色カラーフィルタ形成工程]

フォトレジスト除去工程の後、続いて第1色カラーフィルタ工程を行なう。図24は、第1色カラーフィルタを成膜した状態を示している。図25は、第1色カラーフィルタ上にフォトレジストを成膜した状態を示している。図26は、フォトレジストを露光、現像した状態を示している。図27は、第1色カラーフィルタをドライエッチングした状態を示している。図28は、第1色カラーフィルタ上のフォトレジストを剥離した状態を示している。

20

【0121】

まず、図24に示すように、周辺遮光層113上全体を覆うと共に、開口部に埋込むようにして、第1色カラーフィルタを構成する組成物を塗布する。その後、ホットプレートを用いてポストベーク処理することで第1色カラーフィルタが形成される。

【0122】

なお、この第1色カラーフィルタ形成工程では、この後の工程で研磨などの平坦化をすることを考慮し、研磨ストッパとなる周辺遮光層113の上面よりも第1色カラーフィルタの上面が上方に位置するように形成しておく。第1~3色カラーフィルタ形成工程の平坦化工程において、第1色カラーフィルタを研磨ストッパとして利用する場合は、耐研磨性を向上させる目的で、酸化アルミニウム、酸化珪素、酸化ジルコニウムなどの無機微粒子を、第1色カラーフィルタを形成する着色層組成物に添加することもできる。

30

【0123】

次に、図25に示すように、第1色カラーフィルタ上全体にポジ型フォトレジストを塗布し、プリベークを実施してフォトレジストを形成する。

【0124】

そして、i線露光ステップを用いて、図26に示すように、第2色カラーフィルタを形成しようとする領域を、パターニングしてフォトレジストを除去する。なお、フォトレジストのパターンを形成する処理などは先述のパターニング工程と同様である。

40

【0125】

更に、図27に示すように、フォトレジストをマスクとし、第2色カラーフィルタを形成しようとする領域の第1色カラーフィルタを除去するエッチング工程を行なう。このエッチング工程では、第1色カラーフィルタに矩形の画素パターンを加工する観点から、先述の通り、弗素系ガスと O_2 ガスとを含む第1のエッチングガスを用いた開口部形成ドライエッチング処理と、 N_2 ガスと O_2 ガスとを含む第2のエッチングガスを用いた残渣除去ドライエッチング処理を順次おこなって、第2色カラーフィルタを形成しようとする領域を除去することが好ましい。

【0126】

50

エッチング工程の次は、図 28 に示すように、フォトレジストの除去工程を行なう。フォトレジスト除去の処理方法、条件、溶剤又は剥離剤などは、先述のフォトレジスト除去工程と同様である。

【0127】

[第2色カラーフィルタ形成工程]

図 29 は、第 2 色カラーフィルタを成膜した状態を示している。図 30 は、第 1 色及び第 2 色カラーフィルタを平坦化した状態を示している。

第 2 色カラーフィルタ形成工程では、図 29 に示すように、研磨ストッパとなる周辺遮光層 113 及び第 1 色カラーフィルタの上面全体を覆うと共に、開口部に埋込むように、第 2 色カラーフィルタを形成する。第 1 色カラーフィルタの形成方法と同様に、カラーフィルタ組成物を塗布する。カラーフィルタ組成物の塗布後、ホットプレートを用いてポストバーク処理し、第 2 色カラーフィルタが形成される。第 2 色カラーフィルタを研磨ストッパとして利用する場合は、耐研磨性を向上させる目的で、酸化アルミニウム、酸化珪素、酸化ジルコニウムなどの無機微粒子を、第 2 色カラーフィルタを形成する着色層組成物に添加することもできる。

【0128】

[平坦化工程]

図 30 に示すように、平坦化工程では、CMP 装置を用いて、研磨ストッパとなる周辺遮光層 113 が露出するまで第 1 色カラーフィルタ及び第 2 色カラーフィルタを研磨して平坦化する。これにより、第 1 色カラーフィルタ及び第 2 色カラーフィルタよりも耐研磨性の高い研磨ストッパとなる周辺遮光層 113 が露出すると、第 1 色カラーフィルタ及び第 2 色カラーフィルタを研磨する速度が遅くなる。このため、研磨処理の終点、すなわち研磨ストッパとなる周辺遮光層 113 の表面に第 1 色カラーフィルタ及び第 2 色カラーフィルタの表面を合わせやすくなる。

【0129】

[研磨の条件]

研磨剤には、酸化珪素微粒子を分散したスラリーを使用し、研磨装置には、スラリー流量： $100 \sim 250 \text{ cm}^3 \cdot \text{min}^{-1}$ 、ウエハ圧： $0.2 \sim 5.0 \text{ psi}$ 、リテーナリング圧： $1.0 \sim 2.5 \text{ psi}$ 、研磨布からなる装置を使用することができる。ウエハ、研磨布の回転数は $30 \text{ rpm} \sim 100 \text{ rpm}$ 程度の回転数により、マイクロスクラッチの少ないカラーフィルタを形成することができる。研磨終了後、純水でクリーニングする。その後、ポストバーク処理を実施して含有水分を除去する。

【0130】

[隔壁形成工程]

図 31 は、第 1 色及び第 2 色カラーフィルタ上にフォトレジストを成膜した状態を示している。図 32 は、フォトレジストを現像、露光した状態を示している。図 33 は、フォトレジストをマスクとしてドライエッチングした状態を示している。図 34 は、フォトレジストを剥離した状態を示している。図 35 は、隔壁材料を成膜した状態を示している。図 36 は、第 1 色及び第 2 色カラーフィルタと隔壁を平坦化した状態を示している。隔壁形成工程では、まず、図 31 に示すように、第 1 色カラーフィルタ、第 2 色カラーフィルタ、周辺遮光層 113 上の全体にポジ型フォトレジストを塗布し、プリバークを実施してフォトレジストを形成する。

【0131】

次に、i 線露光ステップを用いて、図 32 に示すように、開口を形成しようとする領域のフォトレジストをパターンングして除去する。なお、フォトレジストのパターンを形成する処理としては先述のパターンング工程と同様である。

【0132】

そして、図 33 に示すように、フォトレジストをマスクとし、開口を形成しようとする領域を除去するエッチング工程を行なう。このエッチング工程では、先述のエッチング工程と同様に、開口部形成ドライエッチング処理及び残渣除去ドライエッチング処理を行な

10

20

30

40

50

って第1及び第2色カラーフィルタに開口部を形成する。

【0133】

エッチング工程の次は、フォトレジストの除去工程を行なう。図34は、フォトレジストが除去された状態を示す。なお、フォトレジスト除去の処理方法、条件、溶剤又は剥離剤などは、先述のフォトレジスト除去工程と同様である。フォトレジスト除去工程の次は、隔壁形成工程を行なう。

【0134】

隔壁形成工程では、研磨ストッパとなる周辺遮光層113、第1及び第2色カラーフィルタ上全体を覆うと共に、開口部に埋込むようにして、隔壁を形成する。図35に示すように、第1色カラーフィルタの形成方法と同様に隔壁組成物を塗布する。隔壁組成物の塗布後、ホットプレートを用いてポストバーク処理し、隔壁112が形成される。

10

【0135】

隔壁材料としては、第1～3色カラーフィルタより屈折率が低い透明材料が好ましく、屈折率1.5未満が好ましく、屈折率1.4未満がより好ましい。酸化珪素などの多孔質膜やシロキサンポリマ、非晶質弗素樹脂などが挙げられる。JSR製オプスター低屈折率材料JNシリーズ、東レ製NRシリーズ、旭硝子製サイトップシリーズ、DuPont製Teflon AFグレードなどが上市されている。隔壁112を研磨ストッパとして利用する場合は、耐研磨性を向上させる目的で、酸化アルミニウム、酸化珪素、酸化ジルコニウムなどの無機微粒子を、隔壁組成物に添加することもできる。

【0136】

第3色カラーフィルタ形成工程を行なう前に、図36に示すように、研磨ストッパとなる周辺遮光層113が露出するまで、第1色カラーフィルタ、第2色カラーフィルタ、隔壁112を研磨する。隔壁形成工程の次は、第3色カラーフィルタ形成工程を行なう。なお、この平坦化工程を省略し、第3色カラーフィルタ形成工程で一括して研磨することも可能である。

20

【0137】

なお、隔壁112を形成しない場合は、この隔壁形成工程を省略して、第2色カラーフィルタ形成後に第3色カラーフィルタ形成工程を実施する。また、隔壁形成工程は、この説明のように、第2色カラーフィルタ形成工程と第3色カラーフィルタ形成工程の間に限らず、利用する製造技術、製造方法の組合せにより、周辺遮光層113形成工程及び第1～3色カラーフィルタ形成工程と、適宜、順番を入れ替えることができる。

30

【0138】

[第3色カラーフィルタ形成工程]

図37は、第1色、第2色カラーフィルタ及び隔壁上にフォトレジストを成膜した状態を示している。図38は、フォトレジストを露光、現像した状態を示している。図39は、隔壁の一部をエッチングして第3色カラーフィルタの領域を形成した状態を示している。図40は、フォトレジストを剥離した状態を示している。図41は、第3色カラーフィルタを成膜した状態を示している。第3色カラーフィルタ形成工程では、まず、図37に示すように、隔壁材料層上全体にポジ型フォトレジストを塗布し、プリバークを実施してフォトレジストを形成する。

40

【0139】

次に、図38に示すように、i線露光ステップを用いて、第3色カラーフィルタを形成しようとする領域を、パターンニングしてフォトレジストを除去する。なお、フォトレジストのパターンを形成する処理としては先述のパターンニング工程と同様である。

【0140】

そして、図39に示すように、フォトレジストをマスクとし、第3色カラーフィルタを形成しようとする領域を除去するエッチング工程を行なう。このエッチング工程では、先述のエッチング工程と同様の開口部形成ドライエッチング処理及び残渣除去ドライエッチング処理を行なって隔壁112に開口部を形成する。本工程前のフォトレジストパターンを形成する工程と本工程において、フォトレジストの処理条件及び/又はドライエッチン

50

グの処理条件を調整して、所望の幅の隔壁 1 1 2 を形成できるように開口部寸法を決定する。例えば画素寸法が $1.0 \mu\text{m}$ の場合、画素の開口率を大きくするために隔壁 1 1 2 の幅は $0.1 \mu\text{m}$ 以下が好ましく、開口部寸法は $0.9 \mu\text{m}$ 以上 $1.0 \mu\text{m}$ 未満とする。

【0141】

図 40 に示すように、エッチング工程の次に、フォトレジストの除去工程を行なう。フォトレジスト除去の処理方法、条件、溶剤又は剥離剤などは、先述のフォトレジスト除去工程と同様である。

【0142】

フォトレジストを除去した後、図 41 に示すように、第 1 色カラーフィルタ、第 2 色カラーフィルタ、及び、隔壁 1 1 2 とその開口部を全て覆うように第 3 色カラーフィルタを形成する。第 3 色カラーフィルタの形成方法は、第 1 色カラーフィルタ及び第 2 色カラーフィルタの形成方法と同様にカラーフィルタ組成物を塗布する。カラーフィルタ組成物の塗布後、ホットプレートを用いてポストバーク処理し、第 3 色カラーフィルタが形成される。

【0143】

第 3 色カラーフィルタの形成工程後に、平坦化工程を行なう。

【0144】

平坦化工程では、CMP 装置を用いて、研磨処理を実施し、研磨ストッパとなる周辺遮光層 1 1 3、第 1 色カラーフィルタ、第 2 色カラーフィルタ、隔壁 1 1 2 の上面が露出するまで第 3 色カラーフィルタの表面を平坦化する。なお、平坦化工程では、先述の平坦化工程同様の処理で第 3 色カラーフィルタを研磨処理する。これにより、第 3 色カラーフィルタよりも耐研磨性の高い研磨ストッパとなる周辺遮光層 1 1 3 が露出するまで研磨すると、予め形成した研磨ストッパとなる周辺遮光層 1 1 3 の上面、すなわち研磨処理の終点到、第 3 色カラーフィルタの上面の位置を合わせやすくなる。こうして、図 18 に示すように、第 1 ~ 第 3 色カラーフィルタが有効画素領域内に配列され、それらカラーフィルタは低屈折率材料からなる隔壁 1 1 2 で各々区画され、上面が研磨ストッパとなる周辺遮光層 1 1 3 の上面と同一面となるカラーフィルタが形成される。

【0145】

上記例のように、図 17 のベイア配列に従う赤色カラーフィルタ (R)、緑色カラーフィルタ (G)、青色カラーフィルタ (B)、及びそれら画素間に配置された隔壁 1 1 2 を形成する場合、赤色カラーフィルタと青色カラーフィルタを形成してから隔壁材料を成膜し、最後に緑色カラーフィルタを形成する順序が製造コストの点から好ましい。その理由は、隔壁材料を成膜する前のエッチング工程 (図 33) で形成する開口部 I と、緑色カラーフィルタ材料を成膜する前のエッチング工程 (図 39) で形成する開口部 II が、表面から平面視した重心が同一で、開口寸法が隔壁 1 1 2 の幅だけ異なるからである。例えば、画素寸法が $1.0 \mu\text{m}$ で幅 $0.1 \mu\text{m}$ の隔壁を形成する場合、開口部 I と開口部 II の重心を同一にして、開口部 I の寸法を $1.1 \mu\text{m}$ 、開口部 II の寸法を $0.9 \mu\text{m}$ とすれば、隔壁 1 1 2 の幅が $0.1 \mu\text{m}$ となる。もし、全てのカラーフィルタを形成した後に隔壁を形成する場合は $0.1 \mu\text{m}$ 幅の開口部を形成するために、高解像度のパターニング技術が必要となり製造コストが増大する。一方で上記例では、最小の開口寸法が $0.9 \mu\text{m}$ なので汎用的なフォトリソグラフィ技術を適用でき製造コストが抑えられる。更に、開口部 I と開口部 II の形状と重心が同じなので、それぞれの開口部を形成する前のフォトレジストパターンの形成工程において、露光用フォトマスクを共通として、露光条件、現像条件、エッチング条件を調整することで開口寸法だけを変化させることが可能である。つまり高価なフォトマスクを削減でき好ましい。

【0146】

なお、上記の平坦化工程では、研磨 (CMP) 処理でカラーフィルタの平坦化を行なっているが、本発明はこれに限るものではなく、先述したドライエッチング処理と同様の方法で、カラーフィルタを全面エッチング (エッチバック処理) して平坦化してもよい。

【0147】

[着色組成物]

カラーフィルタを形成する着色組成物について以下に説明する。着色組成物は、ドライエッチングでパターン形成することで光硬化性成分を除くことができる。光硬化性成分を少なくあるいは好ましくは除いた着色組成物では、着色剤の濃度を高めることができる。したがって、困難とされていた従来以上に薄膜化されたカラーフィルタ層を、透過分光を維持しながら形成することが可能になる。よって、光硬化性成分を含まない非感光性の硬化性組成物が好ましく、より好ましくは熱硬化性組成物である。

【 0 1 4 8 】

以下、熱硬化性組成物について説明する。熱硬化性組成物は、着色剤と、熱硬化性化合物とを含んでなり、全固形分中における着色剤濃度は50質量%以上100質量%未満であることが好ましい。着色剤濃度を高めることにより、より薄膜のカラーフィルタを形成することができる。

10

【 0 1 4 9 】

[着色剤]

着色剤としては、特に限定されず、公知の染料や顔料を1種又は2種以上混合して用いることができる。

【 0 1 5 0 】

顔料としては、従来公知の種々の無機顔料又は有機顔料を挙げることができる。また、無機顔料であれ有機顔料であれ、高透過率であることが好ましいことを考慮すると、平均粒子径がなるべく小さい顔料の使用が好ましく、ハンドリングをも考慮すると、上記顔料の平均粒子径は、0.01 μ m~0.1 μ mが好ましく、0.01 μ m~0.05 μ mがより好ましい。

20

【 0 1 5 1 】

好ましい顔料としては、以下のものが挙げられる。但し、本発明は、これらに限定されるものではない。

C . I . ピグメント・イエロ 1 1 , 2 4 , 1 0 8 , 1 0 9 , 1 1 0 , 1 3 8 , 1 3 9 , 1 5 0 , 1 5 1 , 1 5 4 , 1 6 7 , 1 8 0 , 1 8 5 ;

C . I . ピグメント・オレンジ 3 6 , 7 1 ;

C . I . ピグメント・レッド 1 2 2 , 1 5 0 , 1 7 1 , 1 7 5 , 1 7 7 , 2 0 9 , 2 2 4 , 2 4 2 , 2 5 4 , 2 5 5 , 2 6 4 ;

30

C . I . ピグメント・バイオレット 1 9 , 2 3 , 3 2 ;

C . I . ピグメント・ブル 1 5 : 1 , 1 5 : 3 , 1 5 : 6 , 1 6 , 2 2 , 6 0 , 6 6 ;

C . I . ピグメント・グリーン 7 , 3 6 , 5 8 ;

【 0 1 5 2 】

着色剤が染料である場合には、組成物中に均一に溶解して非感光性の熱硬化性着色樹脂組成物を得ることができる。

【 0 1 5 3 】

組成物を構成する着色剤として使用できる染料は、特に制限はなく、従来カラーフィルタ用として公知の染料が使用できる。化学構造としては、ピラゾールアゾ系、アニリノアゾ系、トリフェニルメタン系、アントラキノン系、アンスラピリドン系、ベンジリデン系、オキソノール系、ピラゾロトリアゾールアゾ系、ピリドンアゾ系、シアニン系、フェノチアジン系、ピロロピラゾールアゾメチン系、キサテン系、フタロシアニン系、ペンゾピラン系、インジゴ系等の染料が使用できる。

40

【 0 1 5 4 】

着色熱硬化性組成物の全固形分中の着色剤含有率は、特に限定されるものではないが、好ましくは30~60質量%である。30質量%以上とすることでカラーフィルタとして適度な色度を得ることができる。また、60質量%以下とすることで光硬化を十分に進めることができ、膜としての強度低下を抑制することができる。

【 0 1 5 5 】

[熱硬化性化合物]

50

熱硬化性化合物としては、加熱により膜硬化を行えるものであれば特に限定はなく、例えば、熱硬化性官能基を有する化合物を用いることができる。前記熱硬化性化合物としては、例えば、エポキシ基、メチロール基、アルコキシメチル基及びアシロキシメチル基から選ばれる少なくとも1つの基を有するものが好ましい。

【0156】

更に好ましい熱硬化性化合物としては、(a)エポキシ化合物、(b)メチロール基、アルコキシメチル基及びアシロキシメチル基から選ばれる少なくとも1つの置換基で置換された、メラミン化合物、グアナミン化合物、グリコールウリル化合物又はウレア化合物、(c)メチロール基、アルコキシメチル基及びアシロキシメチル基から選ばれる少なくとも1つの置換基で置換された、フェノール化合物、ナフトール化合物又はヒドロキシアントラセン化合物、が挙げられる。中でも、前記熱硬化性化合物としては、多官能エポキシ化合物が特に好ましい。

10

【0157】

着色熱硬化性組成物中における上記熱硬化性化合物の総含有量としては、素材により異なるが、該硬化性組成物の全固形分(質量)に対して、0.1~50質量%が好ましく、0.2~40質量%がより好ましく、1~35質量%が特に好ましい。

【0158】

[各種添加物]

着色熱硬化性組成物には、本発明の効果を損なわない範囲で、必要に応じて、各種添加物、例えば、バインダ、硬化剤、硬化触媒、溶剤、充填剤、前記以外的高分子化合物、界面活性剤、密着促進剤、酸化防止剤、紫外線吸収剤、凝集防止剤、分散剤、等を配合することができる。

20

【0159】

[フォトレジスト]

前述のとおり、ドライエッチング法により第1~第3色カラーフィルタを形成する場合には、フォトレジストを用いてレジストパターンを形成する。また、除去工程においても、フォトレジストを用いてレジストパターンを形成することが好ましい。

【0160】

ポジ型の感光性樹脂組成物としては、紫外線(水銀灯g線、h線、i線)、エキシマレーザ等を含む遠紫外線、電子線、イオンビーム及びX線等の放射線に感応するポジ型フォトレジスト用に好適なポジレジスト組成物が使用できる。上記放射線のうち、感光性樹脂層を露光するものとしては、g線、h線、i線が好ましく、中でもi線が好ましい。

30

【0161】

具体的には、上記ポジ型の感光性樹脂組成物は、キノンジアジド化合物及びアルカリ可溶性樹脂を含有する組成物が好ましい。キノンジアジド化合物及びアルカリ可溶性樹脂を含有するポジ型の感光性樹脂組成物は、500nm以下の波長の光照射によりキノンジアジド基が分解してカルボキシル基を生じ、結果としてアルカリ不溶状態からアルカリ可溶性になることを利用してポジ型フォトレジストとして用いられている。このポジ型フォトレジストは解像力が著しく優れているので、半導体製造工程で広く用いられている。前記キノンジアジド化合物としては、ナフトキノンジアジド化合物が挙げられる。

40

【0162】

現像液は、周辺遮光層には影響を与えず、ポジレジストの露光部及びネガレジストの未硬化部を溶解するものであればいかなるものも用いることができる。具体的には、種々の有機溶剤の組合せやアルカリ性の水溶液を用いることができる。

【0163】

上記カラーフィルタの形成工程の説明では、レッド(R)、グリーン(G)、ブルー(B)による原色系のカラーフィルタを作成する場合を例に説明したが、これに限らず、シアン、マゼンタ、イエロー、(グリーン)を用いた補色系のカラーフィルタを作製する場合にも有用である。

【0164】

50

[オーバーコート]

オーバーコート層は、カラーフィルタを後工程から保護するために、カラーフィルタ上へ成膜する層であり、保護層ともいう。アクリル系樹脂、ポリシロキサン系樹脂、ポリスチレン系樹脂、弗素樹脂などのような高分子材料や、酸化珪素、窒化珪素のような無機材料を適宜使用できる。ポリスチレン系などの感光性樹脂を使用すると、フォトリソグラフィ法によってオーバーコート層をパターンニングできるので、ボンディング用パッド上の周辺遮光層 113、封止層 110、絶縁層 102などを開口する際のフォトレジストとして使用することや、オーバーコート層自体をマイクロレンズとして加工することが容易になり好ましい。一方で、オーバーコート層を反射防止層として使用することも可能であり、カラーフィルタの隔壁として使用した各種低屈折率材料を成膜することも好ましい。また、後工程に対する保護層としての機能や反射防止層としての機能を追求するために、オーバーコート層を上記材料を組合せた2層以上の構成にすることも可能である。

10

【0165】

[マイクロレンズ]

オーバーコート層自体や、オーバーコート層上にマイクロレンズを形成し、集光効率の向上や混色の抑制を更に追求することが可能である。上記例では、マイクロレンズを省略した構成としたが、カラーフィルタを低屈折率の隔壁で区画したため、集光効率の向上や混色の抑制が十分に達成できる。マイクロレンズの形成は、その製造コストや光学設計の難易度を勘案して、適宜選択することが可能である。

20

【0166】

< 読出し回路 >

(読出し回路の第一の例)

図42は、図1に示す固体撮像装置における読出し回路の第一の例を示す図である。図42に示した読出し回路は、フローティングディフュージョンFDと、リセットトランジスタ204と、出力トランジスタ205と、選択トランジスタ206とを備える。リセットトランジスタ204、出力トランジスタ205、及び選択トランジスタ206は、それぞれnチャンネルMOSトランジスタ(nMOSトランジスタ)で構成されている。

【0167】

フローティングディフュージョンFDは、画素電極104と電氣的に接続されており、その電位が画素電極104の電位に応じて変化する。図42の例では、光電変換層107内において、露光期間中、対向電極108から画素電極104に向かって信号電流 I_{sig} が流れるように(換言すると、正孔が画素電極104で捕集されるように)、対向電極108に印加する電圧 V_{PX} を設定している。このため、露光期間中は、 I_{sig} が画素電極104に流れることで、画素電極104の電位が上昇し、これに伴ってFDの電位も上昇することになる。

30

【0168】

リセットトランジスタ204は、フローティングディフュージョンFDの電位を所定電位にリセットするためのものである。リセットトランジスタ204は、そのドレイン端子がFDに電氣的に接続され、そのソース端子には電圧 V_S が供給されている。リセットトランジスタ204のゲート端子に印加されるリセットパルス R_S がハイレベルになると、リセットトランジスタ204がオンし、リセットトランジスタ204のソースからドレインに電子が注入される。この電子により、FDの電位が降下して、FDの電位が所定電位にリセットされる。電圧 V_S は電圧 V_{PX} よりも小さく設定されており、これにより、露光期間中、対向電極108から画素電極104に向かって信号電流 I_{sig} が流れる。例えば、 V_{PX} を撮像素子の電源電圧 V_{dd} とし、 V_S を接地電圧 GND とする。 V_{dd} は、CMOSイメージセンサの駆動電源から供給される電圧である。

40

【0169】

上記構成では、蓄積信号電荷量が少ない場合にはフローティングディフュージョンFDの電位が低く、信号電荷量が多い場合にはFDの電位が高くなる。FDで発生する暗電流起因ノイズはFDの電位が低いほど小さくなるため、この構成によれば、SN比改善のた

50

めに低ノイズ化が強く要求される蓄積信号電荷量が少ない場合において、効果的にFD起因の暗電流ノイズを低減でき、SN比を改善することができる。

【0170】

出力トランジスタ205は、フローティングディフュージョンFDの電位を電圧信号に変換して出力するものである。出力トランジスタ205は、そのゲート端子がFDに電氣的に接続され、そのドレイン端子には電源電圧Vddが供給されている。また、そのソース端子が選択トランジスタ206のドレイン端子に接続されている。

【0171】

選択トランジスタ206は、出力トランジスタ205の出力信号を信号線に選択的に出力するためのものである。選択トランジスタ206は、そのソース端子が信号線に接続されている。選択トランジスタ206のゲート端子に印加される選択パルスRWがハイレベルになると、選択トランジスタ206はオンし、出力トランジスタ205で変換された電圧信号が信号線に出力される。

10

【0172】

読出し回路は、このような回路構成により、画素電極104で捕集された電荷に応じた信号を信号線に読出すことができる。

【0173】

(読出し回路の第二の例)

図43は、図1に示す固体撮像装置における読出し回路の第二の例を示す図である。図43に示した読出し回路は、図42に示した読出し回路において、リセットトランジスタ204、出力トランジスタ205、及び選択トランジスタ206を、リセットトランジスタ204'、出力トランジスタ205'、及び選択トランジスタ206'に変更した構成となっている。リセットトランジスタ204'、出力トランジスタ205'、及び選択トランジスタ206'は、リセットトランジスタ204、出力トランジスタ205、及び選択トランジスタ206のそれぞれをnMOS型からpMOS型に変更したものとなっている。更に、図43に示した読出し回路では、電圧VPXと電圧VSとの関係をVPX < VSに設定し、出力トランジスタ205'のドレイン端子に供給する電圧を接地電圧GNDとしている。

20

【0174】

この読出し回路では、リセットトランジスタ204'のゲート端子に印加されるリセットパルスRSがローレベルになると、リセットトランジスタ204'がオンし、リセットトランジスタ204'のソースからドレインに正孔が注入される。この正孔により、フローティングディフュージョンFDの電位が上昇して、FDの電位が所定電位にリセットされる。電圧VSは電圧VPXよりも大きく設定されているため、露光期間中、画素電極104から対向電極108に向かって信号電流I_{sig}が流れる。I_{sig}が画素電極104から対向電極108に向かって流れることで、画素電極104の電位が低下し、これに伴ってFDの電位も低下することになる。出力トランジスタ205'は、この電位低下後の電位を電圧信号に変換し、選択トランジスタ206'を介して信号線に出力する。

30

【0175】

このように、読出し回路は、pMOSトランジスタを用いても構成することができる。

40

【0176】

図42に示す回路構成の場合、MOS回路がnMOSトランジスタで構成されている。このため、VPX < VSとし、画素電極104で電子を捕集し、その電子量に応じた電圧信号を出力トランジスタ205から出力させる構成も考えられる。この構成にすると、露光開始と共に画素電極104の電位が低下するため、露光終了後に信号の読出しを行なってフローティングディフュージョンFDをリセットすると、FDの電位が上昇する方向に変動する。そして、リセットが終了すると、FDの電位はリセット電位から僅かに低下する。そして、この状態から、FDの電位は受光量に応じて下限電位まで低下することができる。つまり、この構成では、リセット終了後のFDの電圧降下分を信号として読み出すことができないため、飽和信号電荷数が減少する。

50

【 0 1 7 7 】

一方、図 4 2 に示す回路では、リセット開始と共にフローティングディフュージョン F D の電位は所定電位まで低下し、リセット終了後、F D の電位は該所定電位から更に低下する。そして、この状態から F D の電位は受光量に応じて上限電位まで上昇することができる。つまり、リセット終了後の F D の電圧降下分を信号として読出すことができるため、飽和信号電荷数を多くすることができる。この結果、低輝度から高輝度の被写体までを撮像することができるようになり、広ダイナミックレンジを実現することができる。広ダイナミックレンジの効果については、図 4 3 に示す回路でも同様に得ることができる。

【 0 1 7 8 】

なお、図 4 2 に示す回路では、フローティングディフュージョン F D の電位が受光量に応じて電圧 V_S から電圧 V_{PX} まで上昇することになる。つまり、 V_{PX} が電源電圧 V_{dd} よりも大きい場合、F D の電位が上昇しすぎてしまい、F D へ過大な電圧が印加されるために故障するおそれがある。そこで、F D の電位が所定値（保証電位）以上まで上がらないようにするための保護手段を設けておくことが好ましい。以下、保護手段の具体例を図 4 4 及び図 4 5 を参照して説明する。

10

【 0 1 7 9 】

図 4 4 は、図 4 2 に示す回路に保護手段としてのトランジスタを追加した図である。図 4 4 に示す回路は、図 4 2 に示す回路に n M O S 型のトランジスタ 2 0 7 を追加した構成となっている。トランジスタ 2 0 7 は、そのゲート端子とドレイン端子が画素電極 1 0 4 及びフローティングディフュージョン F D と電気的に接続され、そのソース端子には電圧 V_{LMT} が供給されている。このトランジスタ 2 0 7 により、F D の電位が、 V_{LMT} にトランジスタ 2 0 7 の閾値電圧 V_{th} を加えた値 ($V_{LMT} + V_{th}$) 以上まで上がってしまうのを防止することができる。

20

【 0 1 8 0 】

図 4 5 は、図 4 2 に示す回路に保護手段としてのダイオードを追加した図である。図 4 5 に示す回路は、図 4 2 に示す回路にダイオード 2 0 8 を追加した構成となっている。ダイオード 2 0 8 は、そのカソードが画素電極 1 0 4 及びフローティングディフュージョン F D と電気的に接続され、そのアノードには電圧 V_{LMT} が供給されている。このダイオード 2 0 8 により、F D の電位が、 V_{LMT} にダイオード 2 0 8 のブレークダウン電圧 V_b を加えた値 ($V_{LMT} + V_b$) 以上まで上がってしまうのを防止することができる。

30

【 0 1 8 1 】

なお、図 4 3 に示す回路では、フローティングディフュージョン F D の電位が受光量に応じて電圧 V_S から電圧 V_{PX} まで低下することになる。つまり、電圧 ($V_{PX} - GND$) の絶対値が電源電圧 ($V_{dd} - GND$) の絶対値よりも大きくなると、F D へ過大な電圧が印加されるために故障するおそれがある。そこで、F D の電位が所定値（保証電圧）以下まで下がらないようにするための保護手段を設けておくことが好ましい。保護手段としては、図 4 4 及び図 4 5 と同様にトランジスタ又はダイオードを採用すれば良い。

【 0 1 8 2 】

次に、図 4 2 に示す回路の駆動例を説明する。

【 0 1 8 3 】

図 4 6 は、図 4 2 に示す回路の駆動タイミングチャートであり、電子シャッタ機能を OFF にしたときのタイミングチャートである。図 4 6 において、“ V_{FD} ” は、フローティングディフュージョン F D の電位変化を示している。また、“ RW_n ” は、二次元状に配列された読出し回路のうち、 n 行目の読出し回路の選択トランジスタ 2 0 6 のゲート端子に供給される選択パルスの変化を示している。また、“ RS_n ” は、 n 行目の読出し回路のリセットトランジスタ 2 0 4 のゲート端子に供給されるリセットパルスの変化を示している。選択パルス及びリセットパルスは、図 2 に示した垂直ドライバ 1 2 1 によって供給される。

40

【 0 1 8 4 】

画素電極 1 0 4 に電荷を蓄積する期間（露光期間）が終了すると、選択パルスがハイレ

50

ベルになり、フローティングディフュージョンFDの電位に応じた信号がデータレベルとして信号線に出力される。その後、選択パルスがハイレベルの期間中にリセットパルスがハイレベルとなり、FDの電位が所定電位にリセットされる。次に、リセットパルスがローレベルになると、FDの電位は僅かに変動する。この電位変動後のFDの電位がリセットレベルとして信号線に出力される。そして、信号処理回路123により、データレベルからリセットレベルが減算され、減算後の信号がデジタル信号に変換される。変換後の信号は、水平ドライバ124の制御によって撮像素子外部へと出力される。リセットレベルの読出し後、選択パルスがローレベルになり、この時点で次のフレーム期間の露光が開始される。露光期間終了後の動作は上述したとおりである。

【0185】

図47は、図42に示す回路の駆動タイミングチャートであり、電子シャッタ機能をONにしたときのタイミングチャートである。図47に示す各表記は図46に示したものと同一である。図47に示すタイミングチャートは、図46に示すタイミングチャートにおいて、1フレーム期間の途中で選択パルス及びリセットパルスをハイレベルにしてフローティングディフュージョンFDの電位をリセットするものとしている。このようにすることで、画素電極104への電荷蓄積期間を、1フレーム期間内であれば任意に制御することができる。

【0186】

図48は、図42に示す回路の駆動タイミングチャートであり、電子シャッタ機能をONにしたときのタイミングチャートである。図48に示す各表記は図46に示したものと同一である。図48に示すタイミングチャートは、図46に示すタイミングチャートにおいて、2フレーム期間の途中で選択パルス及びリセットパルスをハイレベルにしてフローティングディフュージョンFDの電位をリセットするものとしている。このようにすることで、画素電極104への電荷蓄積期間を1フレームより長くすることができる。

【0187】

なお、図46～図48の駆動例では、前フレームの露光で得たデータレベルから、次フレームの露光開始前に得たリセットレベルを減算することでCDS処理を行っている。リセットレベルにはリセットトランジスタ204のオフ時に発生するkTCノイズが含まれるため、上述したCDS処理で正確なノイズ低減処理を行なうことが難しい。このkTCノイズを低減する方法として、リセットトランジスタのソースに供給する電圧を可変とし、リセット期間中にこの電圧を変動させる方法がある。この方法を採用したときの駆動例について図49を参照して説明する。

【0188】

図49は、図42に示す回路の駆動タイミングチャート（電子シャッタ機能OFFのとき）であり、kTCノイズ低減を目的としたタイミングチャートである。図49に示す各表記は図46に示したものと同一である。ただし、このタイミングチャートは、図42に示す回路において、リセットトランジスタ204のソース端子に供給する電圧を固定ではなく行毎に可変にしているため、新たに“ V_{S_n} ”を追加している。“ V_{S_n} ”は、 n 行目の読出し回路のリセットトランジスタ204のソース端子に供給される電圧 V_S の変化を示している。

【0189】

図49に示すタイミングチャートにおいて図46と異なる点は、リセットパルスをローレベルへ戻す直前に電圧 V_S をそれまでよりも大きくし、リセットパルスをローレベルへ戻した時に V_S を元の値へ戻す点である。このような駆動を採用することで、通常のリセット動作時に対してkTCノイズを2分の1にすることができ、ノイズ低減が可能である。この駆動は、電子シャッタがONのときでも同様に適用することができる。

【0190】

なお、ここまでは読出し回路が図42に示すものを例にして駆動例を説明したが、図43に示す回路の場合には、リセットパルス及び選択パルスの極性が反転し、フローティングディフュージョンFDの電位が反転し、“ V_{S_n} ”の極性が反転するだけであるため

10

20

30

40

50

説明を省略する。

【0191】

次に、kTCノイズを低減する別の方法について図50～図52を参照して説明する。

【0192】

図50は、図42に示す回路においてkTCノイズを低減する手段を追加した回路例を示す図である。図50に示す回路は、図42に示す回路にフィードバック回路209を追加した構成となっている。

【0193】

フィードバック回路209は、リセットパルスがハイレベルの期間に信号線に出力される信号については、これをリセットトランジスタ204のゲート端子に供給し、それ以外の信号については、これを信号処理回路123に出力する。フィードバック回路209は、信号線とリセットトランジスタ204のゲート端子との間に接続された切替スイッチ等で構成される。この構成により、リセットトランジスタ204の帯域を狭めながらリセットトランジスタ204をオフすることができる。このため、フローティングディフュージョンFDの熱揺らぎを抑えた状態でリセットトランジスタ204をオフにすることができ、kTCノイズを低減することができる。

10

【0194】

図51は、図42に示す回路においてkTCノイズを低減する手段を追加した別の回路例を示す図である。図51に示す回路は、図42に示す回路にフィードバック回路210を追加した構成となっている。

20

【0195】

フィードバック回路210は、リセットパルスがハイレベルの期間に信号線に出力される信号については、これをリセットトランジスタ204のソース端子に供給し、それ以外のデータレベルの信号については、これを信号処理回路123に出力するための回路である。フィードバック回路210は、信号線とリセットトランジスタ204のソース端子との間に接続された切替スイッチ等で構成される。この構成により、リセットトランジスタ204のソース端子とフローティングディフュージョンFDの間にフィードバックループが形成されるため、リセットトランジスタ204を、そのゲート電圧の帯域を徐々に狭めながらオフすることができる。このように、フィードバックループを動作させて熱雑音を除去しながらリセットトランジスタ204をオフにすることができるため、kTCノイズを低減することができる。

30

【0196】

図52は、図42に示す回路においてkTCノイズを低減する手段を追加した更に別の回路例を示す図である。図52に示す回路は、図42に示す回路にフィードバック回路211と、nMOS型のトランジスタ212と、コンデンサ213とを追加した構成となっている。

【0197】

トランジスタ212は、そのドレイン端子がコンデンサ213を介して画素電極104及びフローティングディフュージョンFDに電氣的に接続され、そのソース端子がフィードバック回路211に接続されている。トランジスタ212は、そのゲート電極に供給されるフィードバックパルスにより制御される。

40

【0198】

フィードバック回路211は、リセットパルスがハイレベルの期間に信号線に出力される信号については、これをトランジスタ212のソース端子に供給し、それ以外の信号については、これを信号処理回路123に出力するための回路である。フィードバック回路211は、信号線とトランジスタ212のソース端子との間に接続された切替スイッチ等で構成される。この構成により、リセットパルスがハイレベルの期間中にトランジスタ212をオンしておくことで、リセットトランジスタ204をオフしたときに発生するkTCノイズを除去することができる。一方、リセットトランジスタ204のオフ後、トランジスタ212をオフする必要があるため、このときのオフ動作によって別のkTCノイズが

50

発生してしまう。しかし、図 5 2 の構成によれば、この別の k T C ノイズが、コンデンサ 2 1 3 の容量とフローティングディフュージョン F D の容量とで分割されて F D で検出されることになるため、結果として、k T C ノイズを低減することが可能となる。

【 0 1 9 9 】

< 固体撮像装置の他の構成例 >

固体撮像装置の他の構成例を説明する。以下に説明する構成例において、すでに説明した部材などと同様な構成、作用を有する部材等については、図中に同一符号又は相当符号を付すことにより、説明を簡略化あるいは省略する。

【 0 2 0 0 】

図 5 3 は、固体撮像装置を示す模式的な断面図である。この構成例の固体撮像装置は、絶縁層 1 0 2 の表面上に画素電極 1 0 4 が設けられている。絶縁層 1 0 2 及び画素電極 1 0 4 を覆うように電荷ブロッキング層 1 5 a が設けられている。電荷ブロッキング層 1 5 a は、画素電極 1 0 4 から光電変換層 1 2 に電子が注入されることを抑える機能を有する。この構成例は、読出し回路 1 1 6 に含まれるリセットトランジスタのソース電位より対向電極 1 0 8 の電位を高くして、該対向電極から画素電極 1 0 4 へ向かって電流が通る（つまり、画素電極 1 0 4 に正孔が捕集される）構成である。

10

【 0 2 0 1 】

読出し回路 1 1 6 は、図 4 4 に例示した通り、F D と、リセットトランジスタと、出力トランジスタと、選択トランジスタと、F D の電位を制限する保護トランジスタを備え、これらは n M O S トランジスタから構成される。更に、該読出し回路において、リセットトランジスタと信号線の間には k T C ノイズを低減するフィードバック回路を先述の通り設けた。読出し回路 1 1 6 、ピアプラグ 1 0 5 を含む配線層や、絶縁層 1 0 2 は標準 C M O S イメージセンサプロセスにより製作した。

20

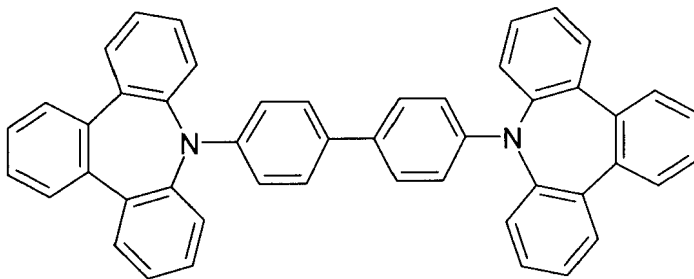
【 0 2 0 2 】

電荷ブロッキング層 1 5 a は、下記式 (2) の化合物を膜厚 1 0 0 n m で蒸着して形成した。又、下記式 (3) の化合物とフラレン C ₆₀ を、該 C ₆₀ 組成が 8 0 % になるように共蒸着することで、光電変換層 1 2 を膜厚 4 0 0 n m で形成した。これらの蒸着工程は、真空度が 1×10^{-4} P a 以下であって、基板上方に第 1 のメタルマスクを配置して電荷ブロッキング層 1 5 a 、光電変換層 1 2 を第 1 の領域 (図 1 参照) に形成した。

30

【 0 2 0 3 】

【化 2】

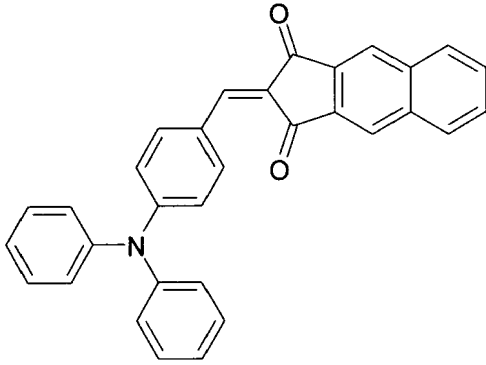


・・・式 (2)

40

【 0 2 0 4 】

【化 3】



・・・式 (3)

10

【 0 2 0 5 】

対向電極 1 0 8 は、Ar ガスと O₂ ガスを導入した真空度 0 . 1 Pa の雰囲気、ITO ターゲットを使用した高周波マグネトロンスパッタにより、ITO を膜厚 1 0 nm とし形成した。基板上方に第 2 のメタルマスクを配置し、対向電極を第 2 の領域に形成した。

【 0 2 0 6 】

緩衝層 1 0 9 として一酸化珪素を膜厚 1 0 0 nm で真空蒸着した。この蒸着工程では、真空度を 1×10^{-4} Pa 以下とし、基板上方に第 3 のメタルマスクを配置して緩衝層 1 0 9 を第 3 の領域に形成した。

20

【 0 2 0 7 】

電荷ブロッキング層 1 5 a、光電変換層 1 2、対向電極 1 0 8、緩衝層 1 0 9 を成膜する真空蒸着装置と、対向電極 1 0 8 を成膜するスパッタ装置が真空度 1×10^{-4} Pa 以下のクラスタ型真空搬送系にそれぞれ直結されている有機 EL 製造装置を使用した。

【 0 2 0 8 】

封止層 1 1 0 は、原子層堆積装置でトリメチルアルミニウムと水を使用し、Ar をキャリアガスとして使用した真空度 0 . 5 kPa の雰囲気、基板温度 1 5 0 以下で膜厚 0 . 2 μm の酸化アルミニウムを形成した。

【 0 2 0 9 】

封止層 1 1 0 上に膜厚 0 . 1 μm の窒化珪素からなる封止補助層 1 1 0 a を形成した。封止補助層 1 1 0 a は、Ar ガスと N₂ ガスを導入した真空度 0 . 1 Pa の雰囲気、窒化珪素ターゲットを使用した高周波マグネトロンスパッタにより形成した。

30

【 0 2 1 0 】

カラーフィルタ CF、隔壁 1 1 2、遮光層 1 1 3、オーバーコート層 1 1 4 は、上記の構成例と同様の手順で形成される。

【 0 2 1 1 】

図 5 4 は、固体撮像装置を示す模式的な断面図である。この構成例の固体撮像装置は、絶縁層 1 0 2 の表面と画素電極 1 0 4 の表面が略同一平面となる平坦化した画素電極の構成になっている。絶縁層 1 0 2 及び画素電極 1 0 4 を覆うように光電変換層 1 2 が設けられている。光電変換層 1 2 上には、電荷ブロッキング層 1 5 b が設けられている。電荷ブロッキング層 1 5 b は、対向電極 1 0 8 から光電変換層 1 2 に電子が注入されることを抑える機能を有する。この構成は、読出し回路 1 1 6 に含まれるリセットトランジスタのソース電位より対向電極 1 0 8 の電位を低くして、画素電極 1 0 4 から対向電極 1 0 8 に向かって電流が通る（つまり、電子が画素電極 1 0 4 に捕集される）構成である。

40

【 0 2 1 2 】

読出し回路 1 1 6 は、図 4 3 に例示した通り、FD と、リセットトランジスタと、出力トランジスタと、選択トランジスタを備え、これらは pMOS トランジスタから構成される。更に FD には、その電位を制限する先述の pMOS トランジスタを接続した。又、該読出し回路 1 1 6 において、リセットトランジスタと信号線の間には kTC ノイズを低減す

50

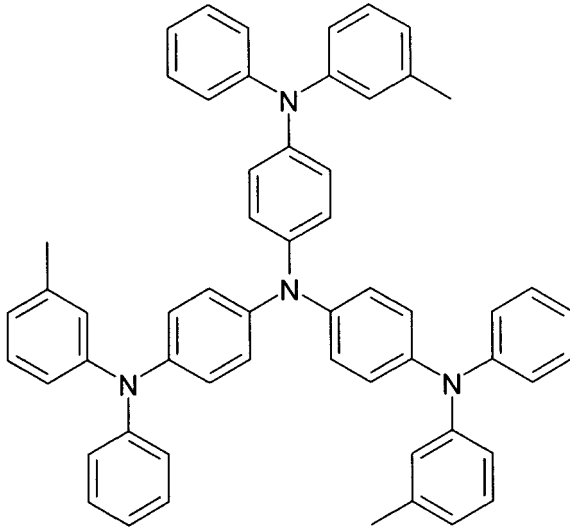
るフィードバック回路を先述の通り設けた。絶縁層 102、ビアプラグ 105 を含む多層配線、読出し回路 116 は標準 CMOS イメージセンサプロセスにより製作した。

【0213】

光電変換層 12 は、上記式 (3) の化合物と C_{60} とを、該 C_{60} の組成が 80% になるように膜厚 400 nm で共蒸着した。電荷ブロッキング層 15b は、上記式 (3) の化合物を膜厚 20 nm で蒸着してから、下記式 (4) の化合物を膜厚 300 nm で蒸着した。これらの蒸着工程は真空度が 1×10^{-4} Pa 以下であって、基板上方に第 1 のメタルマスクを配置して光電変換層 12 と電荷ブロッキング層 15b を第 1 の領域に形成した。

【0214】

【化 4】



・・・式 (4)

10

20

【0215】

本構成の例において、対向電極 108、緩衝層 109、封止層 110、封止補助層 110a、CF、隔壁 112、周辺遮光層 113、オーバーコート層 114 の形成工程は、図 53 の構成例と同じである。

【0216】

次に、上記図 53 及び 54 の固体撮像装置の構成を参照して実施例を説明する。また、以下の説明では既に説明した構成を参照し、参照番号を付すことで説明することを省略する。

【0217】

<実施例 1>

この例では図 53 の固体撮像装置を製作した。画素電極 104 及び該ビアプラグ 105 は、すでに説明した二重象嵌法により、タングステン (W) 等と同じ材料で構成されている。また、バリアメタルとして TiN をスパッタで形成した後、CVD でタングステン (W) を成膜し、CMP 法で表面平坦化した。なお、以上の工程において、画素電極 104 の膜厚は 300 nm となるよう形成した。又、画素電極 104 の形状は略正方形であって、その寸法は $1.4 \mu\text{m}$ にパターンニングした。

【0218】

<実施例 2>

実施例 1 と同様の工程で固体撮像装置を製作した。但し、画素電極 104 及びビアプラグ 105 は、バリアメタルとして窒化タンタル (Ta₂N₅) と銅 (Cu) の積層構造をスパッタで形成した後、めっきで銅 (Cu) を成膜し、CMP 法で表面平坦化した。

【0219】

実施例 1 ~ 2 で製作した固体撮像装置の諸特性を表 1 にまとめる。これら以降の実施例において、画素電極 104 の表面と該画素電極間絶縁層の表面との段差 A は、該固体撮像

30

40

50

装置断面の電子顕微鏡観察で確認した。又、光電変換層 1 2 に含まれる n 型有機半導体 (C_{60}) の電子親和力 E_a と電荷ブロッキング層 1 5 a のイオン化ポテンシャル I_p との差 $\Delta 1$ と、電荷ブロッキング層 1 5 a の電子親和力 E_a と画素電極 1 0 4 の仕事関数の差 $\Delta 2$ を求めるために、各材料の仕事関数と I_p を大気中光電子分光装置 (理研計器製 A C 2) で測定し、各材料の E_a は、その材料の分光吸収から吸収端のエネルギー E_g を求め、その材料の I_p 値から E_g 値を引くことで計算した ($E_a = I_p - E_g$)。

【 0 2 2 0 】

暗時出力に関しては、該固体撮像装置を遮光した状態で動作させ、総画素数に対する白傷欠陥の画素数割合を評価した。なお、白傷画素数の割合が 0 . 0 1 % 程度であれば実用上の問題はなく、白傷画素数の割合が 0 . 0 1 % 以下を「良」と記載した。白傷補正等を考慮した場合、0 . 0 0 4 % 以下であれば特に好ましく「優」と記載した。暗時出力の評価は、他の実施例についても同様である。

10

【 0 2 2 1 】

【表 1】

	画素電極	段差 A (nm)	$\Delta 1$ (eV)	$\Delta 2$ (eV)	暗時出力
実施例 1	タングステン	≤ 1	1	2.8	◎
実施例 2	銅	≤ 1	1	2.7	◎

【 0 2 2 2 】

表 1 の結果によると、実施例 1 ~ 2 で製作した固体撮像装置において、画素電極 1 0 4 の表面と該画素電極間絶縁層の表面との段差 A はどちらも高々 1 nm であって、該画素電極表面と該絶縁層表面が略同一平面であることを明らかにした。又、どちらの固体撮像装置も、 $\Delta 1 > 1.0$ eV かつ $\Delta 2 > 1.3$ eV であって、暗電流が効果的に抑制できることを確認した。更に、実施例 1 ~ 2 の固体撮像装置は、白傷画素数の割合が 0 . 0 0 4 % 以下であって、S/N 比が向上した良好な撮像性能であることが明らかになった。

20

【 0 2 2 3 】

< 実施例 3 >

実施例 1 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 はすでに説明した溝分離法により形成した。具体的には、標準 CMOS イメージセンサプロセスにより形成された絶縁層 1 0 2 とビアプラグ 1 0 5 の上へ CVD 法で TiN (膜厚 30 nm) を成膜した後、該 CMOS イメージセンサプロセスを適用して、該 TiN 膜を寸法 1 . 4 μ m の略正形状にパターンニングした。そして、絶縁層 1 0 2 と該 TiN 膜の上に、絶縁層 1 0 2 と同一の絶縁材料を成膜した。最後に、CMP 法で表面平坦化を実施して画素電極 1 0 4 の表面を露出させた。ここで、CMP 法の工程時間を調整して、先述の段差 A を変化させた試料を複数製作した。

30

【 0 2 2 4 】

< 実施例 4 >

実施例 3 と同様の工程で固体撮像装置を製作した。但し、表面平坦化の工程をエッチバック法に変更した。ここで、エッチバック法の工程時間を調整して、先述の段差 A を変化させた試料を複数製作した。

40

【 0 2 2 5 】

< 実施例 5 >

実施例 1 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 は、標準 CMOS イメージセンサプロセスにより形成された絶縁層 1 0 2 とビアプラグ 1 0 5 の上へ CVD 法で TiN を成膜した後、該 CMOS イメージセンサプロセスを適用して、該 TiN 膜を寸法 1 . 4 μ m の略正形状にパターンニングし形成した。画素電極 1 0 4 の平坦化は実施しなかった。ここで、CVD 法の工程時間を調整して該 TiN 膜の厚さを変え、先述の段差 A を変化させた試料を複数製作した。

【 0 2 2 6 】

実施例 3 ~ 5 で製作した固体撮像装置を遮光した状態で動作させた画像出力を測定し、全画素数に対する白傷画素数の割合を評価した。各試料の段差 A とその白傷画素数の関係

50

を図 5 5 及び図 5 6 にまとめる。図 5 5 及び図 5 6 は、横軸が段差 A (nm)、縦軸が白傷画素数の割合 (%) であって段差に対する白傷画素数の割合の変化を示すグラフである。図 5 6 は、図 5 5 の一部を拡大して示したものである。

【 0 2 2 7 】

図 5 5 及び図 5 6 に記載した結果から、画素電極 1 0 4 の表面と、画素電極 1 0 4 間にある絶縁層 1 0 2 表面との段差 A が小さくなるほど、白傷画素数の割合が少なくなることが明らかとなった。なお、白傷画素数の割合が 0 . 0 1 % 程度であれば実用上の問題はない。白傷画素数の割合が 0 . 0 1 % 以下が好ましく、白傷補正等を考慮した場合、0 . 0 0 4 % 以下であれば特に好ましい。

図 5 5 に基づいて段差 A を 5 0 nm 以下とすれば、白傷画素数の割合を低減でき、暗時出力が良好である。また、図 5 6 に示すように、段差 A を 3 0 nm 以下とすれば白傷画素数の割合をより一層低減することができ、段差 A を 1 5 nm 以下とすれば白傷画素数の割合を更に低減することができる。

【 0 2 2 8 】

< 実施例 6 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 の材料は、スパッタで形成された TaN (膜厚 3 0 nm) に変更した。

【 0 2 2 9 】

< 実施例 7 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 の材料は、スパッタで形成された窒化モリブデン (膜厚 3 0 nm) に変更した。

【 0 2 3 0 】

< 実施例 8 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 の材料は、スパッタで形成された窒化タングステン (膜厚 3 0 nm) に変更した。

【 0 2 3 1 】

実施例 6 ~ 8 で製作した固体撮像装置の諸特性を表 2 にまとめる。

【 0 2 3 2 】

【 表 2 】

	画素電極	段差 A (nm)	$\Delta 2$ (e V)	暗時出力
(実施例 4)	窒化チタン	15	2.8	○
実施例 6	窒化タンタル	15	3.1	○
実施例 7	窒化モリブデン	15	3.4	○
実施例 8	窒化タングステン	15	3.5	○

【 0 2 3 3 】

表 2 の結果によると、実施例 6 ~ 8 で製作した固体撮像装置において、画素電極 1 0 4 の表面と画素電極 1 0 4 間の絶縁層 1 0 2 の表面との段差 A はいずれも 1 5 nm であって、画素電極 1 0 4 の表面と絶縁層 1 0 2 の表面が略同一平面であることを明らかにした。又、いずれの固体撮像装置も、 $1 \quad 1 . 0 \text{ e V}$ かつ $2 > 1 . 3 \text{ e V}$ であって、暗電流が効果的に抑制できることを確認した。更に、実施例 6 ~ 8 の固体撮像装置は、白傷画素数の割合が 0 . 0 1 % 以下であって、S/N 比が向上した良好な撮像性能であることが明らかになった。

【 0 2 3 4 】

< 実施例 9 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 は、CVD 法により、低抵抗層として Ti (膜厚 1 0 0 nm) の層と、表面層として TiN (膜厚 5 0 nm) の層とをそれぞれ成膜した積層構造とした。

【 0 2 3 5 】

< 実施例 1 0 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、画素電極 1 0 4 は、低抵抗層として Al (膜厚 5 0 0 nm) をスパッタにより、表面層として TiN (膜厚 5 0 nm)

をCVD法により成膜した積層構造とした。

【0236】

<実施例11>

実施例4と同様の工程で固体撮像装置を製作した。但し、画素電極104は、低抵抗層としてAl(膜厚500nm)をスパッタにより、表面層としてTiN(膜厚50nm)をCVD法により成膜した後、エッチバック法による平坦化工程において、エッチングガスにO₂ガスを混合させることで表面層のTiNを酸化させ、表面層を窒化酸化チタン(酸化窒化チタン)とした。

【0237】

<実施例12>

実施例4と同様の工程で固体撮像装置を製作した。但し、画素電極104は、スパッタにより、低抵抗層としてAl(膜厚500nm)を、表面層としてTa₂N(膜厚50nm)を成膜した積層構造とした。

【0238】

<実施例13>

実施例4と同様の工程で固体撮像装置を製作した。但し、画素電極104は、スパッタにより、低抵抗層としてAl(膜厚500nm)を、表面層として窒化モリブデン(膜厚50nm)を成膜した積層構造とした。

【0239】

<実施例14>

実施例4と同様の工程で固体撮像装置を製作した。但し、画素電極104は、スパッタにより、低抵抗層としてAl(膜厚500nm)を、表面層として窒化タングステン(膜厚50nm)を形成した積層構造に変更した。

【0240】

<実施例15>

実施例4と同様の工程で固体撮像装置を製作した。但し、画素電極104は、低抵抗層としてモリブデン(Mo:膜厚500nm)をスパッタにより成膜した後、エッチバック法による平坦化工程において、エッチングガスにO₂ガスを混合させることで表面層のMoを酸化させ、表面層を酸化モリブデンとした。

【0241】

実施例9~15で製作した固体撮像装置の諸特性を表3にまとめる。

【0242】

【表3】

	画素電極-低抵抗層	画素電極-表面層	段差A(nm)	Δ2(eV)	暗時出力
実施例9	チタン	窒化チタン	15	2.6	○
実施例10	アルミニウム	窒化チタン	15	2.6	○
実施例11	アルミニウム	窒化酸化チタン	15	2.9	○
実施例12	アルミニウム	窒化タンタル	15	3.1	○
実施例13	アルミニウム	窒化モリブデン	15	3.4	○
実施例14	アルミニウム	窒化タングステン	15	3.5	○
実施例15	モリブデン	酸化モリブデン	15	3.8	○

【0243】

表3の結果によると、実施例9~15で製作した固体撮像装置において、画素電極104の表面と該画素電極間絶縁層の表面との段差Aはいずれも15nmであって、該画素電極表面と該絶縁層表面が略同一平面であることを明らかにした。又、いずれの固体撮像装置も、 $1.1 \sim 1.0 \text{ eV}$ かつ $2 > 1.3 \text{ eV}$ であって、暗電流が効果的に抑制できることを確認した。更に、実施例9~15の固体撮像装置は、白傷画素数の割合が0.01%以下であって、SN比が向上した良好な撮像性能であることが明らかになった。なお、実施例9~15で製作した固体撮像装置は、低抵抗層の存在により感度が向上し、よりSN比が改善されたことを確認した。

【0244】

10

20

30

40

50

< 実施例 16 >

実施例 1 と同様の工程で固体撮像装置を製作した。但し、画素電極 104 及びビアプラグ 105 は、CVD でチタン (Ti) を成膜し、CMP 法で表面平坦化した。その後、 O_2 プラズマ処理をすることで表面を酸化させ、表面層として酸化チタンを形成した。

【0245】

< 実施例 17 >

実施例 1 と同様の工程で固体撮像装置を製作した。但し、CMP 法で表面平坦化した後に O_2 プラズマ処理をすることで表面を酸化させ、表面層として酸化タングステンを形成した。

【0246】

実施例 16 ~ 17 で製作した固体撮像装置の諸特性を表 4 にまとめる。

【0247】

【表 4】

	画素電極 - 低抵抗層	画素電極 - 表面層	段差 A (nm)	$\Delta 2$ (eV)	暗時出力
実施例 16	チタン	酸化チタン	10	2.8	◎
実施例 17	タングステン	酸化タングステン	10	2.8	◎

10

【0248】

表 4 の結果によると、実施例 16 ~ 17 で製作した固体撮像装置において、画素電極 104 の表面と画素電極 104 間の絶縁層 102 の表面との段差 A はどちらも 10 nm であって、画素電極 104 の表面と絶縁層 102 の表面が略同一平面であることを明らかにした。又、どちらの固体撮像装置も、 $1.1 \sim 1.0$ eV かつ $2 > 1.3$ eV であって、暗電流が効果的に抑制できることを確認した。更に、実施例 16 ~ 17 の固体撮像装置は、白傷画素数の割合が 0.004 % 以下であって、SN 比が向上した良好な撮像性能であることが明らかになった。なお、実施例 16 ~ 17 で製作した固体撮像装置は、低抵抗層の存在により感度が向上し、より SN 比が改善されたことを確認した。

20

【0249】

< 実施例 18 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、封止補助層 (第 2 封止層 110B) の材料は、スパッタで形成された酸化珪素 (膜厚 0.1 μ m) に変更した。

【0250】

< 実施例 19 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、封止補助層 (第 2 封止層 110B) の材料は、スパッタで形成された窒化酸化珪素 (膜厚 0.1 μ m) に変更した。

【0251】

< 実施例 20 >

実施例 4 と同様の工程で固体撮像装置を製作した。但し、封止補助層 (第 2 封止層 110B) の材料は、スパッタで形成された酸化アルミニウム (膜厚 0.1 μ m) に変更した。

【0252】

実施例 18 ~ 20 で製作した固体撮像装置の諸特性を表 5 にまとめる。

40

【0253】

【表 5】

	画素電極	段差 A (nm)	第 2 封止層	暗時出力
(実施例 4)	窒化チタン	15	窒化珪素	○
実施例 18	窒化チタン	15	酸化珪素	○
実施例 19	窒化チタン	15	窒化酸化珪素	○
実施例 20	窒化チタン	15	酸化アルミニウム	○

【0254】

表 5 の結果によると、実施例 18 ~ 20 で製作した固体撮像装置において、画素電極 104 の表面と画素電極 104 間の絶縁層 102 の表面との段差 A はどちらも 15 nm であって、画素電極 104 の表面と絶縁層 102 の表面が略同一平面であることを明らかにし

50

た。又、どちらの固体撮像装置も、 $1.1.0 eV$ かつ $2 > 1.3 eV$ であって、暗電流が効果的に抑制できることを確認した。更に、実施例 18 ~ 20 の固体撮像装置は、白傷画素数の割合が 0.01% 以下であって、SN比が向上した良好な撮像性能であることが明らかになった。

【0255】

<実施例 21>

実施例 4 と同様の工程で固体撮像装置を製作した。但し、封止層 110 の材料は、原子層堆積法で形成された酸化チタン (膜厚 0.2 μm) に変更した。

【0256】

<実施例 22>

実施例 4 と同様の工程で固体撮像装置を製作した。但し、封止層 110 の材料は、原子層堆積法で形成された酸化珪素 (膜厚 0.2 μm) に変更した。

【0257】

実施例 21 ~ 22 で製作した固体撮像装置の諸特性を表 6 にまとめる。

【0258】

【表 6】

	画素電極	段差A(nm)	第1封止層	第1封止層厚(μm)	暗時出力
(実施例4)	窒化チタン	15	酸化アルミニウム	0.2	○
実施例21	窒化チタン	15	酸化チタン	0.2	○
比較例22	窒化チタン	15	酸化珪素	0.2	○

【0259】

表 6 の結果によると、実施例 21 ~ 22 で製作した固体撮像装置において、画素電極 104 の表面と画素電極 104 間の絶縁層 102 の表面との段差 A はどちらも 15 nm であって、画素電極 104 の表面と絶縁層 102 の表面が略同一平面であることを明らかにした。又、どちらの固体撮像装置も、 $1.1.0 eV$ かつ $2 > 1.3 eV$ であって、暗電流が効果的に抑制できることを確認した。更に、実施例 21 ~ 22 の固体撮像装置は、白傷画素数の割合が 0.01% 以下であって、SN比が向上した良好な撮像性能であることが明らかになった。

【0260】

<実施例 23>

実施例 23 は、図 54 に示す構成の固体撮像装置である。

実施例 23 において、画素電極 104 はすでに説明した溝分離法により形成した。具体的には、絶縁層 102 とビアプラグ 105 の上 CVD 法で TiN (膜厚 30 nm) を成膜した後、CMOS イメージセンサプロセスを適用して、該 TiN 膜を寸法 1.4 μm の略正方形にパターニングした。そして、絶縁層 102 と TiN 膜の上に、絶縁層 102 と同一の絶縁材料を成膜した。最後に、CMP 法で表面平坦化を実施して画素電極 104 の表面を露出させた。

【0261】

<実施例 24>

実施例 23 と同様の工程で固体撮像装置を製作した。但し、画素電極 104 は、スパッタにより、低抵抗層として Mo (膜厚 20 nm) を、表面層として ITO (膜厚 10 nm) を成膜した積層構造とした。

【0262】

実施例 23 ~ 24 で製作した固体撮像装置の諸特性を表 7 にまとめる。

【0263】

【表 7】

	画素電極 - 低抵抗層	画素電極 - 表面層	段差A(nm)	$\Delta 2(eV)$	暗時出力
実施例23	-	窒化チタン	5	2.8	◎
実施例24	モリブデン	酸化インジウム錫	5	2.8	◎

【0264】

10

20

30

40

50

表7の結果によると、実施例23～24で製作した固体撮像装置において、画素電極104の表面と画素電極104間の絶縁層102の表面との段差Aはどちらも5nmであって、画素電極104の表面と絶縁層102の表面が略同一平面であることを明らかにした。又、どちらの固体撮像装置も、 $I_2 > I_1$ かつ $I_2 > 1.3 eV$ であって、暗電流が効果的に抑制できることを確認した。更に、実施例23～24の固体撮像装置は、白傷画素数の割合が0.004%以下であって、SN比が向上した良好な撮像性能であることが明らかになった。

【0265】

<積層型固体撮像装置の利点及び用途>

次に、上述した固体撮像装置の利点及び用途について説明する。

10

【0266】

(カメラモジュール化)

固体撮像装置は、受光部として従来のSiフォトダイオードに換えて、一对の電極とこれらで挟まれた有機層を用いる以外、特別な入出力を必要としない。このため、カメラモジュールに組込む場合でも、従来のモジュールを適用することができ、カメラモジュール化が容易となる。

【0267】

(チップサイズ)

有機層107及び対向電極108は画素部全体で一括形成することができるので、本発明の固体撮像装置は、読出し回路116、ビアプラグ105を含む多層配線、及び画素電極104を形成する製造技術と製造方法を目的に応じて組合せることにより、微小チップから大面積チップまで容易に形成することができる。微小チップの場合は、標準的な半導体製造工程を利用することで、その最新の微細化技術を制限なく応用でき、画素寸法の最小化/画素数の最大化や大量生産を容易に達成できる。大面積チップの場合は、液晶型表示装置等のTFTプロセスを利用することで低コストな大量生産が可能である。

20

【0268】

(画素寸法)

イメージセンサに対する高画素数化及び低コスト化の要求が強く、画素寸法の縮小化が今日も進行している。その結果、Siフォトダイオードを用いた従来のイメージセンサでは、受光部であるフォトダイオードへ効率的に光を導くことが困難になっている。特に、画素寸法が2μm未満になるとこの問題が顕著になる。本発明の固体撮像装置は、有機層107が読出し回路の上方にあって開口を大きくとることができるためにこの問題を回避することが可能である。従って、更なる微細化が進み画素寸法が2μm未満、特に1μm程度となっても、実用上、何ら問題ない。

30

【0269】

(コストの優位性)

本発明の固体撮像装置は、上述した構成により、従来のイメージセンサで必要とされているマイクロレンズと赤外線遮断フィルタを省略できコストの低減が可能である。つまり、画素の開口率が80%を超えるのでマイクロレンズが必須でない。又、赤外光に感度を持たない有機色素で光電変換層を構成できるので赤外線カットフィルタを不要にできる。

40

【0270】

(性能の優位性)

本発明の固体撮像装置は、上述した構成により、従来のイメージセンサと比較して良好な撮像が得られる。まず、画素の開口率が80%を超えるので入射光量が多くなり高感度化が容易である。つまり暗いシーンでもきれいに撮ることができる。又、読出し回路の出力電圧振幅が大きくなるので飽和電荷数を大きくすることが可能である。従って明るいシーンでもきれいに撮ることができる。更に、感度の高さや飽和電荷数の大きさが両立可能なのでダイナミックレンジを広くとることができる。従って、コントラストの強いシーンでも白とびや黒つぶれがなくきれいに撮ることができる。

50

【0271】

(用途)

本発明の固体撮像装置は、先述した利点により、デジタルスチルカメラやデジタルビデオカメラの高性能化を実現できる。又、固体撮像装置の高性能化と小型化が同時に要求される内視鏡用途に好適である。更に、固体撮像装置の高性能化、小型化、低コスト化すべてが強く要求される携帯電話用カメラにおいて、本発明の構成は従来のイメージセンサと比較して顕著な優位性を誇る。なお、本発明の構成は、上記用途に限定されるものではなく、監視用カメラや自動車搭載用カメラ、ロボット用カメラなどにも利用可能である。

【0272】

以上の説明は、次の事項を開示している。

- (1) 複数の画素部を有する固体撮像装置であって、10
 前記画素部が、画素電極と、
 前記画素電極の上方に設けられ、受光した光に応じて電荷を生成する光電変換層を含む有機層と、
 前記有機層の上方に前記複数の画素部で共有に設けられた対向電極と、
 前記対向電極を覆う封止層と、
 前記封止層の上方に設けられたカラーフィルタと、
 前記画素電極に捕集された電荷に応じた信号を讀出す讀出し回路と、
 前記カラーフィルタを透過する光を、該カラーフィルタが配置された前記画素部に対応する前記光電変換層へ導く集光手段と、を備え、
 前記光電変換層が p 型有機半導体と n 型有機半導体を含み、20
 前記有機層が、前記光電変換層と前記画素電極及び / 又は前記対向電極との間に、前記画素電極及び / 又は前記対向電極から前記光電変換層への電荷の注入を抑制する電荷ブロッキング層を含み、
 前記電荷ブロッキング層のイオン化ポテンシャルと、前記光電変換層に含まれる n 型有機半導体の電子親和力との差が 1 eV 以上であって、
 前記複数の画素部が配列される基板を備え、前記画素電極が、前記基板上に形成された絶縁層に形成され、前記画素電極における前記光電変換層側の表面と、前記絶縁層における前記光電変換層側の表面とが略同一の平面である固体撮像装置。
- (2) (1) に記載の固体撮像装置であって、30
 前記画素電極は、窒化チタン、窒化モリブデン、窒化タンタル、窒化タングステンのいずれか 1 つである固体撮像装置。
- (3) (1) に記載の固体撮像装置であって、
 前記画素電極は、低抵抗層と、低抵抗層上に形成された表面層とを含み、前記低抵抗層はアルミニウム、チタン、銅、モリブデン、タンタル、タングステンのいずれか 1 つを含み、前記表面層は金属酸化物・金属窒化物・金属窒化酸化物・金属珪化物のいずれか 1 つを含む固体撮像装置。
- (4) (3) に記載の固体撮像装置であって、
 前記表面層は窒化チタン、窒化モリブデン、窒化タンタル、窒化タングステンのいずれか 1 つを含む固体撮像装置。
- (5) (1) から (4) のいずれか 1 つに記載の固体撮像装置の製造方法であって、40
 前記画素電極を形成後に絶縁層材料を成膜し、該絶縁層材料を化学的機械研磨 (CMP) 法又はエッチバック法により平坦化する固体撮像装置の製造方法。
- (6) (1) 又は (3) に記載の固体撮像装置の製造方法であって、前記画素電極を象嵌 (ダマシン) 法により形成する固体撮像装置の製造方法。
- (7) (1) から (4) のいずれか 1 つに記載の固体撮像装置であって、
 前記封止層が、原子層堆積法で形成された第 1 封止層と、前記第 1 封止層上に、物理的気相成膜法で形成され、金属酸化物、金属窒化物、金属窒化酸化物のいずれか 1 つを含む第 2 封止層とを有する固体撮像装置。
- (8) (1) から (4) のいずれか 1 つに記載の固体撮像装置であって、
 前記封止層が、原子層堆積法で形成された第 1 封止層と、前記第 1 封止層上に、スパッ50

タ法で形成され、酸化アルミニウム、酸化珪素、窒化珪素、窒化酸化珪素のいずれか1つを含む第2封止層とを有する固体撮像装置。

(9)(7)又は(8)に記載の固体撮像装置であって、

前記第1封止層は、酸化アルミニウム、酸化珪素、酸化チタンのいずれかを含む固体撮像装置。

(10)(1)から(9)のいずれか1つに記載の固体撮像装置であって、前記対向電極と前記封止層との間に、物理的気相成膜法で形成された緩衝層を有する固体撮像装置。

(11)(10)に記載の固体撮像装置であって、前記緩衝層は酸化珪素、窒化珪素、窒化酸化珪素のいずれかを含む固体撮像装置。

(12)(1)から(4)、(7)から(11)のいずれか1つに記載の固体撮像装置であって、

前記読出し回路が、前記画素電極と電氣的に接続され、該画素電極の電位に応じてその電位が変化するフローティングディフュージョンと、前記フローティングディフュージョンの電位に応じた信号を読出すMOSトランジスタ回路とを備える固体撮像装置。

(13)(12)に記載の固体撮像装置であって、

前記MOSトランジスタ回路がリセットトランジスタを有し、前記リセットトランジスタのソースに供給されるソース電圧が、前記対向電極に供給される電圧より低く、前記対向電極から前記画素電極に向かって電流を通す構成であって、前記画素電極に正孔が捕集され、かつ、前記MOSトランジスタ回路の各トランジスタがnチャンネルMOSトランジスタで構成されている固体撮像装置。

(14)(12)に記載の固体撮像装置であって、

前記MOSトランジスタ回路がリセットトランジスタを有し、前記リセットトランジスタのソースに供給されるソース電圧が、前記対向電極に供給される電圧より高く、前記画素電極から前記対向電極に向かって電流を通す構成であって、前記画素電極に電子が捕集され、かつ、前記MOSトランジスタ回路の各トランジスタがpチャンネルMOSトランジスタで構成されている固体撮像装置。

(15)(12)から(14)のいずれか1つに記載の固体撮像装置であって、

前記フローティングディフュージョンの電位が所定の閾値から外れてしまうことを防止する保護手段を備える固体撮像装置。

(16)(15)に記載の固体撮像装置であって、

前記保護手段が、前記フローティングディフュージョンに接続されたトランジスタ又はダイオードである固体撮像装置。

(17)(12)から(16)のいずれか1つに記載の固体撮像装置であって、

kTCノイズを低減するノイズ低減手段を備える固体撮像装置。

(18)(1)から(4)、(7)から(17)のいずれか1つに記載の固体撮像装置であって、

前記集光手段が、前記複数の画素部のうち隣り合うカラーフィルタの間に設けられ、前記カラーフィルタより低屈折率で透明な隔壁を含む固体撮像装置。

(19)(18)に記載の固体撮像装置であって、

前記隔壁が弗素樹脂を含む固体撮像装置。

(20)(18)又は(19)に記載の固体撮像装置の製造方法であって、

ベイア配列に従って、前記カラーフィルタとして赤色カラーフィルタ及び青色カラーフィルタを形成し、その後、前記隔壁を形成し、前記隔壁を形成した後で前記カラーフィルタとして緑色カラーフィルタを形成し、前記赤色カラーフィルタ、前記青色カラーフィルタ、前記緑色カラーフィルタ、前記隔壁の表面を化学的機械研磨(CMP)法又はエッチバック法により平坦化する固体撮像装置の製造方法。

(21)(20)に記載の固体撮像装置の製造方法であって、

前記カラーフィルタをドライエッチング法で形成する固体撮像装置の製造方法。

(22)(1)から(4)、(7)から(19)のいずれか1つに記載の固体撮像装置を搭載したデジタルスチルカメラ。

10

20

30

40

50

(23) (1) から (4), (7) から (19) のいずれか 1 つに記載の撮像素子を搭載したデジタルビデオカメラ。

(24) (1) から (4), (7) から (19) のいずれか 1 つに記載の固体撮像装置を搭載した携帯電話。

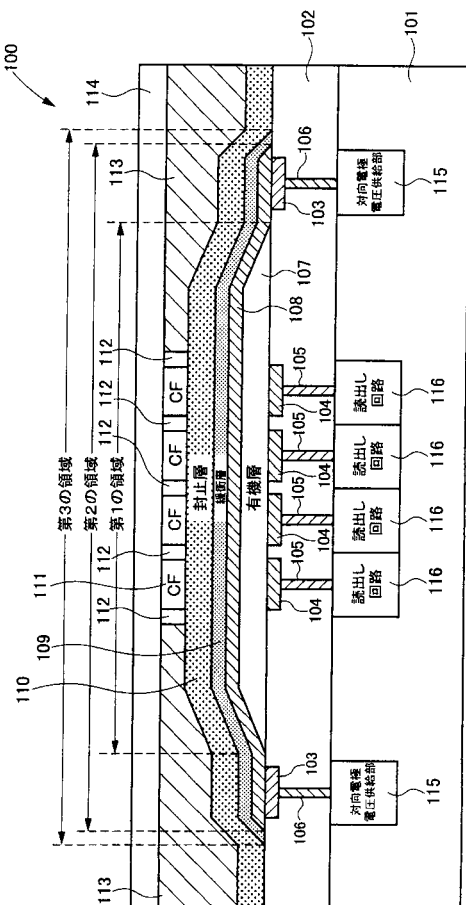
(25) (1) から (4), (7) から (19) のいずれか 1 つに記載の固体撮像装置を搭載した内視鏡。

【符号の説明】

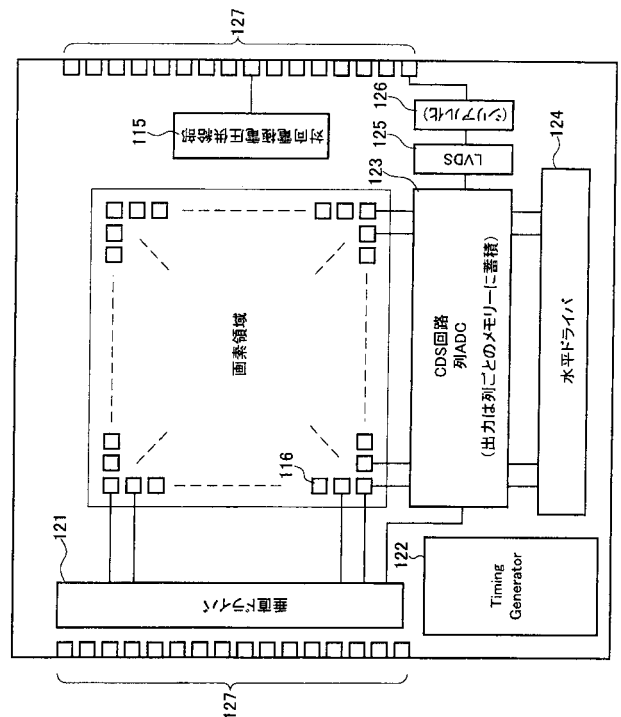
【0273】

- 100 固体撮像装置
- 102 絶縁層
- 104 画素電極
- 107 有機層
- 108 対向電極
- 109 緩衝層
- 110 封止層
- 112 隔壁
- 113 遮光層
- 116 読出し回路

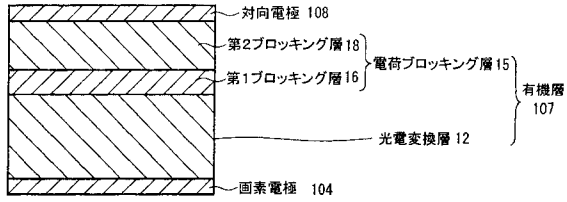
【図1】



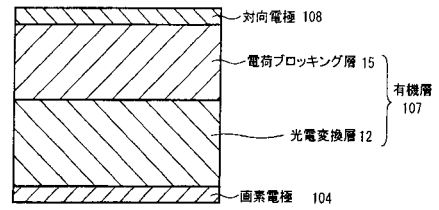
【図2】



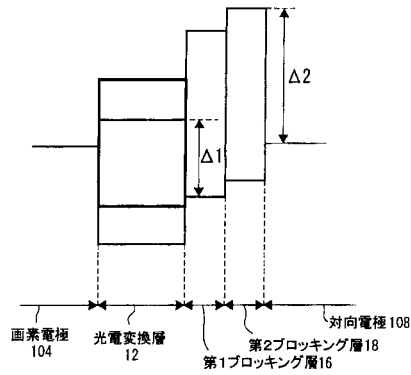
【 図 3 】



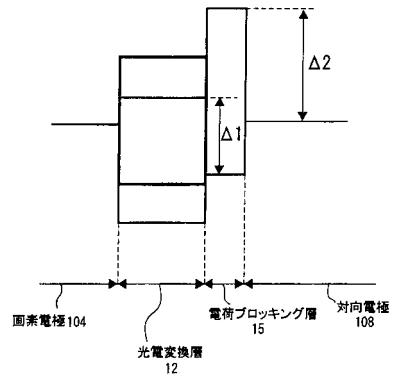
【 図 5 】



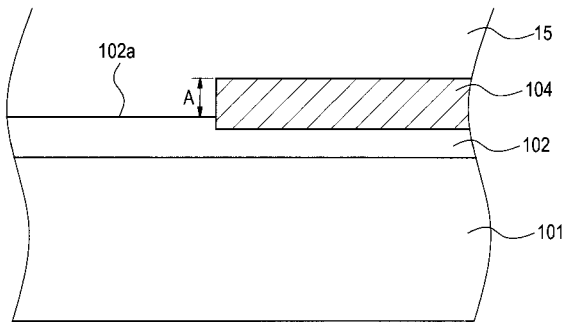
【 図 4 】



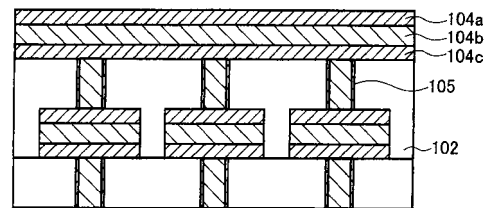
【 図 6 】



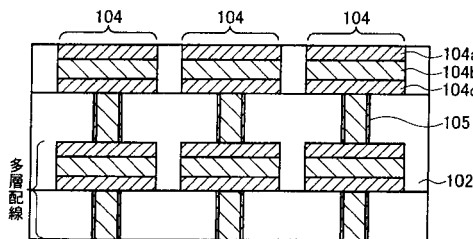
【 図 7 】



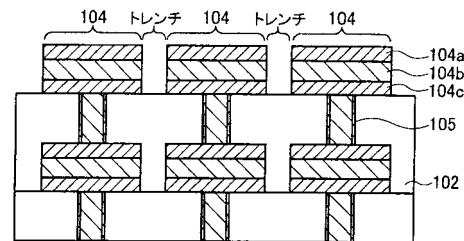
【 図 9 】



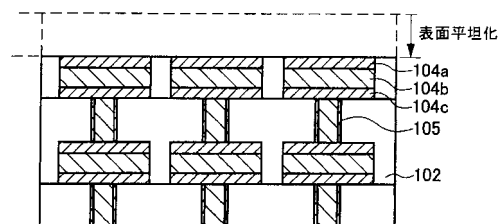
【 図 8 】



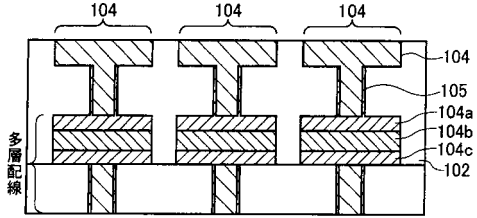
【 図 10 】



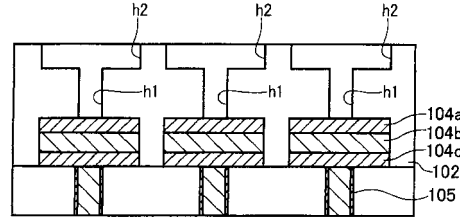
【 図 11 】



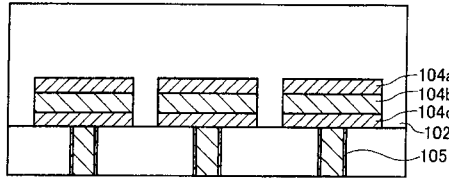
【図12】



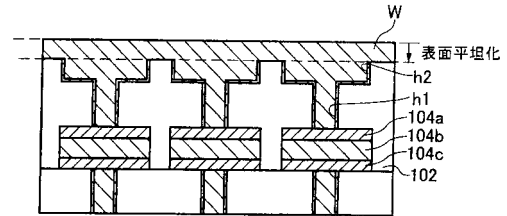
【図15】



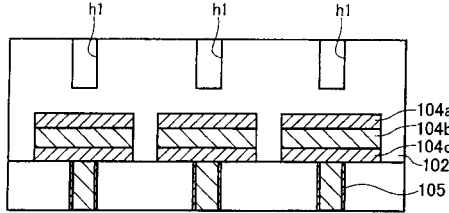
【図13】



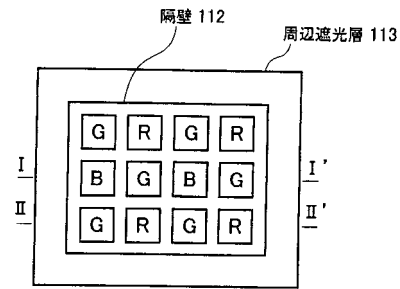
【図16】



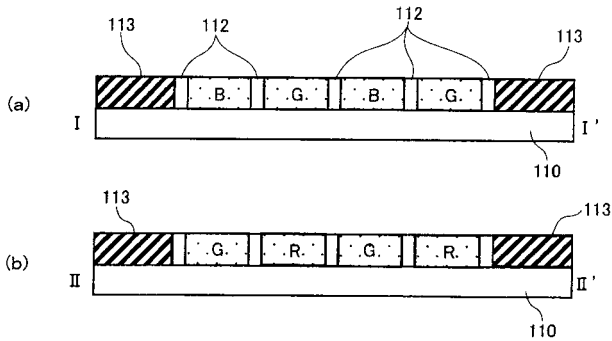
【図14】



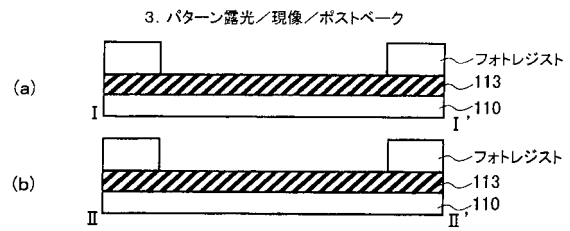
【図17】



【図18】



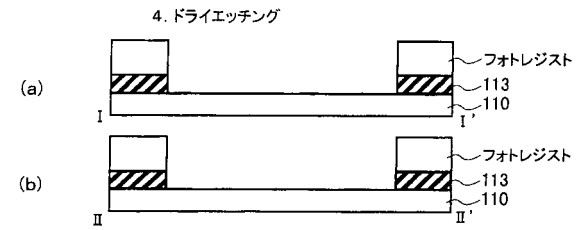
【図21】



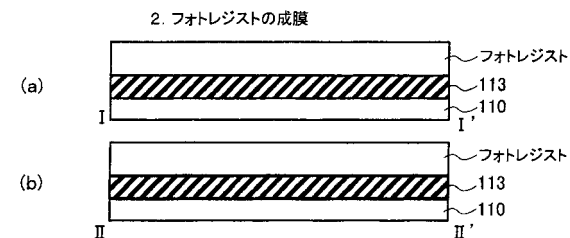
【図19】



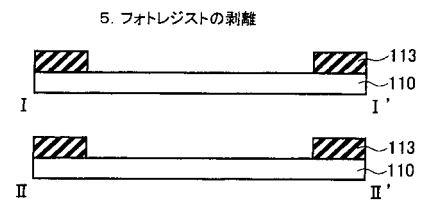
【図22】



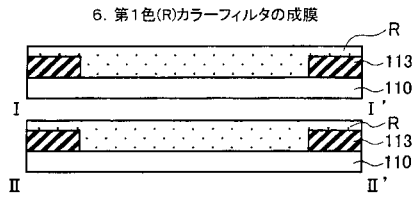
【図20】



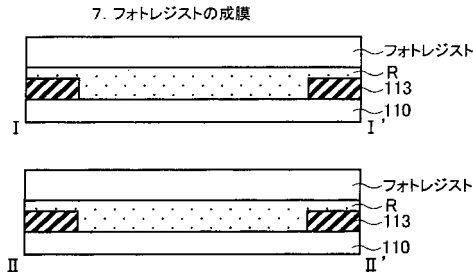
【図23】



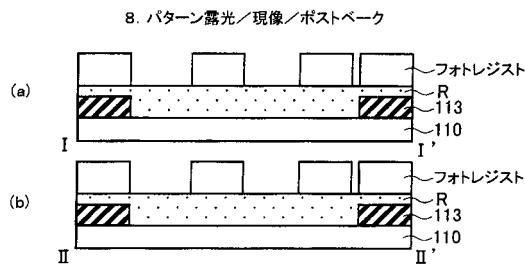
【 図 2 4 】



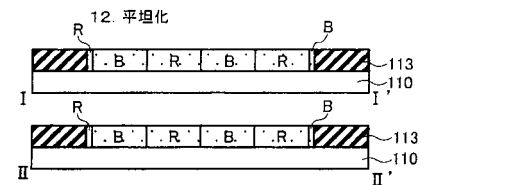
【 図 2 5 】



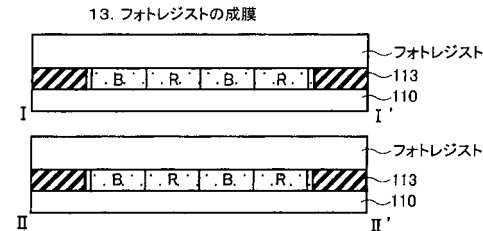
【 図 2 6 】



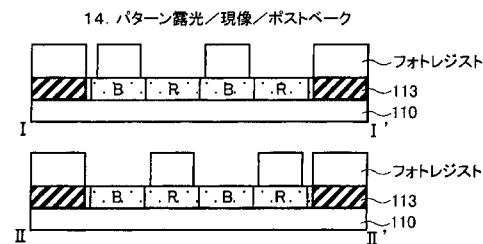
【 図 3 0 】



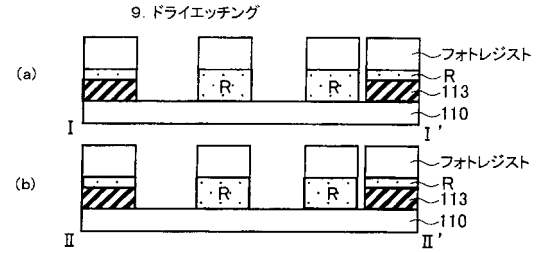
【 図 3 1 】



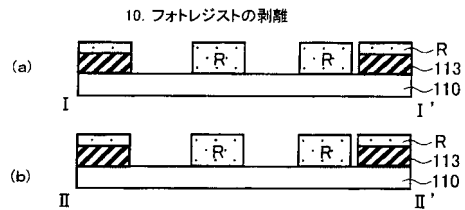
【 図 3 2 】



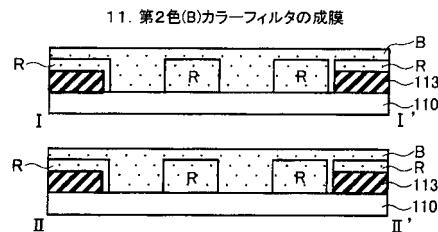
【 図 2 7 】



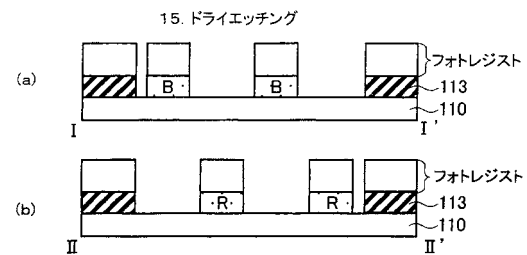
【 図 2 8 】



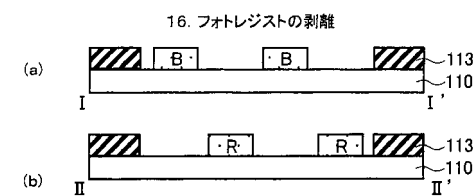
【 図 2 9 】



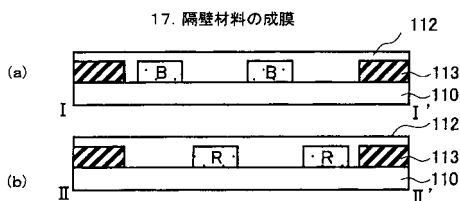
【 図 3 3 】



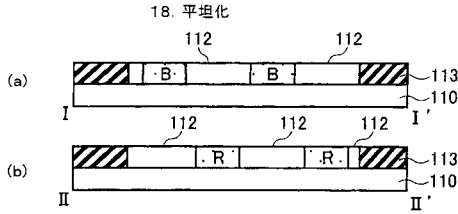
【 図 3 4 】



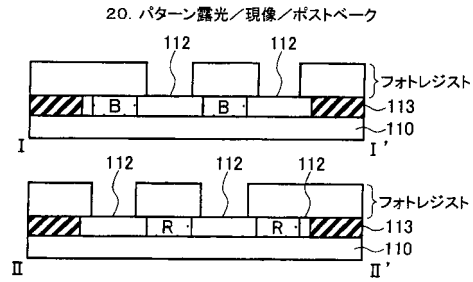
【 図 3 5 】



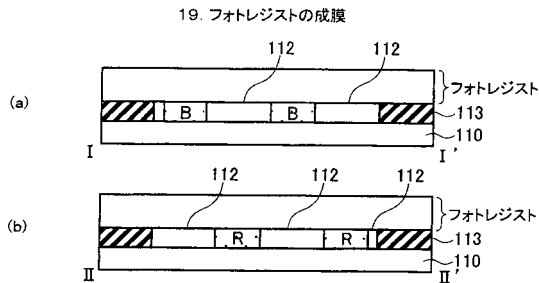
【 図 3 6 】



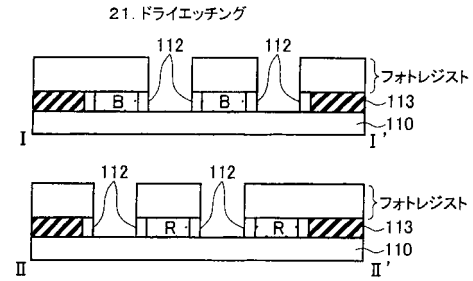
【 図 3 8 】



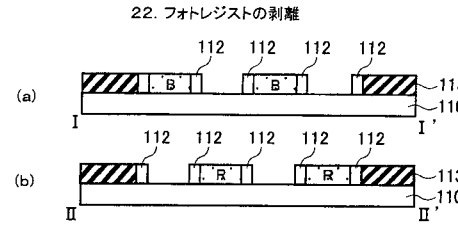
【 図 3 7 】



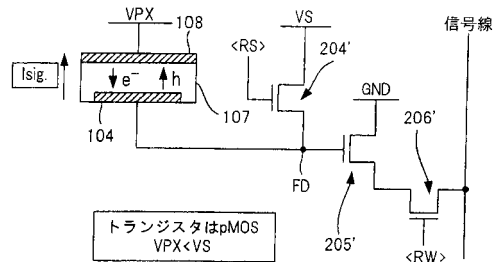
【 図 3 9 】



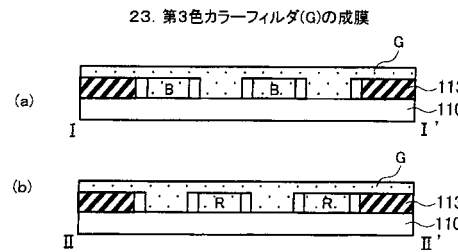
【 図 4 0 】



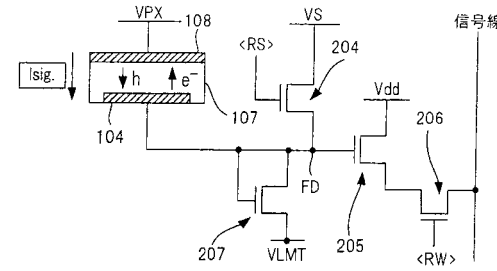
【 図 4 3 】



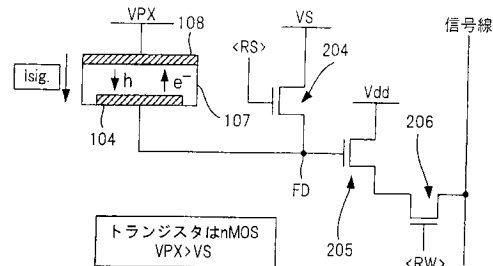
【 図 4 1 】



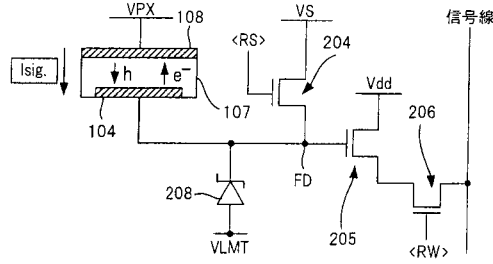
【 図 4 4 】



【 図 4 2 】

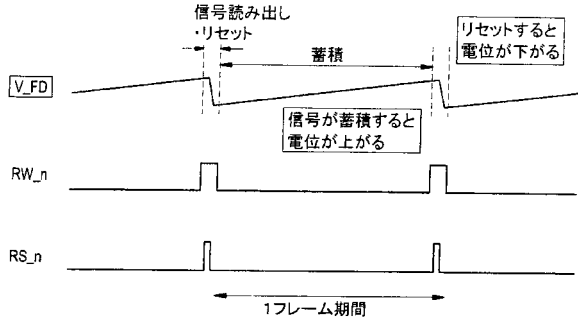


【図 4 5】



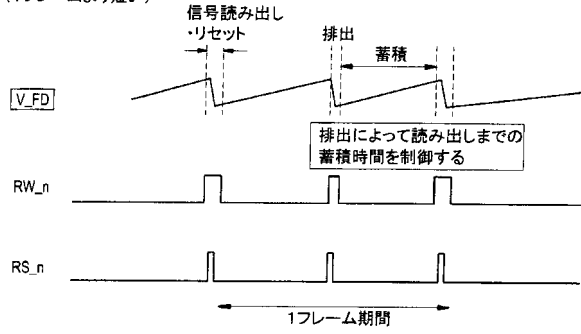
【図 4 6】

電子シャッタOFFの場合



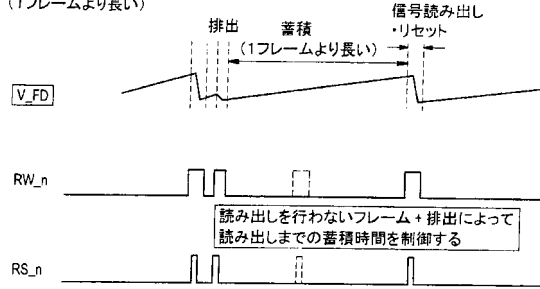
【図 4 7】

電子シャッタONの場合
(1フレームより短い)



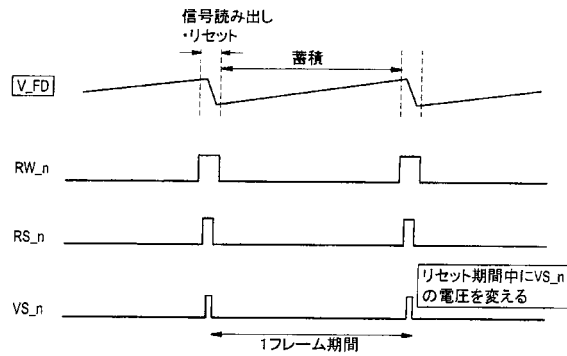
【図 4 8】

電子シャッタONの場合
(1フレームより長い)

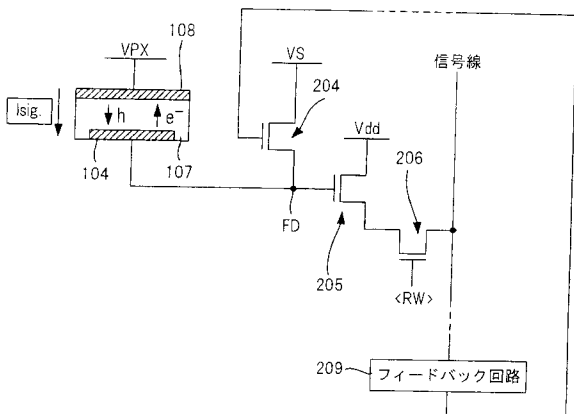


【図 4 9】

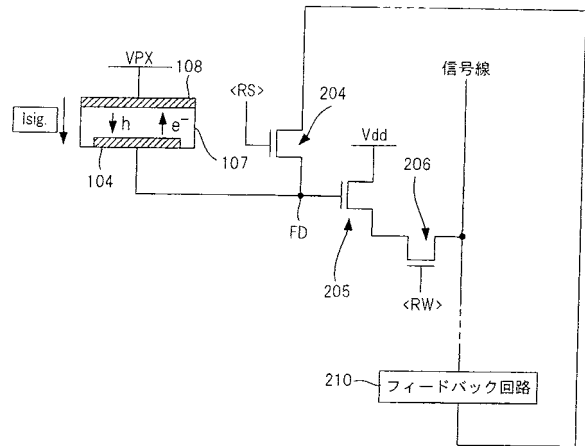
電子シャッタOFFの場合



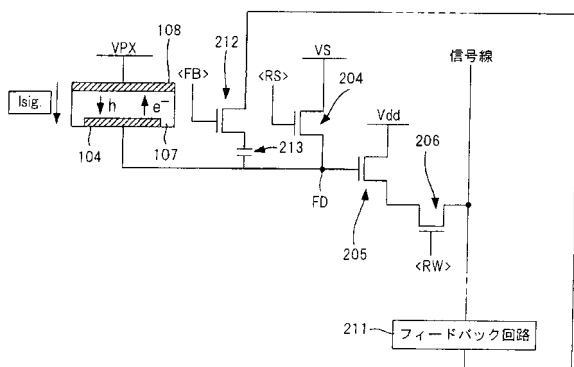
【図 5 0】



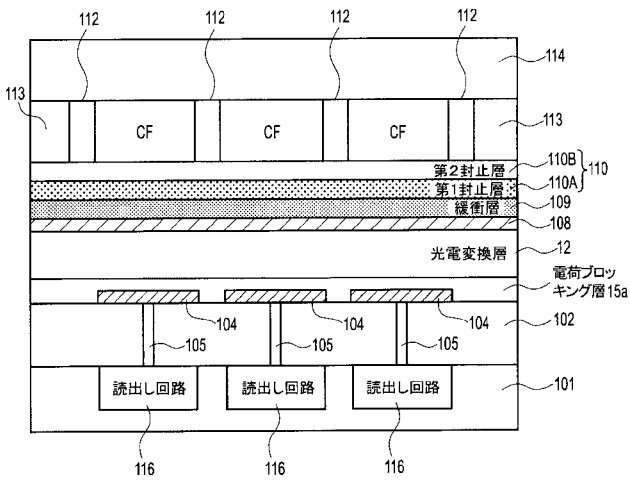
【図 5 1】



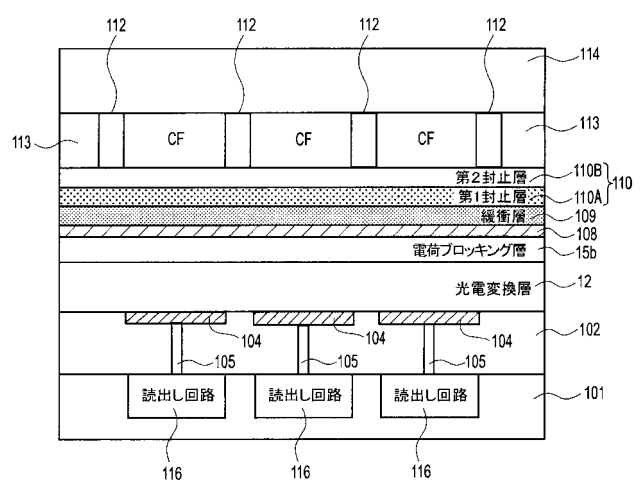
【図 5 2】



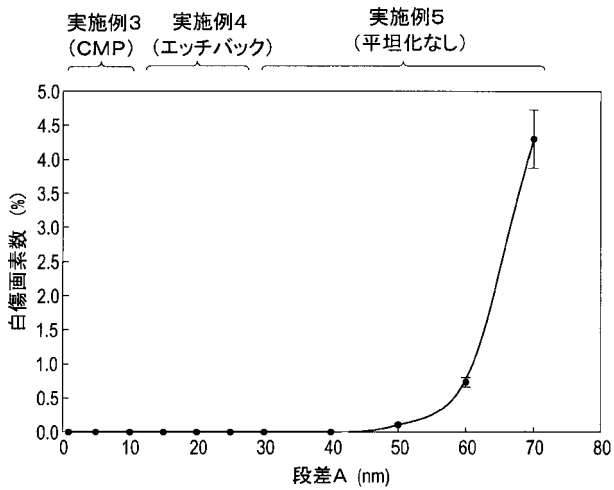
【図53】



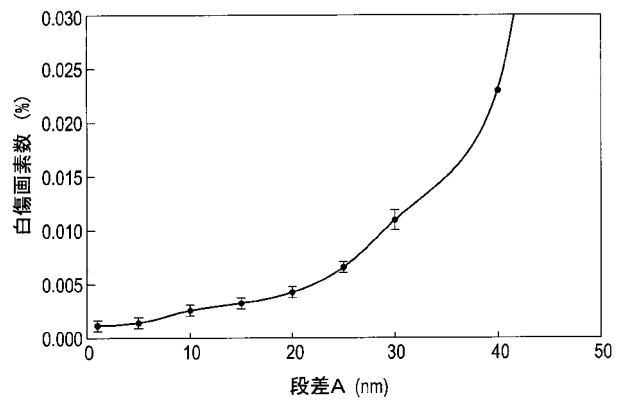
【図54】



【図55】



【図56】



フロントページの続き

(72)発明者 鈴木 秀幸

神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内

Fターム(参考) 4M118 AB01 BA07 BA14 CA14 CB05 CB14 CB20 GA09 GB03 GB06
GB19 GC07 GC17