

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-103707  
(P2010-103707A)

(43) 公開日 平成22年5月6日(2010.5.6)

(51) Int. Cl.	F I	テーマコード (参考)
<b>H03L 7/093 (2006.01)</b>	H03L 7/08 E	5H730
<b>H02M 3/07 (2006.01)</b>	H02M 3/07	5J106

審査請求 未請求 請求項の数 8 O L (全 28 頁)

(21) 出願番号 特願2008-272352 (P2008-272352)  
(22) 出願日 平成20年10月22日 (2008.10.22)

(71) 出願人 000001007  
キヤノン株式会社  
東京都大田区下丸子3丁目30番2号  
(74) 代理人 100076428  
弁理士 大塚 康德  
(74) 代理人 100112508  
弁理士 高柳 司郎  
(74) 代理人 100115071  
弁理士 大塚 康弘  
(74) 代理人 100116894  
弁理士 木村 秀二  
(74) 代理人 100130409  
弁理士 下山 治  
(74) 代理人 100134175  
弁理士 永川 行光

最終頁に続く

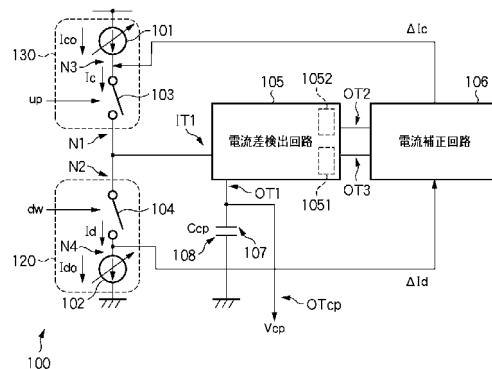
(54) 【発明の名称】 チャージポンプ回路、及びクロック生成器

(57) 【要約】 (修正有)

【課題】 チャージポンプ容量の充電電流と放電電流とが等しくなるように補正する。

【解決手段】 外部から充電制御信号を受けて制御電圧を増加させ、外部から放電制御信号を受けて制御電圧を減少させる第1のモードと、補正動作を行う第2のモードとを有したチャージポンプ回路であって、第1のモードにおいて、充電制御信号に応じて第1のノードを通して充電電流を流し出す充電部と、放電制御信号に応じて第2のノードを通して放電電流を吸い込む放電部と、第2のモードにおいて、第1のノードと第2のノードとに一端が接続される検出抵抗と、検出抵抗の他端に参照電圧を供給する電圧源と、充電部が検出抵抗の一端へ充電電流を流し出し放電部が検出抵抗の一端から放電電流を吸い込んだ状態における検出抵抗の一端の電圧と参照電圧との差に基づいて、充電部が流し出す充電電流と放電部が吸い込む放電電流とが等しくなるように補正する補正部とを備える。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第 1 のモードと、補正動作を行う第 2 のモードとを有したチャージポンプ回路であって、

前記制御電圧を発生させるチャージポンプ容量と、

前記第 1 のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第 1 のノードを通して充電電流を流し出す充電部と、

前記第 1 のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第 2 のノードを通して放電電流を吸い込む放電部と、

10

前記第 2 のモードにおいて、前記第 1 のノードと前記第 2 のノードとに一端が接続される検出抵抗と、

前記検出抵抗の他端に参照電圧を供給する電圧源と、

前記第 2 のモードにおいて、前記充電部が前記検出抵抗の前記一端へ充電電流を流し出し、前記放電部が前記検出抵抗の前記一端から放電電流を吸い込んだ状態における前記検出抵抗の前記一端の電圧と前記参照電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部と、

を備えたことを特徴とするチャージポンプ回路。

## 【請求項 2】

前記充電部は、

20

充電電流源と、

前記充電制御信号に応じて、前記第 1 のノードと前記充電電流源とを接続するようにオンする第 1 のスイッチと、

前記充電電流源と前記第 1 のスイッチとを接続する第 3 のノードと、

を含み、

前記放電部は、

放電電流源と、

前記放電制御信号に応じて、前記第 2 のノードと前記放電電流源とを接続するようにオンする第 2 のスイッチと、

前記放電電流源と前記第 2 のスイッチとを接続する第 4 のノードと、

30

を含み、

前記補正部は、前記第 2 のモードにおいて、前記第 1 のスイッチ及び前記第 2 のスイッチがともにオンした状態における前記検出抵抗の前記一端の電圧と前記参照電圧との差に基づいて、前記第 3 のノードへ補正電流を流し出す動作と前記第 4 のノードから補正電流を吸い込む動作との少なくとも一方を行い、

前記充電部は、前記第 2 のモードにおいて、前記充電電流源から前記第 3 のノードへ流し出された電流と前記補正部から前記第 3 のノードへ流し出された補正電流とを充電電流として流し出し、

前記放電部は、前記第 2 のモードにおいて、前記第 4 のノードから前記放電電流源へ吸い込まれるべき電流と前記第 4 のノードから前記補正部へ吸い込まれるべき補正電流とを放電電流として吸い込む

40

ことを特徴とする請求項 1 に記載のチャージポンプ回路。

## 【請求項 3】

前記充電部は、

第 1 のバイアス回路と、

前記第 3 のノードと前記第 1 のバイアス回路との導通をオンオフする第 3 のスイッチと

、

をさらに含み、

前記放電部は、

第 2 のバイアス回路と、

50

前記第 4 のノードと前記第 2 のバイアス回路との導通をオンオフする第 4 のスイッチと、  
をさらに含み、

前記第 1 のバイアス回路は、前記第 1 のモードにおいて、前記第 3 のスイッチがオンした状態で、前記チャージポンプ容量へ電荷が充電されないように電流を吸い込み、

前記第 2 のバイアス回路は、前記第 1 のモードにおいて、前記第 4 のスイッチがオンした状態で、前記チャージポンプ容量から電荷が放電されないように電流を流し出し、

前記補正部は、前記第 2 のモードにおいて、前記第 1 のスイッチ及び前記第 2 のスイッチがともにオンし前記第 3 のスイッチ及び前記第 4 のスイッチがともにオフした状態で、前記検出抵抗の前記一端の電圧と前記参照電圧とを受けることを特徴とする請求項 2 に記載のチャージポンプ回路。

10

【請求項 4】

外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第 1 のモードと、補正動作を行う第 2 のモードとを有したチャージポンプ回路であって、

前記制御電圧を発生させるチャージポンプ容量と、

前記第 1 のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第 1 のノードを通して充電電流を流し出す充電部と、

前記第 1 のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第 2 のノードを通して放電電流を吸い込む放電部と、

20

前記第 2 のモードにおいて、前記第 1 のノード又は前記第 2 のノードに接続される第 1 の電極と基準電圧が供給された第 2 の電極とを有した検出容量と、

前記検出容量の前記第 1 の電極の電圧を設定する設定スイッチと、

前記設定スイッチがオンした状態で、前記検出容量の前記第 1 の電極に参照電圧を供給する電圧源と、

前記第 2 のモードにおいて、前記設定スイッチにより前記第 1 の電極の電圧が前記参照電圧に設定された後に前記充電部が前記第 1 の電極へ充電電流を流し出す動作と前記放電部が前記第 1 の電極から放電電流を吸い込む動作とが等しい時間行われた状態における前記検出容量の前記第 1 の電極の電圧と前記参照電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部と、備えたことを特徴とするチャージポンプ回路。

30

【請求項 5】

前記充電部は、

充電電流源と、

前記充電制御信号に応じて、前記第 1 のノードと前記充電電流源とを接続するようにオンする第 1 のスイッチと、

前記充電電流源と前記第 1 のスイッチとを接続する第 3 のノードと、  
を含み、

前記放電部は、

放電電流源と、

前記放電制御信号に応じて、前記第 2 のノードと前記放電電流源とを接続するようにオンする第 2 のスイッチと、

40

前記放電電流源と前記第 2 のスイッチとを接続する第 4 のノードと、  
を含み、

前記補正部は、前記第 2 のモードにおいて、前記設定スイッチにより前記第 1 の電極の電圧が前記参照電圧に設定された後に前記第 1 のスイッチのオン動作と前記第 2 のスイッチのオン動作とが等しい時間行われた状態における前記検出容量の前記第 1 の電極の電圧と前記参照電圧との差に基づいて、前記第 3 のノードへ補正電流を流し出す動作と前記第 4 のノードから補正電流を吸い込む動作との少なくとも一方を行い、

前記充電部は、前記第 2 のモードにおいて、前記充電電流源から前記第 3 のノードへ流

50

し出された電流と前記補正部から前記第3のノードへ流し出された補正電流とを充電電流として流し出し、

前記放電部は、前記第2のモードにおいて、前記第4のノードから前記放電電流源へ吸い込まれるべき電流と前記第4のノードから前記補正部へ吸い込まれるべき補正電流とを放電電流として吸い込む

ことを特徴とする請求項4に記載のチャージポンプ回路。

【請求項6】

外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第1のモードと、補正動作を行う第2のモードとを有したチャージポンプ回路であって、

10

前記制御電圧を発生させるチャージポンプ容量と、

前記第1のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第1のノードを通して充電電流を流し出す充電部と、

前記第1のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第2のノードを通して放電電流を吸い込む放電部と、

前記第2のモードにおいて前記第1のノードと前記第2のノードとに一端が接続され、前記チャージポンプ容量に他端が接続された検出抵抗と、

前記第1のモードの後の前記第2のモードにおいて、前記充電部が前記検出抵抗の前記一端へ充電電流を流し出し前記放電部が前記検出抵抗の前記一端から放電電流を吸い込んだ状態における前記検出抵抗の前記一端の電圧と前記他端の電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部と、

20

を備えたことを特徴とするチャージポンプ回路。

【請求項7】

前記充電部は、

充電電流源と、

前記充電制御信号に応じて、前記第1のノードと前記充電電流源とを接続するようにオンする第1のスイッチと、

前記充電電流源と前記第1のスイッチとを接続する第3のノードと、

を含み、

30

前記放電部は、

放電電流源と、

前記放電制御信号に応じて、前記第2のノードと前記放電電流源とを接続するようにオンする第2のスイッチと、

前記放電電流源と前記第2のスイッチとを接続する第4のノードと、

を含み、

前記補正部は、前記第1のモードの後の前記第2のモードにおいて、前記第1のスイッチ及び前記第2のスイッチがともにオンした状態における前記検出抵抗の前記一端の電圧と前記他端の電圧との差に基づいて、前記第3のノードへ補正電流を流し出す動作と前記第4のノードから補正電流を吸い込む動作との少なくとも一方を行い、

40

前記充電部は、前記第2のモードにおいて、前記充電電流源から前記第3のノードへ流し出された電流と前記補正部から前記第3のノードへ流し出された補正電流とを充電電流として流し出し、

前記放電部は、前記第2のモードにおいて、前記第4のノードから前記放電電流源へ吸い込まれるべき電流と前記第4のノードから前記補正部へ吸い込まれるべき補正電流とを放電電流として吸い込む

ことを特徴とする請求項6に記載のチャージポンプ回路。

【請求項8】

外部から受けた外部クロックに対して特定の位相関係にあるクロックを生成するクロック生成器であって、

50

請求項 1 から 7 のいずれか 1 項に記載のチャージポンプ回路と、

前記チャージポンプ回路から制御電圧を受けて、前記制御電圧に応じた周波数を有したクロック、又は、前記外部クロックに対する前記制御電圧に応じた遅延量を有したクロックを生成させる電圧制御生成回路と、

前記外部クロックの位相と内部で発生したクロックの位相とを比較し、比較結果に応じて充電制御信号又は放電制御信号を前記チャージポンプ回路へ供給する位相比較器と、を備えたことを特徴とするクロック生成器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チャージポンプ回路、及びクロック生成器に関する。

【背景技術】

【0002】

近年、光ディスクなどの記録媒体（例えば、CD-R、DVD-R/RW）に対してデータの書き込み及び読み出しを行う情報記録装置は、記録媒体の回転同期信号を得て、それを基に同期クロックを抽出する。その情報記録装置は、これをデータ記録処理時の記録クロックとしている。一般に、このような周期クロックの抽出のために、PLL（Phase Locked Loop）回路が用いられている。また、記録媒体に書き込みを行う場合、その記録媒体の所定の記録ストラテジに基づいて、記録パルスのパルスタイミング位置を制御するために、DLL（Delay Locked Loop）回路が用いられる。これらのPLL回路やDLL回路においては、一般に、チャージポンプ回路が用いられている。

【0003】

ここで、一般的なチャージポンプ回路では、チャージポンプ容量に蓄積される電荷が充電もしくは放電される。この電荷の充電は、充電電流値と、チャージポンプ容量への充電時間を制御する充電制御スイッチのオン時間とにより制御される。また、電荷の放電は、放電電流値と、チャージポンプ容量への放電時間を制御する放電制御スイッチのオン時間とにより制御される。この充電制御スイッチのオン時間及び放電制御スイッチのオン時間は、PLL回路であれば、外部から供給された外部クロックと、電圧制御生成回路から出力された内部クロックに基づいたクロックとの位相差及び/又は周波数差に基づいて制御される。また、DLL回路であれば、外部クロックと、所望のタッククロックとの位相差に基づいて制御される。このチャージポンプ容量への充電電荷量とチャージポンプ容量からの放電電荷量とが等しくなったときに、チャージポンプ容量が生成し電圧制御生成回路へ供給するための制御電圧が安定する。

【0004】

ここで、充電電流値と放電電流値とが等しい場合には、チャージポンプ容量への充電時間を制御する充電制御スイッチのオン時間と、チャージポンプ容量からの放電時間を制御する放電制御スイッチのオン時間とが等しくなる。したがって、PLL回路やDLL回路での厳密な動作タイミングの制御が行える。

【0005】

しかし、充電電流値と放電電流値とに差があり、充電電荷量と放電電荷量とが等しくなるように動作した場合、充電制御スイッチのオン時間と放電制御スイッチのオン時間とに、電流差に応じた時間差が生じることとなる。このとき、この時間差がPLL回路やDLL回路における理想的な動作タイミングからのずれとなる。チャージポンプ回路におけるこの時間差により、例えば、光ディスクなどの記録媒体においては、記録媒体が有している回転同期信号に基づいた同期クロックが不安定になる。また、記録媒体に記録される記録マークのマーク長やエッジ位置などが適正範囲から外れることで、再生時にジッタ特性など情報の再生品質を劣化させたりすることとなる。

【特許文献 1】特開 2000 - 224034 号公報

【特許文献 2】特開 2006 - 270225 号公報

10

20

30

40

50

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0006】

特許文献1には、特許文献1の図1に示すように、アクティブフィルタ17に電流を吐き出してVCOへの制御電圧を減少させたり、アクティブフィルタ17から電流を吸い込んでVCOへの制御電圧を増大させたりするチャージポンプ10が記載されている。このチャージポンプ10では、スイッチS1とスイッチS2との共通接続点の電圧V2が、演算増幅器OP1の作用により、演算増幅器OP1の非反転入力端子の電圧V1に等しくなる。また、チャージポンプ10では、演算増幅器OP2の非反転入力端子の電圧V3が、トランジスタQ6、Q4を経由した帰還ループの作用により、演算増幅器OP2の反転入力端子の電圧V1に等しくなる。これにより、 $V3 = V2 = V1$ に制御されることになり、トランジスタQ2、Q4のコレクタ電圧がバイアス電源171の電圧V1によって固定される。このとき、演算増幅器OP2の入力インピーダンスが大きいので、トランジスタQ4に流れる電流*i*4は、トランジスタQ2に流れる電流*i*2にほぼ等しくなる。

10

## 【0007】

ここで、特許文献1には、トランジスタQ4、Q5の面積比をW1とすれば、トランジスタQ5に流れる電流*i*5が、トランジスタQ4に流れる電流*i*4のW1倍になることが記載されている。また、特許文献1には、トランジスタQ2、Q3の面積比を上記と同じW1とすれば、トランジスタQ3に流れる電流*i*3が、トランジスタQ2に流れる電流*i*2のW1倍になることが記載されている。これにより、特許文献1によれば、 $i3 = i2 \times W1 = i4 \times W1 = i5$ となるので、電圧V1にリンクした形で*i*3 = *i*5すなわち吐出電流と吸い込み電流との値を同一値に保証できるとされている。

20

## 【0008】

しかし、トランジスタQ2～Q5の製造プロセスのばらつきにより、トランジスタQ4、Q5の面積比とトランジスタQ2、Q3の面積比とが大きく異なることがある。この場合、*i*3と*i*2との比が*i*5と*i*4との比から大きく異なるので、吐出電流と吸い込み電流との値を同一値に保証することが困難になる。

## 【0009】

一方、特許文献2には、特許文献2の図3に示すように、LPF8の容量C1を充電する充電電流を出力ノードN11から出力したり、LPF8の容量C1を放電する放電電流を出力ノードN11からVss側へ流すチャージポンプ回路6が記載されている。このチャージポンプ回路6には、充電電流と放電電流とを同一にするための補正チャージポンプ電流 *I* p c h が、チャージポンプ補正回路9から供給された比較増幅信号に応じて流れる。

30

## 【0010】

ここで、特許文献2には、充電電流を発生するPch MOSトランジスタPT1に対してK倍のゲート寸法(ゲート長又はゲート幅)のゲートを有したPch MOSトランジスタPT1aをチャージポンプ補正回路9に設けることが記載されている。Pch MOSトランジスタPT1のゲートとPch MOSトランジスタPT1aのゲートとは、バイアス回路7から同一のバイアス電圧Vpが供給される。また、放電電流を発生するNch MOSトランジスタNT2に対してK倍のゲート寸法(ゲート長又はゲート幅)のゲートを有したNch MOSトランジスタNT2aをチャージポンプ補正回路9に設けることが記載されている。Nch MOSトランジスタNT2のゲートとNch MOSトランジスタNT2aのゲートとは、バイアス回路7から同一のバイアス電圧Vnが供給される。そして、チャージポンプ補正回路9では、Pch MOSトランジスタPT1aを流れる第1の電流とNch MOSトランジスタNT2aを流れる第2の電流とが同一になるように、比較増幅信号を発生させてチャージポンプ回路6へ供給する。これにより、特許文献2によれば、充電電流と放電電流とを同一にすることができるとされている。

40

## 【0011】

50

しかし、MOSトランジスタPT1, PT1a, NT2, NT2aの製造プロセスのばらつきにより、MOSトランジスタPT1, PT1aのゲート寸法比とMOSトランジスタNT2, NT2aのゲート寸法比とが大きく異なることがある。この場合、充電電流と第1の電流との比が放電電流と第2の電流との比から大きく異なるので、充電電流と放電電流とを同一にすることが困難になる。

#### 【0012】

本発明の目的は、チャージポンプ容量の充電電流と放電電流とのそれぞれに対して所定の比率にある複数の電流を用いない、充電電流と放電電流とが等しくなるように補正するための新規な構成を提供することにある。

#### 【課題を解決するための手段】

#### 【0013】

本発明の第1側面に係るチャージポンプ回路は、外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第1のモードと、補正動作を行う第2のモードとを有したチャージポンプ回路であって、前記制御電圧を発生させるチャージポンプ容量と、前記第1のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第1のノードを通して充電電流を流し出す充電部と、前記第1のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第2のノードを通して放電電流を吸い込む放電部と、前記第2のモードにおいて、前記第1のノードと前記第2のノードとに一端が接続される検出抵抗と、前記検出抵抗の他端に参照電圧を供給する電圧源と、前記第2のモードにおいて、前記充電部が前記検出抵抗の前記一端へ充電電流を流し出し前記放電部が前記検出抵抗の前記一端から放電電流を吸い込んだ状態における前記検出抵抗の前記一端の電圧と前記参照電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部とを備えたことを特徴とする。

#### 【0014】

本発明の第2側面に係るチャージポンプ回路は、外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第1のモードと、補正動作を行う第2のモードとを有したチャージポンプ回路であって、前記制御電圧を発生させるチャージポンプ容量と、前記第1のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第1のノードを通して充電電流を流し出す充電部と、前記第1のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第2のノードを通して放電電流を吸い込む放電部と、前記第2のモードにおいて、前記第1のノード又は前記第2のノードに接続される第1の電極と基準電圧が供給された第2の電極とを有した検出容量と、前記検出容量の前記第1の電極の電圧を設定する設定スイッチと、前記設定スイッチがオンした状態で、前記検出容量の前記第1の電極に参照電圧を供給する電圧源と、前記第2のモードにおいて、前記設定スイッチにより前記第1の電極の電圧が前記参照電圧に設定された後に前記充電部が前記第1の電極へ充電電流を流し出す動作と前記放電部が前記第1の電極から放電電流を吸い込む動作とが等しい時間行われた状態における前記検出容量の前記第1の電極の電圧と前記参照電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部とを備えたことを特徴とする。

#### 【0015】

本発明の第3側面に係るチャージポンプ回路は、外部から充電制御信号を受けて制御電圧を増加させ、前記外部から放電制御信号を受けて制御電圧を減少させる第1のモードと、補正動作を行う第2のモードとを有したチャージポンプ回路であって、前記制御電圧を発生させるチャージポンプ容量と、前記第1のモードにおいて、前記充電制御信号に応じて、前記チャージポンプ容量へ電荷を充電するように第1のノードを通して充電電流を流し出す充電部と、前記第1のモードにおいて、前記放電制御信号に応じて、前記チャージポンプ容量から電荷が放電されるように第2のノードを通して放電電流を吸い込む放電部と、前記第2のモードにおいて前記第1のノードと前記第2のノードとに一端が接続され

10

20

30

40

50

、前記チャージポンプ容量に他端が接続された検出抵抗と、前記第 1 のモードの後の前記第 2 のモードにおいて、前記充電部が前記検出抵抗の前記一端へ充電電流を流し出し前記放電部が前記検出抵抗の前記一端から放電電流を吸い込んだ状態における前記検出抵抗の前記一端の電圧と前記他端の電圧との差に基づいて、前記充電部が流し出す充電電流と前記放電部が吸い込む放電電流とが等しくなるように補正する補正部とを備えたことを特徴とする。

【 0 0 1 6 】

本発明の第 4 側面に係るクロック生成器は、外部から受けた外部クロックに対して特定の位相関係にあるクロックを生成するクロック生成器であって、本発明の第 1 側面から第 3 側面のいずれかに係るチャージポンプ回路と、前記チャージポンプ回路から制御電圧を受けて、前記制御電圧に応じた周波数を有したクロック、又は、前記外部クロックに対する前記制御電圧に応じた遅延量を有したクロックを生成させる電圧制御生成回路と、前記外部クロックの位相と内部で発生したクロックの位相とを比較し、比較結果に応じて充電制御信号又は放電制御信号を前記チャージポンプ回路へ供給する位相比較器とを備えたことを特徴とする。

10

【発明の効果】

【 0 0 1 7 】

本発明によれば、チャージポンプ容量の充電電流と放電電流とのそれぞれに対して所定の比率にある複数の電流を用いない、充電電流と放電電流とが等しくなるように補正するための新規な構成を提供することができる。

20

【発明を実施するための最良の形態】

【 0 0 1 8 】

本発明の第 1 実施形態に係るクロック生成器 1 を、図 1 を用いて説明する。図 1 は、本発明の第 1 実施形態に係るクロック生成器 1 の構成図である。

【 0 0 1 9 】

クロック生成器 1 は、外部から受けた外部クロック  $rck$  に対して特定の位相関係にある内部クロック  $ock$  を生成する。クロック生成器 1 は、例えば、PLL (Phase Locked Loop) 回路、DLL (Delay Locked Loop) 回路である。

【 0 0 2 0 】

クロック生成器 1 は、主として、分周器 30、位相比較器 10、チャージポンプ回路 100、及び電圧制御生成回路 20 を備える。

30

【 0 0 2 1 】

分周器 30 は、供給された内部クロック  $ock$  を分周して分周クロック  $ick$  を発生し位相比較器 10 へ供給する。ただし、クロック生成器が DLL 回路である場合には、分周器 30 は不要である。

【 0 0 2 2 】

位相比較器 10 は、外部から外部クロック  $rck$  を受け、分周器 30 から分周クロック  $ick$  を受ける。位相比較器 10 は、外部クロック  $rck$  の位相と分周クロック  $ick$  の位相とを比較する。位相比較器 10 は、比較結果として、外部クロック  $rck$  の位相と分周クロック  $ick$  の位相との位相差を示す位相差信号をチャージポンプ回路 100 へ供給する。具体的には、位相比較器 10 は、アクティブレベルの充電制御信号  $up$  (第 1 の位相差信号) 及びアクティブレベルの充電制御信号  $dw$  (第 2 の位相差信号) のいずれかをチャージポンプ回路 100 へ供給する。すなわち、位相比較器 10 は、分周クロック  $ick$  の位相が外部クロック  $rck$  の位相より進んでいるか遅れているかに応じて、充電制御信号  $up$  及び放電制御信号  $dw$  のいずれかをアクティブレベルにしてチャージポンプ回路 100 へ供給する。

40

【 0 0 2 3 】

チャージポンプ回路 100 は、位相比較器 10 から受けたアクティブレベルの充電制御信号  $up$  に応じて、後述のチャージポンプ容量  $Ccp$  に電荷を充電することにより、制御

50



電圧  $V_{cp}$  を増加させる。あるいは、チャージポンプ回路 100 は、位相比較器 10 から受けたアクティブレベルの放電制御信号  $dw$  に応じて、チャージポンプ容量  $C_{cp}$  から電荷を放電することにより、制御電圧  $V_{cp}$  を減少させる。そして、チャージポンプ回路 100 は、増加又は減少させた制御電圧  $V_{cp}$  を電圧制御生成回路 20 へ出力する。

【0024】

電圧制御生成回路 20 は、チャージポンプ回路 100 から制御電圧  $V_{cp}$  を受けて、制御電圧  $V_{cp}$  に応じた周波数を有した内部クロック  $oc k$ 、又は、外部クロック  $rc k$  に対する制御電圧  $V_{cp}$  に応じた遅延量を有した内部クロック  $oc k$  を生成する。電圧制御生成回路 20 は、例えば、PLL 回路における電圧制御発振回路 (VCO)、又は、DLL 回路における電圧制御遅延回路である。電圧制御生成回路 20 は、生成した内部クロック  $oc k$  を外部へ出力するとともに分周器 30 へ供給する。

10

【0025】

次に、本発明の第 1 実施形態におけるチャージポンプ回路 100 の構成を、図 2 用いて説明する。図 2 は、本発明の第 1 実施形態におけるチャージポンプ回路 100 の構成を示す図である。

【0026】

チャージポンプ回路 100 は、第 1 のモードと第 2 のモードとを有している。第 1 のモードは、制御電圧  $V_{cp}$  を増加又は減少させるモードである。第 2 のモードは、補正動作を行うモードである。

【0027】

チャージポンプ回路 100 は、チャージポンプ容量  $C_{cp}$ 、充電部 130、放電部 120、電流差検出回路 105、及び電流補正回路 (補正部) 106 を備える。

20

【0028】

チャージポンプ容量  $C_{cp}$  は、第 1 のモードにおいて、制御電圧  $V_{cp}$  を発生させる。チャージポンプ容量  $C_{cp}$  は、電荷を保持するための保持電極 107 と、基準電圧 (例えば、グランド電圧) が供給される基準電極 108 とを有する。保持電極 107 は、電流差検出回路 105 の第 1 の出力端子  $OT1$  と、チャージポンプ回路 100 の出力端子  $OT_{cp}$  とに接続されている。これにより、チャージポンプ回路 100 は、出力端子  $OT_{cp}$  から電圧制御生成回路 20 へ制御電圧  $V_{cp}$  を出力する。

【0029】

充電部 130 は、第 1 のモードにおいて、位相比較器 10 からアクティブレベルの充電制御信号  $up$  (第 1 の位相差信号) を受けたことに応じて、チャージポンプ容量  $C_{cp}$  へ電荷が充電されるように、第 1 のノード  $N1$  を通して充電電流  $I_c$  を流し出す。充電部 130 は、可変充電電流源 101、充電制御スイッチ (第 1 のスイッチ) 103、及び第 3 のノード  $N3$  を含む。可変充電電流源 101 は、電流  $I_{c0}$  を第 3 のノード  $N3$  へ流し出す。充電制御スイッチ 103 は、電流差検出回路 105 と可変充電電流源 101 との導通をオンオフする。充電制御スイッチ 103 は、さらに、チャージポンプ容量  $C_{cp}$  と可変充電電流源 101 との導通をオンオフする。充電制御スイッチ 103 は、位相比較器 10 (図 1 参照) からアクティブレベルの充電制御信号  $up$  を受けた際に、可変充電電流源 101 と第 1 のノード  $N1$  とを接続するようにオンする。第 3 のノード  $N3$  は、可変充電電流源 101 と充電制御スイッチ 103 とを接続する。

30

40

【0030】

放電部 120 は、第 1 のモードにおいて、位相比較器 10 からアクティブレベルの充電制御信号  $dw$  (第 2 の位相差信号) を受けたことに応じて、チャージポンプ容量  $C_{cp}$  から電荷が放電されるように、第 2 のノード  $N2$  を通して放電電流  $I_d$  を吸い込む。放電部 120 は、可変放電電流源 102、放電制御スイッチ (第 2 のスイッチ) 104、及び第 4 のノード  $N4$  を含む。可変放電電流源 102 は、第 4 のノード  $N4$  から電流  $I_{d0}$  を吸い込む。放電制御スイッチ 104 は、電流差検出回路 105 と可変放電電流源 102 との導通をオンオフする。放電制御スイッチ 104 は、さらに、チャージポンプ容量  $C_{cp}$  と可変放電電流源 102 との導通をオンオフする。放電制御スイッチ 104 は、位相比較器

50

10 (図1参照)からアクティブレベルの放電制御信号  $d_w$  を受けた際に、可変放電電流源 102 と第2のノード  $N_2$  とを接続するようにオンする。第4のノード  $N_4$  は、可変放電電流源 102 と放電制御スイッチ 104 とを接続する。

【0031】

電流差検出回路 105 は、その入力端子  $IT_1$  に充電制御スイッチ 103 と放電制御スイッチ 104 とが接続されている。これにより、電流差検出回路 105 は、第2のモードにおいて、充電制御スイッチ 103 及び放電制御スイッチ 104 がともにオンした状態で、充電電流  $I_c$  と放電電流  $I_d$  との差に応じた差電流を検出する。

【0032】

電流差検出回路 105 は、その第1の出力端子  $OT_1$  にチャージポンプ容量  $C_{cp}$  が接続されている。これにより、第1のモードにおいて、チャージポンプ容量  $C_{cp}$  の保持電極 107 には、充電制御スイッチ 103 がオンし放電制御スイッチ 104 がオフした状態で、可変充電電流源 101 から電流差検出回路 105 経由で電荷が充電される。第1のモードにおいて、チャージポンプ容量  $C_{cp}$  の保持電極 107 からは、充電制御スイッチ 103 がオフし放電制御スイッチ 104 がオンした状態で、電流差検出回路 105 経由で可変放電電流源 102 へ電荷が放電される。第1のモードにおいて、これらの動作を交互に行うことによりチャージポンプ容量  $C_{cp}$  により発生させる制御電圧  $V_{cp}$  を調整する。

【0033】

電流差検出回路 105 は、第2のモードにおいて、放電電流  $I_d$  と充電電流  $I_c$  との差に応じた差電流を検出する。具体的には、電流差検出回路 105 は、検出抵抗 1052 及び電圧源 1051 を含む。検出抵抗 1052 は、第2のモードにおいて、その一端が第1のノード  $N_1$  と第2のノード  $N_2$  とに接続される。検出抵抗 1052 では、第2のモードにおいて、充電電流  $I_c$  と放電電流  $I_d$  との差に応じた差電流が、その一端と他端との間に流れる。電圧源 1051 は、検出抵抗の他端へ参照電圧を供給する。電流差検出回路 105 は、第2のモードにおいて、検出抵抗 1052 の一端の電圧を、電流差検出回路 105 の第2の出力端子  $OT_2$  を介して電流補正回路 106 へ供給する。電流差検出回路 105 は、第2のモードにおいて、電圧源 1051 により発生された参照電圧を、電流差検出回路 105 の第3の出力端子  $OT_3$  を介して電流補正回路 106 へ供給する。すなわち、電流差検出回路 105 は、第2のモードにおいて、検出抵抗 1052 の一端の電圧と参照電圧とを電流補正回路 106 へ供給する。

【0034】

電流補正回路 106 は、第2のモードにおいて、電流差検出回路 105 により検出された差電流、すなわち、検出抵抗 1052 の一端の電圧と参照電圧とに応じて、充電電流  $I_c$  の電流値と放電電流  $I_d$  の電流値とが等しくなるように補正する。

【0035】

具体的には、電流補正回路 106 は、第2のモードにおいて、充電制御スイッチ 103 及び放電制御スイッチ 104 がともにオンした状態で検出抵抗 1052 の一端の電圧と参照電圧とを受け取る。すなわち、電流補正回路 106 は、第2のモードにおいて、充電部 130 が検出抵抗 1052 の一端へ充電電流  $I_c$  を流し出し放電部 120 が検出抵抗 1052 の一端から放電電流  $I_d$  を吸い込んだ状態で検出抵抗 1052 の一端の電圧と参照電圧とを受け取る。そして、電流補正回路 106 は、検出抵抗 1052 の一端の電圧と参照電圧との差に基づいて、第3のノード  $N_3$  へ補正電流  $I_c$  を流し出す動作と第4のノード  $N_4$  から補正電流  $I_d$  を吸い込む動作との少なくとも一方を行う。

【0036】

例えば、補正前の充電電流  $I_{c1}$  が補正前の放電電流  $I_{d1}$  より多い場合、検出抵抗 1052 の一端から他端へ、充電電流  $I_{c1}$  と放電電流  $I_{d1}$  との差電流 ( $I_{c1} - I_{d1}$ ) が流れる。この場合、検出抵抗 1052 の他端へ供給されている参照電圧を  $V_{ref}$  とすると、検出抵抗 1052 の一端の電圧は、「 $V_{ref} + R_1 \times (I_{c1} - I_{d1})$ 」となる。電流補正回路 106 は、検出抵抗 1052 の一端の電圧「 $V_{ref} + R_1 \times (I_{c1} - I_{d1})$ 」と  $V_{ref}$  との差に基づいて、補正電流を生成する。すなわち、電流補正

10

20

30

40

50

回路106は、第3のノードN3へ補正電流  $I_c (= - (I_{c1} - I_{d1}) \times 1/2)$  を流し出し、第4のノードN4から補正電流  $I_d (= (I_{c1} - I_{d1}) \times 1/2)$  を吸い込む。これにより、充電部130が流し出す充電電流は、

$$\begin{aligned} I_c &= I_{c1} + I_c \\ &= I_{c1} - (I_{c1} - I_{d1}) \times 1/2 \\ &= I_{c1} \times 1/2 + I_{d1} \times 1/2 \cdots \text{数式1} \end{aligned}$$

となる。また、放電部120が吸い込む放電電流は、

$$\begin{aligned} I_d &= I_{d1} + I_d \\ &= I_{d1} + (I_{c1} - I_{d1}) \times 1/2 \\ &= I_{c1} \times 1/2 + I_{d1} \times 1/2 \cdots \text{数式2} \end{aligned}$$

となる。数式1と数式2とから、

$$I_c = I_d$$

と補正されたことが分かる。

#### 【0037】

あるいは、例えば、補正前の充電電流  $I_{c2}$  が補正前の放電電流  $I_{d2}$  より少ない場合、検出抵抗1052の他端から一端へ、充電電流  $I_{c2}$  と放電電流  $I_{d2}$  との差電流 ( $I_{d2} - I_{c2}$ ) が流れる。この場合、検出抵抗1052の他端へ供給されている参照電圧を  $V_{ref}$  とすると、検出抵抗1052の一端の電圧は、「 $V_{ref} - R1 \times (I_{d2} - I_{c2})$ 」となる。電流補正回路106は、検出抵抗1052の一端の電圧「 $V_{ref} - R1 \times (I_{d2} - I_{c2})$ 」と  $V_{ref}$  とを受けて、補正電流を生成する。すなわち、電流補正回路106は、第3のノードN3へ補正電流  $I_c (= (I_{d2} - I_{c2}) \times 1/2)$  を流し出し、第4のノードN4から補正電流  $I_d (= - (I_{d2} - I_{c2}) \times 1/2)$  を吸い込む。これにより、充電部130が流し出す充電電流は、

$$\begin{aligned} I_c &= I_{c2} + I_c \\ &= I_{c2} + (I_{d2} - I_{c2}) \times 1/2 \\ &= I_{c2} \times 1/2 + I_{d2} \times 1/2 \cdots \text{数式3} \end{aligned}$$

となる。また、放電部120が吸い込む放電電流は、

$$\begin{aligned} I_d &= I_{d2} + I_d \\ &= I_{d2} - (I_{d2} - I_{c2}) \times 1/2 \\ &= I_{c2} \times 1/2 + I_{d2} \times 1/2 \cdots \text{数式4} \end{aligned}$$

となる。数式3と数式4とから、

$$I_c = I_d$$

と補正されたことが分かる。

#### 【0038】

このように、電圧源により供給された参照電圧を基準として検出抵抗の両端に発生した電圧を検出することにより充電電流と放電電流との差を検出する。これにより、充電電流と放電電流とのそれぞれに対して所定の比率にある第1の電流及び第2の電流を生成するための回路が不要となる。この結果、製造プロセスのばらつきにより、充電電流に対する第1の電流の比率と放電電流に対する第2の電流の比率とが異なることによる充電電流と放電電流との差の検出精度の低下を避けることができる。すなわち、本実施形態によれば、チャージポンプ容量の充電電流と放電電流とのそれぞれに対して所定の比率にある複数の電流を用いない、充電電流と放電電流とが等しくなるように補正するための新規な構成を提供することができる。

#### 【0039】

次に、チャージポンプ回路100の動作を説明する。

#### 【0040】

チャージポンプ回路動作では、位相比較器10 (図1参照) からアクティブレベルの充電制御信号  $u_p$  が入ると、充電制御スイッチ103が、オンする。これにより、チャージポンプ容量  $C_{cp}$  には、充電部130が流し出す充電電流  $I_c$  により電荷が充電される。また、位相比較器10 (図1参照) からアクティブレベルの放電制御信号  $d_w$  が入ると、

放電制御スイッチ 104 は、オンする。これにより、チャージポンプ容量  $C_{cp}$  からは、放電部 120 が吸い込む放電電流  $I_d$  により電荷が放電される。これらの動作を交互に行うことによりチャージポンプ容量  $C_{cp}$  により発生させる制御電圧  $V_{cp}$  を調整する。

【0041】

ここで、本実施形態においては、このチャージポンプ回路動作期間に対して、充電電流及び放電電流を補正する電流補正期間（第2のモード）を設け、チャージポンプ回路動作に必要な充電電流及び放電電流の補正を行う。

【0042】

電流補正動作（第2のモード）では、充電制御信号  $u_p$  にて充電制御スイッチ 103 をオンにすると同時に、放電制御信号  $d_w$  にて放電制御スイッチ 104 をオンにする。これにより、充電部 130 が流し出す充電電流と放電部 120 が吸い込む放電電流との差電流が、電流差検出回路 105 へ流れ込む、又は、電流差検出回路 105 から流れ出す。

10

【0043】

または、充電制御信号  $u_p$  にて充電制御スイッチ 103 をオンにする時間と、放電制御信号  $d_w$  にて放電制御スイッチ 104 をオンにする時間とを等しくする。これにより、充電部 130 が電流差検出回路 105 へ充電電流を流し出す動作と放電部 120 が電流差検出回路 105 から放電電流を吸い込む動作とが等しい時間だけ行われる。

【0044】

この電流差検出回路 105 にて、充電部 130 の流し出す充電電流  $I_c$  と放電部 120 の吸い込む放電電流  $I_d$  との電流差を検出して、その電流差に応じた出力信号（検出抵抗 1052 の一端の電圧及び参照電圧）を電流補正回路 106 へ出力する。電流補正回路 106 は、この電流差に応じた出力信号を基に電流補正信号を出力する。すなわち、電流補正回路 106 は、第3のノード  $N_3$  へ補正電流  $I_c$  を流し出す動作と第4のノード  $N_4$  から補正電流  $I_d$  を吸い込む動作との少なくとも一方を行う。これにより、電流補正回路 106 は、充電部 130 が流し出す充電電流  $I_c$  の値と放電部 120 が吸い込む放電電流  $I_d$  の値との差が無くなるようにそれぞれの電流値を補正する。

20

【0045】

そして、チャージポンプ回路動作期間（第1のモード）中、電流補正回路 106 は、電流補正期間に設定した電流補正信号を保持している。電流補正回路 106 は、第3のノード  $N_3$  へ補正電流  $I_c$  を流し出す動作と第4のノード  $N_4$  から補正電流  $I_d$  を吸い込む動作との少なくとも一方を続けている。

30

【0046】

このように、チャージポンプ回路動作期間（第1のモード）中、チャージポンプ容量  $C_{cp}$  を充放電して制御電圧  $V_{cp}$  を調整する。これに対して、電流補正期間（第2のモード）中、充電制御スイッチ 103 及び放電制御スイッチ 104 のオンオフ制御を、位相情報とは相関の無い充電制御信号  $u_p$  及び放電制御信号  $d_w$  にてそれぞれ行う。このときの充電部 130 の流し出す充電電流  $I_c$  と放電部 120 の吸い込む放電電流  $I_d$  は、制御電圧  $V_{cp}$  の発生には寄与せず、これらの電流差が検出され、その電流差が無くなるように電流補正が行われる。この電流補正期間で補正を行った充放電電流により、チャージポンプ回路動作期間のチャージポンプ動作を行い、また、制御電圧の発生には寄与しない電流補正期間を設けて電流補正を行うということを繰り返す。これにより、充電電流と放電電流との差電流が無くなるように常時補正された充電電流及び放電電流でのチャージポンプ回路動作が可能となり、チャージポンプ回路動作の精度向上を実現できる。

40

【0047】

本発明の第2実施形態に係るクロック生成器 1i を、図3を用いて説明する。図3は、本発明の第2実施形態に係るクロック生成器 1i の構成を示す図である。以下では、第1実施形態と異なる点を中心に説明する。

【0048】

クロック生成器 1i は、位相比較器 10i 及びチャージポンプ回路 100i を備える。位相比較器 10i は、第1の充電制御信号  $u_{pb}$ 、第2の充電制御信号  $u_{pc}$ 、第1の放

50

電制御信号  $dwb$ 、第 2 の放電制御信号  $dwc$  をチャージポンプ回路  $100i$  へ供給する。

【0049】

チャージポンプ回路  $100i$  は、図 4 に示すように、内部構成が第 1 実施形態と異なる。図 4 は、本発明の第 2 実施形態におけるチャージポンプ回路  $100i$  の構成を示す図である。

【0050】

チャージポンプ回路  $100i$  は、チャージポンプ容量  $C_{cp_i}$ 、充電部 230、放電部 220、及び第 1 のバイアス設定素子 203 を含む。チャージポンプ回路  $100i$  は、第 2 のバイアス設定素子 204、及び電流差検出回路 211 を含む。

10

【0051】

チャージポンプ容量  $C_{cp_i}$  の保持電極  $107i$  は、第 1 のバイアス設定素子 203 と第 2 のバイアス設定素子 204 とに接続されている。

【0052】

充電部 230 は、第 1 の充電制御スイッチ（第 3 のスイッチ）205、第 2 の充電制御スイッチ（第 1 のスイッチ）207、及び第 1 のバイアス回路 209 を含む。

【0053】

第 1 の充電制御スイッチ（第 3 のスイッチ）205 は、可変充電電流源 101 と第 1 のバイアス回路 209 との導通をオンオフする。第 1 の充電制御スイッチ 205 は、アクティブレベルの（充電を指示するレベルの）第 1 の充電制御信号  $upb$  を受けてオフし、ノンアクティブレベルの（充電停止を指示するレベルの）第 1 の充電制御信号  $upb$  を受けてオンする。

20

【0054】

第 2 の充電制御スイッチ（第 1 のスイッチ）207 は、電流差検出回路 211 と可変充電電流源 101 との導通をオンオフする。第 2 の充電制御スイッチ 207 は、アクティブレベルの（検出を指示するレベルの）第 1 の充電制御信号  $upb$  を受けてオンし、ノンアクティブレベルの（検出停止を指示するレベルの）第 1 の充電制御信号  $upb$  を受けてオフする。

【0055】

第 1 のバイアス回路 209 は、第 1 の充電制御スイッチ 205 に接続されている。第 1 のバイアス回路 209 は、第 1 の充電制御スイッチ 205 がオンした状態で、チャージポンプ容量  $C_{cp_i}$  へ充電電流  $I_c (= I_{c0} + I_c)$  が流れ込まないように充電電流  $I_c$  を吸い込む。これにより、充電部 230 は、第 1 のモードにおいて、第 1 の充電制御スイッチ 205 がオフした状態で充電電流を流し出し、第 1 の充電制御スイッチ 205 がオンした状態で充電電流を流し出さない。

30

【0056】

放電部 220 は、第 1 の放電制御スイッチ（第 4 のスイッチ）206、第 2 の放電制御スイッチ（第 2 のスイッチ）208、及び第 2 のバイアス回路 210 を含む。

【0057】

第 1 の放電制御スイッチ（第 4 のスイッチ）206 は、可変放電電流源 102 と第 2 のバイアス回路 210 との導通をオンオフする。第 1 の放電制御スイッチ 206 は、アクティブレベルの（放電を指示するレベルの）第 1 の放電制御信号  $dwb$  を受けてオフし、ノンアクティブレベルの（放電停止を指示するレベルの）第 1 の放電制御信号  $dwb$  を受けてオンする。

40

【0058】

第 2 の放電制御スイッチ（第 2 のスイッチ）208 は、電流差検出回路 211 と可変放電電流源 102 との導通をオンオフする。第 2 の放電制御スイッチ 208 は、アクティブレベルの（検出を指示するレベルの）第 2 の放電制御信号  $dwc$  を受けてオンし、ノンアクティブレベルの（検出停止を指示するレベルの）第 2 の放電制御信号  $dwc$  を受けてオフする。

50

## 【 0 0 5 9 】

第2のバイアス回路210は、第1の放電制御スイッチ206に接続されている。第2のバイアス回路210は、第1の放電制御スイッチ206がオンした状態で、チャージポンプ容量Ccpiから放電電流Id(=Id0+Id)が流れ出さないように放電電流Idを流し出す。

## 【 0 0 6 0 】

第1のバイアス設定素子203は、充電部230が流し出す充電電流Icの急激な変動を抑制する。第1のバイアス設定素子203は、充電部230とチャージポンプ容量Ccpiとの間に接続されている。

## 【 0 0 6 1 】

第2のバイアス設定素子204は、放電部220が吸い込む放電電流Idの急激な変動を抑制する。第2のバイアス設定素子204は、チャージポンプ容量Ccpiと放電部220との間に接続されている。

## 【 0 0 6 2 】

電流差検出回路211は、その入力端子IT1iに第2の充電制御スイッチ207と第2の放電制御スイッチ208とが接続されている。これにより、電流差検出回路211は、第2の充電制御スイッチ207及び第2の放電制御スイッチ208がともにオンするとともに、第1の充電制御スイッチ205及び第1の放電制御スイッチ206がともにオフした状態で、差電流を検出する。なお、電流差検出回路105は、第1の出力端子OT1(図2参照)を含まない。

## 【 0 0 6 3 】

また、チャージポンプ回路100iの動作が、次の点で第1実施形態と異なる。

## 【 0 0 6 4 】

チャージポンプ回路動作(第1のモード)では、位相比較器10i(図3参照)からノンアクティブレベルの第2の充電制御信号upcが第2の充電制御スイッチ207へ供給されている。位相比較器10i(図3参照)からノンアクティブレベルの第2の放電制御信号dwcが第2の放電制御スイッチ208へ供給されている。これにより、第2の充電制御スイッチ207及び第2の放電制御スイッチ208は、ともにオフ状態である。また、位相比較器10i(図3参照)からノンアクティブレベルの第1の充電制御信号upbが第1の充電制御スイッチ205へ供給されている。

## 【 0 0 6 5 】

位相比較器10i(図3参照)からアクティブレベル(充電を指示するレベル)の第1の充電制御信号upbが入ると、第1の充電制御スイッチ205は、オフする。これにより、充電部230は、第1のバイアス設定素子203を介して充電電流Icをチャージポンプ容量Ccpiへ流し出す。すなわち、チャージポンプ容量Ccpiには、第2の充電制御スイッチ207及び第2の放電制御スイッチ208がオフするとともに、第1の充電制御スイッチ205がオフし第1の放電制御スイッチ206がオンした状態で、電荷が充電される。

## 【 0 0 6 6 】

また、位相比較器10i(図3参照)からアクティブレベル(放電を指示するレベル)の第1の放電制御信号dwbが入ると、第1の放電制御スイッチ206は、オフする。これにより、放電部220は、第2のバイアス設定素子204を介してチャージポンプ容量Ccpiから放電電流Idを吸い込む。すなわち、チャージポンプ容量Ccpiからは、第2の充電制御スイッチ207及び第2の放電制御スイッチ208がオフするとともに、第1の充電制御スイッチ205がオンし第1の放電制御スイッチ206がオフした状態で、電荷が放電される。

## 【 0 0 6 7 】

一方、電流補正動作(第2のモード)では、位相比較器10i(図3参照)からアクティブレベルの第1の充電制御信号upbが第1の充電制御スイッチ205へ供給されている。位相比較器10i(図3参照)からアクティブレベルの第1の放電制御信号dwbが

10

20

30

40

50

第1の放電制御スイッチ206へ供給されている。これにより、第1の充電制御スイッチ205及び第1の放電制御スイッチ206は、ともにオフ状態である。

【0068】

ここで、位相比較器10i(図3参照)からアクティブレベルの第2の充電制御信号upcが第2の充電制御スイッチ207へ供給される。位相比較器10i(図3参照)からアクティブレベルの第2の放電制御信号dwcが第2の放電制御スイッチ208へ供給される。これにより、第2の充電制御スイッチ207及び第2の放電制御スイッチ208は、ともにオンする。すなわち、電流差検出回路211は、第2の充電制御スイッチ207及び第2の放電制御スイッチ208がともにオンするとともに、第1の充電制御スイッチ205及び第1の放電制御スイッチ206がともにオフした状態で、差電流を検出する。

10

【0069】

次に、第1のバイアス設定素子203及び第2のバイアス設定素子204の更に具体的な構成を、図5を用いて説明する。図5は、第1のバイアス設定素子203及び第2のバイアス設定素子204の構成を示す図である。

【0070】

第1のバイアス設定素子203は、ゲート接地型の第2のPMOSトランジスタM21を含む。第2のPMOSトランジスタM21は、ソースが可変充電電流源101に接続され、ドレインがチャージポンプ容量Ccp1に接続され、ゲートが第1のバイアス電圧Vbpに接続されている。これにより、第2のPMOSトランジスタM21のドレイン-ソース間電圧を一定にできる。この結果、制御電圧Vcpの電圧値の影響を受けない充電電流Icを生成することが可能となる。

20

【0071】

第2のバイアス設定素子204は、ゲート接地型の第2のPMOSトランジスタM21を含む。第2のPMOSトランジスタM21は、ソースが可変放電電流源102に接続され、ドレインがチャージポンプ容量Ccp1に接続され、ゲートが第2のバイアス電圧Vbnに接続されている。これにより、第2のPMOSトランジスタM21のドレイン-ソース間電圧を一定にできる。この結果、制御電圧Vcpの電圧値の影響を受けない放電電流Idを生成することが可能となる。

【0072】

本発明の第3実施形態に係るクロック生成器1jにおけるチャージポンプ回路100jを、図6を用いて説明する。図6は、本発明の第3実施形態におけるチャージポンプ回路100jの構成を示す図である。以下では、第1実施形態と異なる点を中心に説明する。

30

【0073】

チャージポンプ回路100jは、電流差検出回路105j、及び電流補正回路106jを備える。

【0074】

電流差検出回路105jは、電圧源1051j、検出抵抗1052j、第1のスイッチ305、及び第2のスイッチ306を含む。

【0075】

電圧源1051jは、定電圧源308を含む。定電圧源308は、第1の参照電圧V1を差電流検出抵抗307の他端(端子A側)に供給する。また、定電圧源308は、第3の出力端子OT3を介して第1の参照電圧V1を電流補正回路106jへ出力する。

40

【0076】

検出抵抗1052jは、差電流検出抵抗307を含む。差電流検出抵抗307には、充電電流と放電電流との差に応じた差電流が一端(端子C)と他端(端子A)との間に流れる。差電流検出抵抗307は、抵抗値R1を有する。これにより、差電流検出抵抗307の一端には、参照電圧に対する差電流に応じた電圧差を有した電圧が発生する。

【0077】

第1のスイッチ305は、電流差検出回路105jの入力端子IT1と、端子C又は端子Dとの導通をオンオフする。第1のスイッチ305は、制御信号1に応じて、入力端

50

子IT1と端子Cとが接続された状態と、入力端子IT1と端子Dとが接続された状態とを切り替える。端子Cには、差電流検出抵抗307が接続されている。端子Dには、チャージポンプ容量Ccpが接続されている。

【0078】

第2のスイッチ306は、端子A又は端子Bと電流差検出回路105jの第2の出力端子OT2との導通をオンオフする。第2のスイッチ306は、制御信号2に応じて、端子Aと第2の出力端子OT2とが接続された状態と、端子Bと第2の出力端子OT2とが接続された状態とを切り替える。端子Aには、定電圧源308及び電流差検出回路105jの第3の出力端子OT3が接続されている。端子Bには、差電流検出抵抗307の一端（端子C）が接続されている。第2のスイッチ306は、端子Bと第2の出力端子OT2とが接続された状態に切り替えることにより、差電流検出抵抗307の一端（端子C）の電圧が第2の出力端子OT2を介して電流補正回路106jへ出力されるようにする。また、差電流検出抵抗307の他端（端子A）の電圧は、第3の出力端子OT3を介して電流補正回路106jへ出力されている。

10

【0079】

このように、電流差検出回路105jは、差電流検出抵抗307の一端（端子C）と他端（端子A）との電圧差を検出することにより、充電電流と放電電流との差電流を検出する。

【0080】

次に、電流差検出回路105jの動作を、図7を用いて説明する。図7は、電流差検出回路105jの動作を示すタイミングチャートである。図7では、充電制御信号upがローアクティブの信号として示されており、放電制御信号dwがハイアクティブの信号として示されている。

20

【0081】

チャージポンプ回路動作（第1のモード）では、第1のスイッチ305が、入力端子IT1と端子Dとが接続された状態に切り替えている。この動作の期間は、図7における制御信号1が「D」として示されている期間である。このとき、第2のスイッチ306は、端子Bと第2の出力端子OT2とが接続された状態に切り替えている。この動作の期間は、図7における制御信号2が「B」として示されている期間である。

【0082】

チャージポンプ回路動作（第1のモード）の期間では、充電制御信号upと放電制御信号dwとが選択的にアクティブレベルになっている。充電制御信号upがアクティブレベルになっている期間に、チャージポンプ容量Ccpに電荷が充電される。放電制御信号dwがアクティブレベルになっている期間に、チャージポンプ容量Ccpから電荷が放電される。

30

【0083】

電流補正動作（第2のモード）では、第1のスイッチ305が、入力端子IT1と端子Cとが接続された状態に切り替えている。この動作の期間は、図7における制御信号1が「C」として示されている期間である。このとき、第2のスイッチ306は、端子Bと第2の出力端子OT2とが接続された状態に切り替えている。この動作の期間は、図7における制御信号2が「B」として示されている期間である。

40

【0084】

電流補正動作（第2のモード）の期間では、充電制御信号upと放電制御信号dwとが同時にアクティブになっている。これにより、充電電流と放電電流との差電流が、電流差検出回路105jへ流れ込む、又は電流差検出回路105jから流れ出すようになっている。

【0085】

ここで、充電部130の流し出す充電電流Icと放電部120の吸い込む放電電流Idとに差が無い場合には、充電部130の流し出す充電電流Icは放電部120に過不足なく全て吸い込まれる。そのため、差電流検出抵抗307への電流の流れ込みや、差電流検

50



出抵抗 307 からの電流の流れ出しは無く、差電流検出抵抗 307 の両端の電圧差は生じない。

【0086】

充電部 130 の流し出す充電電流  $I_c$  に比べて放電部 120 の吸い込む放電電流  $I_d$  が大きい場合には、放電部 120 の吸い込む放電電流  $I_d$  に対して、充電部 130 の流し出す充電電流  $I_c$  では不足する。そのため、定電圧源 308 から差電流検出抵抗 307 を介して不足分の電流が流れ出すこととなる。このとき、差電流検出抵抗 307 と定電圧源 308 との端子 A の電圧に対して、差電流検出抵抗 307 と第 1 のスイッチ 305 との端子 C の電圧は、差電流とによる電圧分だけ低くなる。この電圧差が生じた差電流検出抵抗 307 の両端の電圧を第 2 の出力端子 OT2 及び第 3 の出力端子 OT3 に出力する。

10

【0087】

この場合、電流補正回路 106 j は、電流差検出回路 105 j の第 1 の出力端子及び第 2 の出力端子からの出力信号を入力して、充電部 130 の流し出す充電電流  $I_c$  に比べて放電部 120 の吸い込む放電電流  $I_d$  が大きいことを判定する。その結果、電流補正回路 106 j は、充電部 130 の流し出す充電電流  $I_c$  を大きくし、放電部 120 の吸い込む放電電流  $I_d$  を小さくする動作を行う。

【0088】

また、充電部 130 の流し出す充電電流  $I_c$  に比べて放電部 120 の吸い込む放電電流  $I_d$  が小さい場合には、充電部 130 の流し出す充電電流  $I_c$  は、放電部 120 の吸い込む放電電流  $I_d$  を充足するとともに余剰分を生じさせる。そのため、定電圧源 308 に差電流検出抵抗 307 を介して余剰分の電流が流れ込み、差電流検出抵抗 307 と定電圧源 308 との端子 A の電圧に対して、差電流検出抵抗 307 と第 1 のスイッチ 305 との端子 C の電圧は高くなる。

20

【0089】

この場合、電流補正回路 106 j は、充電部 130 の流し出す充電電流  $I_c$  に比べて放電部 120 の吸い込む放電電流  $I_d$  が小さいことを判定する。そして、電流補正回路 106 j は、充電部 130 の流し出す充電電流  $I_c$  を小さくし、放電部 120 の吸い込む放電電流  $I_d$  を大きくする動作を行う。

【0090】

このようにして、電流差検出回路 105 j から出力された差電流信号を基に、電流補正回路 106 j は電流補正信号を出力し、充電部 130 の流し出す充電電流  $I_c$  と放電部 120 の吸い込む放電電流  $I_d$  との差が無くなるように補正を行う。

30

【0091】

また、電流補正回路 106 j は、図 8 に示すような構成により、補正電流  $I_c$  ,  $I_d$  を発生する。なお、図 8 は、本発明の第 3 実施形態における電流補正回路 106 j の構成を示す図である。

【0092】

電流補正回路 106 j の入力端子 IN1 は、電流差検出回路 105 j の第 2 の出力端子 OT2 から出力された信号（差電流検出抵抗 307 の一端（端子 C）の電圧）を受ける。その入力端子 IN1 には、PMOS トランジスタ M01 のゲート及び GND 電圧基準の保持容量 C01 が接続されている。

40

【0093】

電流補正回路 106 j の入力端子 IN2 は、電流差検出回路 105 j の第 3 の出力端子 OT3 から出力された信号（差電流検出抵抗 307 の他端（端子 D）の電圧）を受ける。その入力端子 IN2 には、PMOS トランジスタ M02 のゲート及び GND 電圧基準の保持容量 C02 が接続されている。

【0094】

また、PMOS トランジスタ M01 及び PMOS トランジスタ M02 は差動対を構成している。PMOS トランジスタ M01 及び PMOS トランジスタ M02 のソースには、補正電流生成のための定電流源  $I_{ca1}$  が接続されている。

50

## 【 0 0 9 5 】

また、PMOSトランジスタM01のドレインには、NMOSトランジスタM03のゲート及びドレインが接続されている。このNMOSトランジスタM03のゲート及びドレインには、NMOSトランジスタM04のゲートが接続されており、カレントミラー回路を構成している。

## 【 0 0 9 6 】

また、PMOSトランジスタM02のドレインには、NMOSトランジスタM05のゲート及びドレインが接続されている。このNMOSトランジスタM05のゲート及びドレインには、NMOSトランジスタM06及びNMOSトランジスタM09のゲートが接続されており、カレントミラー回路を構成している。

10

## 【 0 0 9 7 】

また、NMOSトランジスタM04のドレインには、PMOSトランジスタM07のゲート及びドレインが接続されている。このPMOSトランジスタM07のゲート及びドレインには、PMOSトランジスタM08及びPMOSトランジスタM10のゲートが接続されており、カレントミラー回路を構成している。

## 【 0 0 9 8 】

また、PMOSトランジスタM08のドレインには、NMOSトランジスタM06のドレインが接続されている。また、PMOSトランジスタM10のドレインには、NMOSトランジスタM09のドレインが接続されている。

## 【 0 0 9 9 】

また、チャージポンプ電流の基本電流源として、GND電圧へ流れ込む定電流源Icpには、PMOSトランジスタM11のゲート及びドレインが接続されている。このPMOSトランジスタM11のゲート及びドレインには、PMOSトランジスタM12及びPMOSトランジスタM13のゲートが接続されており、カレントミラー回路を構成している。

20

## 【 0 1 0 0 】

また、PMOSトランジスタM12のドレインには、NMOSトランジスタM14のゲート及びドレインが接続されている。このNMOSトランジスタM14のゲート及びドレインには、NMOSトランジスタM15のゲートが接続されており、カレントミラー回路を構成している。

30

## 【 0 1 0 1 】

PMOSトランジスタM08のドレインと、NMOSトランジスタM06のドレインとの接続点CN1に、PMOSトランジスタM13のドレインすなわち第3のノードN3が接続されている。この接続点CN1から第3のノードN3へ流れ出す補正電流IcとPMOSトランジスタM13が第3のノードN3へ流し出す電流Ic0とが充電部130の流し出すべき充電電流Icとなる。

## 【 0 1 0 2 】

PMOSトランジスタM10のドレインと、NMOSトランジスタM09のドレインとの接続点CN2に、PMOSトランジスタM15のドレインすなわち第4のノードN4が接続されている。第4のノードN4からこの接続点CN2へ吸い込まれるべき補正電流Idと第4のノードN4からPMOSトランジスタM15が吸い込むべき電流Id0とが充電部130の吸い込んだ放電電流Idとなる。

40

## 【 0 1 0 3 】

ここで、トランジスタM01～M10が電流補正回路106jとして機能し、定電流源Icp及びトランジスタM11～M13が可変充電電流源101として機能し、定電流源Icp及びトランジスタM14、M15が可変放電電流源102として機能する。

## 【 0 1 0 4 】

次に、図8に示す回路の動作について説明する。

## 【 0 1 0 5 】

例えば、電流補正回路106jの入力端子IN1と入力端子IN2とが同電位の場合、

50

PMOSトランジスタM01及びPMOSトランジスタM02のドレインには、それぞれ定電流源Ic1の電流値の半分が流れる。これらの電流を、それぞれのカレントミラーで折り返すと、PMOSトランジスタM08のドレインから流れ出す電流値とNMOSトランジスタM06のドレインに流れ込む電流値とが等しくなる。同様に、PMOSトランジスタM10のドレインから流れ出す電流値とNMOSトランジスタM09のドレインに流れ込む電流値とが等しくなる。したがって、可変充電電流源101及び可変放電電流源102の電流には、定電流源Ic1からの電流は寄与せず、可変充電電流源101の流し出す電流Ic0と可変放電電流源102の吸い込む電流Id0はともに「Icp」となる。すなわち、理想的には、 $Ic0 = Id0 = Icp$ となる。しかし、実際には、可変充電電流源101の流す電流Ic0と可変放電電流源102の流すId0とが等しくならぬことがある。

#### 【0106】

例えば、可変充電電流源101の流し出す電流Ic0に比べて可変放電電流源102の吸い込む電流Id0が大きい場合を考える。この場合、仮に、充電部130が電流Ic0のみを充電電流Icとして流し出し、放電部120が電流Id0のみを放電電流Idとして吸い込むとする。この場合、放電部120の吸い込む放電電流に対して、充電部130の流し出す充電電流では不足する。そのため、定電圧源308（図6参照）から差電流検出抵抗307を介して不足分の電流が流れ出すこととなる。このとき、差電流検出抵抗307と定電圧源308との端子Aの電圧に対して、差電流検出抵抗307と第1のスイッチ305との端子Cの電圧が低くなり、電流補正回路106jの入力端子IN2の電位に対して、入力端子IN1の電位が低くなる。

#### 【0107】

このとき、PMOSトランジスタM01には、定電流源Ic1の電流値の半分より多い電流が流れ、PMOSトランジスタM02には、定電流源Ic1の電流値の半分より少ない電流が流れる。この変動電流値をIc1とすると、PMOSトランジスタM01には「 $0.5 \times Ic1 + Ic1$ 」の電流が、PMOSトランジスタM02には「 $0.5 \times Ic1 - Ic1$ 」の電流がそれぞれ流れる。

#### 【0108】

したがって、PMOSトランジスタM08のドレインと、NMOSトランジスタM06のドレインとの接続点CN1からは、「 $2 \times Ic1$ 」の電流が補正電流Icとして流れ出す。これにより、充電部130の流し出す充電電流の値は「 $Ic0 + 2 \times Ic1$ 」となる。

#### 【0109】

同様に、PMOSトランジスタM10のドレインと、NMOSトランジスタM09のドレインとの接続点CN2には、「 $-2 \times Ic1$ 」の電流が補正電流Idとして吸い込まれる。これにより、放電部120の吸い込む放電電流の値は「 $Id0 - 2 \times Ic1$ 」となる。

#### 【0110】

このように、電流補正回路106jの入力端子IN2の電位に対して低下する入力端子IN1の電位に応じて、変動電流値Ic1を調整する。その結果、充電部130の流し出す充電電流と放電部120の吸い込む放電電流とを等しくするようにフィードバックがかかる。

#### 【0111】

例えば、可変充電電流源101の流し出す電流Ic0に比べて可変放電電流源102の吸い込む電流Id0が小さい場合を考える。この場合、仮に、充電部130が電流Ic0のみを充電電流Icとして流し出し、放電部120が電流Id0のみを放電電流Idとして吸い込むとする。この場合、放電部120の吸い込む放電電流に対して、充電部130の流し出す充電電流の値が充足するとともに余剰分の電流が生じる。そのため、定電圧源308に差電流検出抵抗307を介して余剰分の電流が流れ込み、差電流検出抵抗307と定電圧源308との端子Aの電圧に対して、差電流検出抵抗307と第1のスイッチ3

05との端子Cの電圧が高くなる。

【0112】

このとき、PMOSトランジスタM01には「 $0.5 \times I_{ca1} - I_{ca1}$ 」の電流が流れ、PMOSトランジスタM02には「 $0.5 \times I_{ca1} + I_{ca1}$ 」の電流が流れる。

【0113】

したがって、PMOSトランジスタM08のドレインと、NMOSトランジスタM06のドレインとの接続点CN1からは、「 $-2 \times I_{ca1}$ 」の電流が補正電流  $I_c$  として流れ出す。これにより、充電部130の流し出す充電電流の値は「 $I_{c0} - 2 \times I_{ca1}$ 」となる。

【0114】

同様に、PMOSトランジスタM10のドレインと、NMOSトランジスタM09のドレインとの接続点CN2には、「 $2 \times I_{ca1}$ 」の電流が補正電流  $I_d$  として吸い込まれる。これにより、放電部120の吸い込む放電電流の値は「 $I_{d0} + 2 \times I_{ca1}$ 」となる。

【0115】

このように、電流補正回路106jの入力端子IN1の電位に対して低下する入力端子IN2の電位に応じて、変動電流値  $I_{ca1}$  を調整する。その結果、充電部130の流し出す充電電流と放電部120の吸い込む放電電流とを等しくするようにフィードバックがかかる。

【0116】

ここで、チャージポンプ回路動作期間中は、次のような動作を行う。入力端子IN1に接続されたGND電圧基準の保持容量C01と、入力端子IN2に接続されたGND電圧基準の保持容量C02とにより、電流補正期間中における電流差検出回路105jの各出力端子の電位を保持する。これにより、チャージポンプ回路動作期間中は、電流補正回路106jによる補正電流値を保持する。

【0117】

なお、この電流差検出回路は、第1のスイッチ305を端子Cに接続したままにすることにより、第2実施形態における電流差検出回路としても適用できるものである。

【0118】

以上、述べたように、電流補正期間において、本実施形態における電流差検出回路により、充電電流と放電電流との差電流を検出して、充電電流と放電電流との差電流が無いチャージポンプ回路動作を可能とする。

【0119】

次に、本発明の第4実施形態に係るクロック生成器1kにおけるチャージポンプ回路100kを、図9を用いて説明する。図9は、本発明の第4実施形態におけるチャージポンプ回路100kの構成を示す図である。以下では、第1実施形態と異なる点を中心に説明する。

【0120】

電流差検出回路105kは、電圧源1051k、検出容量1052k、第1のスイッチ605、及び第2のスイッチ（設定スイッチ）606を含む。

【0121】

電圧源1051kは、第2の定電圧源608を含む。第2の定電圧源608は、第2のモードにおいて、第2のスイッチ（設定スイッチ）606がオンした状態で、差電流検出容量607の第1の電極6071へ第2の参照電圧V2を供給する。また、第2の定電圧源608は、第3の出力端子OT3を介して第2の参照電圧V2を電流補正回路106jへ供給する。

【0122】

検出容量1052kは、差電流検出容量607を含む。差電流検出容量607は、第1の電極6071及び第2の電極6072を含む。第1の電極6071には、第2のモード

10

20

30

40

50

において、第 1 のノード N 1 又は第 2 のノード N 2 が接続される。これにより、第 1 の電極 6 0 7 1 は、第 2 のモードにおいて、等価的に、充電電流と放電電流との差に応じた差電流が流れ込む、又は、充電電流と放電電流との差に応じた差電流が流れ出す。第 2 の電極 6 0 7 2 には、基準電圧（例えば、グランド電圧）が供給されている。差電流検出容量 6 0 7 は、容量値 C 1 を有する。

【 0 1 2 3 】

第 1 のスイッチ 6 0 5 は、電流差検出回路 1 0 5 k の入力端子 I T 1 と、端子 E 又は端子 F との導通をオンオフする。第 1 のスイッチ 6 0 5 は、制御信号 3 に応じて、第 2 のモードにおける入力端子 I T 1 と端子 E とが接続された状態と、第 1 のモードにおける入力端子 I T 1 と端子 F とが接続された状態とを切り替える。端子 E には、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 と電流差検出回路 1 0 5 k の第 2 の出力端子 O T 2 とが接続されている。端子 F には、チャージポンプ容量 C c p とチャージポンプ回路 1 0 0 k の出力端子 O T c p とが接続されている。

10

【 0 1 2 4 】

第 2 のスイッチ 6 0 6 は、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 と第 2 の定電圧源 6 0 8 との導通をオンオフする。第 2 のスイッチ 6 0 6 は、制御信号 4 に応じてオンすることにより、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 の電圧を第 2 の参照電圧 V 2 に設定する。その後、第 2 のスイッチ 6 0 6 は、オフする。これにより、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 に差電流が流れ込んだ又は第 1 の電極 6 0 7 1 から差電流が流れ出した際に、第 1 の電極 6 0 7 1 の電圧は、第 2 の参照電圧 V 2 に対する差電流に応じた電圧差を有した電圧になる。この電圧は、第 2 の出力端子 O T 2 を介して、電流補正回路 1 0 6 j へ出力される。

20

【 0 1 2 5 】

このように、第 2 のモードにおいて、第 2 のスイッチ 6 0 6 により第 1 の電極 6 0 7 1 の電圧が第 2 の参照電圧 V 2 に設定される。その後、第 1 のスイッチ 6 0 5 のオン動作と第 2 のスイッチ 6 0 6 のオン動作とが等しい時間行われる。すなわち、充電部 1 3 0 が第 1 の電極 6 0 7 1 へ充電電流 I c を流し出す動作と放電部 1 2 0 が第 1 の電極 6 0 7 1 から放電電流 I d を吸い込む動作とが等しい時間行われる。電流差検出回路 1 0 5 k は、充電動作と放電動作とが等しい時間だけ行われた状態で差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 の電圧と第 2 の参照電圧 V 2 とを受ける。これにより、電流差検出回路 1 0 5 k は、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 の電圧と第 2 の参照電圧 V 2 との差に基づいて、充電部 1 3 0 が流し出す充電電流 I c と放電部 1 2 0 が吸い込む放電電流 I d とが等しくなるように補正する。

30

【 0 1 2 6 】

次に、電流差検出回路 1 0 5 k の動作を、図 1 0 を用いて説明する。図 1 0 は、電流差検出回路 1 0 5 k の動作を示すタイミングチャートである。図 1 0 では、充電制御信号 u p がローアクティブの信号として示されており、放電制御信号 d w がハイアクティブの信号として示されている。

【 0 1 2 7 】

初期動作では、第 2 のスイッチ 6 0 6 が、アクティブレベルの制御信号 4 を受けてオンする。これにより、第 2 のスイッチ 6 0 6 は、差電流検出容量 6 0 7 の第 1 の電極 6 0 7 1 の電圧を第 2 の参照電圧 V 2 に設定する。この動作の期間は、図 1 0 における制御信号 4 が「on」として示されている期間である。

40

【 0 1 2 8 】

チャージポンプ回路動作（第 1 のモード）では、第 1 のスイッチ 6 0 5 が、入力端子 I T 1 と端子 F とが接続された状態に切り替えている。この動作の期間は、図 1 0 における制御信号 3 が「F」として示されている期間である。このとき、第 2 のスイッチ 6 0 6 は、オフしている。この動作の期間は、図 1 0 における制御信号 4 が「off」として示されている期間である。

【 0 1 2 9 】

50

チャージポンプ回路動作の期間では、充電制御信号  $u_p$  と放電制御信号  $d_w$  とが選択的にアクティブレベルになっている。充電制御信号  $u_p$  がアクティブレベルになっている期間に、チャージポンプ容量  $C_{cpi}$  に電荷が充電される。放電制御信号  $d_w$  がアクティブレベルになっている期間に、チャージポンプ容量  $C_{cpi}$  から電荷が放電される。

【0130】

電流補正動作（第2のモード）では、第1のスイッチ605が、入力端子IT1と端子Eとが接続された状態に切り替えている。この動作の期間は、図10における制御信号3が「E」として示されている期間である。このとき、第2のスイッチ606は、オフしている。この動作の期間は、図10における制御信号4が「off」として示されている期間である。

10

【0131】

電流補正動作（第2のモード）の期間では、充電制御信号  $u_p$  と放電制御信号  $d_w$  とが選択的に同じ時間だけアクティブレベルになっている。これにより、充電電流と放電電流との差電流に応じた電荷が、差電流検出容量607に蓄積される。

【0132】

具体的には、充電制御スイッチ103をオンかつ放電制御スイッチ104をオフにすると、差電流検出容量C1が可変充電電流源101の電流により充電される。また、充電制御スイッチ103をオフかつ放電制御スイッチ104をオンにすると、差電流検出容量C1が可変放電電流源102の電流により放電される。

20

【0133】

なお、ここで、充電制御スイッチ103をオンかつ放電制御スイッチ104をオフにする時間と、充電制御スイッチ103をオフかつ放電制御スイッチ104をオンにする時間とを同じ時間にして繰り返してもよい。

【0134】

例えば、充電部130の流し出す充電電流  $I_c$  と放電部120の吸い込む放電電流  $I_d$  とに差が無い場合、可変充電電流源101により充電される電荷と、可変放電電流源102により放電される電荷とが等しくなる。このため、差電流検出容量C1の第1の電極の電圧は、第2の参照電圧  $V_2$  となる。

【0135】

例えば、充電部130の流し出す充電電流  $I_c$  に比べて放電部120の吸い込む放電電流  $I_d$  が大きい場合、放電部120の吸い込む放電電流  $I_d$  により放電される電荷に対して、充電部130の流し出す充電電流  $I_c$  により充電される電荷では不足する。そのため、差電流検出容量C1の電圧は初期値である  $V_1$  から低下していく。この差電流検出容量C1の電圧が初期値  $V_1$  から低下する電圧差を第1の出力端子及び第2の出力端子に出力する。ここで、電流補正回路106jは、電流差検出回路105kの第2の出力端子OT2及び第3の出力端子OT3からの出力信号を入力して、充電部130の流し出す充電電流  $I_c$  に比べて放電部120の吸い込む放電電流  $I_d$  が大きいことを判定する。その結果、充電部130の流し出す充電電流  $I_c$  を大きくし、放電部120の吸い込む放電電流  $I_d$  を小さくする補正動作を行う。

30

【0136】

例えば、充電部130の流し出す充電電流  $I_c$  に比べて放電部120の吸い込む放電電流  $I_d$  が小さい場合を考える。この場合、放電部120の吸い込む放電電流  $I_d$  により放電される電荷に対して、充電部130の流し出す充電電流  $I_c$  により充電される電荷が充足し、余剰分が発生する。そのため、差電流検出容量C1の電圧は初期値である第2の参照電圧  $V_2$  から上昇していく。これにより、電流補正回路106jは、充電部130の流し出す充電電流  $I_c$  に比べて放電部120の吸い込む放電電流  $I_d$  が小さいことを判定し、充電部130の流し出す充電電流  $I_c$  を小さくし、放電部120の吸い込む放電電流  $I_d$  を大きくする動作を行う。

40

【0137】

次に、本発明の第5実施形態に係るクロック生成器1pにおけるチャージポンプ回路1

50

00pを、図11を用いて説明する。図11は、本発明の第5実施形態におけるチャージポンプ回路100pの構成を示す図である。以下では、第1実施形態及び第3実施形態と異なる部分を中心に説明する。

【0138】

チャージポンプ回路100pは、電流差検出回路105pを備える。

【0139】

電流差検出回路105pは、検出抵抗1051p、第9のスイッチ805、及び第10のスイッチ806を含む。電流差検出回路105pは、電圧源を含まない。

【0140】

検出抵抗1051pは、チャージポンプ容量Ccpの保持電極107の電圧を基準として用いて、差電流に応じた電圧を発生させる。具体的には、検出抵抗1051pは、差電流検出抵抗307を含む。差電流検出抵抗307は、第2のモードにおいて、その一端が第1のノードN1及び第2のノードN2に接続される。差電流検出抵抗307には、第2のモードにおいて、充電電流と放電電流との差に応じた差電流が一端(端子G)と他端(端子H)との間に流れる。差電流検出抵抗307は、抵抗値R1を有する。ここで、チャージポンプ容量Ccpの保持電極107は、第1のモードの後の第2のモードにおいて、発生させた制御電圧Vcpを差電流検出抵抗307の他端(端子H)へ供給している。これにより、差電流検出抵抗307の一端には、その抵抗値R1により、制御電圧Vcpに対する差電流に応じた電圧差を有した電圧が発生する。

10

【0141】

第9のスイッチ805は、差電流検出抵抗307の一端(端子G)と、電流差検出回路105pの第2の出力端子OT2との導通をオンオフする。第9のスイッチ805は、制御信号5に応じてオンすることにより、第2の出力端子OT2を介して差電流検出抵抗307の一端(端子G)の電圧を電流補正回路106jへ供給する。

20

【0142】

第10のスイッチ806は、差電流検出抵抗307の他端(端子H)と、電流差検出回路105pの第3の出力端子OT3との導通をオンオフする。第10のスイッチ806は、制御信号6に応じてオンすることにより、第3の出力端子OT3を介して差電流検出抵抗307の他端(端子H)の電圧すなわち制御電圧Vcpを電流補正回路106jへ供給する。

30

【0143】

このように、電流差検出回路105pは、差電流検出抵抗307の一端(端子G)と他端(端子H)との電圧差を検出することにより、充電電流と放電電流との差電流を検出する。

【0144】

次に、電流差検出回路105pの動作を、図12を用いて説明する。図12は、電流差検出回路105pの動作を示すタイミングチャートである。図12では、充電制御信号upがローアクティブの信号として示されており、放電制御信号dwがハイアクティブの信号として示されている。

【0145】

チャージポンプ回路動作では、第9のスイッチ805及び第10のスイッチ806がオフしており、差電流検出抵抗307の一端(端子G)及び他端(端子H)と、第2の出力端子OT2及び第3の出力端子OT3との導通がそれぞれオフされている。この動作の期間は、図12における制御信号5, 6が「off」として示されている期間である。

40

【0146】

チャージポンプ回路動作(第1のモード)の期間では、充電制御信号upと放電制御信号dwとが選択的にアクティブレベルになっている。充電制御信号upがアクティブレベルになっている期間に、チャージポンプ容量Ccpに電荷が充電される。放電制御信号dwがアクティブレベルになっている期間に、チャージポンプ容量Ccpから電荷が放電される。

50

## 【 0 1 4 7 】

電流補正動作（第 2 のモード）では、第 9 のスイッチ 8 0 5 及び第 1 0 のスイッチ 8 0 6 がオンしており、差電流検出抵抗 3 0 7 の一端（端子 G）及び他端（端子 H）と、第 2 の出力端子 O T 2 及び第 3 の出力端子 O T 3 との導通がそれぞれオンされている。この動作の期間は、図 1 2 における制御信号 5 , 6 が「on」として示されている期間である。

## 【 0 1 4 8 】

電流補正動作の期間では、充電制御信号 u p と放電制御信号 d w とが同時にアクティブレベルになっている。これにより、充電電流と放電電流との差電流が、電流差検出回路 1 0 5 p へ流れ込む、又は電流差検出回路 1 0 5 p から流れ出すようになっている。

10

## 【 0 1 4 9 】

ここで、上述した本実施形態においては、チャージポンプ回路動作期間と、電流補正期間とを交互に繰り返す。これにより、充電電流と放電電流との差電流が無くなるように常時補正された充電電流及び放電電流でのチャージポンプ回路動作が可能になるとしている。しかしながら、電流補正期間を、例えば、回路起動時の 1 回のみ設けたり、スタンバイ状態からの動作開始毎に設けたりしてもよい。この設けた電流補正期間における電流補正信号にて補正電流値を固定し、その後、固定された電流値によるチャージポンプ回路動作期間のみが連続してもよい。

## 【 0 1 5 0 】

また、上述した本実施形態においては、電流補正回路において、充電電流と放電電流の双方の電流値を補正する説明を行っている。しかしながら、充電電流のみ、あるいは放電電流のみの補正を行うことにより、結果として、充電電流と放電電流との差電流を無くしてもよい。

20

## 【 0 1 5 1 】

以上述べてきたように、本実施形態によれば、チャージポンプ回路において、チャージポンプ容量への充電電流及び放電電流を用いて電流補正を行うことにより、充電電流と放電電流とを等しくして精度を向上させることを可能にする。

## 【 0 1 5 2 】

なお、上記実施形態は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

30

## 【 図面の簡単な説明 】

## 【 0 1 5 3 】

【 図 1 】 本発明の第 1 実施形態に係るクロック生成器 1 の構成図。

【 図 2 】 本発明の第 1 実施形態におけるチャージポンプ回路 1 0 0 の構成を示す図。

【 図 3 】 本発明の第 2 実施形態に係るクロック生成器 1 i の構成を示す図。

【 図 4 】 本発明の第 2 実施形態におけるチャージポンプ回路 1 0 0 i の構成を示す図。

【 図 5 】 第 1 のバイアス設定素子 2 0 3 及び第 2 のバイアス設定素子 2 0 4 の構成を示す図。

40

【 図 6 】 本発明の第 3 実施形態におけるチャージポンプ回路 1 0 0 j の構成を示す図。

【 図 7 】 電流差検出回路 1 0 5 j の動作を示すタイミングチャート。

【 図 8 】 本発明の第 3 実施形態における電流補正回路 1 0 6 j の構成を示す図。

【 図 9 】 本発明の第 4 実施形態におけるチャージポンプ回路 1 0 0 k の構成を示す図。

【 図 1 0 】 電流差検出回路 1 0 5 k の動作を示すタイミングチャート。

【 図 1 1 】 本発明の第 5 実施形態におけるチャージポンプ回路 1 0 0 p の構成を示す図。

【 図 1 2 】 電流差検出回路 1 0 5 p の動作を示すタイミングチャート。

## 【 符号の説明 】

## 【 0 1 5 4 】

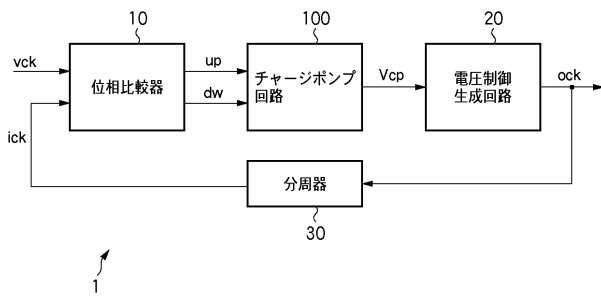
1 , 1 i , 1 j , 1 k , 1 p クロック生成器

50

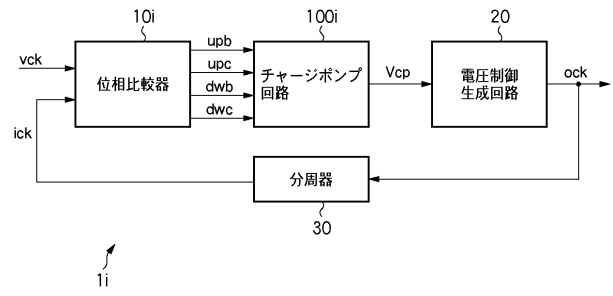


100, 100i, 100j, 100k, 100p チャージポンプ回路

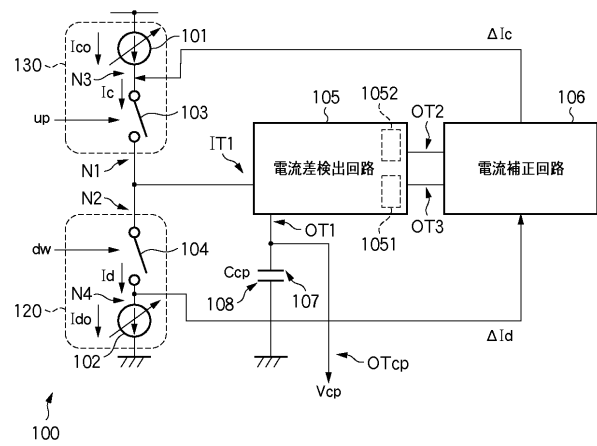
【図1】



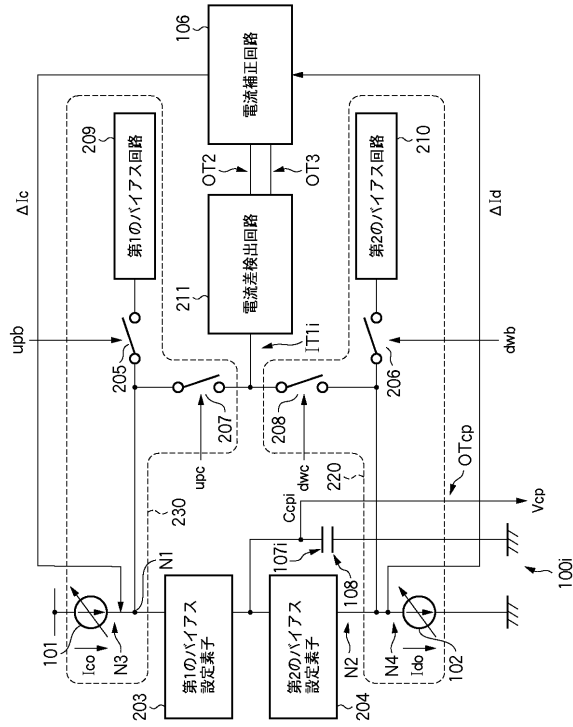
【図3】



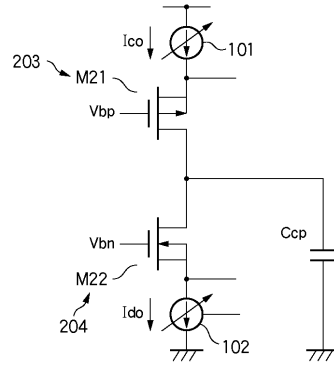
【図2】



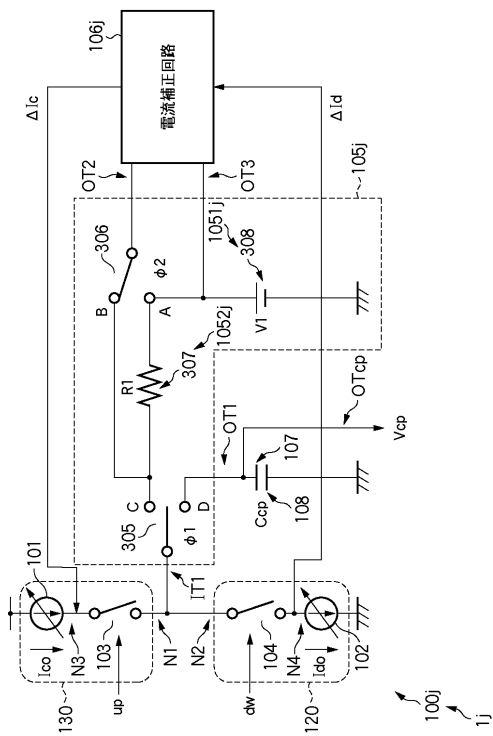
【図4】



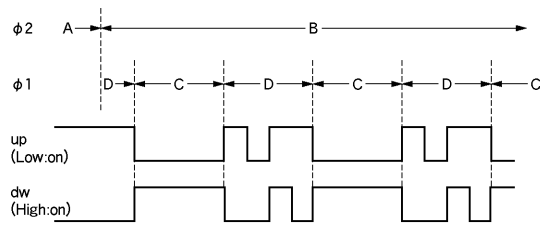
【図5】



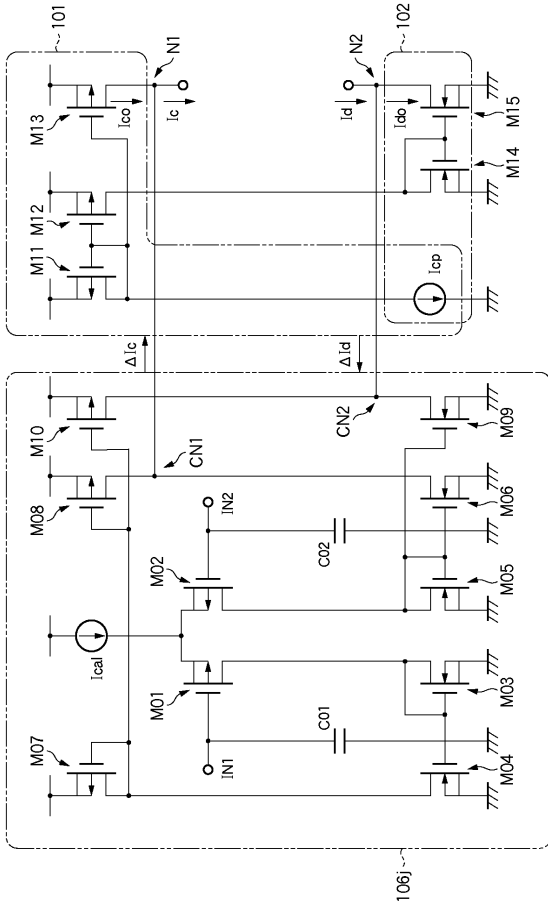
【図6】



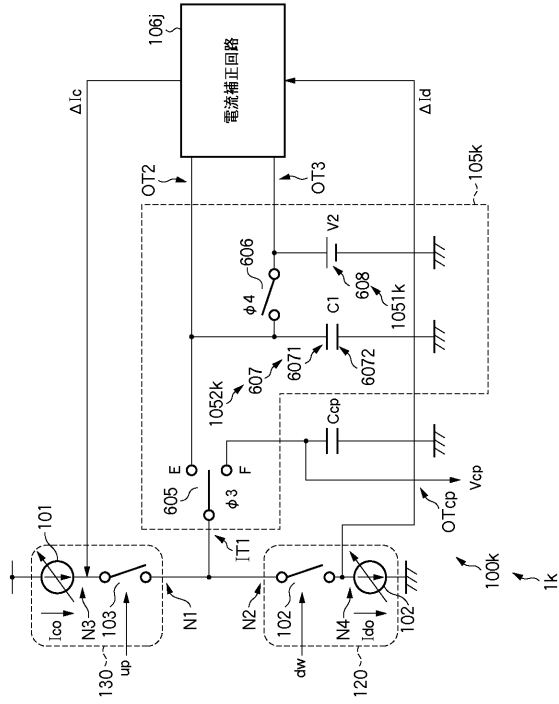
【図7】



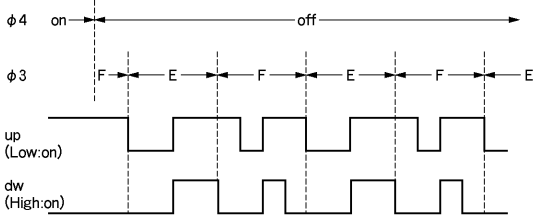
【 図 8 】



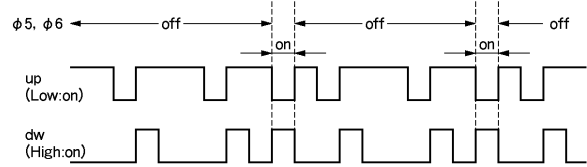
【 図 9 】



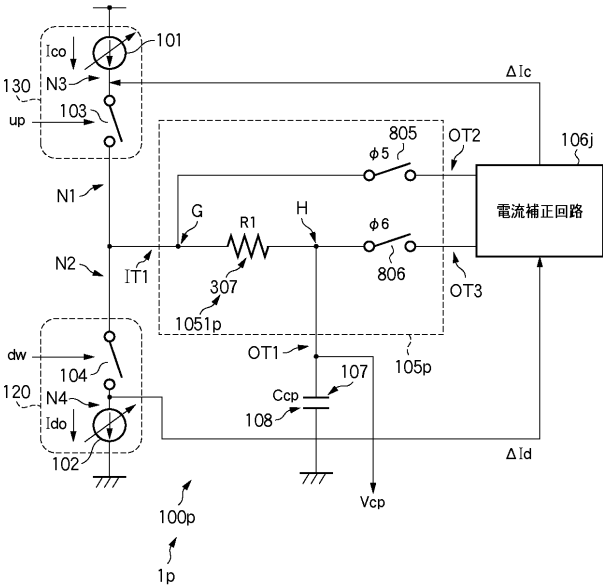
【 図 10 】



【 図 12 】



【 図 11 】



---

フロントページの続き

(72)発明者 山崎 善一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 5H730 AA06 BB01 CC10 FD01 FF10 FG01

5J106 AA04 CC01 CC24 CC52 DD08 DD32 GG15 HH03 JJ08 KK12

KK25