

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁵ H04Q 3/64	(11) 공개번호 특 1992-0014324	(43) 공개일자 1992년 07월 30일
(21) 출원번호	특 1990-0022820	
(22) 출원일자	1990년 12월 31일	
(71) 출원인	재단법인 한국전자통신연구소 경상현 대전직할시 유성구 가정동 161	
(72) 발명자	여환근 대전직할시 동구 판암동 178 주공APT 104동 403호 장길주 대전직할시 동구 용운동 382-12 이선훈 대전직할시 서구 가장동 주공APT 7동 202호	
(74) 대리인	박해천	

심사청구 : 있음

(54) 데이터 입출력 분배 장치

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

데이터 입출력 분배 장치

[도면의 간단한 설명]

제1도는 본 발명이 적용되는 하드웨어 구성도, 제2도는 입출력 정합 유니트의 상세블럭도.

본 건은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

전전자 교환기등 범용 입출력 장치의 이중화 운용시 주 메모리 수단(2)과 이중화를 위해 입출력 정합 유니트 수단(3)의 입출력 데이터 분배 장치 수단(8)과 이중화된 입출력 장치 A,B 수단(4,4')간에 데이터 전송장치를 구비한 통신 시스템에 있어서, 상기 주 메모리 수단(22)으로부터 시스템 버스를 통해 연결되고, 입력 선택신호(W*)의 입력선택을 제공받는, FIFO 입력선택 회로 수단(11); 상기 FIFO입력 선택 회로 수단(11)과 연결된 FIFO 메모리수단(7); 상기 FIFO 메모리 수단(7)의 출력을 선택적으로 출력하는 FIFO 출력 선택회로수단(12); 상기 FIFO 출력선택 회로 수단(12)에 연결되고, 출력 선택신호(SEL1,SEL2)를 제공받는 입출력버스출력 선택회로수단(14); 상기 입출력 버스 출력 선택회로수단(14)에 연결되고, 상기 FIFO 입력 선택 회로수단(11)이 연결되며, 입력 버스 선택 신호(SEL0)를 제공받는 입출력버스 입력 선택 회로수단(13); 상기 입출력 버스 입력 선택 회로수단(13)과 상기 입출력 버스출력 선택회로수단(14)간에 연결된 장치 A,B 수단(4,4')으로 연결 구성됨을 특징으로 하는 데이터 입출입 분배장치.

청구항 2

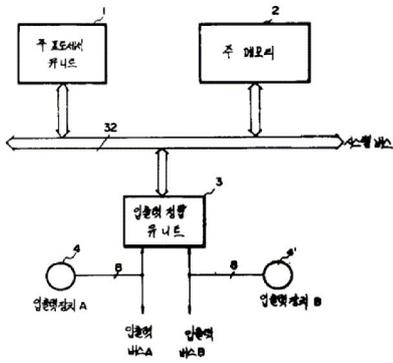
제1항에 있어서, 상기 FIFO출력 회로수단(12)은 DMA제어수단(6)으로부터 출력요구신호(W*,ACK0*)를 제공받는 부정 논리곱 수단(u); 상기 부정 논리곱 수단(u)에 연결되고, 시스템 버스와 연결된 버퍼수단(15); 상기 버퍼수단(15)와 상기 FIFO 메모리 수단(16)에 연결된 데이터 버퍼수단(16); 상기 데이터 버퍼수단(16)에 연결되고, 입출력 제어장치 수단(10)으로부터 FIFO 독출신호(FR*, 0:3)를 받는 디코더

회로 수단(17)으로 구성됨을 특징으로 하는 데이터 입출력 분배장치.

※ 참고사항 : 최초출원내용에 의하여 공개하는 것임.

도면

도면1



도면2

