

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6907452号  
(P6907452)

(45) 発行日 令和3年7月21日(2021.7.21)

(24) 登録日 令和3年7月5日(2021.7.5)

(51) Int. Cl. F I  
**HO2M 7/48 (2007.01)** HO2M 7/48 M  
**HO2M 1/00 (2007.01)** HO2M 1/00 L

請求項の数 6 (全 22 頁)

(21) 出願番号	特願2017-145665 (P2017-145665)	(73) 特許権者	000000262 株式会社ダイヘン
(22) 出願日	平成29年7月27日 (2017.7.27)		大阪府大阪市淀川区田川二丁目一番十一号
(65) 公開番号	特開2019-30081 (P2019-30081A)	(74) 代理人	100086380 弁理士 吉田 稔
(43) 公開日	平成31年2月21日 (2019.2.21)	(74) 代理人	100168044 弁理士 小淵 景太
審査請求日	令和2年5月28日 (2020.5.28)	(72) 発明者	蒲生 勇 大阪市淀川区田川2丁目1番11号 株式会社ダイヘン内
		(72) 発明者	真鍋 陽彦 大阪市淀川区田川2丁目1番11号 株式会社ダイヘン内

最終頁に続く

(54) 【発明の名称】 電力変換装置および故障診断方法

(57) 【特許請求の範囲】

【請求項1】

複数のスイッチング素子が互いに並列に接続されたスイッチング回路を含み、電力源からの入力電力を所定の出力電力に変換する主回路と、

前記スイッチング回路の端子間電圧を検出する電圧検出手段と、

前記複数のスイッチング素子の各々に、当該各スイッチング素子をオン状態にするためのオン信号を入力可能な信号入力手段と、

前記複数のスイッチング素子の各々に前記オン信号が入力されているときの前記端子間電圧が、開放判定閾値以上の場合に、前記複数のスイッチング素子の少なくとも1つが開放故障していると診断する診断手段と、

を備えており、

前記電力源は、直流電源であり、

前記主回路は、各々が、前記直流電源の高電位側の出力端子に接続された高電位側の前記スイッチング回路と前記直流電源の低電位側の出力端子に接続された低電位側の前記スイッチング回路とを直列に接続した第1アームおよび第2アームを有し、前記第1アームと前記第2アームとが並列に接続されたインバータ回路であり、

前記電圧検出手段は、前記第1アームの前記高電位側のスイッチング回路における第1の端子間電圧と前記第2アームの前記低電位側のスイッチング回路における第2の端子間電圧を検出し、

前記診断手段は、前記信号入力手段が、前記第1アームの前記高電位側のスイッチング

回路における前記複数のスイッチング素子および前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力しており、かつ、前記第 1 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子および前記第 2 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力していないときに、前記インバータ回路から電流が出力されている場合、前記第 1 の端子間電圧と前記第 2 の端子間電圧とを比較して、これらが異なる場合に、前記第 1 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子のいずれか、あるいは、前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子のいずれかが開放故障していると診断する、  
 ことを特徴とする電力変換装置。

10

【請求項 2】

前記診断手段は、前記複数のスイッチング素子の各々に前記オン信号が入力されていないときの前記端子間電圧が短絡判定閾値以下の場合に、前記複数のスイッチング素子のいずれかが短絡故障していると診断する、  
 請求項 1 に記載の電力変換装置。

【請求項 3】

前記診断手段は、前記信号入力手段が、前記第 1 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子および前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力しており、かつ、前記第 1 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子および前記第 2 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力していないときに、前記インバータ回路から電流が出力されていない場合、前記第 1 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子の全て、あるいは、前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子の全てが開放故障していると診断する、  
 請求項 1 または請求項 2 に記載の電力変換装置。

20

【請求項 4】

前記信号入力手段は、前記各スイッチング素子を能動領域で動作させる前記オン信号を入力する、  
 請求項 1 ないし請求項 3 のいずれか一項に記載の電力変換装置。

30

【請求項 5】

前記信号入力手段は、前記スイッチング回路における前記複数のスイッチング素子のうちのいずれかのスイッチング素子だけに前記オン信号を入力可能である、  
 請求項 1 ないし請求項 4 のいずれか一項に記載の電力変換装置。

【請求項 6】

複数のスイッチング素子が互いに並列に接続されたスイッチング回路を含み、電力源からの入力電力を所定の出力電力に変換する主回路の故障診断方法であって、

前記複数のスイッチング素子の各々に、当該各スイッチング素子をオン状態にするためのオン信号を入力する入力工程と、

前記スイッチング回路の端子間電圧を検出する検出工程と、

40

前記複数のスイッチング素子の各々に前記オン信号が入力されているときの前記端子間電圧が、開放判定閾値以上の場合に、前記複数のスイッチング素子の少なくとも 1 つが開放故障していると診断する診断工程と、

を有しており、

前記電力源は、直流電源であり、

前記主回路は、各々が、前記直流電源の高電位側の出力端子に接続された高電位側の前記スイッチング回路と前記直流電源の低電位側の出力端子に接続された低電位側の前記スイッチング回路とを直列に接続した第 1 アームおよび第 2 アームを有し、前記第 1 アームと前記第 2 アームとが並列に接続されたインバータ回路であり、

前記検出工程では、前記第 1 アームの前記高電位側のスイッチング回路における第 1 の

50

端子間電圧と前記第 2 アームの前記低電位側のスイッチング回路における第 2 の端子間電圧を検出し、

前記診断工程では、前記入力工程によって、前記第 1 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子および前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号が入力されており、かつ、前記第 1 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子および前記第 2 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号が入力されていないときに、前記インバータ回路から電流が出力されている場合、前記第 1 の端子間電圧と前記第 2 の端子間電圧とを比較して、これらが異なる場合に、前記第 1 アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子のいずれか、あるいは、前記第 2 アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子のいずれかが開放故障していると診断する、ことを特徴とする故障診断方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数のスイッチング素子が並列接続されたスイッチング回路を含む電力変換装置および故障診断方法に関する。

【背景技術】

【0002】

入力電力を所定の出力電力に変換する電力変換装置において、複数のスイッチング素子が用いられている。このような電力変換装置の一例として、直流電力を交流電力に変換するインバータ装置が知られている。特許文献 1 には、従来のインバータ装置が開示されている。

20

【0003】

図 7 は、従来のインバータ装置の一例を示す図である。従来のインバータ装置は、インバータ回路 2' および制御回路 5' を備えている。従来のインバータ装置は、直流電源 1 から入力される直流電力を交流電力に変換して負荷 L に供給する。インバータ回路 2' は、図 7 に示すように、複数のスイッチング回路 2 1' ~ 2 4' を有しており、これらがフルブリッジ接続されている。各スイッチング回路 2 1' ~ 2 4' において、それぞれ 2 つのスイッチング素子が並列に接続されている。制御回路 5' は、各スイッチング素子のオン状態とオフ状態とを切り換えるための信号を生成し、これを各スイッチング素子のゲート端子に入力する。

30

【0004】

上記のように構成された従来のインバータ装置において、制御回路 5' は、スイッチング回路 2 1' , 2 4' におけるスイッチング素子と、スイッチング回路 2 2' , 2 3' におけるスイッチング素子とを交互にスイッチング動作させる。これにより、インバータ回路 2' は、直流電力を交流電力に変換している。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2 0 1 3 - 5 5 7 8 1 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

図 7 に示すように、各スイッチング回路 2 1' ~ 2 4' において、それぞれ 2 つのスイッチング素子が並列に接続されている。このため、各スイッチング回路 2 1' ~ 2 4' に流れる電流は、当該スイッチング回路 2 1' ~ 2 4' を構成する 2 つのスイッチング素子に分流される。しかしながら、例えば、スイッチング回路 2 1' ~ 2 4' のいずれかにおいて、一方のスイッチング素子が開放故障し、他方のスイッチング素子が故障していない

40

50

場合には、当該スイッチング回路に入力される電流がすべて、故障していないスイッチング素子に流れる。このため、インバータ回路2'において、一方のスイッチング素子が開放故障しても、直流電力から交流電力への変換が行われる。したがって、利用者は、スイッチング素子が開放故障していることに気付かない可能性がある。しかしながら、一方のスイッチング素子は開放故障しているので、他方のスイッチング素子に負担がかかる。この状態のまま利用を継続すると、故障していなかったスイッチング素子も故障してしまい、他の部品にも損害を与える要因となっていた。このような問題は、複数のスイッチング回路がフルブリッジ接続された場合に限られない。

【0007】

そこで、本発明は、上記課題に鑑みて創作されたものであり、その目的は、複数のスイッチング素子が並列に接続されたスイッチング回路において、互いに並列に接続された複数のスイッチング素子の少なくともいずれかが故障していることを発見できる電力変換装置および故障診断方法を提供することにある。

【課題を解決するための手段】

【0008】

本発明の第1の側面によって提供される電力変換装置は、複数のスイッチング素子が互いに並列に接続されたスイッチング回路を含み、電力源からの入力電力を所定の出力電力に変換する主回路と、前記スイッチング回路の端子間電圧を検出する電圧検出手段と、前記複数のスイッチング素子の各々に、当該各スイッチング素子をオン状態にするためのオン信号を入力可能な信号入力手段と、前記複数のスイッチング素子の各々に前記オン信号が入力されているときの前記端子間電圧が、開放判定閾値以上の場合に、前記複数のスイッチング素子の少なくとも1つが開放故障していると診断する診断手段と、を備えることを特徴とする。この構成によると、前記複数のスイッチング素子の各々に前記オン信号が入力されているときの前記端子間電圧と所定の開放判定閾値とを比較することで、前記複数のスイッチング素子の少なくともいずれかが開放故障しているか否かを診断できる。したがって、互いに並列に接続された複数のスイッチング素子の少なくともいずれかが開放故障していることを発見できる。

【0009】

上記電力変換装置の好ましい実施の形態においては、前記診断手段は、前記複数のスイッチング素子の各々に前記オン信号が入力されていないときの前記端子間電圧が短絡判定閾値以下の場合に、前記複数のスイッチング素子のいずれかが短絡故障していると診断する。この構成によると、前記複数のスイッチング素子の各々に前記オン信号が入力されていないときの前記端子間電圧と所定の短絡判定閾値とを比較することで、前記複数のスイッチング素子のいずれかが短絡しているか否かを診断できる。したがって、互いに並列に接続された複数のスイッチング素子のいずれかが開放故障していることを発見できるとともに、短絡故障していることも発見できる。

【0010】

上記電力変換装置の好ましい実施の形態においては、前記電力源は、直流電源であり、前記主回路は、各々が、前記直流電源の高電位側の出力端子に接続された高電位側の前記スイッチング回路と前記直流電源の低電位側の出力端子に接続された低電位側の前記スイッチング回路とを直列に接続した第1アームおよび第2アームを有し、前記第1アームと前記第2アームとが並列に接続されたインバータ回路である。この構成によると、前記主回路はフルブリッジ型のインバータ回路であり、当該インバータ回路における複数のスイッチング素子の故障を診断できる。

【0011】

上記電力変換装置の好ましい実施の形態においては、前記電圧検出手段は、前記第1アームの前記高電位側のスイッチング回路における第1の端子間電圧と前記第2アームの前記低電位側のスイッチング回路における第2の端子間電圧を検出し、前記診断手段は、前記信号入力手段が、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子および前記第2アームの前記低電位側のスイッチング回路における前

10

20

30

40

50

記複数のスイッチング素子に前記オン信号を入力しており、かつ、前記第1アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子および前記第2アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力していないときに、前記インバータ回路から電流が出力されている場合、前記第1の端子間電圧と前記第2の端子間電圧とを比較して、これらが異なる場合に、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子のいずれか、あるいは、前記第2アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子のいずれかが開放故障していると診断する。この構成によると、前記第1の端子間電圧と前記第2の端子間電圧との比較によって、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子のいずれか、あるいは、前記第2アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子のいずれかが開放故障していることを発見できる。

10

#### 【0012】

上記電力変換装置の好ましい実施の形態においては、前記診断手段は、前記信号入力手段が、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子および前記第2アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力しており、かつ、前記第1アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子および前記第2アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子に前記オン信号を入力していないときに、前記インバータ回路から電流が出力されていない場合、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子の両方、あるいは、前記第2アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子の両方が開放故障していると診断する。この構成によると、前記第1アームの前記高電位側のスイッチング回路における前記複数のスイッチング素子の両方、あるいは、前記第2アームの前記低電位側のスイッチング回路における前記複数のスイッチング素子の両方が開放故障していることを発見できる。

20

#### 【0013】

上記電力変換装置の好ましい実施の形態においては、前記信号入力手段は、前記各スイッチング素子を能動領域で動作させる前記オン信号を入力する。この構成によると、前記各スイッチング素子を能動領域で動作させた方が、前記スイッチング回路の前記複数のスイッチング素子のうち、少なくともいずれかが開放故障している場合といずれも故障していない場合とで、前記電圧検出手段によって検出される端子間電圧の差が大きくなる。したがって、互いに並列に接続された複数のスイッチング素子の少なくともいずれかが開放故障しているか否かの診断において、誤診断を抑制できる。

30

#### 【0014】

上記電力変換装置の好ましい実施の形態においては、前記信号入力手段は、前記スイッチング回路における前記複数のスイッチング素子のうちのいずれかのスイッチング素子だけに前記オン信号を入力可能である。この構成によると、前記信号入力手段は、前記スイッチング回路が開放故障あるいは短絡故障していると診断された場合に、当該スイッチング回路における前記複数のスイッチング素子のうちのいずれかのスイッチング素子だけに前記オン信号を入力する状態にでき、残りのスイッチング素子に前記オン信号を入力しない状態にできる。これにより、前記スイッチング回路における前記複数のスイッチング素子のうちのいずれかのスイッチング素子が開放故障しているかあるいは短絡故障をしているかを特定できる。

40

#### 【0015】

本発明の第2の側面によって提供される故障診断方法は、複数のスイッチング素子が互いに並列に接続されたスイッチング回路を含み、電力源からの入力電力を所定の出力電力に変換する主回路の故障診断方法であって、前記複数のスイッチング素子の各々に、当該各スイッチング素子をオン状態にするためのオン信号を入力する工程と、前記スイッチング回路の端子間電圧を検出する工程と、前記複数のスイッチング素子の各々に前記オン信

50

号が入力されているときの前記端子間電圧が、開放判定閾値以上の場合に、前記複数のスイッチング素子の少なくとも1つが開放故障していると診断する工程と、を有することを特徴とする。この構成によると、前記複数のスイッチング素子の各々に前記オン信号が入力されているときの前記端子間電圧と所定の開放判定閾値とを比較することで、前記複数のスイッチング素子の少なくともいずれかが開放故障しているか否かを診断できる。したがって、互いに並列に接続された複数のスイッチング素子の少なくともいずれかが開放故障していることを発見できる。

【発明の効果】

【0016】

本発明によれば、複数のスイッチング素子が並列に接続されたスイッチング回路において、互いに並列に接続された複数のスイッチング素子の少なくともいずれかが故障していることを発見できる。

10

【図面の簡単な説明】

【0017】

【図1】一実施形態に係るインバータ装置の全体構成を示す図である。

【図2】図1に示すインバータ装置におけるインバータ回路および制御回路の詳細な構成を示す図である。

【図3】各スイッチング素子におけるコレクタ・エミッタ間飽和電圧特性を示す図である。

【図4】一実施形態に係る故障診断処理のフローチャート(その1)である。

20

【図5】一実施形態に係る故障診断処理のフローチャート(その2)である。

【図6】変形例に係るスイッチング回路の一例を示す図である。

【図7】従来インバータ装置の構成を示す図である。

【発明を実施するための形態】

【0018】

本発明の好ましい実施の形態について、図面を参照して、以下に説明する。本発明の電力変換装置として、直流電力を交流電力に変換するインバータ装置に使用した場合を説明する。

【0019】

図1は、インバータ装置の全体構成の一例を示している。同図に示すように、当該インバータ装置は、インバータ回路2、複数の電圧センサ31~34、電流センサ41、および、制御回路5を備えている。図2は、インバータ回路2および制御回路5の詳細な構成の一例を示している。インバータ装置は、直流電源1から入力される直流電力を交流電力に変換し、負荷Lに供給する。インバータ装置は、例えば、モータの駆動制御装置や光源などの点灯制御装置、電磁誘導を利用して加熱を行う誘導加熱装置、パワーコンディショナ、プラズマ発生装置、非接触給電装置、溶接電源装置、DC/DCコンバータなど、各種装置に利用されている。なお、インバータ装置の利用形態は、上記したものに限定されない。インバータ回路2および制御回路5を合わせたものが、本発明の「電力変換装置」に相当する。

30

【0020】

直流電源1は、直流電力を出力するものである。例えば、電力系統から入力される交流電流を整流する整流回路と、平滑する平滑コンデンサとを備えている。なお、直流電源1は、交流電流を直流電流に変換して出力するものに限られず、直流電流(直流電力)を出力するものであればよい。このような直流電源1としては、例えば、燃料電池、蓄電池、太陽電池などがある。直流電源1が本発明の「電力源」に相当する。

40

【0021】

インバータ回路2は、入力電力を所定の出力電力に変換する。本実施形態においては、インバータ回路2は、直流電源1からの直流電力を交流電力に変換し、負荷Lに出力する。インバータ回路2が本発明の「主回路」に相当する。

【0022】

50

インバータ回路 2 は、4つのスイッチング回路 2 1 ~ 2 4 を備えており、これら 4つのスイッチング回路 2 1 ~ 2 4 がフルブリッジ接続されている。すなわち、インバータ回路 2 は、フルブリッジ型のインバータ回路である。具体的には、直流電源 1 の高電位側の接続線と低電位側の接続線との間で、スイッチング回路 2 1 とスイッチング回路 2 2 とが直列に接続され、ブリッジ構造を形成している。スイッチング回路 2 1 とスイッチング回路 2 2 とで形成されるブリッジ構造をアーム 2 0 A とする。当該アーム 2 0 A において、スイッチング回路 2 1 が直流電源 1 の高電位側の出力端子に接続され、スイッチング回路 2 2 が直流電源 1 の低電位側の出力端子に接続されている。また、直流電源 1 の高電位側の接続線と低電位側の接続線との間で、スイッチング回路 2 3 とスイッチング回路 2 4 とが直列に接続され、ブリッジ構造を形成している。スイッチング回路 2 3 とスイッチング回路 2 4 とで形成されるブリッジ構造をアーム 2 0 B とする。当該アーム 2 0 B において、スイッチング回路 2 3 が直流電源 1 の高電位側の出力端子に接続され、スイッチング回路 2 4 が直流電源 1 の低電位側の出力端子に接続されている。アーム 2 0 A とアーム 2 0 B とは、図 1 に示すように、並列に接続されている。アーム 2 0 A を本発明の「第 1 アーム」とすると、アーム 2 0 B が本発明の「第 2 アーム」に相当し、アーム 2 0 B を本発明の「第 1 アーム」とすると、アーム 2 0 A が本発明の「第 2 アーム」に相当する。

10

**【 0 0 2 3 】**

アーム 2 0 A のスイッチング回路 2 1 とスイッチング回路 2 2 との接続点 a には、出力ラインが接続され、アーム 2 0 B のスイッチング回路 2 3 とスイッチング回路 2 4 との接続点 b にも、出力ラインが接続されている。そして、これらの出力ライン間に、負荷 L が接続されている。

20

**【 0 0 2 4 】**

スイッチング回路 2 1 は、図 2 に示すように、互いに並列に接続された一対のスイッチング素子 2 1 a , 2 1 b を含む。本実施形態においては、スイッチング素子 2 1 a , 2 1 b はともに、IGBT (Insulated Gate Bipolar Transistor: 絶縁ゲート・バイポーラトランジスタ) である。スイッチング素子 2 1 a , 2 1 b はともに、コレクタ端子が直流電源 1 の高電位側に接続され、エミッタ端子が接続点 a に接続される。また、スイッチング素子 2 1 a , 2 1 b はともに、ゲート端子が制御回路 5 に接続されており、制御回路 5 から入力される信号 (後述するオン信号およびオフ信号) に従い、オン状態とオフ状態とが切り換わる。スイッチング素子 2 1 a , 2 1 b がともにオフ状態のときに、スイッチング回路 2 1 が遮断状態となり、それ以外するとき、すなわち、スイッチング素子 2 1 a , 2 1 b のいずれか一方あるいは両方がオン状態のときに、スイッチング回路 2 1 が導通状態となる。

30

**【 0 0 2 5 】**

スイッチング回路 2 2 は、図 2 に示すように、互いに並列に接続された一対のスイッチング素子 2 2 a , 2 2 b を含む。本実施形態においては、スイッチング素子 2 2 a , 2 2 b はともに、IGBT である。スイッチング素子 2 2 a , 2 2 b はともに、コレクタ端子が接続点 a に接続され、エミッタ端子が直流電源 1 の低電位側に接続される。また、スイッチング素子 2 2 a , 2 2 b はともに、ゲート端子が制御回路 5 に接続されており、制御回路 5 から入力される信号 (後述するオン信号およびオフ信号) に従い、オン状態とオフ状態とが切り換わる。スイッチング素子 2 2 a , 2 2 b がともにオフ状態のときに、スイッチング回路 2 2 が遮断状態となり、それ以外するとき、すなわち、スイッチング素子 2 2 a , 2 2 b のいずれか一方あるいは両方がオン状態のときに、スイッチング回路 2 2 が導通状態となる。

40

**【 0 0 2 6 】**

スイッチング回路 2 3 は、図 2 に示すように、互いに並列に接続された一対のスイッチング素子 2 3 a , 2 3 b を含む。本実施形態においては、スイッチング素子 2 3 a , 2 3 b はともに、IGBT である。スイッチング素子 2 3 a , 2 3 b はともに、コレクタ端子が直流電源 1 の高電位側に接続され、エミッタ端子が接続点 b に接続される。また、スイッチング素子 2 3 a , 2 3 b はともに、ゲート端子が制御回路 5 に接続されており、制御

50

回路 5 から入力される信号（後述するオン信号およびオフ信号）に従い、オン状態とオフ状態とが切り換わる。スイッチング素子 2 3 a , 2 3 b がともにオフ状態のときに、スイッチング回路 2 3 が遮断状態となり、それ以外るとき、すなわち、スイッチング素子 2 3 a , 2 3 b のいずれか一方あるいは両方がオン状態のときに、スイッチング回路 2 3 が導通状態となる。

【 0 0 2 7 】

スイッチング回路 2 4 は、図 2 に示すように、互いに並列に接続された一対のスイッチング素子 2 4 a , 2 4 b を含む。本実施形態においては、スイッチング素子 2 4 a , 2 4 b はともに、I G B T である。スイッチング素子 2 4 a , 2 4 b はともに、コレクタ端子が接続点 b に接続され、エミッタ端子が直流電源 1 の低電位側に接続される。また、スイッチング素子 2 4 a , 2 4 b はともに、ゲート端子が制御回路 5 に接続されており、制御回路 5 から入力される信号（後述するオン信号およびオフ信号）に従い、オン状態とオフ状態とが切り換わる。スイッチング素子 2 4 a , 2 4 b がともにオフ状態のときに、スイッチング回路 2 4 が遮断状態となり、それ以外るとき、すなわち、スイッチング素子 2 4 a , 2 4 b のいずれか一方あるいは両方がオン状態のときに、スイッチング回路 2 4 が導通状態となる。

10

【 0 0 2 8 】

スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b はそれぞれ、正常に動作していれば、入力される信号（オン信号およびオフ信号）に従い、オン状態とオフ状態とが切り換わる。しかし、開放故障していれば、常時オフ状態であり、短絡故障していれば常時オン状態である。

20

【 0 0 2 9 】

本実施形態においては、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b がすべて、I G B T である場合を説明するが、これに限定されず、他の半導体スイッチング素子であってもよい。このような他の半導体スイッチング素子には、例えば、M O S F E T (Metal Oxide Semiconductor Field Effect Transistor) やバイポーラトランジスタなどがある。また、本実施形態においては、図 2 に示すように、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b のそれぞれに対して、フライホイールダイオードが逆並列に接続されている。さらに、スナバコンデンサなどを並列接続してもよい。また、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b のそれぞれに対してではなく、各スイッチング回路 2 1 ~ 2 4 に対して、フライホイールダイオードやスナバコンデンサが接続されていてもよい。

30

【 0 0 3 0 】

各電圧センサ 3 1 ~ 3 4 は、それぞれスイッチング回路 2 1 ~ 2 4 の端子間電圧を検出する。各電圧センサ 3 1 ~ 3 4 は、それぞれ検出したスイッチング回路 2 1 ~ 2 4 の端子間電圧  $V_1 \sim V_4$  を制御回路 5 に出力する。

【 0 0 3 1 】

本実施形態においては、各電圧センサ 3 1 ~ 3 4 は、それぞれスイッチング回路 2 1 ~ 2 4 の端子間電圧を検出する場合を説明するが、これに限定されない。例えば、電圧センサ 3 1 は、スイッチング回路 2 1 の端子間電圧ではなく、一対のスイッチング素子 2 1 a , 2 1 b のいずれか一方のコレクタ・エミッタ間電圧を検出してもよい。一対のスイッチング素子 2 1 a , 2 1 b は、互いに並列に接続されているので、これらに印加される電圧は同じ値になる。さらに、スイッチング回路 2 1 の端子間電圧に相当する。なお、他の電圧センサ 3 2 ~ 3 4 についても同じことがいえる。したがって、電圧センサ 3 1 ( 3 2 ~ 3 4 ) は、一対のスイッチング素子 2 1 a ( 2 2 a ~ 2 4 a ) , 2 1 b ( 2 2 b ~ 2 4 b ) のいずれか一方のコレクタ・エミッタ間電圧を検出しても、スイッチング回路 2 1 ( 2 2 ~ 2 4 ) の端子間電圧を検出したことと同じである。

40

【 0 0 3 2 】

電流センサ 4 1 は、インバータ回路 2 の出力電流を検出する。電流センサ 4 1 は、検出した出力電流  $I_{out}$  を制御回路 5 に出力する。なお、電流センサ 4 1 は、負荷 L のい

50

れの端子側に設けていてもよい。

【0033】

制御回路5は、インバータ装置の各種制御を行う。制御回路5は、例えばマイクロコンピュータなどによって実現される。本実施形態においては、制御回路5は、主に、電力変換制御と故障診断処理とを行う。電力変換制御においては、制御回路5は、インバータ回路2の出力が設定値になるように、インバータ回路2の出力を制御する。故障診断処理においては、制御回路5は、インバータ回路2が正常であるか否かを診断する。制御回路5は、故障診断処理を行うための機能ブロックとして、図2に示すように、駆動部51および診断部52を有する。なお、本実施形態においては、制御回路5が電力変換制御および故障診断処理の双方を行うものとするが、これらの制御を別の回路として実施してもよい。

10

【0034】

駆動部51は、各スイッチング素子21a~24a, 21b~24bに対して、オン状態にするためのオン信号(例えば、ハイレベル信号)およびオフ状態にするためのオフ信号(例えば、ローレベル信号)を入力可能である。本実施形態においては、オン信号とオフ信号との2つの状態があり、オフ信号はオン信号を入力していない状態の信号である。また、各スイッチング素子21a~24a, 21b~24bがIGBTであるため、オン信号およびオフ信号は電圧信号である。

【0035】

電力変換制御において、駆動部51は、オン信号とオフ信号とが交互に繰り返されるパルス信号を生成し、これを駆動信号として各スイッチング素子21a~24a, 21b~24bに入力する。これにより、スイッチング素子21a~24a, 21b~24bのオン状態とオフ状態とが切り換わる。そして、各スイッチング回路21~24の導通状態と遮断状態とが切り換わる。この電力変換制御において、駆動部51は、スイッチング素子21a, 21b, 24a, 24bとスイッチング素子22a, 22b, 23a, 23bとで互いに反転させたパルス信号(駆動信号)を入力することで、インバータ回路2に、直流電力を交流電力に変換させる。駆動部51は、電力変換制御において、各スイッチング素子21a~24a, 21b~24bが飽和領域と遮断領域とで切り換わるように、オン信号およびオフ信号(駆動信号)を生成する。

20

【0036】

故障診断処理において、駆動部51は、スイッチング素子21a, 21bおよびスイッチング素子24a, 24bに対して、オン信号を入力し、スイッチング素子22a, 22bおよびスイッチング素子23a, 23bに対して、オフ信号を入力する。以下の説明において、駆動部51が、このようにオン信号およびオフ信号を入力している状態を「第1信号入力状態」とする。また、駆動部51は、スイッチング素子21a, 21bおよびスイッチング素子24a, 24bに対して、オフ信号を入力し、スイッチング素子22a, 22bおよびスイッチング素子23a, 23bに対して、オン信号を入力する。以下の説明において、駆動部51が、このようにオン信号およびオフ信号を入力している状態を「第2信号入力状態」とする。駆動部51は、故障診断処理において、各スイッチング素子21a~24a, 21b~24bが能動領域で動作するように、オン信号を生成する。すなわち、各スイッチング素子21a~24a, 21b~24bが能動領域と遮断領域とで切り換わるように、オン信号およびオフ信号を生成する。駆動部51が本発明の「信号入力手段」に相当する。なお、駆動部51は、上記第1信号入力状態と上記第2信号入力状態とを所定の間隔で交互に繰り返すことで、電力変換制御を行っているとも言える。

30

40

【0037】

本実施形態においては、駆動部51には4本の信号線511~514が接続され、それぞれ分岐している。信号線511は、分岐したのち、スイッチング素子21a, 21bに接続される。すなわち、スイッチング素子21a, 21bには、同一の信号が入力される。同様に、信号線512は、分岐したのち、スイッチング素子22a, 22bに接続される。すなわち、スイッチング素子22a, 22bには、同一の信号が入力される。信号線

50

5 1 3 は、分岐したのち、スイッチング素子 2 3 a , 2 3 b に接続される。すなわち、スイッチング素子 2 3 a , 2 3 b には、同一の信号が入力される。信号線 5 1 4 は、分岐したのち、スイッチング素子 2 4 a , 2 4 b に接続される。すなわち、スイッチング素子 2 4 a , 2 4 b には、同一の信号が入力される。

【 0 0 3 8 】

診断部 5 2 は、上記第 1 信号入力状態および上記第 2 信号入力状態における、電圧センサ 3 1 ~ 3 4 の検出値（端子間電圧  $V_1 \sim V_4$ ）および電流センサ 4 1 の検出値（出力電流  $I_{out}$ ）に基づいて、各スイッチング回路 2 1 ~ 2 4 が正常であるか否かを診断する。具体的には、診断部 5 2 は、スイッチング回路 2 1（2 2 ~ 2 4）における一对のスイッチング素子 2 1 a（2 2 a ~ 2 4 a）, 2 1 b（2 2 b ~ 2 4 b）の少なくともいずれか一方が開放故障あるいは短絡故障しているか否かを診断する。

10

【 0 0 3 9 】

本実施形態においては、診断部 5 2 は、上記第 1 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されているときの上記端子間電圧  $V_1$ （ $V_4$ ）と、予め設定された開放判定閾値  $V_{op}$  とを比較する。そして、当該比較結果に基づいて、スイッチング回路 2 1（2 4）における一对のスイッチング素子 2 1 a , 2 1 b（2 4 a , 2 4 b）のいずれか一方が開放故障しているか否かを診断する。なお、前記開放判定閾値  $V_{op}$  についての詳細は後述する。ただし、診断部 5 2 は、上記第 1 信号入力状態のときに、インバータ回路 2 から電流が出力されていても、当該電流が想定している方向（接続点 a から負荷 L を通って接続点 b に向かう方向）と逆向きに流れている場合には、次のように診断する。すなわち、スイッチング回路 2 1 における一对のスイッチング素子 2 1 a , 2 1 b の両方が開放故障しており、かつ、スイッチング回路 2 4 における一对のスイッチング素子 2 4 a , 2 4 b の両方が開放故障しており、かつ、スイッチング回路 2 2 における一对のスイッチング素子 2 2 a , 2 2 b の少なくともいずれか一方が短絡故障しており、かつ、スイッチング回路 2 3 における一对のスイッチング素子 2 3 a , 2 3 b の少なくともいずれか一方が短絡故障していると診断する。

20

【 0 0 4 0 】

また、診断部 5 2 は、上記第 2 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されているときの上記端子間電圧  $V_2$ （ $V_3$ ）と、上記開放判定閾値  $V_{op}$  とを比較する。そして、当該比較結果に基づいて、スイッチング回路 2 2（2 3）における一对のスイッチング素子 2 2 a , 2 2 b（2 3 a , 2 3 b）のいずれか一方が開放故障しているか否かを診断する。ただし、診断部 5 2 は、上記第 2 信号入力状態のときに、インバータ回路 2 から電流が出力されていても、当該電流が想定している方向（接続点 b から負荷 L を通って接続点 a に向かう方向）と逆向きに流れている場合には、次のように診断する。すなわち、スイッチング回路 2 2 における一对のスイッチング素子 2 2 a , 2 2 b の両方が開放故障しており、かつ、スイッチング回路 2 3 における一对のスイッチング素子 2 3 a , 2 3 b の両方が開放故障しており、かつ、スイッチング回路 2 1 における一对のスイッチング素子 2 1 a , 2 1 b の少なくともいずれか一方が短絡故障しており、かつ、スイッチング回路 2 4 における一对のスイッチング素子 2 4 a , 2 4 b の少なくともいずれか一方が短絡故障していると診断する。

30

40

【 0 0 4 1 】

さらに、診断部 5 2 は、上記第 1 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されていないときの上記端子間電圧  $V_2$ （ $V_3$ ）と、予め設定された短絡判定閾値  $V_{sh t}$  とを比較する。そして、当該比較結果に基づいて、スイッチング回路 2 2（2 3）における一对のスイッチング素子 2 2 a , 2 2 b（2 3 a , 2 3 b）の少なくともいずれか一方が短絡故障しているか否かを診断する。なお、前記短絡判定閾値  $V_{sh t}$  についての詳細は後述する。そして、上記第 1 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されていないにも関わらず、スイッチング素子 2 2 a , 2 2 b , 2 3 a , 2 3 b のいずれも短絡故障していないと診断した場合には、スイッチング回路 2 1 における一对のスイッチング素子 2 1 a , 2 1 b の両方が開放故障している、あるいは、スイ

50

チング回路 2 4 における一対のスイッチング素子 2 4 a , 2 4 b の両方が開放故障していると診断する。

【 0 0 4 2 】

また、診断部 5 2 は、上記第 2 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されていないときの上記端子間電圧  $V_1$  ( $V_4$ ) と、上記短絡判定閾値  $V_{sht}$  とを比較する。そして、当該比較結果に基づいて、スイッチング回路 2 1 ( 2 4 ) における一対のスイッチング素子 2 1 a , 2 1 b ( 2 4 a , 2 4 b ) の少なくともいずれか一方が短絡故障しているか否かを診断する。そして、上記第 2 信号入力状態であり、かつ、インバータ回路 2 から電流が出力されていないにも関わらず、スイッチング素子 2 1 a , 2 1 b , 2 4 a , 2 4 b のいずれも短絡故障していないと診断した場合には、スイッチング回路 2 2 における一対のスイッチング素子 2 2 a , 2 2 b の両方が開放故障している、あるいは、スイッチング回路 2 3 における一対のスイッチング素子 2 3 a , 2 3 b の両方が開放故障していると診断する。

10

【 0 0 4 3 】

次に、開放判定閾値  $V_{op}$  の設定値について説明する。本実施形態においては、開放判定閾値  $V_{op}$  は、図 3 に示す各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b のコレクタ・エミッタ間飽和電圧特性に基づいて設定されている。なお、本実施形態においては、複数のスイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b はすべて、同じコレクタ・エミッタ間飽和電圧特性を有するものとする。図 3 において、横軸はゲート・エミッタ間電圧を示しており、縦軸はコレクタ・エミッタ間飽和電圧を示している。なお、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b は、ゲート・エミッタ間電圧が  $V_a$  [ V ] のとき、能動領域で動作する。図 3 に示すコレクタ・エミッタ間飽和電圧特性とは、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b において、ゲート・エミッタ間電圧が同じ値であっても、コレクタ電流  $I_c$  が異なれば、コレクタ・エミッタ間飽和電圧が変化する特性のことである。

20

【 0 0 4 4 】

図 1 および図 2 に示すインバータ装置において、直流電源 1 の出力電流が  $I_a$  [ A ] であり、かつ、駆動部 5 1 が上記第 1 信号入力状態であるものとする。このときに、スイッチング回路 2 1 において、一対のスイッチング素子 2 1 a , 2 1 b がともに正常に動作している場合、これらはともにオン状態になる。すなわち、スイッチング回路 2 1 は導通状態となる。また、スイッチング回路 2 1 に、直流電源 1 の出力電流  $I_a$  [ A ] が入力され、各スイッチング素子 2 1 a , 2 1 b のそれぞれに分流する。よって、各スイッチング素子 2 1 a , 2 1 b には、 $I_a / 2$  [ A ] の電流が流れるので、これらのコレクタ電流はそれぞれ、 $I_a / 2$  [ A ] である。また、スイッチング素子 2 1 a , 2 1 b のゲート・エミッタ間電圧がともに  $V_a$  [ V ] となるように、各スイッチング素子 2 1 a , 2 1 b のゲート端子にオン信号を入力しているとする、図 3 に示すように、各スイッチング素子 2 1 a , 2 1 b のコレクタ・エミッタ間飽和電圧はそれぞれ、 $V_x$  [ V ] となる。

30

【 0 0 4 5 】

しかし、例えば、スイッチング素子 2 1 a が開放故障し、スイッチング素子 2 1 b が正常である場合、スイッチング素子 2 1 a には電流が流れないため、スイッチング素子 2 1 b に  $I_a$  [ A ] の電流が流れることになる。すなわち、スイッチング素子 2 1 a のコレクタ電流は 0 [ A ] であり、スイッチング素子 2 1 b のコレクタ電流は  $I_a$  [ A ] である。したがって、スイッチング素子 2 1 a , 2 1 b のゲート・エミッタ間電圧がともに  $V_a$  [ V ] となるように、各スイッチング素子 2 1 a , 2 1 b のゲート端子にオン信号を入力しているとする、図 3 に示すように、スイッチング素子 2 1 b のコレクタ・エミッタ間飽和電圧は  $V_y$  [ V ] となる。上記するように、スイッチング回路 2 1 の端子間電圧は、スイッチング素子 2 1 b のコレクタ・エミッタ間飽和電圧と同じであるため、電圧センサ 3 1 の検出値は、 $V_y$  [ V ] となる。なお、反対に、スイッチング素子 2 1 a が正常であり、スイッチング素子 2 1 b が開放故障している場合も同様である。したがって、一対のスイッチング素子 2 1 a , 2 1 b がともに正常である場合、上記電圧センサ 3 1 が検出する

40

50

端子間電圧  $V_1$  が  $V_x [V]$  であるが、一对のスイッチング素子  $21a$  ,  $21b$  のいずれか一方が開放故障している場合、端子間電圧  $V_1$  は  $V_y [V]$  に上昇する。

【0046】

本実施形態においては、このような変化に基づいて、開放判定閾値  $V_{op}$  を  $V_x [V]$  より大きい値であり、かつ、 $V_y [V]$  以下である値に設定する。そして、診断部 52 は、検出された端子間電圧  $V_1$  が開放判定閾値  $V_{op}$  以上である場合に、一对のスイッチング素子  $21a$  ,  $21b$  の少なくとも一方が開放故障していると診断する。すなわち、本実施形態では、コレクタ電流によって、コレクタ・エミッタ間飽和電圧が異なるという性質を利用して、スイッチング素子  $21a$  ,  $21b$  の少なくとも一方が開放故障していると診断する。なお、上記例では、スイッチング回路 21 について説明したが、スイッチング回路 24 も同様である。また、駆動部 51 が上記第 1 信号入力状態である場合について説明したが、上記第 2 信号入力状態である場合も同様である。すなわち、駆動部 51 が上記第 2 信号入力状態である場合、スイッチング回路 22 , 23 において同様のことが言える。

10

【0047】

次に、短絡判定閾値  $V_{sh t}$  の設定値について説明する。

【0048】

図 1 および図 2 に示すインバータ装置において、直流電源 1 の出力電流が  $I_a [A]$  であり、かつ、駆動部 51 が上記第 1 信号入力状態であるものとする。このときに、スイッチング回路 22 において、一对のスイッチング素子  $22a$  ,  $22b$  がともに正常に動作している場合、これらはともにオフ状態になる。すなわち、スイッチング回路 22 は遮断状態となり、電流が流れない。したがって、スイッチング回路 22 の端子間には、直流電源 1 の電源電圧が印加される。

20

【0049】

しかし、例えば、スイッチング素子  $22a$  が短絡故障し、スイッチング素子  $22b$  が正常である場合、スイッチング素子  $22a$  に電流が流れるため、スイッチング回路 22 が導通状態となる。その結果、直流電源 1 の出力電流は、負荷 L に出力されず、スイッチング回路 21 , 22 を介して、直流電源 1 に戻る。よって、インバータ回路 2 の出力電流  $I_{out}$  はゼロとなる。また、スイッチング回路 22 が導通状態であるため、スイッチング回路 22 の端子間電圧  $V_2$  は、ゼロに近くなる。なお、反対に、スイッチング素子  $22a$  が正常であり、スイッチング素子  $22b$  が短絡故障している場合も同様である。したがって、スイッチング素子  $22a$  ,  $22b$  がともに正常である場合、上記電圧センサ 32 が検出する端子間電圧  $V_2$  が上記電源電圧と同じ値になるが、一对のスイッチング素子  $22a$  ,  $22b$  のいずれか一方が短絡故障している場合、電流センサ 41 が検出する出力電流  $I_{out}$  はゼロとなり、かつ、端子間電圧  $V_2$  はゼロ  $[V]$  に低下する。

30

【0050】

本実施形態においては、このような変化に基づいて、短絡判定閾値  $V_{sh t}$  を  $0 [V]$  より大きく、かつ、以下に示す所定値  $V_s [V]$  未満である値に設定する。当該所定値  $V_s$  は、例えば、各スイッチング素子  $21a \sim 24a$  ,  $21b \sim 24b$  が正常であるときのコレクタ・エミッタ間飽和電圧の値 ( $V_x [V]$ ) あるいは上記電源電圧の値などである。そして、診断部 52 は、検出された端子間電圧  $V_2$  が短絡判定閾値  $V_{sh t}$  以下である場合に、一对のスイッチング素子  $22a$  ,  $22b$  の少なくとも一方が短絡故障していると診断する。なお、上記例では、スイッチング回路 22 について説明したが、スイッチング回路 23 も同様である。また、駆動部 51 が上記第 1 信号入力状態である場合について説明したが、上記第 2 信号入力状態である場合も同様である。すなわち、駆動部 51 が上記第 2 信号入力状態である場合、スイッチング回路 21 , 24 において同様のことが言える。

40

【0051】

診断部 52 は、電圧センサ 31 ~ 34 から入力される端子間電圧  $V_1 \sim V_4$  を、以上のように設定された開放判定閾値  $V_{op}$  および短絡判定閾値  $V_{sh t}$  と比較することで、各スイッチング回路 21 ~ 24 における一对のスイッチング素子  $21a \sim 24a$  ,  $21b \sim$

50

24bの少なくともいずれか一方が開放故障あるいは短絡故障しているか否かを診断する。

【0052】

次に、本実施形態に係るインバータ装置における故障診断方法について説明する。

【0053】

図4および図5は、制御回路5が行う故障診断処理の一例を示している。なお、図4および図5においては、スイッチング素子を「SW」と記載している。当該故障診断処理は、例えば、インバータ装置の操作部に診断開始のための操作が入力されたときやインバータ装置が起動したときなどに行われる。なお、制御回路5が故障診断処理を行うタイミングは、上記したものの限定されない。例えば、インバータ装置を駆動中（電力変換制御中）に常時行うようにしてもよい。また、故障診断処理においては、インバータ回路2の出力ラインに、負荷Lを接続してもよいし、負荷Lを接続させず短絡させてもよいし、診断用の負荷を接続してもよい。

10

【0054】

制御回路5は、まず、図4に示すフローに従い、各種処理を実行する。具体的には、駆動部51は、スイッチング素子21a, 21bおよびスイッチング素子24a, 24bに対して、オン信号を入力し、スイッチング素子22a, 22bおよびスイッチング素子23a, 23bに対して、オフ信号を入力する(S101)。すなわち、駆動部51が上記第1信号入力状態となる。

【0055】

次いで、診断部52は、上記第1信号入力状態であるにも関わらず、インバータ回路2から電流が出力されていないか否かを判断する。具体的には、診断部52は、電流センサ41の検出値（出力電流Iout）がゼロであるか否かを判断する(S102)。ステップS102にて、インバータ回路2から電流が出力されていない（出力電流Ioutがゼロである）と判断された場合(S102: YES)、続いて、診断部52は、端子間電圧V2が短絡判定閾値Vsh以下であるか否かを判断する(S103)。

20

【0056】

ステップS103にて、端子間電圧V2が短絡判定閾値Vsh以下であると判断された場合(S103: YES)、診断部52は、スイッチング回路22における一对のスイッチング素子22a, 22bの少なくともいずれかが短絡故障していると診断する(S104)。反対に、端子間電圧V2が短絡判定閾値Vsh以下でないと判断された場合(S103: NO)、続いて、診断部52は、端子間電圧V3が短絡判定閾値Vsh以下であるか否かを判断する(S105)。

30

【0057】

ステップS105にて、端子間電圧V3が短絡判定閾値Vsh以下であると判断された場合(S105: YES)、診断部52は、スイッチング回路23における一对のスイッチング素子23a, 23bの少なくともいずれかが短絡故障していると診断する(S106)。反対に、端子間電圧V3が短絡判定閾値Vsh以下でないと判断された場合(S105: NO)、診断部52は、スイッチング回路21における一对のスイッチング素子21a, 21bの両方、あるいは、スイッチング回路24における一对のスイッチング素子24a, 24bの両方が開放故障していると診断する(S107)。

40

【0058】

一方、ステップS102において、インバータ回路2から電流が出力されている（出力電流Ioutがゼロでない）と判断された場合(S102: NO)、続いて、診断部52は、インバータ回路2から出力される電流が上記第1信号入力状態において想定している方向（接続点aから負荷Lを通過して接続点bに向かう方向）と逆向きに流れているか否かを判断する。本実施形態においては、接続点aから負荷Lを通過して接続点bに向かう方向を正方向としているので、出力電流Ioutがゼロより小さいか否かを判断する(S108)。

【0059】

50

ステップS108にて、インバータ回路2から出力される電流が逆向きに流れている（出力電流Ioutがゼロより小さい）場合（S108：YES）、診断部52は、スイッチング回路21における一对のスイッチング素子21a, 21bの両方が開放故障し、かつ、スイッチング回路24における一对のスイッチング素子24a, 24bの両方が開放故障し、かつ、スイッチング回路22における一对のスイッチング素子22a, 22bの少なくともいずれかが短絡故障し、かつ、スイッチング回路23における一对のスイッチング素子23a, 23bの少なくともいずれかが短絡故障していると診断する（S109）。反対に、出力電流が想定している方向に流れてる（出力電流Ioutがゼロより大きい）場合（S108：NO）、続いて、診断部52は、端子間電圧V1が開放判定閾値Vop以上であるか否かを判断する（S110）。

10

**【0060】**

ステップS110にて、端子間電圧V1が開放判定閾値Vop以上であると判断された場合（S110：YES）、診断部52は、スイッチング回路21における一对のスイッチング素子21a, 21bの少なくともいずれか一方が開放故障していると診断する（S111）。反対に、端子間電圧V1が開放判定閾値Vop以上でないと判断された場合（S110：NO）、続いて、診断部52は、端子間電圧V4が開放判定閾値Vop以上であるか否かを判断する（S112）。

**【0061】**

ステップS112にて、端子間電圧V4が開放判定閾値Vop以上であると判断された場合（S112：YES）、診断部52は、スイッチング回路24における一对のスイッチング素子24a, 24bの少なくともいずれか一方が開放故障していると診断する（S113）。反対に、端子間電圧V4が開放判定閾値Vop以上でないと判断された場合（S112：NO）、診断部52は、駆動部51が上記第1信号入力状態である場合、各スイッチング回路21～24が正常に動作していると診断する（S114）。すなわち、スイッチング回路21における一对のスイッチング素子21a, 21bおよびスイッチング回路24における一对のスイッチング素子24a, 24bに開放故障はなく、スイッチング回路22における一对のスイッチング素子22a, 22bおよびスイッチング回路23における一对のスイッチング素子23a, 23bに短絡故障はないと診断する。

20

**【0062】**

続いて、制御回路5は、図5に示すフローに従い、各種処理を実行する。具体的には、駆動部51は、スイッチング素子21a, 21bおよびスイッチング素子24a, 24bに対して、オフ信号を入力し、スイッチング素子22a, 22bおよびスイッチング素子23a, 23bに対して、オン信号を入力する（S201）。すなわち、駆動部51が上記第2信号入力状態となる。

30

**【0063】**

次いで、診断部52は、第2信号入力状態であるにも関わらず、インバータ回路2から電流が出力されていないか否かを判断する。具体的には、診断部52は、電流センサ41の検出値（出力電流Iout）がゼロであるか否かを判断する（S202）。ステップS202にて、インバータ回路2から電流が出力されていない（出力電流Ioutがゼロである）と判断された場合（S202：YES）、続いて、診断部52は、端子間電圧V1が短絡判定閾値Vsh t以下であるか否かを判断する（S203）。

40

**【0064】**

ステップS203にて、端子間電圧V1が短絡判定閾値Vsh t以下であると判断された場合（S203：YES）、診断部52は、スイッチング回路21における一对のスイッチング素子21a, 21bの少なくともいずれかが短絡故障していると診断する（S204）。反対に、端子間電圧V1が短絡判定閾値Vsh t以下でないと判断された場合（S203：NO）、続いて、診断部52は、端子間電圧V4が短絡判定閾値Vsh t以下であるか否かを判断する（S205）。

**【0065】**

ステップS205にて、端子間電圧V4が短絡判定閾値Vsh t以下であると判断され

50

た場合 ( S 2 0 5 : Y E S )、診断部 5 2 は、スイッチング回路 2 4 における一対のスイッチング素子 2 4 a , 2 4 b の少なくともいずれかが短絡故障していると診断する ( S 2 0 6 )。反対に、端子間電圧  $V_4$  が短絡判定閾値  $V_{sht}$  以下でないと判断された場合 ( S 2 0 5 : N O )、診断部 5 2 は、スイッチング回路 2 2 における一対のスイッチング素子 2 2 a , 2 2 b の両方、あるいは、スイッチング回路 2 3 における一対のスイッチング素子 2 3 a , 2 3 b の両方が開放故障していると診断する ( S 2 0 7 )。

【 0 0 6 6 】

一方、ステップ S 2 0 2 において、インバータ回路 2 から電流が出力されている ( 出力電流  $I_{out}$  がゼロでない ) と判断された場合 ( S 2 0 2 : N O )、続いて、診断部 5 2 は、インバータ回路 2 から出力される電流が上記第 2 信号入力状態において想定している方向 ( 接続点 b から負荷 L を通って接続点 a に向かう方向 ) と逆向きに流れているか否かを判断する。本実施形態においては、接続点 a から負荷 L を通って接続点 b に向かう方向を正方向としているので、出力電流  $I_{out}$  がゼロより大きいかが否かを判断する ( S 2 0 8 )。

10

【 0 0 6 7 】

ステップ S 2 0 8 にて、インバータ回路 2 から出力される電流が逆向きに流れている ( 出力電流  $I_{out}$  がゼロより大きい ) 場合 ( S 2 0 8 : Y E S )、診断部 5 2 は、スイッチング回路 2 2 における一対のスイッチング素子 2 2 a , 2 2 b の両方が開放故障し、かつ、スイッチング回路 2 3 における一対のスイッチング素子 2 3 a , 2 3 b の両方が開放故障し、かつ、スイッチング回路 2 1 における一対のスイッチング素子 2 1 a , 2 1 b の少なくともいずれかが短絡故障し、かつ、スイッチング回路 2 4 における一対のスイッチング素子 2 4 a , 2 4 b の少なくともいずれかが短絡故障していると診断する ( S 2 0 9 )。反対に、インバータ回路 2 から出力される電流が想定している方向に流れている ( 出力電流  $I_{out}$  がゼロより小さい ) 場合 ( S 2 0 8 : N O )、続いて、診断部 5 2 は、端子間電圧  $V_2$  が開放判定閾値  $V_{op}$  以上であるか否かを判断する ( S 2 1 0 )。

20

【 0 0 6 8 】

ステップ S 2 1 0 にて、端子間電圧  $V_2$  が開放判定閾値  $V_{op}$  以上であると判断された場合 ( S 2 1 0 : Y E S )、診断部 5 2 は、スイッチング回路 2 2 における一対のスイッチング素子 2 2 a , 2 2 b の少なくともいずれかが開放故障していると判断する ( S 2 1 1 )。反対に、端子間電圧  $V_2$  が開放判定閾値  $V_{op}$  以上でないと判断された場合 ( S 2 1 0 : N O )、続いて、診断部 5 2 は、端子間電圧  $V_3$  が開放判定閾値  $V_{op}$  以上であるか否かを判断する ( S 2 1 2 )。

30

【 0 0 6 9 】

ステップ S 2 1 2 にて、端子間電圧  $V_3$  が開放判定閾値  $V_{op}$  以上であると判断された場合 ( S 2 1 2 : Y E S )、診断部 5 2 は、スイッチング回路 2 3 における一対のスイッチング素子 2 3 a , 2 3 b の少なくともいずれかが開放故障していると診断する ( S 2 1 3 )。反対に、端子間電圧  $V_3$  が開放判定閾値  $V_{op}$  以上でないと判断された場合 ( S 2 1 2 : N O )、診断部 5 2 は、駆動部 5 1 が上記第 2 信号入力状態である場合、各スイッチング回路 2 1 ~ 2 4 が正常に動作していると診断する ( S 2 1 4 )。すなわち、スイッチング回路 2 2 における一対のスイッチング素子 2 2 a , 2 2 b およびスイッチング回路 2 3 における一対のスイッチング素子 2 3 a , 2 3 b に開放故障はなく、スイッチング回路 2 1 における一対のスイッチング素子 2 1 a , 2 1 b およびスイッチング回路 2 4 における一対のスイッチング素子 2 4 a , 2 4 b に短絡故障はないと診断する。

40

【 0 0 7 0 】

以上のようにして、制御回路 5 が故障診断処理を実行することで、インバータ回路 2 の故障診断が行われる。故障診断後は、制御回路 5 は、その診断結果を、例えば、図示しない表示部への表示やスピーカを介した音声出力などにより報知する。なお、第 1 信号入力状態において正常に動作しているとの診断結果 ( ステップ S 1 1 4 ) および第 2 信号入力状態において正常に動作しているとの診断結果 ( ステップ S 2 1 4 ) については、当該診断結果を報知してもよいし、報知しなくてもよい。そのほか、診断結果を報知するのでは

50

なく、図示しない記憶部に記憶してもよいし、図示しない通信部を介して、他の通信装置に送信してもよい。なお、診断結果の利用方法は、上記したものに限定されない。

#### 【0071】

なお、図4および図5のフローチャートに示す故障診断処理は一例であって、上記したものに限定されない。例えば、制御回路5は、図4に示すフローチャートの完了後に、スイッチング回路21におけるスイッチング素子21a, 21bおよびスイッチング回路24におけるスイッチング素子24a, 24bの開放故障の有無、および、スイッチング回路22におけるスイッチング素子22a, 22bおよびスイッチング回路23におけるスイッチング素子23a, 23bの短絡故障の有無を報知してもよい。そして、図5に示すフローチャートの完了後に、制御回路5は、スイッチング回路22におけるスイッチング素子22a, 22bおよびスイッチング回路23におけるスイッチング素子23a, 23bの開放故障の有無、および、スイッチング回路21におけるスイッチング素子21a, 21bおよびスイッチング回路24におけるスイッチング素子24a, 24bの短絡故障の有無を報知してもよい。すなわち、制御回路5は、図4に示すフローチャートおよび図5に示すフローチャートが完了する毎に、診断結果を報知してもよい。また、ステップS104, S106, S107, S109, S111, S113, S204, S206, S207, S209, S211, S213において、開放故障しているあるいは短絡故障していると診断された場合、当該診断結果を報知し、続けて、残りの処理(各ステップ)を続行してもよいし、当該残りの処理を行わず、故障診断処理を終了してもよい。

10

#### 【0072】

次に、本実施形態に係るインバータ装置および当該インバータ装置における故障診断方法の作用および効果について説明する。

20

#### 【0073】

本実施形態によれば、複数のスイッチング素子21a(22a~24a), 21b(22b~24b)が並列に接続されたスイッチング回路21(22~24)において、一对のスイッチング素子21a(22a~24a), 21b(22b~24b)のいずれか一方が開放故障しているか否かを診断することができる。したがって、いずれか一方のスイッチング素子21a(22a~24a), 21b(22b~24b)が開放故障していることを発見できるので、インバータ回路2によって、直流電力を交流電力に変換されている状態であっても、スイッチング回路21(22~24)が正常でないことを発見することができる。これにより、例えば、診断結果に基づいて部品の交換ができるので、スイッチング素子21a(22a~24a), 21b(22b~24b)の両方が開放故障し、他の部品にも損害を与えることを防止できる。

30

#### 【0074】

本実施形態によれば、制御回路5は、故障診断処理においては、各スイッチング素子21a~24a, 21b~24bを、その能動領域を使って動作させている。図3に示すように、能動領域を使った場合のコレクタ・エミッタ間飽和電圧 $V_x$ ,  $V_y$ の差は、飽和領域を使った場合のコレクタ・エミッタ間飽和電圧 $V_x'$ ,  $V_y'$ の差より大きい。なお、図3におけるゲート・エミッタ間電圧 $V_b$ [V]のとき、各スイッチング素子21a~24a, 21b~24bは飽和領域で動作している。したがって、能動領域を使って動作させた場合の方が、一对のスイッチング素子21a(22a~24a), 21b(22b~24b)のいずれか一方が開放故障している場合と、それらの両方が故障していない場合とで、検出される端子間電圧 $V_1$ ( $V_2$ ~ $V_4$ )の差が大きく現れる。これにより、一对のスイッチング素子21a(22a~24a), 21b(22b~24b)のいずれか一方が開放故障しているか否かの診断において、誤診断を抑制することができる。

40

#### 【0075】

本実施形態によれば、複数のスイッチング素子21a(22a~24a), 21b(22b~24b)が並列に接続されたスイッチング回路21(22~24)において、一对のスイッチング素子21a(22a~24a), 21b(22b~24b)の少なくともいずれか一方が短絡故障しているか否かを診断することができる。したがって、開放故障

50

の診断だけでなく、短絡故障も診断することができる。

【0076】

上記実施形態においては、診断部52は、上記端子間電圧V1(V2~V4)と開放判定閾値Vopとを比較することで、一对のスイッチング素子21a(22a~24a)、21b(22b~24b)のいずれか一方が開放故障しているか否かを判断したが、これに置き換えてあるいはこれに追加して、次のような判断手法を用いてもよい。なお、置き換える場合は、ステップS110、S112(S210、S212)の代わりに、以下に示す処理を行い、また、追加する場合は、ステップS108(S208)とステップS110(S210)との間に、以下に示す処理を追加すればよい。例えば、診断部52は、駆動部51が上記第1信号入力状態である場合の、端子間電圧V1と端子間電圧V4とを比較する。そして、これらの差が所定値以上である場合に、一对のスイッチング素子21a、21bのいずれか一方あるいは一对のスイッチング素子24a、24bのいずれか一方が開放故障していると診断してもよい。この場合、端子間電圧V1が本発明の「第1の端子間電圧」に相当し、端子間電圧V4が本発明の「第2の端子間電圧」に相当する。なお、この比較結果から端子間電圧V1と端子間電圧V4とで値の大きい方を特定し、当該大きい方のスイッチング回路における一对のスイッチング素子のいずれか一方が開放故障していると診断してもよい。また、診断部52は、駆動部51が上記第2信号入力状態である場合の、端子間電圧V2と端子間電圧V3とを比較することで、同様に、一对のスイッチング素子22a、22bのいずれか一方あるいは一对のスイッチング素子23a、23bのいずれか一方が開放故障していると診断してもよい。

10

20

【0077】

当該変形例においては、駆動部51が上記第1信号入力状態である場合に端子間電圧V1と端子間電圧V4とを比較し、駆動部51が上記第2信号入力状態である場合に端子間電圧V2と端子間電圧V3とを比較した場合を説明したが、これらの端子間電圧V1~V4を比較してもよい。具体的には、診断部52は、駆動部51が第1信号入力状態である場合の端子間電圧V1、V4と、駆動部51が第2信号入力状態である場合の端子間電圧V2、V3を記録しておき、記録した端子間電圧V1~V4を比較してもよい。このとき、4つの端子間電圧V1~V4がすべて同じ場合には、複数のスイッチング素子21a~24a、21b~24bがすべて、正常であると診断できる。反対に、4つの端子間電圧V1~V4の少なくとも1つ以上が異なる値である場合には、複数のスイッチング素子21a~24a、21b~24bの少なくともいずれかが開放故障していると診断できる。なお、この場合も、4つの端子間電圧V1~V4のうち値の大きいものを特定し、当該値の大きいスイッチング回路における一对のスイッチング素子のいずれか一方が開放故障していると診断してもよい。

30

【0078】

上記実施形態においては、複数のスイッチング素子21a~24a、21b~24bの少なくともいずれかにおいて、開放故障および短絡故障を診断する場合を例に説明したが、短絡故障を診断しなくてもよい。例えば、制御回路5が行う故障診断処理(図4および図5参照)において、上記ステップS103、S105、S203、S205の処理を省略することで、実現される。この場合、ステップS102(S202)において、出力電流がゼロであると判断された場合に、ステップS107(S207)の診断を行えばよい。すなわち、スイッチング回路21における一对のスイッチング素子21a、21bの両方、あるいは、スイッチング回路24における一对のスイッチング素子24a、24bの両方が開放故障しているとの診断(スイッチング回路22における一对のスイッチング素子22a、22bの両方、あるいは、スイッチング回路23における一对のスイッチング素子23a、23bの両方が開放故障しているとの診断)を行えばよい。

40

【0079】

上記実施形態においては、診断部52は、インバータ回路2から出力される電流が、上記第1信号入力状態および上記第2信号入力状態のそれぞれにおいて想定している方向と逆向きに流れているか否かを判断した(ステップS108、S208参照)が、当該判断

50

を行わないようにしてもよい。この場合、ステップ S 1 0 8 , S 1 0 9 , S 2 0 8 , S 2 0 9 の処理を省略すればよい。

【 0 0 8 0 】

上記実施形態においては、駆動部 5 1 は、故障診断処理において、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b を能動領域で動作させた場合を説明したが、これに限定されない。例えば、能動領域ではなく、飽和領域で動作させても、上記したように診断することができる。ただし、正確な診断のためには、上記実施形態のように、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b を能動領域で動作させる方がよい。なお、能動領域で動作させるか飽和領域で動作させるかは、各スイッチング素子 2 1 a ~ 2 4 a , 2 1 b ~ 2 4 b に入力するオン信号を調整して、ゲート・エミッタ間電圧を変化させればよい。

10

【 0 0 8 1 】

上記実施形態においては、各スイッチング回路 2 1 ~ 2 4 において、2つのスイッチング素子が並列に接続された場合を説明したが、3つ以上のスイッチング素子が並列に接続されていてもよい。この場合も、同様に、各スイッチング回路 2 1 ~ 2 4 において並列に接続された複数のスイッチング素子の少なくともいずれか1つが開放故障あるいは短絡故障しているか否かを診断することができる。例えば、各スイッチング回路において、3つのスイッチング素子が並列に接続されている場合について説明する。

【 0 0 8 2 】

図 6 は、3つのスイッチング素子 2 9 a ~ 2 9 c が並列に接続されたスイッチング回路 2 9 を示している。例えば、図 6 に示す3つのスイッチング素子 2 9 a ~ 2 9 c に対して、オン信号が入力されているとする。このときのゲート・エミッタ間電圧はそれぞれ  $V_a$  [ V ] であるとする。また、スイッチング回路 2 9 への入力電流が  $I_a$  [ A ] とする。

20

【 0 0 8 3 】

上記条件下において、3つのスイッチング素子 2 9 a ~ 2 9 c が正常に動作している（オン状態である）場合、スイッチング回路 2 9 への入力電流  $I_a$  [ A ] が3つに分流され、各スイッチング素子 2 9 a ~ 2 9 c のそれぞれに  $I_a / 3$  [ A ] の電流が流れる。このとき、図 3 に示すように、コレクタ・エミッタ間飽和電圧は  $V_z$  [ V ] となる。すなわち、スイッチング回路 2 9 の端子間電圧は、 $V_z$  [ V ] となる。しかし、3つのスイッチング素子 2 9 a ~ 2 9 c うちのいずれか1つのスイッチング素子（例えばスイッチング素子 2 9 c とする）が、開放故障している場合、残りの2つのスイッチング素子（スイッチング素子 2 9 a , 2 9 b ）のそれぞれに  $I_a / 2$  [ A ] の電流が流れる。このとき、図 3 に示すように、コレクタ・エミッタ間飽和電圧は  $V_x$  [ V ] となる。すなわち、スイッチング回路 2 9 の端子間電圧は、 $V_x$  [ V ] となる。さらに、3つのスイッチング素子 2 9 a ~ 2 9 c のうちのいずれか2つのスイッチング素子（例えばスイッチング素子 2 9 b , 2 9 c とする）が開放故障している場合、残りの1つのスイッチング素子（スイッチング素子 2 9 a ）に  $I_a$  [ A ] の電流が流れる。このとき、図 3 に示すように、コレクタ・エミッタ間飽和電圧は  $V_y$  [ V ] となる。すなわち、スイッチング回路 2 9 の端子間電圧は、 $V_y$  [ V ] となる。

30

【 0 0 8 4 】

このような変化に基づいて、2つの上記開放判定閾値を設定し、診断部 5 2 は、当該2つの開放判定閾値とスイッチング回路 2 9 の端子間電圧とを比較することで、3つのスイッチング素子 2 9 a ~ 2 9 c の少なくともいずれか1つが開放故障しているか否かを診断することができる。具体的には、第1の開放判定閾値  $V_{op1}$  を  $V_x$  以上  $V_y$  以下の値に設定し、第2の開放判定閾値  $V_{op2}$  を  $V_z$  以上  $V_x$  未満に設定する。そして、3つのスイッチング素子 2 9 a ~ 2 9 c にオン信号が入力されているときのスイッチング回路 2 9 の端子間電圧が、第1の開放判定閾値  $V_{op1}$  以上であれば、診断部 5 2 は、3つのスイッチング素子 2 9 a ~ 2 9 c のうち2つが開放故障していると判断できる。また、第1の開放判定閾値  $V_{op1}$  未満であり、かつ、第2の開放判定閾値  $V_{op2}$  以上であれば、診断部 5 2 は、3つのスイッチング素子 2 9 a ~ 2 9 c のうち1つが開放故障していると判断

40

50

できる。さらに、第2の開放判定閾値  $V_{op2}$  未満であれば、診断部52は、3つのスイッチング素子29a~29cがすべて正常であると判断できる。なお、3つのスイッチング素子29a~29cがすべて開放故障している場合、スイッチング回路29に電流が流れない(出力電流がゼロとなる)ので、診断部52は、電流センサ41の検出値に基づいて、判断すればよい。また、3つのスイッチング素子29a~29cの少なくともいずれかが1つが短絡故障しているか否かは、これらにオフ信号が入力されているときのスイッチング回路29の端子間電圧と、短絡判定閾値との比較により、判断すればよい。このときの短絡判定閾値は、例えば、0以上  $V_z$  未満に設定すればよい。

#### 【0085】

以上のことから、3つ以上のスイッチング素子が並列に接続されたスイッチング回路において、当該3つ以上のスイッチング素子の電気的特性(コレクタ・エミッタ間飽和電圧特性)に基づいて、複数の上記開放判定閾値を設けておく。そして、診断部52が、当該複数の開放判定閾値とスイッチング回路の端子間電圧とを比較する。これにより、診断部52は、その比較結果に基づいて、3つ以上のスイッチング素子のうちの何個のスイッチング素子が開放故障しているか否かを診断することができる。また、短絡故障についても、上記したように診断することができる。

#### 【0086】

上記実施形態においては、制御回路5に4本の信号線511~514が接続され、それぞれ分岐させて各スイッチング素子21a~24a, 21b~24bに入力する場合を説明したが、これに限定されない。例えば、制御回路5に8本の信号線を接続し、それぞれ1つずつスイッチング素子21a~24a, 21b~24bのゲート端子に接続してもよい。このようにすることで、駆動部51は、各スイッチング素子21a~24a, 21b~24b毎にそれぞれオン信号あるいはオフ信号のいずれかを入力することができる。これにより、例えば、診断部52は、上記故障診断処理において、いずれかが開放故障あるいは短絡故障していると診断された一対のスイッチング素子21a(22a~24a), 21b(22b~24b)のどちらが、開放故障あるいは短絡故障しているかを特定することができる。具体的には、診断部52によって、一対のスイッチング素子21a(22a~24a), 21b(22b~24b)のいずれか一方が開放故障あるいは短絡故障していると診断された場合に、駆動部51が、一対のスイッチング素子21a(22a~24a), 21b(22b~24b)の一方にオン信号を入力し、他方にオフ信号を入力する。そして、このときの端子間電圧  $V_1$  ( $V_2 \sim V_4$ ) および出力電流  $I_{out}$  に基づいて、一対のスイッチング素子21a(22a~24a), 21b(22b~24b)のいずれが開放故障しているかあるいは短絡故障をしているかを特定できる。例えば、スイッチング素子21aが開放故障しており、スイッチング素子21bが正常であるときに、スイッチング素子21a, 21bのいずれか一方が開放故障していると診断された場合、駆動部51は、スイッチング素子21aにオン信号を入力し、スイッチング素子21bにオフ信号を入力する。そうすると、スイッチング回路21が遮断状態となるため、インバータ回路2から電流が出力されない(出力電流  $I_{out}$  はゼロとなる)。一方、スイッチング素子21aにオフ信号を入力し、スイッチング素子21bにオン信号を入力する。そうすると、スイッチング回路21が導通状態となるため、インバータ回路2から電流が出力される。したがって、スイッチング素子21aが開放故障していると診断できる。以上のようにすることで、診断部52は、各スイッチング回路21(22~24)において、一対のスイッチング素子21a(22a~24a), 21b(22b~24b)のどちらが開放故障あるいは短絡故障しているかを特定することができる。

#### 【0087】

上記実施形態においては、インバータ回路2が4つのスイッチング回路21~24を用いたフルブリッジ型のインバータ回路である場合を説明したが、これに限定されない。例えば、2つのスイッチング回路を用いたハーフブリッジ型のインバータ回路であってもよい。また、1以上のスイッチング回路の導通状態と遮断状態とを切り換えることで、入力電力を所定の出力電力に変換する回路であれば、適宜応用することができる。このような

10

20

30

40

50

回路としては、例えば、チョッパ回路やコンバータ回路、アンプ回路などがある。これらのような場合であっても、スイッチング回路の端子間電圧および出力電流を検出し、これらに基づいて、スイッチング回路における複数のスイッチング素子の少なくとも1つが開放故障あるいは短絡故障しているか否かを診断することができる。なお、これらの場合は、上記した回路が本発明の「主回路」に相当する。

【0088】

本発明に係る電力変換装置および故障診断方法は、上記した実施形態に限定されるものではない。本発明の電力変換装置の各部の具体的な構成および故障診断方法の各工程の具体的な処理は、種々に設計変更自在である。

【符号の説明】

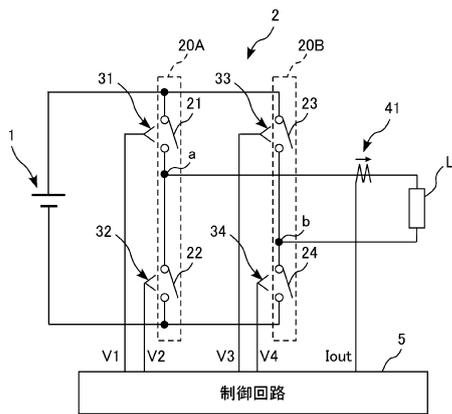
【0089】

- 1 : 直流電源（動力源）
- 2 : インバータ回路（主回路、電力変換装置）
- 20A : アーム
- 20B : アーム
- 21 ~ 24, 29 : スwitchング回路
- 21a ~ 24a, 21b ~ 24b, 29a ~ 29c : スwitchング素子
- 31 ~ 34 : 電圧センサ（電圧検出手段）
- 41 : 電流センサ
- 5 : 制御回路（電力変換装置）
- 51 : 駆動部（信号入力手段）
- 52 : 診断部（診断手段）
- L : 負荷

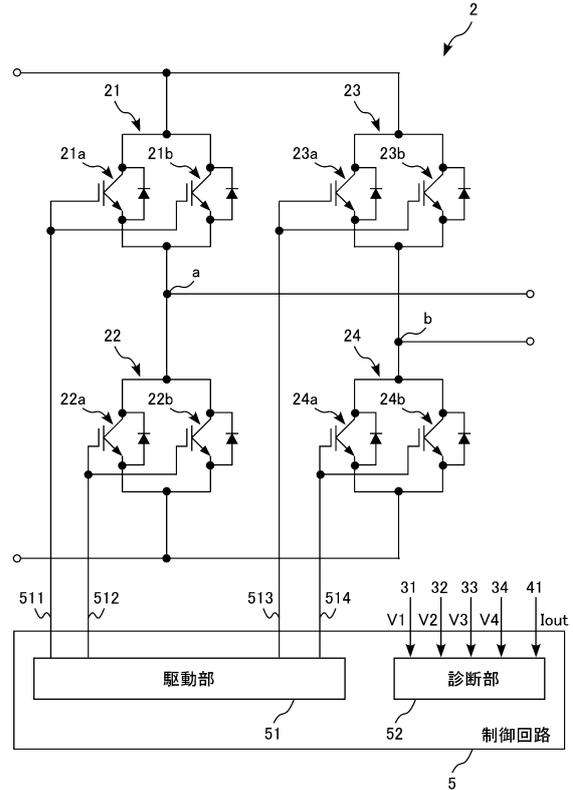
10

20

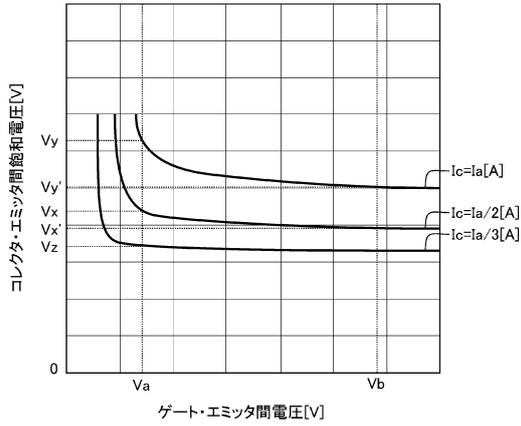
【図1】



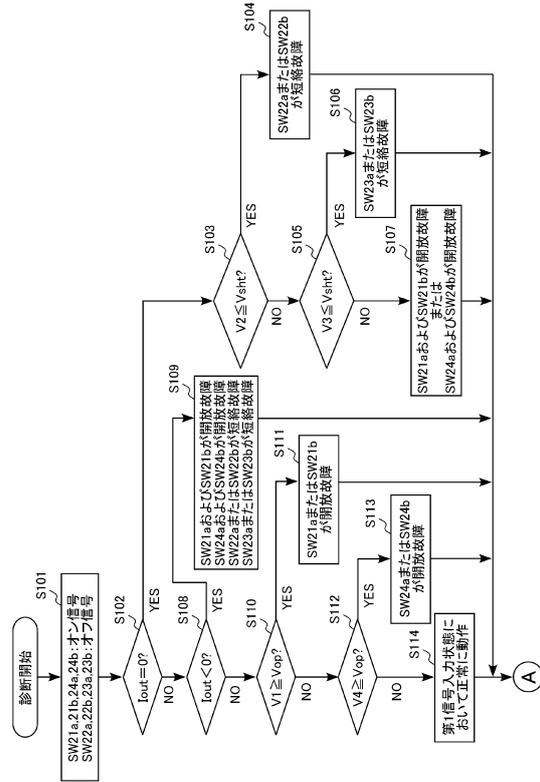
【図2】



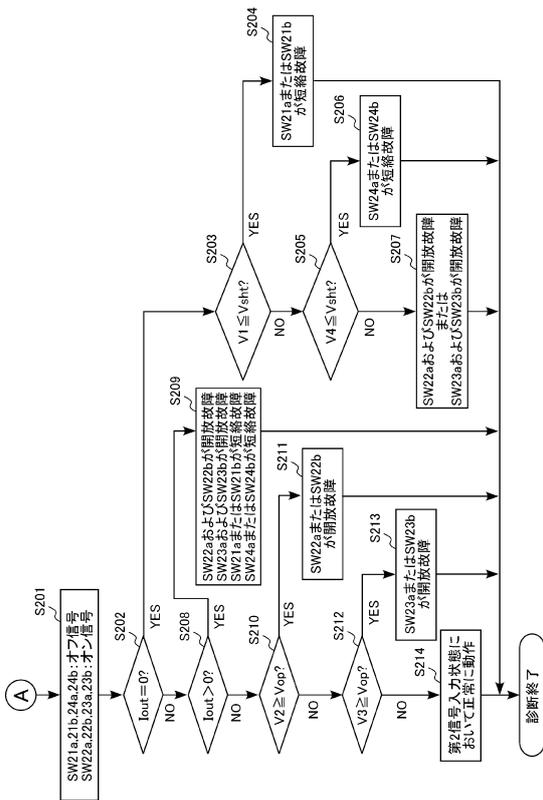
【図3】



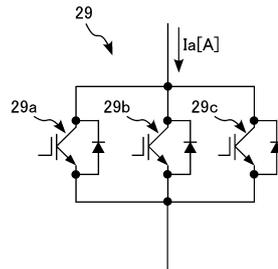
【図4】



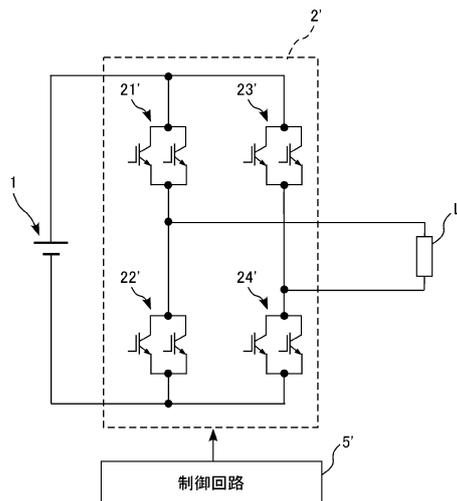
【図5】



【図6】



【図7】



---

フロントページの続き

- (72)発明者 杉 村 央生  
大阪市淀川区田川2丁目1番11号 株式会社ダイヘン内
- (72)発明者 高見 親法  
大阪市淀川区田川2丁目1番11号 株式会社ダイヘン内

審査官 東 昌秋

- (56)参考文献 特開2002-222920(JP,A)  
特開2007-202238(JP,A)  
特開2015-223050(JP,A)  
特開2013-169102(JP,A)  
特開2008-54481(JP,A)  
特開2004-215416(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 1/00 - 7/98  
H03K 17/00 - 17/70