

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-289492

(P2004-289492A)

(43) 公開日 平成16年10月14日(2004.10.14)

(51) Int. Cl.<sup>7</sup>  
H03F 1/07

F I  
H03F 1/07

テーマコード(参考)  
5J500

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願2003-78950 (P2003-78950)  
(22) 出願日 平成15年3月20日(2003.3.20)

(71) 出願人 000004237  
日本電気株式会社  
東京都港区芝五丁目7番1号  
(74) 代理人 100105511  
弁理士 鈴木 康夫  
(74) 代理人 100109771  
弁理士 白田 保伸  
(72) 発明者 椎熊 一実  
東京都港区芝五丁目7番1号 日本電気株式会社内  
Fターム(参考) 5J500 AA01 AA21 AA41 AC21 AF04  
AK00 AK16 AS14 AT01 AT02

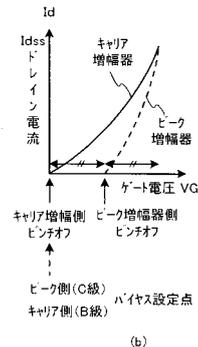
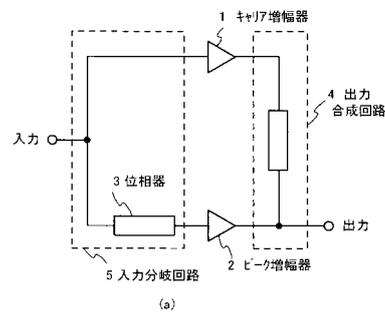
(54) 【発明の名称】 ドハーティ増幅器

(57) 【要約】

【課題】理想的な線形増幅、電力合成動作が得られるドハーティ増幅器を提供する。

【解決手段】ドハーティ増幅器において、ピーク増幅器2にキャリア増幅器1と飽和ドレイン電流がほぼ等しく、ゲート幅が同一(飽和電力がほぼ等しいことと同じ)でピンチオフ電圧がおよそ半分の増幅デバイス(FET)を使用する。総合効率が極めて高く理想的な線形増幅動作が得られる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

キャリア増幅器とピーク増幅器からなるドハーティ増幅器において、前記ピーク増幅器の増幅の開始電圧は前記キャリア増幅器の飽和領域までの中間値に設定され、前記キャリア増幅器と前記ピーク増幅器のそれぞれの飽和領域での飽和電流はほぼ等しく設定されたことを特徴とするドハーティ増幅器。

## 【請求項 2】

キャリア増幅器とピーク増幅器からなるドハーティ増幅器において、前記ピーク増幅器のピンチオフ電圧は前記キャリア増幅器の飽和領域までの中間値に設定され、前記キャリア増幅器と前記ピーク増幅器のそれぞれの飽和領域での飽和ドレイン電流はほぼ等しいように設定されたことを特徴とするドハーティ増幅器。

10

## 【請求項 3】

キャリア増幅器及びピーク増幅器の増幅素子として電界効果トランジスタを使用するドハーティ増幅器において、前記ピーク増幅器に使用する電界効果トランジスタは、前記キャリア増幅器に使用する電界効果トランジスタに対し、飽和ドレイン電流はほぼ等しく、ゲート幅はほぼ等しく設定され、ピンチオフ電圧はほぼ半分に設定されたことを特徴とするドハーティ増幅器。

## 【請求項 4】

最大値を 1 として規格化した入力電圧に対し、キャリア増幅器の入力電圧対出力電流特性の前記入力電圧が 0.5 の点を遷移点とし、入力電圧の前記遷移点から増幅が開始され、飽和点でキャリア増幅器と出力電流が略一致するピーク増幅器を使用することを特徴とするドハーティ増幅器。

20

## 【発明の詳細な説明】

## 【0001】

## 【発明が属する技術分野】

本発明はドハーティ増幅器に関し、特に、増幅特性を改善したドハーティ増幅器に関する。

## 【0002】

## 【従来の技術】

近年の携帯端末市場の爆発的な普及とそれに伴うインフラ整備により、基地局用の送信増幅器に対しても効率改善の市場からの要求は厳しく、ドハーティ増幅器を始めとし、高効率に信号を増幅する手法と、その低歪み化や最近の歪み補償技術との組み合わせによって、高性能、高効率な増幅器を構築しようという点に注目があつまってきている。

30

## 【0003】

ドハーティ増幅器は、常に信号の増幅動作を行う増幅器（「キャリア増幅器」という。）と、高電力出力時のみに動作するピーク増幅器あるいは補助増幅器と呼ばれる増幅器（「ピーク増幅器」という。）とを有し、入力信号をキャリア増幅器側とピーク増幅器側に分配し、キャリア増幅器とピーク増幅器の出力を合成して出力する構成でなる（非特許文献 1～3、特許文献 1、2 参照）。また、同一のデバイスを 2 台から複数台並列に配置して構成したドハーティ増幅器も一般的であり、実際に低周波からミリ波にわたる周波数帯まで数多く実現されてきている。

40

## 【0004】

## 【非特許文献 1】

1936年の W. H. Doherty “A New High Efficiency Power Amplifier for Modulated Waves”, Proc. IRE, Vol. 24, No. 9, Sept.

## 【非特許文献 2】

Steve C. Cripps 著 “RF Power Amplifiers for Wireless Communications”, Artech House 1999 p236

50

## 【非特許文献3】

Steve C. Cripps 著 “Advanced Techniques in RF Power Amplifiers”, Artech House 2002 p 50

## 【特許文献1】

特開2002-124840号公報

## 【特許文献2】

特開平7-22852号公報

## 【特許文献3】

特表2000-513535号公報

10

図3は、従来のドハーティ増幅器の構成を示す図であり、図3(a)は回路構成、図3(b)は2つの増幅デバイスの動作特性である。常に信号の増幅動作を行うキャリア増幅器10と、高電力出力時のみに増幅動作を行うピーク増幅器20とを有し、キャリア増幅器10とピーク増幅器20の前段には、入力信号を分配するための、ピーク増幅器20の伝達特性に応じて振幅成分を補償する利得補償器30を含む入力分岐回路50と、キャリア増幅器10とピーク増幅器20の出力段には、各増幅器出力を合成して出力する出力合成回路40と、を有する。

## 【0005】

また、従来のドハーティ増幅器では、図3(b)に示すようにキャリア増幅器10とピーク増幅器20には、同等特性の増幅デバイスを用いている。例えば、増幅器デバイスの伝達コンダクタンス(出力電流/入力電圧)の特性、入力電圧に対する出力電流の変化の傾き特性が同等のもの、より具体的には増幅デバイスとして電界効果トランジスタ(「FET」という。)を使用する場合、伝達コンダクタンス $g_m$ 特性(ゲート電圧 $V_{gs}$ 対ドレイン電流 $I_d$ :  $V_{gs} - I_d$ 特性)の特性が同等なFETを使用する。なお、通常のドハーティ増幅器の動作原理については、たとえば最近の非特許文献3などの文献により当業者にとってよく知られているので、ここではその詳細を省略する。

20

## 【0006】

## 【発明が解決しようとする課題】

図3に示すようにキャリア増幅器とピーク増幅器に同等特性の増幅デバイスを用いたドハーティ増幅器では、特にピークアンプ側の動作に理想的な動作から差が生じるという問題があった。これは、使用する増幅デバイスの伝達コンダクタンス特性がキャリア増幅器とピーク増幅器とで同一の場合、そのままでは理想的な線形増幅作用や飽和出力電力が得られないというものである。これに対しては、いくつかの改善方法が提案されている(非特許文献2、3、特許文献1、2参照)。

30

## 【0007】

たとえば、非特許文献2では、ピーク増幅器の入力に可変減衰器を備え、入力レベルの大小に応じて減衰量を制御して伝達特性を補償する手段を提案している。また、特許文献1では、前記可変減衰器による改善方法の外にピーク増幅器の入力信号レベルにより増幅器のバイアス条件を制御する手段を提案している。特に、非特許文献3では、具体的なブロック図等はみあたらないが、キャリア増幅器のバイアス設定を、入力信号レベルによって、C級バイアスだったものをB級バイアスにまで適応制御し、ドハーティ増幅器として最大電力を得る方法を提案している。

40

## 【0008】

しかしながら、入力レベルに応じてピーク増幅器の入力の減衰量を制御するものや、増幅器のバイアス条件を制御するもの、バイアスを適応制御するもの等、従来のドハーティ増幅器は、いずれの構成のものも検波-判定-制御など、回路が複雑になるという問題がある。

## 【0009】

(目的)

本発明の目的は、より簡易的な方法で、理想的な線形増幅、電力合成動作が得られるドハ

50

ーティ増幅器を提供することにある。

【0010】

【課題を解決するための手段】

本発明のドハーティ増幅器は、キャリア増幅器とピーク増幅器からなるドハーティ増幅器において、前記ピーク増幅器の増幅の開始電圧は前記キャリア増幅器の飽和領域までの中間値に設定され、前記キャリア増幅器と前記ピーク増幅器のそれぞれの飽和領域での飽和電流はほぼ等しく設定されたことを特徴とする。

【0011】

また、キャリア増幅器とピーク増幅器からなるドハーティ増幅器において、ピーク増幅器に、キャリア増幅器と飽和ドレイン電流 ( $I_{dss}$ ) がほぼ等しく、ゲート幅が同一 (飽和電力がほぼ等しい) でピンチオフ電圧がおよそ半分のデバイスを使用すること特徴とする。また、キャリア増幅器に、ピーク増幅器と飽和ドレイン電流がほぼ等しく、ゲート幅が同一でピンチオフ電圧がおよそ倍のデバイスを使用することを特徴とする。

10

【0012】

より具体的には、本発明のドハーティ増幅器は、図3に示すキャリア増幅器、ピーク増幅器、出力合成回路及び入力分岐回路からなりキャリア増幅器及びピーク増幅器にほぼ同等特性のデバイスを使用している構成のドハーティ増幅器に対して、ピーク増幅器にキャリア増幅器と飽和ドレイン電流がほぼ等しく、ゲート幅が同一でピンチオフ電圧がおよそ半分のデバイスを使用することにより、ドハーティ増幅器として、より理想的な高効率な電力増幅作用を得ることにある。

20

【0013】

【発明の実施の形態】

以下、本発明のドハーティ増幅器の一実施の形態について図面を参照して詳細に説明する。

(構成の説明)

図1は、本実施の形態のドハーティ増幅器を示す図である。本ドハーティ増幅器は、回路構成上は従来技術と類似しており、常に信号の増幅動作を行うキャリア増幅器1と、瞬時電力が高電力出力時にのみ動作するピーク増幅器2とを有する。

【0014】

キャリア増幅器1の出力信号とピーク増幅器2の出力信号を同相で合成して出力するための位相器3と、キャリア増幅器1の後段のキャリア増幅器1とピーク増幅器2の出力を合成して出力する出力合成回路4と、入力信号をキャリア増幅器1側とピーク増幅器2側に分配する前記位相器3を含む入力分岐回路5とを有する。

30

【0015】

一般にドハーティ増幅器は、飽和出力電力近傍で飽和を維持しながら動作するキャリア増幅器1を有することにより、飽和電力からバックオフをとった出力時においても、通常のA級、AB級増幅器より高い効率が実現される。キャリア増幅器1には、通常AB級やB級にバイアスされた増幅器が用いられることが多い。また、ピーク増幅器2は瞬時の信号電力が高出力時にのみ動作するよう、通常はC級にバイアスされて使用されることが多い。

40

【0016】

キャリア増幅器1とピーク増幅器2の出力を結合する出力合成回路4は、トランスで構成されており、通常1/4波長の伝送線路からなる。入力分岐回路5は、ピーク増幅器2とキャリア増幅器1の出力信号の位相関係を、出力合成回路4の信号合成点で同相にするための1/4波長の伝送線路や、あるいは90°ハイブリッド回路などで構成される。

【0017】

ドハーティ増幅器はおおきく3つの動作領域に分けられる。すなわち低レベル領域、遷移領域、飽和領域に分けられる。本実施の形態では、図1に示すように、ピーク増幅器2のバイアスを、上記遷移領域から増幅動作を開始するようにC級に設定する。更にピーク増幅器2の飽和電流をキャリア増幅器1の飽和電流とほぼ等しく設定する。このような構成

50

ににすることにより、入力電圧が最大となるとキャリア増幅器 1 及びピーク増幅器 2 のドレイン電流が飽和に達し、ドハーティ増幅器としての飽和最大出力に到達する。この結果、遷移領域から飽和点までの間、ドハーティ増幅器の総合効率は極めて高く維持される。

【0018】

本実施の形態では、より具体的には、キャリア増幅器 1 とピーク増幅器 2 の増幅デバイスとして FET、特に、接合型 FET を使用し、ピーク増幅器 2 に使用するデバイスとしてキャリア増幅器 1 に使用するデバイスに対して飽和ドレイン電流が等しく、ゲート幅が同一（飽和電力が等しい）でピンチオフ電圧がおよそ半分のデバイスを使用する。

【0019】

キャリア増幅器 1 とピーク増幅器 2 は、図 1 ( b ) に示すようにバイアス設定が行われる。ピーク増幅器 2 のピンチオフ電圧はキャリア増幅器の飽和領域までの中間値に設定され、両増幅器 1、2 の飽和領域での飽和ドレイン電流が略一致するように設定される。

【0020】

(動作の説明)

次に、本実施の形態のドハーティ増幅器の動作につき、図面を参照して説明する。

図 2 は、本実施の形態のドハーティ増幅器の動作における各増幅器の動作を示す図であり、図 2 ( a ) は従来技術の動作状態、図 2 ( b ) は本実施の形態の動作状態である。ドハーティ増幅器の動作領域を低レベル領域、遷移領域、飽和領域に分け、キャリア増幅器 1 とピーク増幅器 2 のそれぞれに印加される入力電圧の最大値を 1 として規格化した入力電圧  $V_{in}$  をとり、該入力電圧  $V_{in}$  に対し、ピーク増幅器 2 のドレイン電流  $I_p$ 、キャリア増幅器 1 の出力電圧  $V_c$ 、ドレイン電流  $I_c$  及びドハーティ増幅器の出力電圧  $V_m$  の関係を示している。

【0021】

まず始めに本実施の形態との比較のため、図 2 ( a ) に示すように B 級バイアスされたキャリア増幅器 1、C 級バイアスされたピーク増幅器 2 に同一特性の FET デバイスを用いてドハーティ増幅器を構成した場合の従来技術の動作について説明する。

【0022】

ドハーティ増幅器の 3 つの動作領域、すなわち低レベル領域、遷移領域、飽和領域において、従来技術のドハーティ増幅器では同一特性の FET を用いるため、キャリア増幅器 1 のドレイン電流  $I_c$  とピーク増幅器 2 のドレイン電流  $I_p$  の特性の傾き (  $g_m$  ) は等しい。また、ピーク増幅器 2 は、C 級にバイアスされ、通常技術のドハーティ増幅器の構成である規格化された入力電圧  $V_{in}$  が 0.5 からドレイン電流が流れはじめて増幅動作を開始する。また、各デバイスのドレイン電流 - ゲート電圧特性としては、図 3 ( a ) に示すようにそれぞれのスレシヨルド電圧からドレイン電流が流れ始め、伝達コンダクタンス  $g_m$  は一定値である。

【0023】

さて、B 級バイアスされたキャリア増幅器 1 に入力信号  $V_{in}$  が入力されると、それに比例して出力電圧  $V_c$  が上昇する。この動作領域は低レベル領域である。次に、入力電圧  $V_{in}$  が 0.5 ( 遷移点 ) に達すると、キャリア増幅器 1 は飽和し、出力電圧  $V_c$  は一定値となる。この時点でドハーティ増幅器自体の効率も最大となり、理想的には B 級増幅器の理想効率である 78% (  $\pi/4$  ) に達する。ただし、このときのキャリア増幅器 1 の飽和出力電力は、ドハーティ増幅器として得られるべき飽和電力の 1/4 である。

【0024】

この遷移点から入力信号  $V_{in}$  が増加すると、ピーク増幅器 2 も増幅動作を開始するが、これが出力合成回路 4 の伝送トランスを介してキャリア増幅器 1 の負荷インピーダンスを変調する結果、キャリア増幅器 1 の出力電流は入力電圧に対して線形に増加しつづけ、より大きな電力を負荷に供給することとなり、結果的にドハーティ増幅器としての線形な増幅特性が維持され、入力信号  $V_{in}$  は所望の出力電力に線形増幅される。

【0025】

従来技術では、キャリア増幅器 1、ピーク増幅器 2 には同等特性を有するデバイスが用い

られるため、たとえば図3(b)に示すように同等の $g_m$ ( $V_{gs} - I_d$ 特性)を示していた。これは、クラシカルドハーティと呼ばれる構成である。たとえば、ドハーティ増幅器の飽和電力を100Wにしたいという場合には、キャリア増幅器1及びピーク増幅器2は各々50W飽和電力の同一のデバイスを選択するのが一般的である。

#### 【0026】

この場合の主要なパラメータの入出力特性は図2(a)に図示するとおりである。ピーク増幅器2の最大電流値が、入力電圧が最大となった場合でも最大値とならず、半分の値にしか達していない。このため、ドハーティ増幅器として理想的な動作ができていない。簡単な計算によれば、このときの最大入力時の効率は58.9%、出力電力は理想状態の56%に低下、入出力の線形性は入力1に対して出力0.5に劣化する。以上のようにキャリア増幅器1及びピーク増幅器2に同一特性のデバイスを用いてドハーティ増幅器を構成した場合には、ドハーティ増幅器の理想的な特性が得られず、飽和電力付近での効率低下や飽和電力の低下、線形性の劣化が生じてしまう。

10

#### 【0027】

本実施の形態においては、ピーク増幅器2に、キャリア増幅器1と出力飽和電流がほぼ等しく、キャリア増幅器1の遷移領域で増幅動作が開始する特性を設定している。特に、増幅デバイスとしてFETを使用する本実施の形態においては、図2(b)に示すようにピーク増幅器2に使用するFETは、キャリア増幅器1に使用するFETに対し、飽和ドレイン電流が等しく、ゲート幅が同一(飽和電力が等しい)でピンチオフ電圧がおよそ半分のデバイスを使用する。

20

#### 【0028】

本実施の形態の場合には、図1に示すように、ピーク増幅器2のバイアスを上記遷移点から増幅動作を開始するようにC級に設定する。このように構成することにより、入力電圧が最大となると、ピーク増幅器2のドレイン電流も飽和に達し、ドハーティ増幅器としての飽和最大出力に到達する。この遷移点から飽和点までの間、ドハーティ増幅器の総合効率は極めて高く維持され、図1(b)に示すように出力電圧 $V_m$ の直線性も良好に維持され、理想的な線形増幅動作が得られる。

#### 【0029】

以上のように本実施の形態は、具体的には増幅デバイスとしてFETを使用し、キャリア増幅器1とピーク増幅器2との特性の関係として、飽和ドレイン電流が互いにほぼ等しく、ゲート幅が同一でピンチオフ電圧がおよそ1/2又は倍の関係のデバイスを使用するように構成するものであるが、本発明としては、これにとられるものではなく、飽和ドレイン電流は、ピーク増幅器2がキャリア増幅器1より大きい特性及びゲート幅が1対2の関係から若干ずれたとしても、遷移点から飽和点までの間のドハーティ増幅器の総合効率を高めることが可能であるかぎり、両増幅デバイスの適用が可能である。また、飽和電力の異なるデバイスを選択する拡張型ドハーティと呼ばれる構成を採用することも可能であることは云うまでもない。

30

#### 【0030】

##### 【発明の効果】

以上のように、本発明においては、ピーク増幅器の増幅の開始電圧はキャリア増幅器の飽和領域までの中間値(遷移領域)に設定され、キャリア増幅器とピーク増幅器のそれぞれの飽和領域での飽和電流はほぼ等しく設定されたことにより、入力電圧が最大となると、ピーク増幅器のドレイン電流も飽和に達し、ドハーティ増幅器としての飽和最大出力に到達するので総合効率は極めて高く維持することが可能である。

40

#### 【0031】

また、増幅デバイスとしてFETを使用する場合、ピーク増幅器にキャリア増幅器と飽和ドレイン電流がほぼ等しく、ゲート幅が同一でピンチオフ電圧がおよそ半分のデバイスを使用しているので、入力電圧が最大となるとピーク増幅器のドレイン電流も飽和に達し、ドハーティ増幅器としての飽和最大出力に到達する。この場合、遷移点から飽和点までの間、ドハーティ増幅器の総合効率は理想状態のように極めて高く維持され、理想的な線形

50

増幅動作が得られるという効果を有する。

【図面の簡単な説明】

【図1】本発明のドハーティ増幅器の一実施の形態を示す図である。

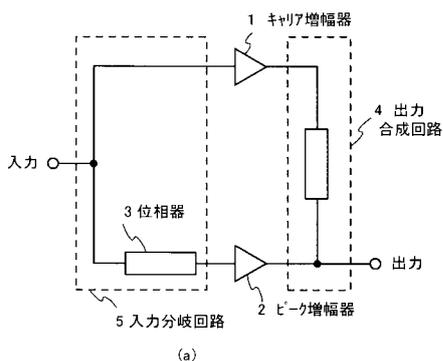
【図2】本実施の形態の動作特性を示す図である。

【図3】従来のドハーティ増幅器の構成を示す図である。

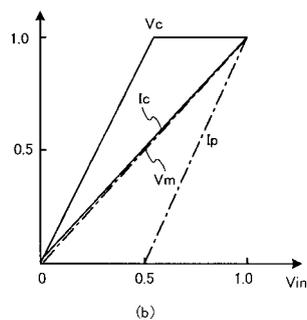
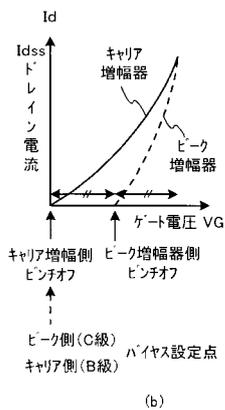
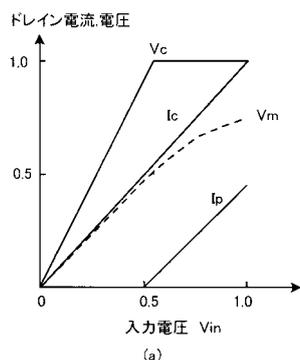
【符号の説明】

- 1、10 キャリア増幅器
- 2、20 ピーク増幅器
- 3、30 位相器
- 4、40 出力合成回路
- 5、50 入力分岐回路

【図1】



【図2】



(b)

(b)

【 図 3 】

