

申請日期	90 年 8 月 17 日
案 號	90120292
類 別	G09G 3'86

A4
C4

508559

(以上各欄由本局填註)

發 明 型 專 利 說 明 書		
一、發明 名稱	中 文	液晶顯示裝置
	英 文	
二、發明 創作人	姓 名	(1) 古橋勉 (2) 大石純久 (3) 川邊和佳
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內 (2) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內 (3) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番 地
	代 表 人 姓 名	(1) 庄山悅彥

裝 訂 線

申請日期	90 年 8 月 17 日
案 號	90120292
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 北島雅明 (5) 鈴木雅彥
	國 籍	(4) 日本 (5) 日本
	住、居所	(4) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內 (5) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝 訂 線

經濟部智慧財產局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權

日本 2000年11月30日 2000-369608 有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本發明係關於液晶顯示裝置，特別是關於，以交流化驅動方式驅動 TFT(Thin Film Transistor: 薄膜電晶体)液晶顯示面板之液晶顯示裝置。

考慮共同電壓之到達電壓之傳統技術之 JP - A - 8 - 76083 揭示有，在液晶顯示所需要之正或負之驅動電壓加上正或負之預充電電壓之液晶驅動裝置。而 JP - A - 9 - 21995 則揭示，將以一定之時間常數生成之微分信號重疊在共同驅動信號之液晶顯示裝置。同時，在 JP - A - 10 - 253942 揭示有，就共同電壓之到達電壓有產生延遲之像素，在源極驅動電路之輸出電阻成爲高電阻之準備期間內設定 TFT 會截止之定時，藉此有效減少 TFT 截止直前之共同電壓電路之負荷，而在源極驅動電路之輸出電阻成爲高電阻之舜間，意圖性使共同電壓產生過衝(over shoot)之液晶顯示裝置。

考慮閘極截止電壓之交流化之傳統技術之 JP - A - 2000 - 28992 揭示有，令 Low 電位與共同電位 Vcom 之高電位及低電位同步產生變化，且使 Low 電位與共同電位之電位差，其共同電位在高電位之電位差較共同電位在低電位之電位差大，或令 Low 電位與共同電位 Vcom 之高電位及低電位同步產生變化，且使 Low 電位與共同電位 Vcom 之電位差相同之液晶顯示裝置。

JP - A - 8 - 76083、JP - A - 9 - 21995、JP - A - 10 - 253942 記載之技術並未考慮稱作橫污跡(smear)之畫質劣化問題。亦即，液晶顯示面板內部之共同電壓之最終到達電

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明（2）

位會對應液晶面板之負荷常數或顯示內容之共同電壓失真產生變化，因此，每一顯示領域（例如，僅中間亮度之背景之領域與顯示白色之矩形之領域之左右背景領域）之電壓有效值產生變化，因此使每一顯示領域之亮度不相同，產生所謂橫污跡之畫質劣化。

JP - A - 2000 - 28992 記載之技術也未考慮稱作橫污跡 (smear) 之畫質劣化問題。亦即，JP - A - 2000 - 28992 所記載之技術是使閘極截止電壓與共同電壓同步，因此，因顯示內容而在交叉電容或雜散電容發生電流之流入流出，因此，液晶面板之輸入部之汲極電壓之電位位準之會聚 (convergence) 性變差，致使施加在液晶面板之每一顯示領域之有效電壓值降低，因而發生所謂橫污跡之畫質劣化。

本發明之目的在提供，可抑制橫污跡 (smear)，提高畫質之液晶顯示裝置。

本發明係向用以生成施加於液晶面板之共同電壓之電源電路，回授從液晶面板輸出之共同電壓。藉此，可以改善液晶面板內部之共同電壓之會聚性，抑制橫污跡，提高畫質。

本發明將液晶面板內之截止轉接元件之閘極用之閘極截止電壓高阻抗化。藉此，可以改善液晶面板內部之汲極電壓之會聚性，抑制橫污跡，提高畫質。

茲參照第 1 ~ 4 圖說明本發明之第 1 實施例如下。再者，本發明適合共同反轉驅動方式，但也適用於點反轉驅動方式。再者，在此擬以施加於像素部之液晶之電壓有效值

五、發明說明(3)

小時顯示黑色，電壓有效值大時顯示白色之正常黑色 (normally black) 液晶，進行下述實施例之液晶顯示裝置之顯示特性之說明。

第 1 圖係本發明之液晶顯示裝置之方塊圖。第 2 圖係本發明之電源電路中之生成共同電壓及閘極截止電壓之電路圖。第 3 圖係本發明之共同電壓及閘極截止電壓之電壓波形圖。第 4 圖係用以進一步詳細說明本發明之液晶面板內部之回授共同電壓之處所之圖。第 5 圖係說明稱作橫污跡之畫質劣化用之圖。

在第 1 圖之本液晶顯示裝置之方塊圖，101 係用以轉送從外部裝置(未圖示)輸入之顯示資料與同步信號之資料匯流排，102 係控制液晶顯示裝置之驅動電路之介面電路。103 係用以生成對應顯示資料之色調電壓(亦稱作汲極電壓)之汲極驅動電路，104 係用以依序選擇要顯示之線條之閘極驅動電路。105 係用以生成驅動液晶顯示裝置之各種電源電壓之電源電路，106 係由多數像素部構成之液晶面板。107 係從介面電路 102 向汲極驅動電路 103 轉送顯示資料及同步信號之資料匯流排，108 係向閘極驅動電路 104 轉送同步信號之信號線匯流排，109 係向電源電路 105 轉送交流化信號之信號線。110 係用以轉送從電源電路 105 供給汲極驅動電路 103 之基準色調電壓之電源匯流排，111 係用以傳送驅動閘極驅動電路 104 之電源電壓之電源匯流排。112 係用以傳送要供給液晶面板 106 之共同電壓之共同電壓線，113 係用以將液晶面板 106 內部之共電電壓回授到電源電路 105 之共

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(4)

同電壓線。114 係用以轉送汲極驅動電路 103 所輸出之汲極電壓之汲極線群，115 係用以傳送閘極驅動電路 104 所輸出之掃描電壓(亦稱作閘極電壓)之閘極線群。116 係液晶面板 106 內部之共同電極，117 係進行轉接動作之 TFT，118 係配置成矩陣狀之多數像素電極。119 係液晶，120 係補償電容器，121 係像素部。

而共同電極 116 係液晶面板 106 內部之所有像素群之共同電極。汲極線群 114 在彩色顯示時，具有水平解像度 x 3 (紅(Red: R)、綠(Green: G)、藍(Blue: B))之數目之信號線數。閘極線群 115 具有垂直解像度數之信號線數。共同電極 116 將電源電路 105 生成之共同電壓經由共同電壓線 112 傳送至液晶面板 106 內部。彩色液晶面板之每一像素具有 R、G、B 之彩色過濾器。液晶 119 以電容器等效模擬。像素部 121 位於汲極線群 114 與閘極線群 115 交叉之部位，具有 TFT117、像素電極 118、液晶 119、補償電容器 120。

電源電路 105 含有第 2 圖所示本發明之可生成共同電壓及閘極截止電壓之電路。在第 2 圖，301 係用以調整共同電壓之振幅位準之可變電阻，302 係用以傳送在可變電阻 301 生成之直流電壓之基準共同電壓之電壓線。303 係對應交流化信號 109 選擇以電壓線 302 傳送之基準共同電壓及接地位準之電壓之電壓選擇器，304 係在電壓選擇器 303 生成之交流化之共同電壓之基準電壓。305 係用以調整共同電壓之電位位準之可變電阻，306 係用以調整閘極截止電壓之電位位準之可變電阻。307、308 係分別用以傳送在上述可

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (5)

變電阻 305、306 生成之調整電壓之電壓線，309 係輸入以電壓線 304 及 307 傳送之基準共同電壓及調整電壓，而調整共同電壓之電位位準之運算電路。801 係放大電路(例如運算放大器，op. amp)，802 係電流放大電路(例如電晶体)。312 係輸入以電壓線 304 及 308 傳送之基準共同電壓及調整電壓，而調整閘極截止電壓之電位位準之運算電路，313 係放大電路。314 係電流放大電路，803 係用以傳送電流放大電路 314 生成之閘極截止電壓之電壓線。閘極截止電壓係用以截止轉接元件之 TFT 之閘極之電壓。因為施加閘極截止電壓，對 TFT 之通電被停止。閘極導通電壓用以導通轉接元件之 TFT 之閘極之電壓。因為施加閘極導通電壓，開始對 TFT 通電。

放大電路 801 之回授電壓應用由傳送回授液晶面板 106 內部之共同電壓之共同電壓線 113 傳送之共同電壓(回授方式)。也可以在此回授方式組合，放大電路 801 之回授電壓使用電流放大電路 802 之輸出之共同電壓之增壓電路方式。放大電路 312 之回授電壓使用電流放大電路 314 之輸出之以電壓線 803 傳送之閘極截止電壓(增壓電路方式)。同時，傳送閘極截止電壓之電壓線 803 係包含在第 1 圖記載之電壓線 111。

在第 3 圖，第 3A 圖係顯示黑色(電壓有效值：小)時之電壓波形。901 係以共同電壓線 112 傳送之面板輸入共同電壓，902 係液晶面板 106 內部之共同電極 116 之面板內部共同電壓。903 係在汲極驅動電路 103 生成，以汲極線群 114

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(6)

轉送之汲極電壓。第 3B 圖顯示白色(電壓有效值：大)時之電壓波形，顯示與第 3A 圖相同處所之電壓波形。

茲說明本發明之液晶顯示裝置之詳細動作如下。

本發明之液晶顯示裝置係從外部裝置經由資料匯流排 101 輸入顯示資料與同步信號，介面電路 102 則經由資料匯流排 107 向汲極驅動電路 103，及經由信號匯流排 108 向閘極驅動電路 104 供應顯示資料及控制信號。

在汲極驅動電路 103 生成對應輸入之顯示資料之汲極電壓，而向汲極線群 114 輸出。在閘極驅動電路 104 則爲了選擇施加汲極驅動電路 103 輸出之汲極電壓之線條，將成爲選擇電壓之閘極導通電壓施加在閘極線群 115 之對應之閘極線。在閘極線施加閘極導通電壓之線上之像素部 121，則對應之 TFT117 成爲導通狀態，將經過汲極線群 114 轉送之汲極電壓施加在像素電極 118、液晶 119、補償電容器 120。而在此施加電壓之動作結束時，在閘極線施加成爲非選擇電壓之閘極截止電壓，TFT117 成爲截止狀態，先前之施加在像素電極 118、液晶 119、補償電容器 120 之汲極電壓被保持下來。而在所有線條重複上述動作，而在全部像素施加對應顯示資料之色調電壓。

本實施例係採用，藉由在液晶加上交流電壓，以防止燒著等之劣化，同時，按每一像素交互施加正極性之色調電壓，及負極性之色調電壓，以防止稱作閃爍(flicker)現象之驅動方式。亦即，對應交流化信號 109，按每一線路將共同電壓交流化，共同電壓在低電位位準時，使汲極電壓較

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(7)

共同電壓為高電位位準，藉此在各像素部 121 加上正極性之汲極電壓。同時，共同電壓在高電位位準時，使汲極電壓較共同電壓為低電位位準，藉此在各像素部 121 加上負極性之色調電壓。藉此，能夠按每一線條交互施加正極性之色調電壓，及負極性之色調電壓，可以防止閃爍。同時，在下一碼框，施加與先前施加在各像素部 121 之極性之色調電壓不同極性之色調電壓，便可以防止燒著等之劣化。

再者，在本發明之液晶顯示裝置，具特徵之共同電壓之生成，係回授液晶面

板 106 內部之共同電壓，以生成輸入液晶面板 106 之共同電壓。關於此項動作，將使用第 2 圖、第 3 圖說明如下。

在第 2 圖，共同電壓需要以一定之振幅對應交流化信號 109 交流化，因此以可變電阻 301 與電壓選擇器 302，生成上述交流化之基準共同電壓，以電源線 304 傳送。運算電路 309 則輸入此基準共同電壓，及在可變電阻 305 生成之調整電壓，調整共同電壓之電位位準。藉此，能夠使向液晶 119 施加正極性之汲極電壓，及負極性之汲極電壓時之有效電壓值相同。

而以放大電路 801 與電流放大電路 802 提高驅動能力之共同電壓係經由共同電壓線 112，傳送至液晶面板 106。在此，放大電路 801 與電流放大電路 802 係取液晶面板 106 內部之共同電壓經由共同電壓線 113 回授之放大電路架構

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (8)

。因此，在放大電路 801、電流放大電路 802 生成之共同電壓將輸出，表示比較運算電路 309 生成之共同電壓，與經由共同電壓線 113 回授之共同電壓之結果之電位差之電壓值。對放大電路 801 及電流放大電路 802 生成之共同電壓，從液晶面板 106 內部回授之共同電壓會因液晶面板 106 內部之負荷電容、電阻等之影響，成為具有某時間常數之鈍化之電壓波形。因此，放大電路 801 及電流放大電路 802 便會動作，要使從液晶面板 106 內部回授之共同電壓轉移至運算電路 309 生成之共同電壓位準。

其結果，如第 3 圖所示，輸入到液晶面板 106。亦即，經由共同電壓線 112 輸出之面板輸入共同電壓 901 在共同電壓以交流化之定時從負極性轉移至正極性時成為向負極性側過衝 (over shoot)，共同電壓從正極性轉移至負極性時成為向正極性側過衝之電壓波形。此過衝之面板輸入共同電壓 901 之效果，使面板內部共同電壓 902 轉移至更高電位 (或低電位)，因此，其結果是提高面板內部共同電壓 902 之充電速度。而，當面板內部共同電壓 902 轉移移至所希望之共同電壓位準時，面板內部共同電壓 901 也轉移至所希望之共同電壓位準。因此，在上述運算電路 309 生成之共同電壓位準之同一位準穩定下來。

第 3A 圖係顯示黑色之狀態，加在液晶之電壓有效值在很小之狀態，因此，面板輸入共同電壓 901 與汲極電壓 903 便以同相位交流化。因此可以看出，面板內部共同電壓 902 幾乎不會受到液晶面板 106 內部之電容或電阻之負荷之影

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(9)

響，可以快速會聚到面板輸入共同電壓 901 之電位位準，面板輸入共同電壓 901 之過衝量也並不很大。

對此，第 3B 圖係顯示白色之狀態，加在液晶之電壓有效值在很大之狀態，因此，面板輸入共同電壓 901 與汲極電壓 903 則以反相位交流化。因此可以看出，面板內部共同電壓 902 會受到液晶面板 106 內部之電容或電阻之負荷之影響，同時，汲極電壓 903 因向像素電極 118、液晶 119、補償電容器 120 充電之影響，其會聚性會惡化。

這種因電壓有效值降低造成之顯示亮度之變化變成畫質劣化而顯著出現之現象，便是如第 5 圖所示之在中間色調背景顯示白矩形之情形。此顯示狀態時，在僅顯示中間亮度之背景之領域(線條)，與顯示白色之矩形之領域(線條)，顯示白色矩形之汲極線群之汲極電壓之振幅寬度會有很大差異。因此在各顯示領域，面板輸入共同電壓之最終到達電位會發生變化。其結果，在僅顯示中間亮度之背景之領域(線條)，與顯示白色之矩形之領域(線條)之左右之中間亮度之背景領域，從汲極驅動電路輸出之中間色調之汲極電壓位準，雖然與僅顯示中間亮度之背景之領域(線條)在同一位準，但施加在像素部之液晶之面板內部共同電壓之電壓有效值不相同，因此獲得亮度不同之顯示。這就被叫做橫污跡之畫質劣化。

惟，本實施例之輸入面板之共同電壓，因面板內部共同電壓 902 回授到放大電路 801 與電流放大電路 802，因此，在面板內部共同電壓 902 到達運算電路 309 所生成之共

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (10)

同電壓位準之前，可以保持過衝狀態，改善面板內部共同電壓 902 之會聚性。

第 4 圖表示第 1 圖所示本發明之液晶顯示裝置之安裝狀態之例子。使用第 4 圖，進一步詳細說明本發明之液晶面板內部之回授共同電壓之處所。

在第 4 圖，1301 係介面基板，1302 係介面電路(相當於第 1 圖所示之 102)，1303 係交流化信號(相當於第 1 圖所示之 109)。1304 係電源電路(相當於第 1 圖所示之 105)，1305 係共同電壓線(相當於第 1 圖所示之 112)，1306 係共同電壓線(相當於第 1 圖所示之 113)。1307 係連接器，1308 係電纜。1309 係以電纜 1308 轉送之信號線之內共同電壓線，1310 係連接器。1311 係連接器，1312 係電纜。1313 係以 1312 轉送之信號線之內共同電壓線，1314 係與共同電壓線 1305 連接之共同電壓線，1315 係連接器。1316 係安裝汲極驅動器 LSI 之汲極基板，1317 係汲極基板 1316 上之共同電壓線。1318 係安裝汲極驅動器 LSI 之封裝體，1319 係汲極驅動器 LSI 之本体。1320 係安裝閘極驅動器 LSI 之閘基板，1321 係閘基板 1320 上之共同電壓線。1323 係安裝閘極驅動器 LSI 之封裝體，1324 係閘極驅動器 LSI 之本体。1325 係液晶面板，1326 係液晶面板 1325 上之共同匯流線。1327 係液晶面板 1325 上之共同匯流線。1327 係液晶面板 1325 上之共同匯流線，1328 係在液晶面板上之每一條線橫方向配線之共同電壓線。

而，共同電壓線 1309 係經由連接器 1307 連接在共同電

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (11)

壓線 1305。共同電壓線 1313 係經由連接器 1311 連接在共同電壓線 1306。共同電壓線 1317 係經由連接器 1310 連接在共同電壓線 1309。共同電壓線 1321 係經由連接器 1315 連接在共同電壓線 1313。第 4 圖所示實施例係假設水平解像度 1024 點之彩色液晶，假設汲極驅動器 LSI 之輸出端子數有 384 條，因此，共計搭載有 8 個汲極驅動器 LSI ($1024 \times 3 \div 384$)。同時，第 4 圖所示實施例係假設垂直線數有 768 條，假設閘極驅動器 LSI 之輸出端子數有 256 條，因此，共計搭載有 3 個閘極驅動器 LSI ($768 \div 256$)。

第 4 圖所示之實施例係使用電纜 1308、電纜 1312，作為將介面基板 1301 上之電源電路 1304 生成之共同電壓供給液晶面板之路徑，分別轉送至汲極基板 1316、閘基板 1320。此等轉送至各基板上之共同電壓則分別經由共同電壓線 1317、1322 轉送至液晶面板 1325 上之共同匯流線 1326、1327。此等從各基板至液晶面板之共同電壓線之連接點在汲極基板 1316，係成為經由最左側之汲極驅動器 LSI1319 之封裝體 1318 者，及經由最右側之汲極驅動器 LSI1319 之封裝體 1318 者。同時，在閘極基板 1320，係成為經由各個汲極驅動器 LSI1324 之封裝體 1323 者。再者，在此閘極基板 1320 之共同電壓線供給點，位於上部及中央部之汲極驅動器 LSI1324 之封裝體 1323 之共同電壓線，係利用作為將供給上述液晶面板之共同電壓回授到介面基板 1301 上之電源電路 1304 之路徑。

藉此，能夠將液晶面板 1325 內部之共同電壓回授到第

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (12)

2 圖所示之共同電壓生成電路，將共同電壓供給液晶面板。

藉由上述，依據第 1 圖所示之本發明之實施例，在進入第 5 圖所示之橫污跡發生領域之最初之 1 條線之寫入動作結束時，面板內部共同電壓 902 便會聚至所希望之共同電壓位準。因此不會發生傳統之技術產生之施加在液晶之有效電壓值降低之現象，可顯示高品質之影像。再者，面板輸入共同電壓 401 之過衝電壓之高電壓位準，與低電位位準，受到上述放大電路 801 及電流放大電路 802 之電源電壓之限制。因此，變更此電源電壓位準，便可以變更面板輸入共同電壓 401 之施加過衝電壓之期間。

同時，依據第 1 圖所示之實施例時，液晶面板 106 內部之電容或電阻之負荷之影響，過衝電壓量會自動變化，有吸收液晶面板 106 之參差不齊、顯示內容造成之負荷變動等之效果，可以有更高畫質之顯示。

同時，在第 2 圖所示之閘極截止電壓之生成電路，運算電路 312 係以基準電壓 304 傳送之基準共同電壓，及可變電阻 306 生成之調整電壓作為輸入，調整閘極截止電壓之電位位準，以放大電路 313 及電流放大電路 314，生成提高驅動能力之閘極截止電壓，經由電壓線 803 傳送至閘極驅動電路 104。其結果，可以緩和形成在共同電極 116 與閘極線群 115 間之電容器之充放電電流。

其次再參照第 6 ~ 9 圖說明本發明之實施例。

第 6 圖係本發明之像素部之等效電路之詳細說明圖。

第 7 圖係本發明之電源電路中之生成閘極截止電壓之變形

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (13)

例電路。第 8A 圖及第 8B 圖係本發明之共同電壓及閘極截止電壓之電壓波形圖。

在第 6 圖，601 係形成在汲極線群 114 與閘極線群 115 之交叉部之交叉電容 (C_{gd1})，602 係形成在汲極線群 114 與共同電極 204 之交叉部之交叉電容 (C_{dc})。603 係形成在像素電極 118 與該汲極線 114 - 1 間之雜散電容 (C_{ds1})，604 係形成在像素電極 118 與相鄰接之汲極線 114 - 2 間之雜散電容 (C_{ds2})。605 係在 TFT117，汲極線 114 - 1 與閘極線 115 - 1 重疊時形成之雜散電容 (C_{gd2})，606 係在 TFT117，閘極線 115 - 1 與像素電極 118 重疊時形成之雜散電容 (C_{gs})。607 係在閘極線 115 - 1 與共同電極 204 交叉時形成之交叉電容 (C_{gc})。

第 6 ~ 8 圖所示之本發明之變形例子，其第 1 圖所示之實施例之電源電路 105 內之閘極截止電壓產生電路與第 2 圖所示者不相同。

該閘極截止電壓生成電路之變形例子示於第 7 圖。在第 7 圖，1101、1102、1103 係分割電阻，在 1104 及 1105 之電源線輸出成爲基準之閘極截止電壓。1106 及 1107 係以電源線 1104 及 1105 傳送之閘極截止電壓之電流放大電路，分別向 1108 及 1109 之電源線輸出閘極截止電壓。1110 及 1111 係分割電阻，1112 及 1113 係二極體。第 7 圖所示之閘極截止電壓生成電路不接受共同電壓生成電路供給之電壓。

第 8A 圖係顯示黑色(電壓有效值：小)時之電壓波形，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (14)

1201 係以共同電壓線 112 傳送之面板輸入共同電壓。1202 係液晶面板 106 內部之共同電極 116 上之面板內部共同電壓，1203 係汲極驅動電路 103 所輸出之汲極電壓中，汲極驅動電路 103 近端之面板輸入汲極電壓。1204 係液晶面板 106 內部之面板內部汲極電壓，1205 係閘極截止電壓。而第 8B 圖係顯示白色(電壓有效值：大)時之電壓波形，第 8A 圖表示相同處所之電壓波形。

液晶顯示裝置之像素部 121 在各電極間之各處，形成有如第 6 圖所示之交叉電容，或雜散電容。在此，形成在汲極線群 114 與閘極線群 115 之交叉部之交叉電容 (Cgd1)601，及 TFT117 之汲極線 114 - 1 與閘極線 115 - 1 重疊時形成之雜散電容 (Cgd2)605 成爲發生畫質劣化之主要原因。亦即，閘極截止電壓與共同電壓以同相位交流化時，因汲極電壓之電壓波形狀態，亦即，因顯示內容，上述交叉電容 601 及雜散電容 605 發生電流之流入流出。

第 7 圖所示之分割電阻 1101、1102、1103 生成閘極截止電壓之高電位位準電壓，及低電位位準電壓，其各個閘極截止電壓分別由電流放大電路 1106 及 1107 加以放大。而以高電阻之分壓電阻 1110 及 1111 將此電流放大之兩種閘極截止電壓加以分壓，生成供給液晶面板 106 之閘極截止電壓，而經由電源線 1114 傳送。再者，電源線 1114 係包含於第 1 圖所示之電源線 111。在此，以電源線 1114 傳送之閘極截止電壓因爲是要使其成高阻抗狀態，分壓電阻 1110、1111 用高電阻。同時，配設二極體 1112、1113，使閘極截

(請先閱讀背面之注意事項再填寫本頁)

註

訂

線

五、發明說明 (15)

止電壓不要轉移至較電流放大電路 1106、1107 所生成之之閘極截止電壓為高之高電位，或低電位。藉此，在液晶面板 106 內部有閘極截止電壓振盪時，控制使其振幅不會較上述基準電壓範圍為大。

其次說明其動作。

參照第 7 圖說明本發明之特徵之閘極截止電壓。如先前所述，供給液晶面板 106 之閘極截止電壓為高阻抗狀態之驅動電壓。因此，閘極截止電壓係一方面因第 1 圖所示之汲極線 114 - 1 與閘極線 115 之交叉電容 601，或 TFT117 之雜散電容 605 之影響，以追隨汲極電壓狀動作。同時，在另一方面，閘極截止電壓因第 1 圖所示之閘極線群 115 與共同電極 204(相當於第 1 圖所示之共同電極 116)之交叉電容 607 之影響，而追隨共同電壓。

其結果，如第 8A 圖所示，汲極電壓與共同電壓同相位時，閘極截止電壓也會因上述雜散電容、交叉電容之影響，成為與共同電壓或汲極電壓同相位之振幅。又如第 9B 圖所示，汲極電壓與共同電壓成為反相位時，閘極截止電壓將成為對應汲極電壓及共同電壓之電壓遷移狀態之大致一定之位準。

亦即，閘極截止電壓為高阻抗狀態之驅動電壓時，汲極線 114 - 1 與閘極線 115 之負荷電容，亦即其結果，交叉電容 601 會變小，因此，除了第 2 圖所示之共同電壓生成電路之效果之外，又可改善汲極電壓之會聚性，不會發生在傳統例子所述之施加在液晶之有所電壓值降低之現象，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (16)

可以達成高畫質之顯示。

同時，依據第 7 圖所示之閘極截止電壓生成電路之變形例子，使閘極截止電壓為高阻抗狀態，便可以削減向汲極線及閘極線之交叉電容之充電時間，因此，也有可以降低消耗電力之效果。

而且，依據第 6 ~ 8 圖所示之變形例子時，特別可以使汲極驅動電路近端之汲極電壓，與汲極驅動電路遠端之汲極電壓之相位差較小，因此也有可以抑制液晶面板之縱方向產生之縱方向亮度傾斜之效果。

第 9 圖表示，採用第 7 圖所示之閘極截止電壓生成電路之變形例子之汲極驅動電路之安裝狀態。本發明以閘極驅動器 LSI 實現閘極截止電壓之高阻抗驅動。

在第 9 圖，1401 係移位暫存器，1402 係啓始信號，1403 係移位時鐘脈衝，1404 係移位暫存器 1401 之輸出信號。1405 係閘極電壓選擇電路，1406 係本閘極驅動器 LSI 之輸出信號。1407 係供應閘極導通電壓之電源線，1408 係供應閘極截止電壓之電源線。1409 係反轉電路，1410 係反轉電路 1409 之輸出信號。1411 係 NOR 電路，1412 係 NOR 電路 1411 之輸出信號。1413 係閘極導通電壓用之 P - MOS，1414 係閘極截止電壓用之 N - MOS，1415 係閘極截止電壓用之 N - MOS。

第 10 圖係說明第 9 圖所示之閘極驅動器 LSI 之動作用之定時圖，表示對應各記號之處所之動作。

而，閘極截止電壓用之 N - MOS1414 係為為了要低阻

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (17)

抗化，MOS 之閘極寬度較寬。閘極截止電壓用之 N - MOS1415 則爲了要高阻抗化，MOS 之閘極寬度較窄。

移位暫存器 1401 係如第 10 圖所示，依啓始信號 1402 及移位時鐘脈衝 1403 將輸出信號 1404 依序輸出。在閘極電壓選擇電路 1405 之 P - MOS1413，則接受反轉電路 1409 之輸出信號 1410 而動作。如第 10 圖所示，輸出信號 1410 在低位準時，將閘極導通電壓反映到輸出信號 1405。閘極電壓選擇電路 1405 之 N - MOS1414 則如移位暫存器 1401 之輸出信號 1404 - 1 接受下一線條之動作信號而動作。如第 10 圖所示，輸出信號 1404 - 1 在高位準時，將閘極截止電壓反映到輸出信號 1405。這時，此閘極截止電壓成爲低阻抗。這是因爲有必要將施加在液晶面板之閘極線之電壓從導通電壓高速轉移至截止電壓之故。閘極電壓選擇電路 1405 之 N - MOS1415 則接受 NOR 電路 1411 之輸出信號 1412 而動作。如第 10 圖所示，輸出信號 1402 在高位準時，將閘極截止電壓反映到輸出信號 1405。這時，此閘極截止電壓成爲高阻抗。

如以上方式構成閘極驅動器 LSI 時，也可以達成閘極截止電壓之高阻抗化。

如上述，依據本發明第 1 ~ 4 圖所示之實施例時，因爲將液晶面板內部之共同電壓回授到電源電路中之共同電壓生成電路，因此輸出到液晶面板之共同電壓則以交流化之定時，共同電壓從負極性轉移至正極性時成爲向正極性側過衝之電流波形，共同電壓從正極性轉移至負極性時成爲

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (18)

向負極性側過衝之電流波形。其結果，液晶面板內部之共同電壓會轉移到更高電位(或低電位)，因此有改善會聚性之效果，可以防止稱作橫污跡之畫質劣化，有可以實現高畫質顯示之效果。

而且，依據本發明第 1 ~ 4 圖所示之實施例時，因為將液晶面板內部之共同電壓回授到共同電壓生成電路，因此，能夠將對應液晶面板之負荷常數之參差不齊，或因顯示內容而產生之共同電壓失真之共同電壓供給液晶面板，可以收到能實現改善液晶面板內部共同電壓之會聚性，及高畫質顯示之效果。

同時，依據本發明第 6 ~ 10 圖所示之變形實施例時，由於使閘極截止電壓成為高阻抗狀態，因此可以削減對汲極線及閘極線之交叉電容之充放電電流，具有可以改善液晶面板內部之汲極電壓之會聚性之效果，可以防止稱作橫污跡之畫質劣化，同時有可以顯示高畫質之效果。

而且，依據本發明之變形例時，由於使閘極截止電壓成為高阻抗狀態，可以削減對汲極線及閘極線之交叉電容之充放電電流，因此具有降低消耗電力之效果。

而且，依據本發明之變形例時，特別是可以使汲極驅動電路近端之汲極電壓，與汲極驅動電路遠端之汲極電壓之相位差變小，因此也有可以抑制發生在液晶面板之縱方向之縱方向亮度傾斜之效果。

圖式之簡單說明

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (19)

第 1 圖係本發明之液晶顯示裝置之方塊圖。

第 2 圖係本發明之電源電路中之生成共同電壓及閘極截止電壓之電路圖。

第 3A 圖及第 3B 圖係本發明之共同電壓及閘極截止電壓之電壓波形圖。

第 4 圖係用以進一步詳細說明本發明之液晶面板內部之回授共同電壓之處所用之圖。

第 5 圖係說明稱作橫污跡之畫質劣化用之圖。

第 6 圖係本發明之像素部之等效電路之詳細說明圖。

第 7 圖係本發明之電源電路中之生成共同電壓及閘極截止電壓之電路圖。

第 8A 圖及第 8B 圖係本發明之共同電壓及閘極截止電壓之電壓波形圖。

第 9 圖係本發明閘極驅動器之方塊圖。

第 10 圖係說明本發明閘極驅動器之動作用之定時圖。

主要元件對照表

101、107-----	資料匯流排
102-----	介面電路
103-----	汲極驅動電路
104-----	閘極驅動電路
105、1304-----	電源電路
106、1325-----	液晶面板
108-----	信號線匯流排

(請先閱讀背面之注意事項再填寫本頁)

註

訂

線

五、發明說明 (20)

- 109-----信號線
- 110、111-----電源匯流排
- 112、113、1305、1306、1309、1313、1314、1317、1321
-----共同電壓線
- 114-----汲極線群
- 115-----閘極線群
- 116-----共同電極
- 117-----TFT
- 118-----像素電極
- 119-----液晶
- 120-----補償電容器
- 121-----像素部
- 301、305、306-----可變電阻
- 303-----電壓選擇器
- 302、307、308、803-----電壓線
- 309、312-----運算電路
- 313、801-----放大電路
- 314、802、1106、1107-----電流放大電路
- 601、602、607-----交叉電容
- 603、604、605、606-----雜散電容
- 1101、1102、1103、1110、1111-----分割電阻
- 1104、1105、1108、1109、1114、1407、1408
-----電源線
- 1112、1113-----二極體

(請先閱讀背面之注意事項再填寫本頁)

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (21)

- 1301-----介面基板
- 1302-----介面電路
- 1303-----交流化信號
- 1307、1310、1315-----連接器
- 1308、1312-----電纜
- 1316-----汲極基板
- 1318、1323-----封裝體
- 1319-----汲極驅動器 LSI
- 1324-----閘極驅動器 LSI
- 1320-----閘基板
- 1326、1327-----共同匯流線
- 1401-----移位暫存器
- 1405-----閘極選擇電路
- 1409-----反轉電路
- 1411-----NOR 電路
- 1413-----P - MOS
- 1414、1415-----N - MOS

(請先閱讀背面之注意事項再填寫本頁)

註
訂
線

經濟部智慧財產局員工消費合作社印製

四、中文發明摘要(發明之名稱： 液晶顯示裝置)

本發明揭示一種液晶顯示裝置，具備有：對應汲極電壓與共同電壓之電位差顯示色調之液晶面板；生成對應上述顯示資料之汲極電壓，施加在液晶面板之汲極驅動電路；及選擇施加汲極電壓之液晶面板中之掃描線之閘極驅動電路。由其電源電路比較運算，經調整電位位準之基準共同電壓與從液晶面板回授之回授共同電壓，將比較之結果獲得之共同電壓施加在液晶面板。電源電路也可以，將液晶面板內之截止轉接元件之閘極用之閘極截止電壓高阻抗化，而供給閘極驅動電路。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種液晶顯示裝置，具備有：

對應施加在多數轉接元件之汲極電壓與共同電壓之電位差，顯示色調之液晶面板；

生成對應上述顯示資料之上述汲極電壓，而施加在上述液晶面板之汲極驅動電路；

選擇施加上述汲極電壓之液晶面板中之掃描線之閘極驅動電路；以及，

比較運算經調整電位位準之基準共同電壓與從上述液晶面板回授之回授共同電壓，將比較之結果獲得之上述共同電壓施加在上述液晶面板之電源電路。

2. 如申請專利範圍第 1 項之液晶顯示裝置，其中，施加在上述液晶面板之共同電壓在上述基準共同電壓轉移至高位準時，轉移至較上述基準共同電壓為高之高電位。

3. 如申請專利範圍第 1 項之液晶顯示裝置，其中，施加在上述液晶面板之共同電壓在上述基準共同電壓轉移至低位準時，轉移至較上述基準共同電壓為低之低電位。

4. 如申請專利範圍第 1 項之液晶顯示裝置，其中，上述電源電路以跟上述基準共同電壓相同之相位，將截止上述液晶面板內之轉接元件之閘極用之閘極截止電壓交流化，而施加在上述閘極驅動電路。

5. 如申請專利範圍第 1 項之液晶顯示裝置，其中，上述電源電路將截止上述液晶面板內之轉接元件之閘極用之閘極截止電壓高阻抗化，而施加在上述閘極驅動電路。

6. 如申請專利範圍第 1 項之液晶顯示裝置，其中，上述

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

電源電路生成用以截止上述液晶面板內之轉接元件之閘極用之閘極截止電壓，而施加在上述閘極驅動電路，

上述汲極電壓與上述共同電壓之電位差小時之上述閘極截止電壓之振幅量，較之上述汲極電壓與上述共同電壓之電位差大時之上述閘極截止電壓之振幅量大。

7.如申請專利範圍第 1 項之液晶顯示裝置，其中，上述電源電路生成用以截止上述液晶面板內之轉接元件之閘極用之閘極截止電壓，而施加在上述閘極驅動電路，

閘極截止電壓在上述液晶面板內之像素部之薄膜電晶體成保持狀態時，在較上述共同電壓為低之低電位，且在上述薄膜電晶體不會成為選擇位準之電位。

8.如申請專利範圍第 1 項之液晶顯示裝置，其中，上述電源電路備有：用以調整基準共同電壓之電位位準之運算電路；比較運算上述基準共同電壓與上述回授共同電壓之放大電路；以及，將比較運算之共同電壓之電流放大之電流放大電路。

9.如申請專利範圍第 1 項之液晶顯示裝置，其中，上述回授共同電壓係從上述液晶面板之上部側及中央部側之至少一側，回授到上述電源電路。

10.如申請專利範圍第 1 項之液晶顯示裝置，其中，上述電源電路係按每一掃描線，將上述基準共同電壓交流化。

11.一種液晶顯示裝置，具備有：

液晶面板；

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

生成對應顯示資料之汲極電壓，而施加在上述液晶面板之汲極驅動電路；

選擇施加上述汲極電壓之液晶面板中之掃描線之閘極驅動電路；

生成作為上述汲極電壓之基準之共同電壓，施加在上述液晶面板之電源電路、

在上述液晶面板與上述電源電路之間傳送之上述共同電壓，具有兩種以上之不相同之電壓波形。

12.一種液晶顯示裝置，具備有：

液晶面板；

生成對應顯示資料之汲極電壓，而施加在上述液晶面板之汲極驅動電路；

選擇施加上述汲極電壓之液晶面板中之掃描線之閘極驅動電路；

對應上述液晶面板之負荷常數或上述顯示資料形成之共同電壓失真之至少一項，生成作為上述汲極電壓之基準之共同電壓，施加在上述液晶面板之電源電路。

13.一種液晶顯示裝置之驅動方法，係，

將對應顯示資料之汲極電壓輸入液晶面板，

從電源電路，將成為上述汲極電壓之基準之共同電壓，輸入上述液晶面板，

將從上述液晶面板輸出之共同電壓，回授到上述電源電路。

14.一種液晶顯示裝置，具備有：

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

液晶面板；

生成對應顯示資料之汲極電壓，而施加在上述液晶面板之汲極驅動電路；

選擇施加上述汲極電壓之液晶面板中之掃描線之閘極驅動電路；

將截止上述液晶面板內之轉接元件之閘極用之閘極截止電壓高阻抗化，而施加在上述閘極驅動電路之電源電路。

15.一種液晶顯示裝置，具備有：

液晶面板；

生成對應顯示資料之汲極電壓，而施加在上述液晶面板之汲極驅動電路；

選擇施加上述汲極電壓之液晶面板中之掃描線之閘極驅動電路；

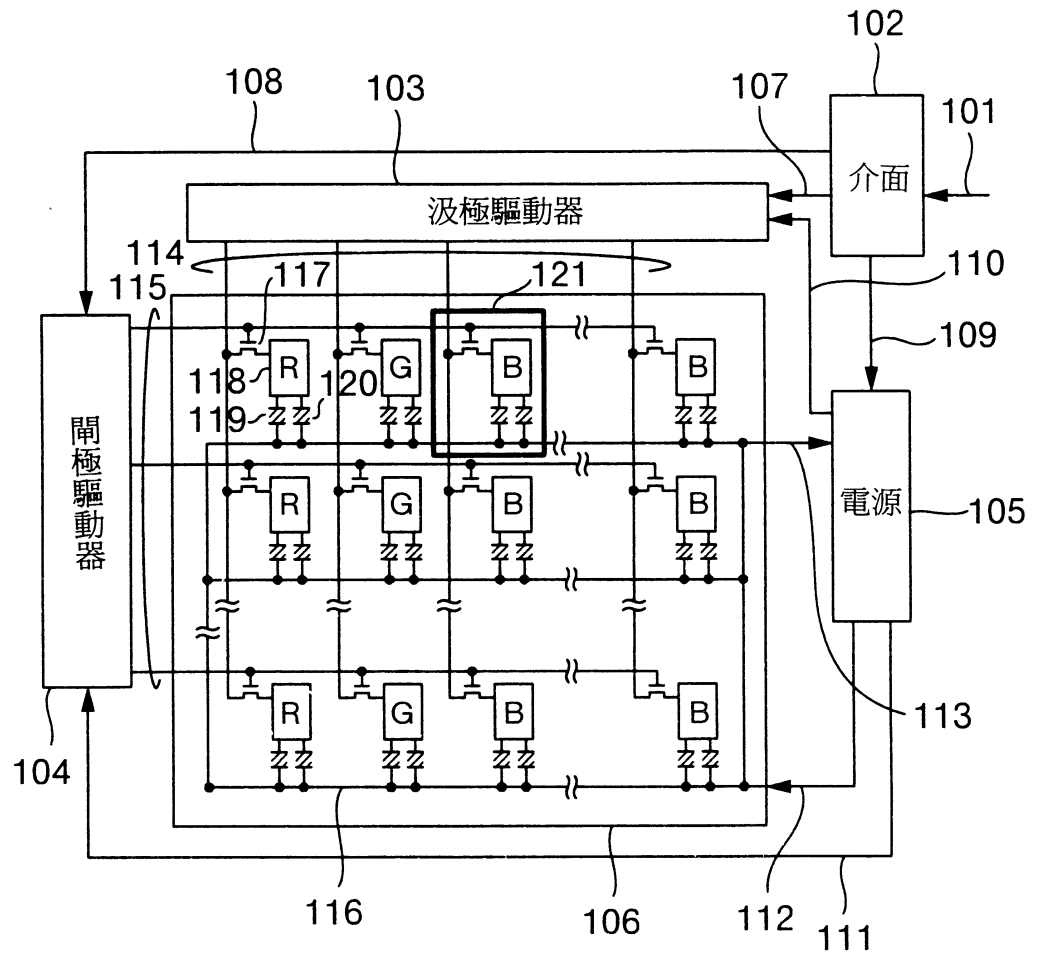
將高電位之閘極截止電壓與低電位之閘極截止電壓加以分壓，而施加在上述閘極驅動電路之電源電路。

(請先閱讀背面之注意事項再填寫本頁)

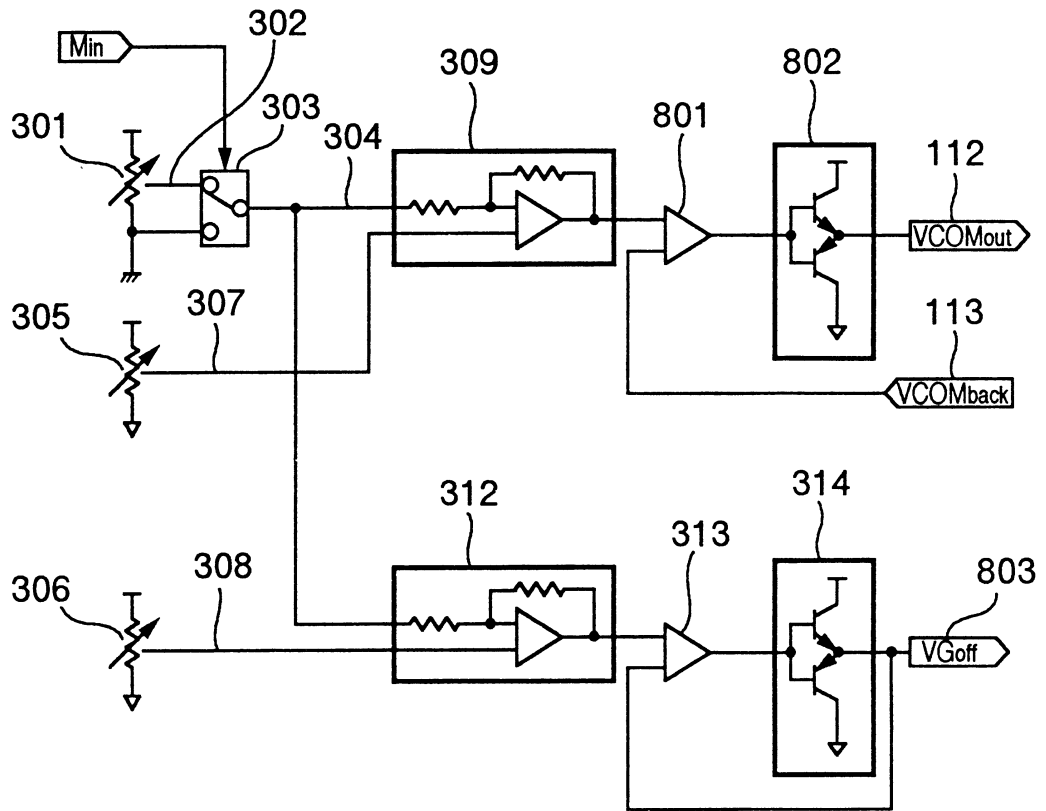
訂

線

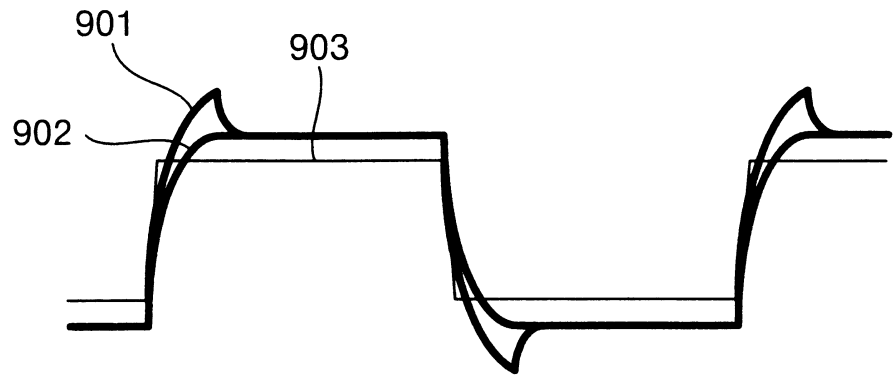
第 1 圖



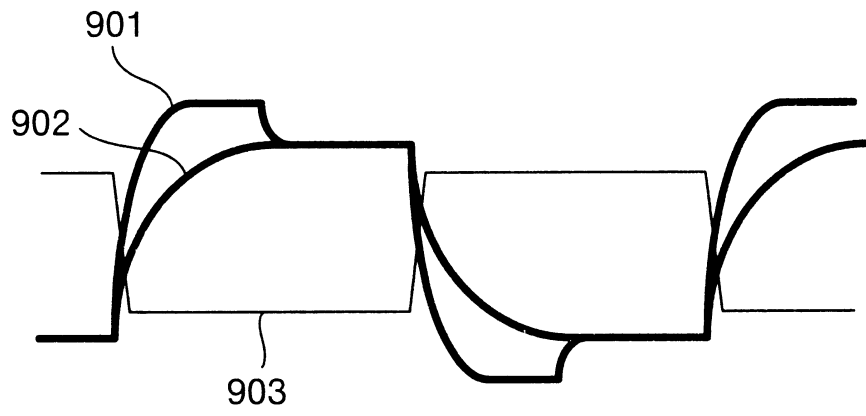
第 2 圖



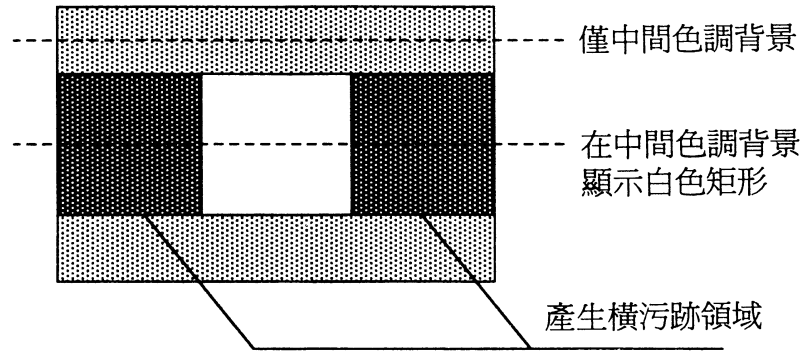
第 3A 圖



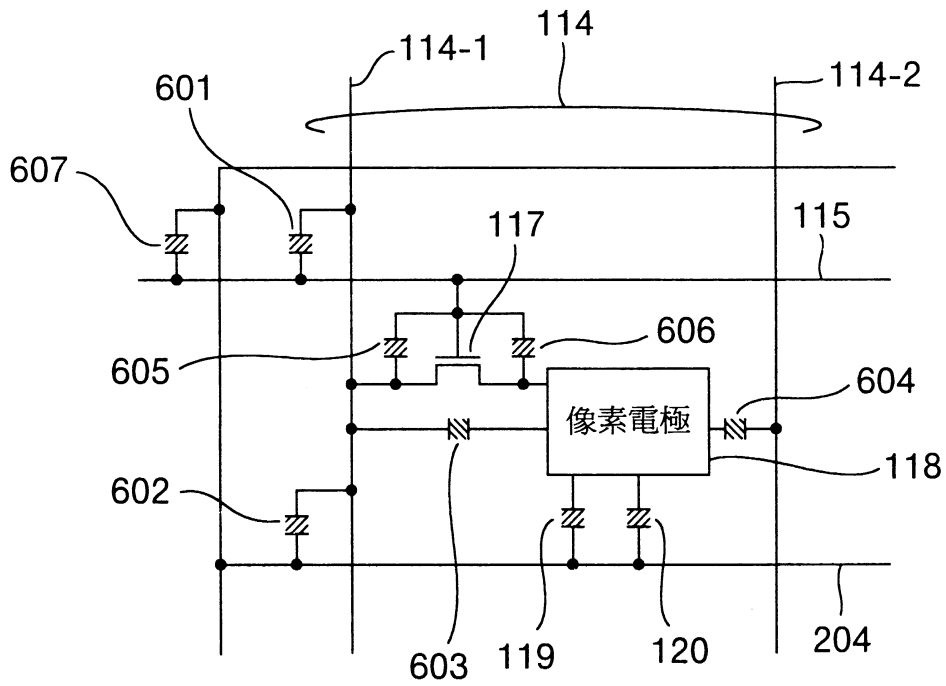
第 3B 圖



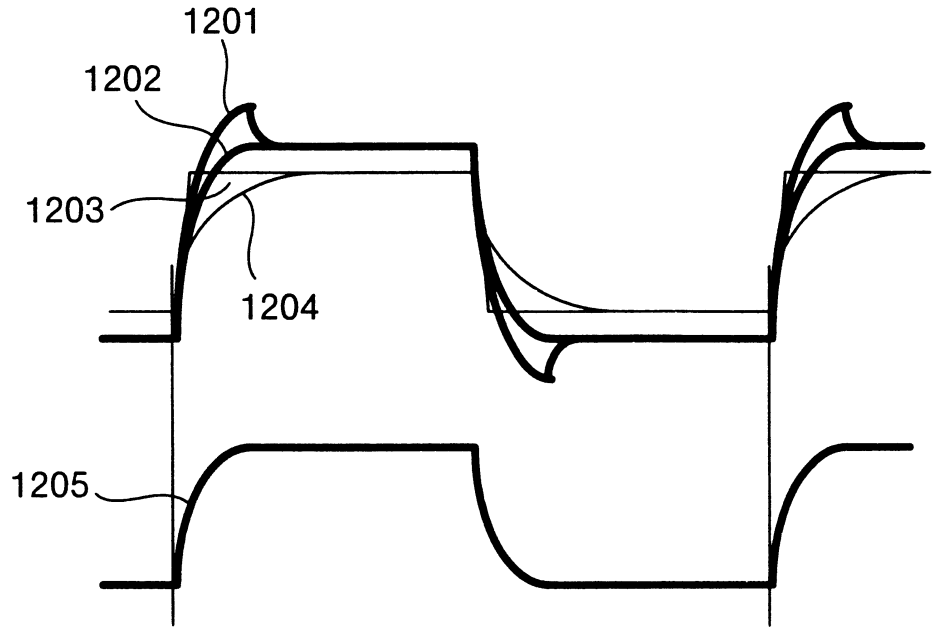
第 5 圖



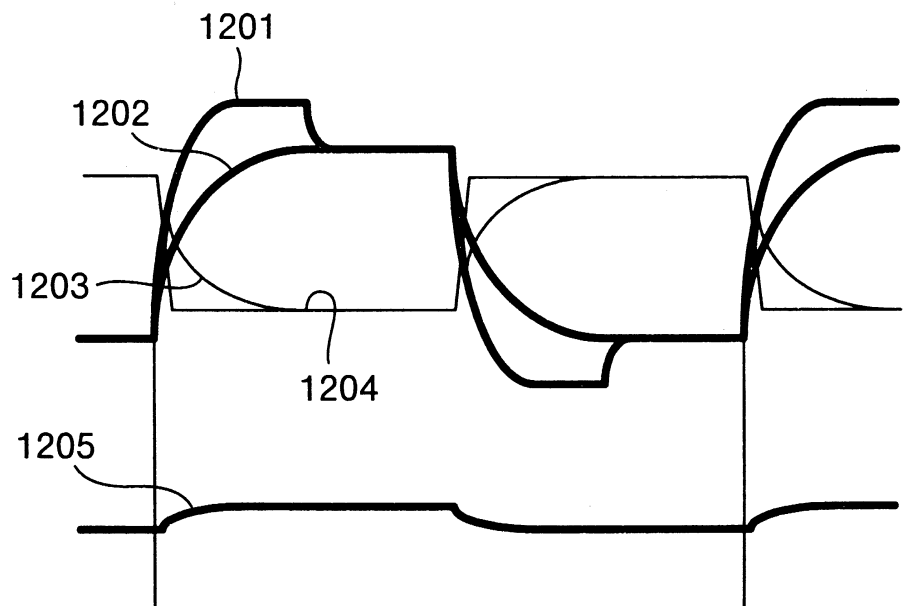
第 6 圖



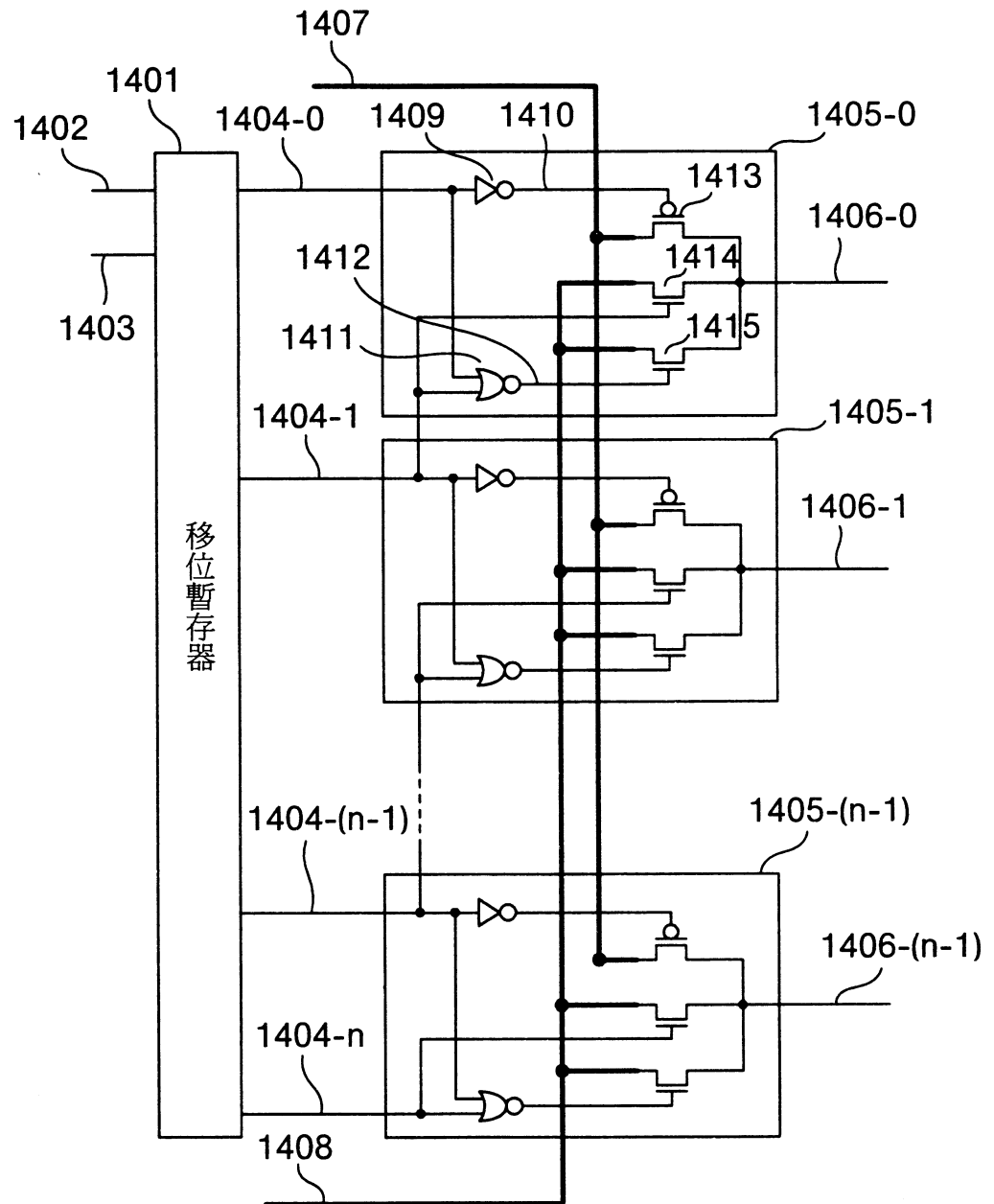
第 8A 圖



第 8B 圖



第 9 圖



第 10 圖

