



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0117268
(43) 공개일자 2007년12월12일

(51) Int. Cl.

H01L 29/786 (2006.01) G02F 1/133 (2006.01)
G02F 1/136 (2006.01)

(21) 출원번호 10-2006-0051286

(22) 출원일자 2006년06월08일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김동규

경기 용인시 수지구 풍덕천2동 삼성5차아파트 52
3동 1305호

(74) 대리인

박영우

전체 청구항 수 : 총 22 항

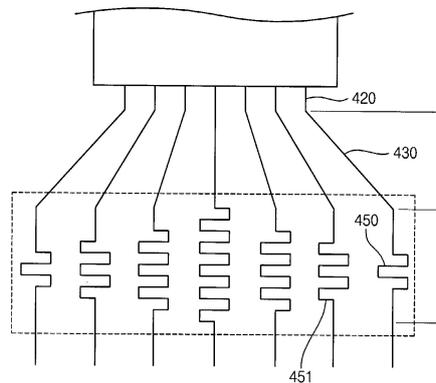
(54) 박막 트랜지스터 기판 및 이를 포함하는 액정 표시판

(57) 요약

복수의 화소를 가지는 표시 영역에 형성된 복수의 신호배선, 상기 표시 영역 외곽에 형성된 복수의 팬아웃 배선을 포함하는 적어도 하나의 팬아웃 배선부, 상기 신호 배선과 팬아웃 배선 사이에 상기 신호 배선과 대략 나란하게 형성되어 상기 두 배선을 연결하며, 적어도 일부는 굴곡 패턴을 가지는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부를 포함하는 박막 트랜지스터 기판 및 표시장치가 개시된다.

신호 보상 배선 사이의 간격은 구동회로 부근에서의 배선 간격보다 충분히 넓으므로 다수의 배선에 이러한 굴곡 패턴을 용이하게 형성할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 화소를 가지는 표시 영역에 형성된 복수의 신호배선,
 상기 표시 영역 외곽에 형성된 복수의 팬아웃 배선을 포함하는 적어도 하나의 팬아웃 배선부,
 일단이 상기 신호 배선에 연결되고 타단이 상기 팬아웃 배선에 연결되며, 사이에 상기 신호 배선과 대략 나란하게 형성되어 상기 두 배선을 연결하며, 적어도 일부는 굴곡 패턴을 포함하지는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부를 포함하는 박막 트랜지스터 기판.

청구항 2

제1항에서, 상기 굴곡 패턴은 외곽부의 상기 굴곡 패턴의 외곽부의 신호 보상 배선에서 중앙부에서 중앙부의 신호 보상 배선으로 으로 갈수록 증가되는하는 박막 트랜지스터 기판.

청구항 3

제2항에서, 상기 신호 보상 배선 및 상기 팬아웃 배선은 상기 신호 배선과 동일한 층에 형성되는 박막 트랜지스터 기판.

청구항 4

제3항에서, 상기 신호 배선은 게이트 배선 및 데이터 배선중 적어도 어느 하나인 박막 트랜지스터 기판.

청구항 5

제4항에서, 상기 화소전극은 상기 데이터 배선과 나란한 제1변의 길이가 상기 데이터 배선과 대략 수직하며 상기 제1변과 이웃한 제2변의 길이보다 작은 박막 트랜지스터 기판.

청구항 6

제2항에서, 상기 팬아웃 배선부는 적어도 500개의 팬아웃 배선을 포함하는 박막 트랜지스터 기판.

청구항 7

제5항 또는 제6항에서, 상기 팬아웃 배선부 및 상기 신호 보상 배선부 중 적어도 일부와 절연층에 의해 분리되어 중첩되는 신호 보상 전극을 더 포함하는 박막 트랜지스터 기판.

청구항 8

제7항에서, 상기 신호 보상 전극은 투명 전도체로 형성되는 박막 트랜지스터 기판.

청구항 9

제8항에서, 상기 신호 보상 전극은 상기 팬아웃 배선부의 일부에 대응하는 영역에 형성되는 박막 트랜지스터 기판.

청구항 10

제9항에서, 상기 신호 보상 전극은 상기 신호 보상 배선과의 중첩 면적이 외곽부의 신호 보상 배선에서 중앙부의 신호 보상 배선으로 갈수록 상기 신호 보상 배선과 더 많이 중첩되는증가하는 형상을 가지는 박막 트랜지스터 기판.

청구항 11

제10항에서, 상기 신호 보상 전극은 삼각형의 형상을 가지는 박막 트랜지스터 기판.

청구항 12

복수의 화소 전극을 가지는 표시 영역에 형성된 복수의 신호배선,

상기 신호 배선에 구동 신호를 공급하는 구동부,

상기 표시 영역 외곽에 형성되어 그 일단이 상기 구동 회로와 연결되는 복수의 팬아웃 배선을 포함하는 팬아웃 배선부,

일단이 상기 신호 배선에 연결되고 타단이 상기 팬아웃 배선의 타단에 연결되며, 적어도 일부는 굴곡 패턴을 포함하는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부상기 신호 배선과 팬아웃 배선 사이에 상기 신호 배선과 대략 나란하게 형성되어 상기 두 배선을 연결하며, 적어도 일부는 굴곡 패턴을 가지는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부를 포함하는 표시 장치.

청구항 13

제12항에서, 상기 굴곡 패턴은 외곽부의 신호 보상 배선에서 중앙부의 신호 보상 배선으로 갈수록 증가되는상기 굴곡 패턴은 상기 굴곡 패턴의 외곽부의 신호 보상 배선에서 중앙부의 신호 보상 배선으로 갈수록 증가하는 표시 장치박막 트랜지스터 기판.

청구항 14

제13항에서, 상기 신호 보상 배선 및 상기 팬아웃 배선은 상기 신호 배선과 동일한 층에 형성되는 표시 장치박막 트랜지스터 기판.

청구항 15

제14항에서, 상기 신호 배선은 게이트 배선 및 데이터 배선 중 적어도 어느 하나인 박막 표시 장치트랜지스터 기판.

청구항 16

제15항에서, 상기 화소전극은 상기 데이터 배선과 나란한 제1변의 길이가 상기 데이터 배선과 대략 수직하며 상기 제1변과 이웃한 제2변의 길이보다 작은 표시 장치박막 트랜지스터 기판.

청구항 17

제13항에서, 상기 팬아웃 배선부는 적어도 500개의 팬아웃 배선을 포함하는 표시 장치박막 트랜지스터 기판.

청구항 18

제16항 또는 제17항에서, 상기 팬아웃 배선부 및 상기 신호 보상 배선부 중 적어도 일부와 절연층에 의해 분리되어 중첩되는 신호 보상 전극을 더 포함하는 표시 장치박막 트랜지스터 기판.

청구항 19

제18항에서, 상기 신호 보상 전극은 투명 전도체로 형성되는 표시 장치박막 트랜지스터 기판.

청구항 20

제19항에서, 상기 신호 보상 전극은 상기 팬아웃 배선부의 일부에 대응하는 영역에 형성되는 표시 장치박막 트랜지스터 기판.

청구항 21

제20항에서, 상기 신호 보상 전극은 외곽부의 신호 보상 배선에서 중앙부의 신호 보상 배선으로 갈수록 상기 신호 보상 배선과 더 많이 중첩되는 상기 신호 보상 전극은 상기 신호 보상 배선과의 중첩 면적이 외곽부에서 중앙부로 갈수록 증가하는 형상을 가지는 표시 장치박막 트랜지스터 기판.

청구항 22

제21항에서, 상기 신호 보상 전극은 삼각형의 형상을 가지는 표시 장치박막 트랜지스터 기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <8> 본 발명은 박막트랜지스터 기판에 관한 것으로서, 보다 상세하게는, 게이트 배선 및 데이터 배선의 팬아웃부를 포함하는 박막트랜지스터 기판에 관한 것이다.
- <9> 박막트랜지스터 기판(Thin Film Transistor; TFT)은 액정 표시 장치(LCD; Liquid Crystal Display)나 OLED(organic light emitting diode) 표시 장치 등에서 각 화소를 독립적으로 구동하기 위한 회로 기판으로써 사용되고, 박막트랜지스터 기판은 주사 신호를 전달하는 주사 신호 배선 또는 게이트 배선과 화상 신호를 전달하는 화상 신호선 또는 데이터 배선을 갖는다. 그리고, 이 기판에는 게이트 배선 및 데이터 배선과 연결되어 있는 박막트랜지스터, 박막트랜지스터와 연결되어 있는 화소 전극, 게이트 배선을 덮어 절연하는 게이트 절연막 및 박막트랜지스터와 데이터 배선을 덮어 절연하는 보호막 등이 마련되어 있다. 여기서, 게이트 절연막 및 보호막은 통상 실리콘 질화물을 재질로 만들어진다.
- <10> 박막트랜지스터는 게이트 배선의 일부인 게이트 전극과 채널부를 형성하는 반도체층, 데이터 배선의 일부인 소스 전극과 드레인 전극 및 게이트 절연막과 보호막 등으로 이루어진다. 박막트랜지스터는 게이트 배선을 통하여 전달되는 주사 신호에 따라 데이터 배선을 통해 전달되는 화상 신호를 화소 전극에 전달 또는 차단하는 스위칭(Switching) 소자이다.
- <11> 박막트랜지스터 기판에는 게이트선 및 데이터선에 구동 신호를 인가하기 위한 구동 회로가 연결된다. 구동 회로는 패드를 통하여 게이트선 또는 데이터선에 연결되는데, 이 패드는 구동 회로와의 연결을 위하여 좁은 영역에 밀집하여 형성된다. 이에 비하여 표시영역에 위치하는 게이트선이나 데이터선의 선간 간격은 화소 크기에 따라 정해지는 폭을 가져야 하므로 패드 사이의 간격에 비하여 더 큰 폭을 가진다. 따라서, 패드부와 표시영역 사이에는 배선의 선간 간격이 점점 넓어지는 팬아웃(fanout)부가 존재한다. 이러한 팬아웃부로 인하여 배선의 길이가 서로 다르게 되고, 따라서 RC 지연이 배선마다 달라지게 된다. RC 지연은 픽셀에서 킥백(kickback) 전압의 편차를 유발하고, 이는 픽셀의 휘도차를 발생시켜 화질을 떨어뜨리는 문제점이 있다.
- <12> 이와 같은 문제를 해결하기 위해 종래에는 구동 회로와 팬아웃 배선 사이에, 팬아웃 배선 길이 편차를 보상하는 굴곡부를 가지는 배선을 형성하였다. 굴곡부는 팬아웃 배선 길이가 긴 외곽부에서는 짧게, 팬아웃 배선 길이가 짧은 중앙부에서는 길게 형성함으로써 굴곡 배선과 팬아웃 배선의 길이의 총합이 대략 동등하도록 할 수 있었다.
- <13> 한편, 고가의 데이터 구동 회로를 줄이기 위해 다채널 구동 회로를 실장한 박막 트랜지스터의 개발이 이루어지고 있는데, 이러한 다채널 구동 회로는 종래 구동 회로에 비하여 약 1.5배 이상의 데이터 배선에 신호를 공급하므로, 팬아웃배선간의 간격이 매우 조밀하여 종래와 같은 굴곡부를 형성하기 어려운 문제가 있다.
- <14> 도 3에 도시된 바와 같은 화소 배열을 가지는 박막 트랜지스터 기판이 개발되고 있는데, 이와 같은 화소 배열은 데이터 배선간의 간격

발명이 이루고자 하는 기술적 과제

- <15> 따라서, 본 발명은 게이트 팬아웃부 및 데이터 팬아웃부의 RC 지연을 보상할 수 있는 박막트랜지스터 기판을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

- <16> 상기 목적을 달성하기 위하여 본 발명에 따른 박막 트랜지스터 기판은, 복수의 화소를 가지는 표시 영역에 형성된 복수의 신호배선, 상기 표시 영역 외곽에 형성된 복수의 팬아웃 배선을 포함하는 적어도 하나의 팬아웃 배선부 및 상기 신호 배선과 팬아웃 배선 사이에 상기 신호 배선과 대략 나란하게 형성되어 상기 두 배선을 연결하며, 적어도 일부는 굴곡 패턴을 가지는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부를 포함한다.
- <17> 상기 굴곡 패턴의 외곽부의 신호 보상 배선에서 중앙부의 신호 보상 배선으로 갈수록 증가하도록 형성되는 것이 바람직하다.

- <18> 또한, 상기 신호 보상 배선 및 상기 팬아웃 배선은 상기 신호 배선과 동일한 층에 형성될 수 있다.
- <19> 상기 신호 배선은 데이터 배선 또는 게이트 배선일 수 있으며, 상기 화소전극은 상기 데이터 배선과 나란한 제1번의 길이가 상기 데이터 배선과 대략 수직하며 상기 제1번과 이웃한 제2번의 길이보다 작게 형성될 수 있다.
- <20> 본 발명의 일 실시예에 따르면, 상기 팬아웃 배선부는 적어도 500개의 팬아웃 배선을 포함할 수 있다.
- <21> 또한, 상기 팬아웃 배선부 및 상기 신호 보상 배선부 중 적어도 일부와 절연층에 의해 분리되어 중첩되는 신호 보상 전극을 더 포함하도록 실시될 수 있다.
- <22> 상기 신호 보상 전극은 투명 전도체로 형성될 수 있다.
- <23> 또한, 상기 신호 보상 전극은 상기 팬아웃 배선부의 일부에 대응하는 영역에 형성될 수 있으며, 상기 신호 보상 전극은 상기 신호 보상 배선과의 중첩 면적이 외곽부에서 중앙부로 갈수록 증가하는 형상을 가지도록 형성될 수 있다. 이 경우, 상기 신호 보상 전극은 삼각형의 형상을 가질 수 있다.
- <24> 또한, 본 발명에 따른 표시 장치는, 복수의 화소 전극을 가지는 표시 영역에 형성된 복수의 신호배선, 상기 신호 배선에 구동 신호를 공급하는 구동부, 상기 표시 영역 외곽에 형성되어 상기 구동 회로와 연결되는 복수의 팬아웃 배선을 포함하는 팬아웃 배선부, 상기 신호 배선과 팬아웃 배선 사이에 상기 신호 배선과 대략 나란하게 형성되어 상기 두 배선을 연결하며, 적어도 일부는 굴곡 패턴을 가지는 복수의 신호 보상 배선을 포함하는 신호 보상 배선부를 포함한다.
- <25> 이하, 본 발명의 한 실시예에 따른 표시 장치에 대하여 도 1 및 도 2를 참고로 하여 상세히 설명한다.
- <26> 도 1은 본 발명의 한 실시예에 따른 표시 장치의 개략도이고, 도 2는 도 1에 도시한 팬 아웃 영역의 확대 배치도이다.
- <27> 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 표시 장치는 표시판부(300), 이에 부착되어 있는 복수의 게이트 FPC(flexible printed circuit) 기관(410) 및 복수의 데이터 FPC 기관(510), 그리고 데이터 FPC 기관(510)에 부착되어 있는 인쇄 회로 기관(printed circuit board, PCB)(550)을 포함한다.
- <28> 게이트 FPC 기관(410)과 데이터 FPC 기관(510)에는 각각 게이트 구동 집적 회로(integrated circuit, IC)(440)와 데이터 구동 집적 회로(540)가 칩의 형태로 장착되어 있으며, 구동 집적 회로(440, 540)와 외부와의 전기적 연결을 위한 인출선(420, 520)들이 형성되어 있다. 이러한 FPC 기관(410, 510)은 폴리이미드(polyimide) 또는 폴리에스테르(polyester) 등으로 이루어진다.
- <29> 인쇄 회로 기관(550)에는 액정 표시판 조립체(300)를 구동 및 제어하기 위한 각종 회로 요소가 구비되어 있다. 예를 들어 도 1에 도시한 신호 제어부(600) 및 계조 전압 생성부(800) 등이 PCB(550)에 장착되어 있다. 이들 회로 요소는 인쇄 회로 기관(550)에 구비된 신호선(도시하지 않음)과 데이터 FPC 기관(510)의 인출선(520)과 연결선을 통하여 데이터 구동 집적 회로(540)와 연결되어 있으며, 게이트 구동 집적 회로(440)와 인쇄 회로 기관(550) 사이의 전기적 연결은 데이터 FPC 기관(510)과 하부 표시판(100)에 별도로 구비된 신호선(도시하지 않음)과 게이트 FPC 기관(410)의 인출선(420)과 팬아웃 배선(430)을 통하여 이루어지며, 이러한 인출선(420, 520)은 저항이 비교적 적은 구리 등의 물질로 이루어진다. 이와는 달리, 구동 집적 회로(440, 550)가 표시판부(300)의 하부 표시판(100) 위에 직접 장착될 수 있으며, 이 경우에는 게이트 FPC 기관(410)은 필요하지 않다.
- <30> 표시판부(300)의 하부 표시판(100)은 화소 전극(190) 배열이 위치하고 있는 표시 영역(display area)(D)과 그 바깥에 위치하며 표시 신호선(121, 171)과 FPC 기관(410, 510) 또는 구동 집적 회로(440, 540)와의 물리적, 전기적 연결이 이루어지는 주변 영역(peripheral area)으로 구분할 수 있다.
- <31> 표시 신호선(121, 171)은 표시 영역(D)에서 스위칭 소자(Q)를 통하여 화소 전극(190)에 연결되고 서로가 거의 평행하게 뻗어 있으며, 주변 영역에 위치한 신호선(121, 171)의 끝 부분이 FPC 기관(410, 510) 또는 구동 집적 회로(440, 540)와 연결되어 있다. 그런데 도 1에 도시한 표시 장치의 경우 구동 집적 회로(440, 540)와 표시 신호선(121, 171) 사이의 연결을 위한 FPC 기관(410, 510)의 인출선(420) 사이의 간격이 표시 영역(D)에서의 표시 신호선(121, 171) 사이의 간격에 비하여 작기 때문에, 주변 영역에서 신호선(121, 171) 사이의 간격이 점차 변하여 신호선(121, 171)이 부채꼴 모양으로 배열되는데, 이 영역을 이하 팬 아웃 배선부(fan-out area)라고 하고, 이 영역에서 부채꼴 모양으로 전개되는 개개의 신호선을 팬아웃 배선이라고 한다.
- <32> 팬아웃 배선부와 신호 배선 사이에는 두 배선을 연결하며, 팬아웃 배선부의 팬아웃 배선 사이의 길이 편차에 의

한 신호 편차를 보상하기 위한 배선이 형성되는데, 이 배선을 신호 보상 배선이라 하고 다수의 신호 보상 배선이 형성된 영역을 신호 보상 배선부라 한다.

- <33> 신호 보상 배선부에 형성된 신호 보상 배선 중 적어도 일부는 지그 재그 형태로 형성된 굴곡 패턴을 포함한다.
- <34> 최근, 고가의 데이터 구동 회로를 줄이기 위해 다채널 구동 회로를 실장한 박막 트랜지스터의 개발이 이루어지고 있는데, 이러한 다채널 구동 회로는 종래 구동 회로에 비하여 약 1.5배 이상의 데이터 배선에 신호를 공급하므로, 인출선간의 간격이 매우 조밀하므로 이러한 굴곡 패턴을 형성하기가 곤란하다.
- <35> 본 발명에 따른 신호 보상 배선은 팬아웃 배선부와 신호 배선 사이에 형성되므로 인출선의 간격보다 충분히 넓으므로 다수의 배선에 이러한 굴곡 패턴을 형성하기가 용이하다.
- <36> 중앙부에 형성된 신호 보상 배선은 외곽에 있는 신호 보상 배선보다 많은 수의 굴곡 패턴을 포함한다. 따라서, 팬아웃 배선과 신호 보상 배선의 길이의 합은 중앙부와 외곽에서 대략 같아질 수 있으며, 배선 저항 편차를 줄임으로써 구동 신호 편차를 줄일 수 있다.
- <37> 도 3에 도시된 바와 같이 본 발명에 따른 액정 표시 장치는 데이터 배선과 나란한 제1번의 길이가 상기 데이터 배선과 대략 수직하며 상기 제1번과 이웃한 제2번의 길이보다 작은 화소를 포함할 수 있다.
- <38> 각 화소의 가로 길이가 세로 길이보다 길기 때문에 적색, 녹색, 청색의 색필터를 가로 스트라이프 형태로 배열한다. 즉 데이터선(D1-Dm)을 따라 순차적으로 적색, 녹색 청색의 색필터가 반복 배열된다.
- <39> 이와 같은 화소 배열은 데이터 구동 회로의 수를 줄이는데 유용하며, 데이터 신호 배선간의 간격이 종래 화소 배열에 비하여 크므로, 특히 다채널 구동 회로를 사용하는 경우에는 팬아웃 배선과 신호 배선 사이에 신호 보상 배선의 형성할 충분한 공간이 확보될 수 있다.
- <40> 도 4는 본 발명의 또 다른 실시예에 따른 박막트랜지스터 기관의 배치도이다.
- <41> 팬아웃부 등의 구성은 도 2 및 도 3을 참조하여 전술한 바 있으므로 생략한다.
- <42> 팬아웃 배선부(13, 23)는 삼각형 형상의 신호 보상 전극(460, 560)과 겹쳐져 있다. 신호 보상 전극(460, 560)은 게이트 팬아웃부(13)와 겹쳐지는 게이트 신호 보상 전극(460)과 데이터 팬아웃부(23)와 겹쳐지는 데이터 신호 보상 전극(560)으로 이루어져 있다. 신호 보상 전극(460, 560)은 팬아웃 배선부(13, 23)와 겹치는 면적이 외곽부에서 중심부로 갈수록 넓어진다. 구체적으로, 팬아웃부(13, 23)의 중심부에서는 신호 보상 전극(460, 560)과 겹쳐지는 팬아웃 배선(430, 530)의 길이가 길고, 상대적으로 외곽부에서는 팬아웃 배선(430, 530)과 겹쳐지는 길이가 짧다. 이것은 중심부에서는 신호 보상 전극(460, 560)과 팬아웃 배선(430, 530)간의 용량이 크고, 상대적으로 외곽부에서는 신호 보상 전극(460, 560)과 팬아웃 배선(430, 530) 간의 용량이 적은 것을 의미한다.
- <43> 팬아웃 배선부(13, 23)의 외곽부에서는 각 팬아웃 배선(430, 530)의 용량은 적고, 팬아웃 배선부(13, 23)의 중심부에서는 각 팬아웃 배선(430, 530)의 용량은 크게 형성되므로 결과적으로 각 팬아웃 배선(430, 530)에서 발생하는 저항과 용량의 곱은 일정하게 된다. 따라서, 팬아웃 배선(430, 530)의 길이 차이에 의해 발생하였던 RC 지연은 신호 보상 전극(460, 560)을 이용한 용량 발생으로 인해 효과적으로 보상될 수 있다.
- <44> 팬아웃 배선(430, 530)의 길이 및 신호 보상 전극(460, 560)의 겹침 면적은 해당 박막트랜지스터 기관(1)의 신호선에서 발생하는 RC 지연을 고려하여 중첩 정도가 결정된다.
- <45> 본 실시예에서는 팬아웃 배선과 중첩하는 신호 보상 전극을 도시하였으나, 신호 보상 전극은 신호 보상 배선과 중첩하도록 형성될 수도 있다.
- <46> 도 5는 도 4의 II-II를 따른 단면도이다.
- <47> 유리, 석영, 세라믹 또는 플라스틱 등의 절연성 재질을 포함하여 만들어진 절연기관(10) 상에 복수의 게이트 배선이 형성되며, 게이트 배선의 일부가 분기되어 게이트 전극(12)을 이루고 있다. 데이터 신호 보상 전극(560)은 게이트 배선 및 게이트 전극(12)과 같은 층에 형성된다.
- <48> 본 발명의 게이트 배선 및 데이터 신호 보상 전극(560)은 단일층으로 형성되어 있으나, 금속 또는 합금의 단점을 보완하고 원하는 물성을 얻기 위해 다중층으로 형성될 수 있다. 일례로, 알루미늄 또는 알루미늄 합금을 하부층으로 사용하고 크롬, 몰리브덴, 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 상부층으로 사용하는 이중층으로 형성하는 것이다. 이는 하부층으로 배선저항에 의한 신호저항을 막기 위해 비저항이 작은 알루미늄 또는 알루미늄 합금을 사용하고, 상부층으로 화학약품에 의한 내식성이 약하며 쉽게 산화되어 단선이 발생되

는 알루미늄 또는 알루미늄 합금의 단점을 보완하기 위해 화학약품에 대한 내식성이 강한 크롬, 몰리브덴, 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 사용하는 것이다. 근래에는 몰리브덴(Mo), 알루미늄(Al), 티타늄(Ti), 텅스텐(W) 등이 배선재료로 각광받고 있다.

- <49> 게이트 배선, 데이터 전극(12) 및 데이터 신호 보상 전극(560) 위에는 실리콘 질화물(SiNx) 따위로 이루어진 게이트 절연막(26)이 형성된다.
- <50> 데이터 전극(12)이 위치한 데이터 절연막(26) 상에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위의 반도체로 이루어진 반도체층(91)과 n형 불순물이 고농도 도핑된 n+ 수소화 비정질 실리콘으로 이루어진 저항성 접촉층(92)이 순차적으로 형성되어 있다. 여기서, 저항성 접촉층(92)은 데이터 전극(12)을 중심으로 양쪽으로 분리되어 있다.
- <51> 저항성 접촉층(92) 위에는 소스 전극(93)과 드레인 전극(94)이 형성되어 있다. 도면부호 530은 주변 영역의 팬아웃 배선 또는 신호 보상 배선으로, 소스 전극(93) 및 드레인 전극(94)과 같은 층에 형성된다. 본 도면에는 게이트 절연막(26) 위의 비정질 실리콘 층(91, 92)이 식각되어 제거된 실시예를 도시하였으나, 비정질 실리콘 층과 데이터 배선층을 하나의 노광 공정으로 형성하는 경우에는 게이트 절연막(26) 위에 비정질 실리콘 층(91, 92)이 남아 있을 수 있다.
- <52> 데이터 신호 보상 전극(530)과 팬아웃 배선 혹은 신호 보상 배선(530) 사이에 게이트 절연막(26)이 개재되므로 커패시턴스를 가지게 된다.
- <53> 소스 전극(93)과 드레인 전극(94) 역시 금속층으로 이루어진 단일층 또는 다중층일 수 있다. 데이터 배선 위에는 실리콘 질화물(SiNx)을 포함한 재질의 보호막(95)이 형성되어 있다. 보호막(95)은 드레인 전극(94)을 드러내는 접촉구멍을 구비한다. 보호막(95) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 공통 전극과 함께 전기장을 생성하는 화소 전극(96)이 형성되어 있다. 화소 전극(96)은 데이터 신호 보상 전극(30)과 동일한 층으로 형성되며, 접촉구멍을 통해 드레인 전극(94)과 물리적·전기적으로 연결되어 화상 신호를 전달 받는다.
- <54> 도 6은 본 발명의 또 다른 실시예를 설명하기 위한 단면도이며, 도 5와 동일한 구성요소에 대한 설명은 생략한다.
- <55> 도시된 바와 같이, 데이터 신호 보상 전극(560)은 화소 전극(96)과 동일한 층으로 형성된다. 즉, 데이터 팬아웃 배선 또는 데이터 신호 보상 배선(530)과 게이트 신호 보상 전극(560) 사이에는 실리콘 질화물(SiNx)로 이루어진 보호막(95)이 적층되어 있다.
- <56> 데이터 신호 보상 전극(30)은 보호막(90)의 형성 과정을 거친 후, 마지막으로 화소 전극(96)과 함께 패터닝되며, ITO(indium tin oxide) 또는 IZO(indium tin oxide) 따위의 투명한 도전 물질로 만들어진다.
- <57> 도 7는 도 1의 II-II를 따른 단면도이다. 본 도면은 게이트 신호 보상 전극에 관한 것으로 도 5와 동일한 구성요소에 대한 설명은 생략한다.
- <58> 게이트 팬아웃 배선 또는 게이트 신호 보상 배선(430) 위에는 게이트 팬아웃 배선 또는 게이트 신호 보상 배선(430)과 겹쳐져 그 사이에 용량을 형성하는 게이트 신호 보상 전극(560)이 덮여 있다.
- <59> 게이트 신호 보상 전극(30)은 게이트 전극(12) 위에 형성된 소스 전극(93) 및 드레인 전극(94)과 동일한 층으로 형성되어 있다. 소스 전극(93) 및 드레인 전극(94)을 포함하는 데이터 배선을 패터닝 할 때 게이트 팬아웃부(13)에 게이트 신호 보상 전극(30)을 형성함으로써 게이트 팬아웃부(13)와 함께 커패시터를 구성할 수 있다. 게이트 신호 보상 전극(30)과 소스 전극(93) 및 드레인 전극(94)은 동일한 층으로 형성되지만, 이들은 서로 물리적으로 분리되어, 전기적인 접촉이 발생하지 않는다.
- <60> 도 8은 본 발명의 또 다른 실시예를 설명하기 위한 단면도이며, 도 7과 동일한 구성요소에 대한 설명은 생략한다.
- <61> 도시된 바와 같이, 게이트 신호 보상 전극(460)은 소스 전극(93) 및 드레인 전극(94)과 동일한 층이 아닌, 화소 전극(96)과 동일한 층으로 형성된다. 즉, 게이트 팬아웃 배선(430)과 게이트 신호 보상 전극(460) 사이에는 실리콘 질화물(SiNx)로 이루어진 게이트 절연막(12) 및 보호막(90)이 적층되어 있다.
- <62> 게이트 신호 보상 전극(460)은 보호막(90)의 형성 과정을 거친 후, 마지막으로 화소 전극(96)과 함께 패터닝되며, ITO(indium tin oxide) 또는 IZO(indium tin oxide) 따위의 투명한 도전 물질로 만들어진다.

- <63> 데이터 팬아웃부(23) 및 데이터 신호 보상 전극(40)에 대한 설명은 게이트 팬아웃부(13) 및 게이트 신호 보상 전극(40)에 대한 상기 내용과 유사하다. 데이터 팬아웃부(40)의 단면을 간단히 살펴보면, 절연기관(10) 위에 게이트 절연막(26) 및 보호막(90)이 순차적으로 적층되어 있고 그 위에 화소전극(90)과 동일한 층으로 데이터 신호 보상 전극(40)이 형성되어 있다.
- <64> 본 실시예들은 도 1에 나타난 저항 보상과 더불어 커패시턴스 보상을 함께 적용함으로써 보다 효과적으로 RC 지연에 대응할 수 있다.
- <65> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

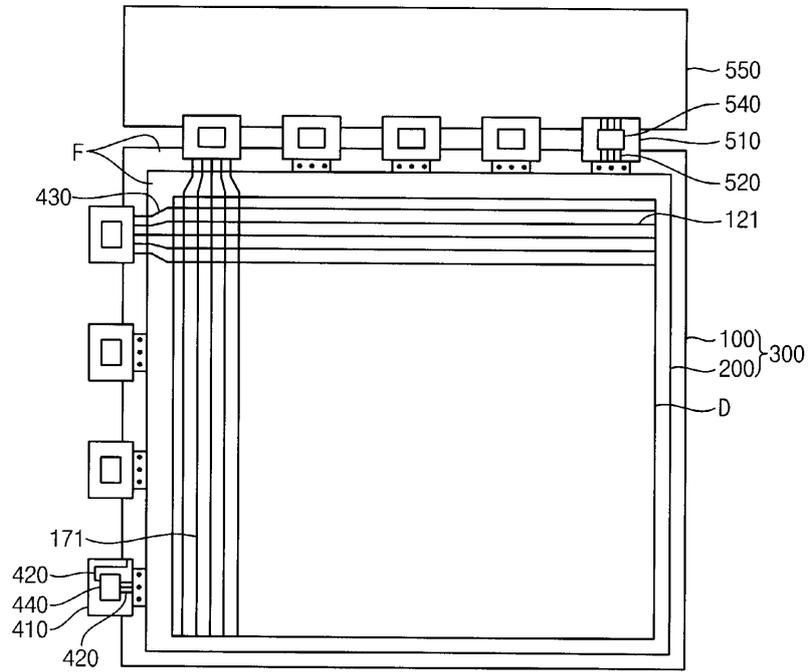
- <66> 본 발명에 따르면, 신호 보상 배선은 구동 회로로부터 인출되는 인출선의 간격보다 충분히 넓은 팬아웃 배선부와 신호 배선 사이에 형성되므로 다수의 배선에 굴곡 패턴을 형성하기가 용이하다. 또한 신호 보상 배선과 함께 신호 보상 전극을 형성함으로써 저항 보상뿐 아니라 커패시턴스 보상도 가능하게 하여 보다 효과적으로 신호 지연 편차를 개선할 수 있다.

도면의 간단한 설명

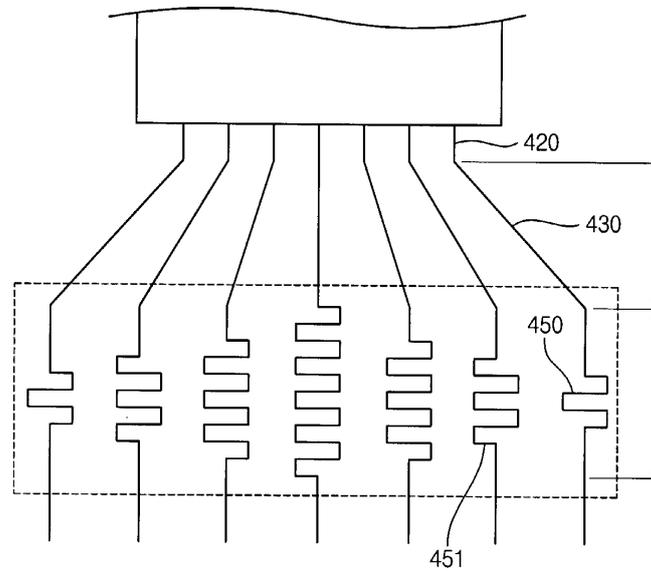
- <1> 도 1는 본 발명의 한 실시예에 따른 표시 장치의 개략도이고, 도 2는 도 1에 도시한 팬 아웃 영역의 확대 배치도이다.
- <2> 도 3은 본 발명의 일 실시예에 따른 박막 트랜지스터 기관의 화소 배열을 도시한 평면도이다.
- <3> 도 4는 본 발명의 또 다른 실시예에 따른 박막트랜지스터 기관의 배치도이다.
- <4> 도 5는 도 4의 I-I를 따른 제 1 단면도이다.
- <5> 도 6은 도 4의 I-I를 따른 제 2 단면도이다.
- <6> 도 7는 도 1의 II-II를 따른 제 1 단면도이다.
- <7> 도 8는 도 1의 II-II를 따른 제 2 단면도이다.

도면

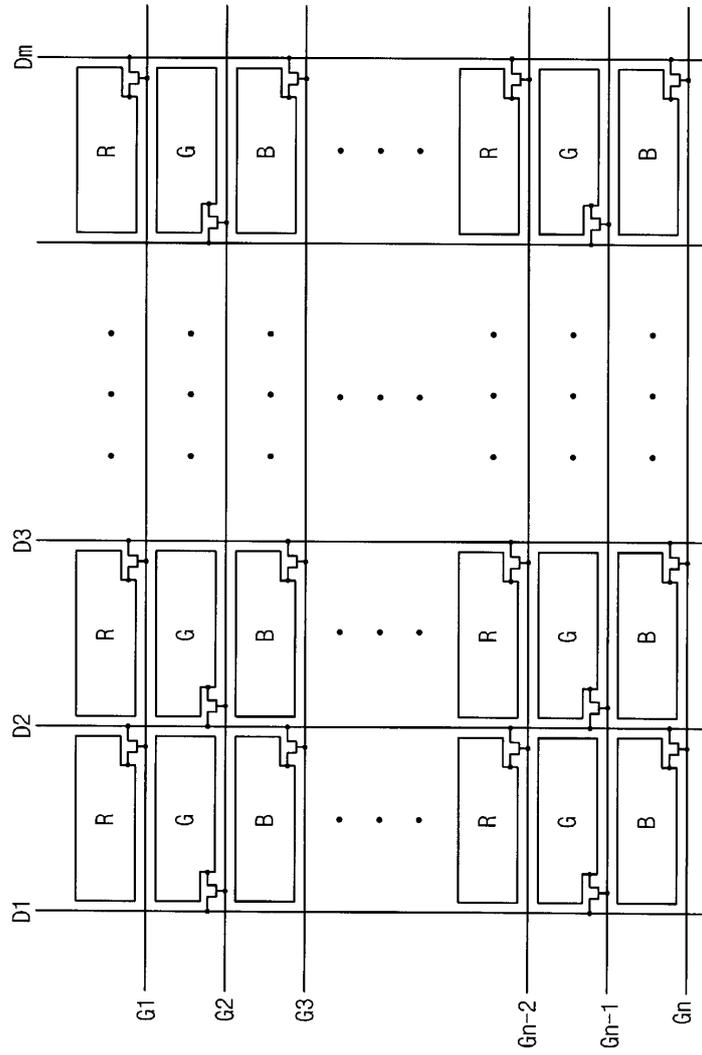
도면1



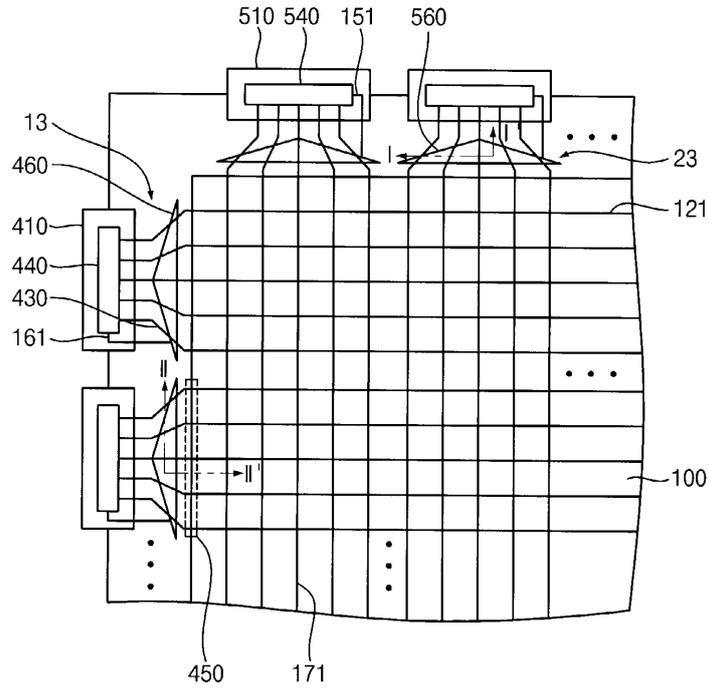
도면2



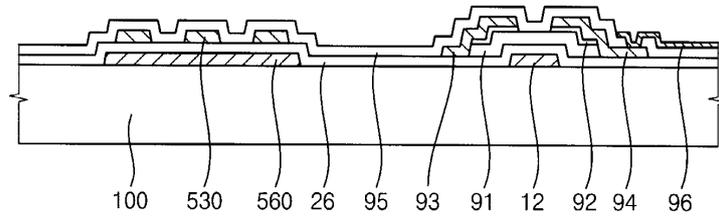
도면3



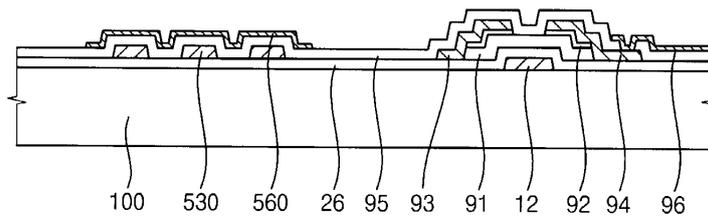
도면4



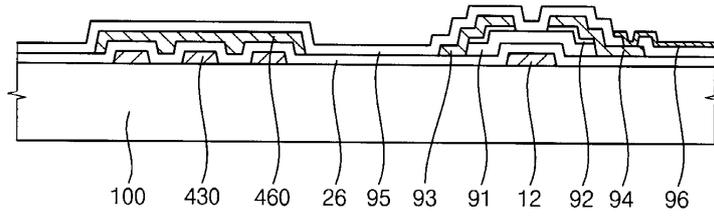
도면5



도면6



도면7



도면8

