

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 27/146	(11) 공개번호 특 1993-0009097
	(43) 공개일자 1993년 05월 22일
(21) 출원번호 10-1992-0018165	
(22) 출원일자 1992년 10월 05일	
(30) 우선권주장 91-290,844 1991년 10월 08일 JP	
(71) 출원인 소니 가부시킴가이샤 오가 노리오	
(72) 발명자 일본국 도오교도 시나가와구 기타시나가와 6초메 7반 35고 구노 요시노리	
(74) 대리인 김서일 , 박종길	일본국 도오교도 시나가와구 기다시나가와 6초메 7반 35고 소니 가부시킴가이샤내 회라마 마사히데 일본국 도오교도 시나가와구 기다시나가와 6초메 7반 35고 소니 가부시킴가이샤내

심사청구 : 없음

(54) MOS 트랜지스터 및 이것을 사용한 전하검출장치

요약

본원 발명은 전하전송장치의 출력부로서 사용되는 전하검출장치를 구성하는 소스플로어회로의 드라이브 MOS 트랜지스터로서 사용하여 적합한 트랜지스터에 관한 것이다.

본원 발명에 의한 MOS 트랜지스터는 1층째의 폴리실리콘으로 형성되어 채널폭을 결정하는 채널스터퍼와, 2층째의 폴리실리콘으로 형성된 게이트전극을 구비하고, 채널스토퍼에 바이어스전압을 인가한 구성으로 되어 있다. 또한, 본원 발명의 전하검출장치는 전하전송부로부터 전송되어 온 신호전압으로 변환하는 전하검출장치에 있어서, 상기 구성의 MOS 트랜지스터를 소스플로어회로의 드라이브 MOS 트랜지스터로서 사용하고, 이 드라이브 MOS 트랜지스터의 소스출력전압을 채널스토퍼에 바이어스전압으로서 피드백한 구성으로 되어 있다.

대표도

도 1

명세서

[발명의 명칭]

MOS 트랜지스터 및 이것을 사용한 전하검출장치

[도면의 간단한 설명]

- 제1도는 본원 발명에 의한 MOS 트랜지스터의 일 실시예의 구조도.
- 제2도는 본원 발명에 의한 MOS 트랜지스터의 패턴도.
- 제3도는 FD형 전하검출부를 출력부로서 구비한 CCD 고체촬상장치의 일예의 구성도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

1층째의 폴리실리콘으로 형성되어 채널폭을 결정하는 채널스터퍼와, 2층째의 폴리실리콘으로 형성된 게이트전극을 구비하고, 채널스토퍼에 바이어스전압을 인가한 것을 특징으로 하는 MOS 트랜지스터.

청구항 2

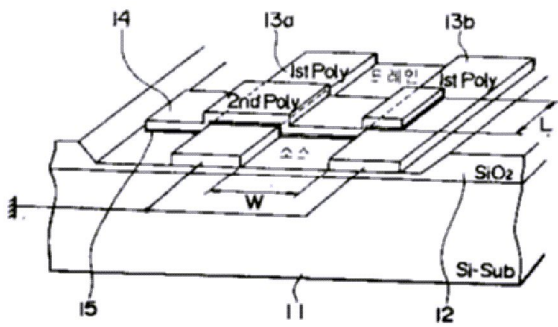
드라이브 MOS 트랜지스터 및 부하 MOS 트랜지스터로 이루어지는 소스플로어회로를 구비하고, 전하전송부로부터 전송되어 온 신호전압을 신호전압으로 변환하는 전하검출장치에 있어서, 청구항 1기재의 MOS 트랜지스터를 상기 드라이브 MOS 트랜지스터로서 사용하고, 상기 드라이브 MOS 트랜지스터의 소스출력전압

을 상기 채널스토퍼에 바이어스전압으로서 피드백한 것을 특징으로 하는 전하검출장치.

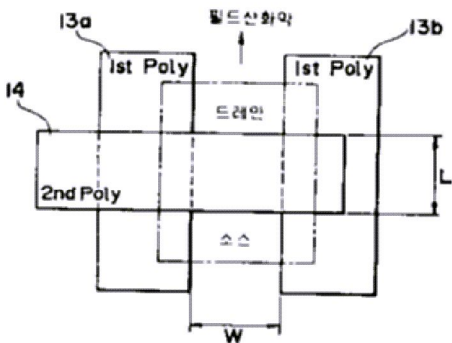
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도면3

