

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-18672

(P2011-18672A)

(43) 公開日 平成23年1月27日(2011.1.27)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 21/60 (2006.01)	H01L 21/60 311S	5E319
H05K 3/32 (2006.01)	H05K 3/32 Z	5F044

審査請求 未請求 請求項の数 27 O L (全 34 頁)

(21) 出願番号	特願2009-160446 (P2009-160446)	(71) 出願人	302062931 ルネサスエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成21年7月7日(2009.7.7)	(74) 代理人	100080001 弁理士 筒井 大和
		(72) 発明者	川下 道宏 茨城県ひたちなか市堀口832番地2 株式会社日立製作所機械研究所内
		(72) 発明者	吉村 保廣 茨城県ひたちなか市堀口832番地2 株式会社日立製作所機械研究所内
		(72) 発明者	田中 直敬 茨城県ひたちなか市堀口832番地2 株式会社日立製作所機械研究所内

最終頁に続く

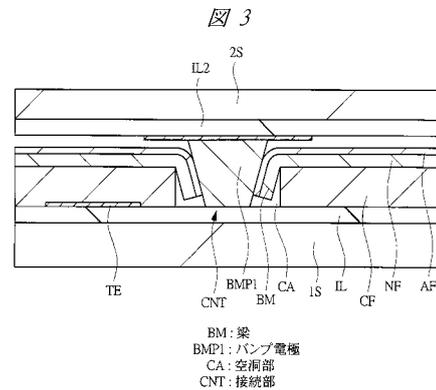
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 バンプ電極によって半導体チップ間あるいは半導体チップと配線基板とを電気的に接続する半導体装置において、特に、接続部の高密度化や狭ピッチ化が進んでも、接続不良の発生を低減できる技術を提供する。

【解決手段】 接続部CNTにバンプ電極BMP1を押し付けることにより、接続部CNTを構成する梁BMが曲がる(たわむ)。そして、さらに、バンプ電極BMP1を接続部CNTに押し付けると、バンプ電極BMP1の先端部が空洞部CAの底面に到達する。このとき、押し曲げられた梁BMには復元力が働き、空洞部CAの底面にまで挿入されたバンプ電極BMP1を左右から挟む。このため、空洞部CAに挿入されたバンプ電極BMP1は、左右から梁BMの復元力により固定される。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

(a) 第 1 基板と、
 (b) 前記第 1 基板上に形成され、かつ、パターニングされた第 1 導体膜と、
 (c) 前記第 1 導体膜に形成された空洞部と、
 (d) 前記第 1 導体膜上に形成され、かつ、一部が前記空洞部に突き出るようにパターニングされた第 2 導体膜と、
 (e) 前記第 2 導体膜に形成された開口部とを備え、
 平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第 2 導体膜のうち前記空洞部に突き出た部分が梁として機能する半導体装置であって、

前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置であって、
 前記開口部は、前記空洞部を形成する際のエッチング孔として機能することを特徴とする半導体装置。

【請求項 3】

請求項 1 記載の半導体装置であって、
 前記梁の幅は、前記梁の先端部から前記梁の根元に向かって大きくなっていることを特徴とする半導体装置。

【請求項 4】

請求項 1 記載の半導体装置であって、
 パターニングされた前記第 1 導体膜と、一部が前記空洞部に突き出るようにパターニングされた前記第 2 導体膜とは、配線を構成していることを特徴とする半導体装置。

【請求項 5】

請求項 4 記載の半導体装置であって、
 前記第 1 導体膜は、銅膜から形成され、前記第 2 導体膜は、ニッケル膜から形成されていることを特徴とする半導体装置。

【請求項 6】

請求項 4 記載の半導体装置であって、
 前記第 2 導体膜上に第 3 導体膜が形成されていることを特徴とする半導体装置。

【請求項 7】

請求項 6 記載の半導体装置であって、
 前記第 3 導体膜は、金膜から形成されていることを特徴とする半導体装置。

【請求項 8】

請求項 1 記載の半導体装置であって、
 前記第 1 基板は、半導体チップと接続する配線基板であることを特徴とする半導体装置

【請求項 9】

請求項 1 記載の半導体装置であって、
 前記第 1 基板は、半導体基板であることを特徴とする半導体装置。

【請求項 10】

請求項 1 記載の半導体装置であって、
 さらに、パンプ電極が形成された第 2 基板を有し、
 前記第 2 基板に形成されている前記パンプ電極を、前記第 1 基板に形成されている前記梁を介して、前記第 1 基板に形成されている前記空洞部に挿入することにより、前記梁の復元力で前記梁と前記パンプ電極とを接続して、前記第 1 基板と前記第 2 基板を電氣的に接続し、かつ、前記第 1 基板と前記第 2 基板とを積層することを特徴とする半導体装置。

10

20

30

40

50

【請求項 1 1】

請求項 1 0 記載の半導体装置であって、
前記空洞部には、アンダーフィルが充填されていることを特徴とする半導体装置。

【請求項 1 2】

請求項 1 0 記載の半導体装置であって、
前記空洞部に突き出ている前記梁は複数存在し、
1 つの前記梁の先端部と他の 1 つの前記梁の先端部との間の距離を a 、
前記パンプ電極の先端部の径を b 、
前記空洞部に突き出ている前記梁の長さを c 、
前記空洞部の深さを d とする場合、
条件 $a < b$ 、かつ、条件 $c < d$ を満たすことを特徴とする半導体装置。

10

【請求項 1 3】

(a) 第 1 半導体基板と、
(b) 前記第 1 半導体基板の裏面から前記裏面とは反対側の素子形成面に達する孔と、
(c) 前記孔内を含む前記第 1 半導体基板の前記裏面に形成され、かつ、パターニングされた第 1 導体膜と、
(d) 前記第 1 半導体基板の前記裏面に形成されている前記第 1 導体膜に形成された空洞部と、

(e) 前記第 1 導体膜上に形成され、かつ、一部が前記空洞部に突き出るようにパターニングされた第 2 導体膜と、

20

(f) 前記第 2 導体膜に形成された開口部とを備え、

平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第 2 導体膜のうち前記空洞部に突き出た部分が梁として機能する半導体装置であって、

前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とする半導体装置。

【請求項 1 4】

請求項 1 3 記載の半導体装置であって、

前記開口部は、前記空洞部を形成する際のエッチング孔として機能することを特徴とする半導体装置。

30

【請求項 1 5】

請求項 1 3 記載の半導体装置であって、

前記梁の幅は、前記梁の先端部から前記梁の根元に向かって大きくなっていることを特徴とする半導体装置。

【請求項 1 6】

請求項 1 3 記載の半導体装置であって、

さらに、パンプ電極が形成された第 2 半導体基板を有し、

前記第 2 半導体基板に形成されている前記パンプ電極を、前記第 1 半導体基板に形成されている前記梁を介して、前記第 1 半導体基板に形成されている前記空洞部に挿入することにより、前記梁の復元力で前記梁と前記パンプ電極とを接続して、前記第 1 半導体基板と前記第 2 半導体基板を電氣的に接続し、かつ、前記第 1 半導体基板と前記第 2 半導体基板とを積層することを特徴とする半導体装置。

40

【請求項 1 7】

請求項 1 6 記載の半導体装置であって、

前記空洞部には、アンダーフィルが充填されていることを特徴とする半導体装置。

【請求項 1 8】

(a) 第 1 基板の第 1 面上に第 1 導体膜を形成する工程と、

(b) 前記第 1 導体膜上に第 2 導体膜を形成する工程と、

(c) 前記第 2 導体膜を貫通する開口部を形成する工程と、

50

(d) 前記開口部をエッチング孔として前記第1導体膜をウェットエッチングすることにより、前記第1導体膜に空洞部を形成する工程とを備え、

平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第2導体膜のうち前記空洞部に突き出た部分が梁となる半導体装置の製造方法であって、

前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とする半導体装置の製造方法。

【請求項19】

請求項18記載の半導体装置の製造方法であって、

前記(b)工程後、前記(c)工程前に、

(e) 前記第2導体膜上に第3導体膜を形成する工程と、

(f) 前記第3導体膜に前記開口部を形成する工程とを有し、

前記(c)工程は、前記第3導体膜に形成された前記開口部から露出する前記第2導体膜を除去することにより、前記第2導体膜を貫通する前記開口部を形成することを特徴とする半導体装置の製造方法。

【請求項20】

請求項19記載の半導体装置の製造方法であって、

前記(a)工程で形成される前記第1導体膜を銅膜から形成し、

前記(b)工程で形成される前記第2導体膜をニッケル膜から形成し、

前記(e)工程で形成される前記第3導体膜を金膜から形成することを特徴とする半導体装置の製造方法。

【請求項21】

請求項18記載の半導体装置の製造方法であって、さらに、

(g) パンプ電極を形成した第2基板を用意する工程と、

(h) 前記(d)工程後、前記第2基板に形成されている前記パンプ電極を、前記第1基板に形成されている前記梁を介して、前記第1基板に形成されている前記空洞部に挿入することにより、前記梁の復元力で前記梁と前記パンプ電極とを接続して、前記第1基板と前記第2基板を電氣的に接続し、かつ、前記第1基板と前記第2基板とを積層する工程とを有することを特徴とする半導体装置の製造方法。

【請求項22】

請求項21記載の半導体装置の製造方法であって、

さらに、前記(h)工程後、

(i) 前記空洞部にアンダーフィルを充填する工程を有することを特徴とする半導体装置の製造方法。

【請求項23】

(a) 第1半導体基板の裏面から前記裏面とは反対側の素子形成面に形成された電極に達する孔を形成する工程と、

(b) 前記孔内を含む前記第1半導体基板の前記裏面上に第1導体膜を形成する工程と、

(c) 前記第1導体膜上に第2導体膜を形成する工程と、

(d) 前記第2導体膜をパターンングすることにより、前記第1半導体基板の前記裏面に形成されている前記第2導体膜に開口部を形成する工程と、

(e) 前記開口部をエッチング孔として前記第1導体膜をウェットエッチングすることにより、前記第1導体膜に空洞部を形成する工程とを備え、

平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第2導体膜のうち前記空洞部に突き出た部分が梁となる半導体装置の製造方法であって、

前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とする半導体装置の製造方法。

10

20

30

40

50

いことを特徴とする半導体装置の製造方法。

【請求項 2 4】

請求項 2 3 記載の半導体装置の製造方法であって、
前記 (c) 工程後、前記 (d) 工程前に、
(f) 前記第 2 導体膜上に第 3 導体膜を形成する工程と、
(g) 前記第 3 導体膜に前記開口部を形成する工程とを有し、
前記 (d) 工程は、前記第 3 導体膜に形成された前記開口部から露出する前記第 2 導体膜を除去することにより、前記第 2 導体膜を貫通する前記開口部を形成することを特徴とする半導体装置の製造方法。

【請求項 2 5】

請求項 2 4 記載の半導体装置の製造方法であって、
前記 (b) 工程で形成される前記第 1 導体膜を銅膜から形成し、
前記 (c) 工程で形成される前記第 2 導体膜をニッケル膜から形成し、
前記 (f) 工程で形成される前記第 3 導体膜を金膜から形成することを特徴とする半導体装置の製造方法。

【請求項 2 6】

請求項 2 3 記載の半導体装置の製造方法であって、さらに、
(h) パンプ電極を形成した第 2 半導体基板を用意する工程と、
(i) 前記 (e) 工程後、前記第 2 半導体基板に形成されている前記パンプ電極を、前記第 1 半導体基板に形成されている前記梁を介して、前記第 1 半導体基板に形成されている前記空洞部に挿入することにより、前記梁の復元力で前記梁と前記パンプ電極とを接続して、前記第 1 半導体基板と前記第 2 半導体基板を電氣的に接続し、かつ、前記第 1 半導体基板と前記第 2 半導体基板とを積層する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 2 7】

請求項 2 6 記載の半導体装置の製造方法であって、
さらに、前記 (i) 工程後、
(j) 前記空洞部にアンダーフィルを充填する工程を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置およびその製造方法に関し、特に、パンプ電極によって半導体チップ間あるいは半導体チップと配線基板とを電氣的に接続する半導体装置およびその製造に適用して有効な技術に関する。

【背景技術】

【0002】

特開平 1 0 - 1 6 3 2 6 7 号公報 (特許文献 1) には、加熱工程を不要にして、パンプ付きワークのパンプを基板のパッド上に簡単に固着でき、さらにはパッドやパンプの高密度・ファイン化にも対応できるパンプ付きワークの実装方法および実装基板を提供することを目的とする技術が記載されている。具体的には、基材のパッド上に第 1 メッキ層と第 2 メッキ層から成る導電部を形成する。パンプ付きワークのパンプの膨大部を導電部の孔部に強制的に嵌合し、導電部の突出部を膨大部のエッジに係止させる。これにより、パンプが孔部から抜け出さないようにするとともに、導電部にしっかり接触させることができるとしている。

【0003】

特開 2 0 0 4 - 1 2 3 5 7 号公報 (特許文献 2) には、狭ピッチ化が進行する半導体デバイスや超小型のペアチップに対応可能な技術が記載されている。具体的には、半導体デバイスの接続端子と電氣的に接続し、平面視してスパイラル形状を有するスパイラル状接触子を絶縁基板上に備えている。そして、スパイラル状接触子は、絶縁基板上に球状接続

10

20

30

40

50

端子との接触の際に、球状接続端子の形状に対応して変形可能となっており、半導体デバイスとの電氣的な接続を行うように構成されている。このとき、スパイラル状接触子の渦巻き部、幅が一定で、先端から根元に近づくに従って厚みが厚くなるとしている。

【0004】

特開2004-354179号公報(特許文献3)には、電子部品を装着してテストを行なうテスト用ソケットに関し、低コスト化および信頼性の向上を図ることを目的とする技術が記載されている。具体的には、半導体装置が装着され、この半導体装置に対してテストを行なうテスト用ソケットにおいて、層間接続を行なうためのビアが形成されると共に半導体装置の半田ボールが接続される位置に貫通孔が形成されてなる基材層を複数積層してなる基板部と、この基板部に配設されると共にビアと電氣的に接続され、かつ、半導体装置と電氣的に接続される電極部が形成されたコンタクト部とを具備するとしている。そして、このコンタクト部にはスリットが形成されている。これにより、半田ボールの接続時に、この接続に伴いコンタクト部が変位する。このため、半田ボールとコンタクト部との接触面積を増大させることができ、コンタクト部と半田ボールとを確実に電氣的に接続することができるとしている。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平10-163267号公報

【特許文献2】特開2004-12357号公報

20

【特許文献3】特開2004-354179号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

携帯電話機やデジタルカメラなどのモバイル機器には、1つの半導体パッケージの内部に複数の半導体チップを積層して搭載する、いわゆるSIP(System In Package)が広く使用されている。これは、半導体チップを積層して配置することにより、半導体チップを平面上に並べて配置する(平置きする)場合に比べて、実装面積を小さくすることができ、同一の実装面積で多数の半導体チップを搭載できるからである。すなわち、モバイル機器には持ち運びの利便性の観点から小型化が要求されており、この小型化を実現するために、実装面積を小さくすることができるSIPが使用されるのである。

30

【0007】

SIPでは、半導体チップを積層するが、積層された半導体チップ間の電氣的な接続は、例えば、下層に配置される半導体チップに形成された端子と、上層に配置される半導体チップに形成されたパンプ電極とを半田で電氣的に接続する。

【0008】

近年では、半導体装置の小型化のために、半導体チップ間を接続する接続部の高密度・狭ピッチ化が要求されており、高密度・狭ピッチに配置された端子とパンプ電極とを半田で接続する必要がある。しかし、半田を使用した接続では、半田を加熱して溶融(リフロー)させる工程が必要である。このとき、端子やパンプ電極から構成される接続部の高密度化や狭ピッチ化が進むと、半田の加熱溶融時に半田が流動化するため、隣り合う位置に配置されている端子上に形成されている半田同士が接合してショート不良が発生するという問題点がある。

40

【0009】

以上では、SIPを例に挙げて、積層された半導体チップ間の接続に半田を使用する場合を説明したが、半導体チップを積層するSIPに限らず、例えば、半導体チップと配線基板とをフリップチップ接続する場合も同様の問題が発生する。すなわち、半導体チップに形成されているパンプ電極を、配線基板に形成されている端子に半田を使用して接続する場合も、パンプ電極および端子の高密度化や狭ピッチ化に伴って、半田を介した端子間のショート不良が問題となる。

50

【0010】

本発明の目的は、パンプ電極によって半導体チップ間あるいは半導体チップと配線基板とを電氣的に接続する半導体装置において、特に、接続部の高密度化や狭ピッチ化が進んでも、接続不良の発生を低減できる技術を提供することにある。

【0011】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0012】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】

代表的な実施の形態による半導体装置は、(a)第1基板と、(b)前記第1基板上に形成され、かつ、パターニングされた第1導体膜と、(c)前記第1導体膜に形成された空洞部と、(d)前記第1導体膜上に形成され、かつ、一部が前記空洞部に突き出るようにパターニングされた第2導体膜と、(e)前記第2導体膜に形成された開口部とを備える。そして、平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第2導体膜のうち前記空洞部に突き出た部分が梁として機能する。このとき、前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とするものである。

【0014】

また、代表的な実施の形態による半導体装置は、(a)第1半導体基板と、(b)前記第1半導体基板の裏面から前記裏面とは反対側の素子形成面に達する孔と、(c)前記孔内を含む前記第1半導体基板の前記裏面に形成され、かつ、パターニングされた第1導体膜とを備える。そして、(d)前記第1半導体基板の前記裏面に形成されている前記第1導体膜に形成された空洞部と、(e)前記第1導体膜上に形成され、かつ、一部が前記空洞部に突き出るようにパターニングされた第2導体膜と、(f)前記第2導体膜に形成された開口部とを備える。このとき、平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第2導体膜のうち前記空洞部に突き出た部分が梁として機能する。そして、前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とするものである。

【0015】

さらに、代表的な実施の形態による半導体装置の製造方法は、(a)第1基板の第1面上に第1導体膜を形成する工程と、(b)前記第1導体膜上に第2導体膜を形成する工程と、(c)前記第2導体膜を貫通する開口部を形成する工程と、(d)前記開口部をエッチング孔として前記第1導体膜をウェットエッチングすることにより、前記第1導体膜に空洞部を形成する工程とを備える。そして、平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第2導体膜のうち前記空洞部に突き出た部分が梁となる。ここで、前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とするものである。

【0016】

また、代表的な実施の形態による半導体装置の製造方法は、(a)第1半導体基板の裏面から前記裏面とは反対側の素子形成面に形成された電極に達する孔を形成する工程と、(b)前記孔内を含む前記第1半導体基板の前記裏面上に第1導体膜を形成する工程と、(c)前記第1導体膜上に第2導体膜を形成する工程とを備える。そして、(d)前記第2導体膜をパターニングすることにより、前記第1半導体基板の前記裏面に形成されている前記第2導体膜に開口部を形成する工程と、(e)前記開口部をエッチング孔として前

10

20

30

40

50

記第 1 導体膜をウェットエッチングすることにより、前記第 1 導体膜に空洞部を形成する工程とを備える。ここで、平面的に前記開口部が前記空洞部に内包され、かつ、前記開口部と前記空洞部が一体化され、かつ、前記第 2 導体膜のうち前記空洞部に突き出た部分が梁となる。このとき、前記開口部の輪郭形状は、前記空洞部に突き出ている前記梁の根元から先端部に至る形状を縁取る形状を有し、前記開口部の平面上の面積は、前記梁の平面上の面積よりも大きいことを特徴とするものである。

【発明の効果】

【0017】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

10

【0018】

パンプ電極によって半導体チップ間あるいは半導体チップと配線基板とを電氣的に接続する半導体装置において、接続不良の発生を低減できる。

【図面の簡単な説明】

【0019】

【図 1】本発明の実施の形態 1 における半導体チップに形成されている接続部の構成を示す断面図である。

【図 2】接続部を形成した半導体チップと、パンプ電極を形成した半導体チップとを相対させた断面図である。

【図 3】接続部とパンプ電極との接続状態の一例を示す断面図である。

20

【図 4】接続部を形成した半導体チップと、パンプ電極を形成した半導体チップとを相対させた断面図である。

【図 5】接続部とパンプ電極との接続状態の他の一例を示す断面図である。

【図 6】接続部を形成した半導体チップと、パンプ電極を形成した半導体チップとを相対させた断面図である。

【図 7】接続部とパンプ電極との接続状態のさらに他の一例を示す断面図である。

【図 8】接続部の位置と端子の位置とが平面的に重なるように配置される例を示す断面図である。

【図 9】接続部を構成する主要な構成要素の寸法と、パンプ電極の先端部の寸法を示す図である。

30

【図 10】接続部の平面構造を示す図である。

【図 11】比較例の接続部の構造を示す図である。

【図 12】下層の半導体チップと上層の半導体チップとを積層する様子を示す図である。

【図 13】下層の半導体チップと上層の半導体チップとを積層する様子を示す断面図である。

【図 14】実施の形態 1 における半導体装置の製造工程を示す断面図である。

【図 15】図 14 に続く半導体装置の製造工程を示す断面図である。

【図 16】図 15 に続く半導体装置の製造工程を示す断面図である。

【図 17】図 16 に続く半導体装置の製造工程を示す断面図である。

【図 18】図 17 に続く半導体装置の製造工程を示す断面図である。

40

【図 19】図 18 に続く半導体装置の製造工程を示す断面図である。

【図 20】図 19 に続く半導体装置の製造工程を示す断面図である。

【図 21】図 20 に続く半導体装置の製造工程を示す断面図である。

【図 22】図 21 に続く半導体装置の製造工程を示す断面図である。

【図 23】実施の形態 2 における半導体基板に形成された接続部と貫通電極を示す図である。

【図 24】接続部と貫通電極を形成した半導体基板の構成を示す断面図である。

【図 25】実施の形態 2 における半導体装置の製造工程を示す断面図である。

【図 26】図 25 に続く半導体装置の製造工程を示す断面図である。

【図 27】図 26 に続く半導体装置の製造工程を示す断面図である。

50

- 【図 2 8】図 2 7 に続く半導体装置の製造工程を示す断面図である。
- 【図 2 9】図 2 8 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 0】図 2 9 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 1】図 3 0 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 2】図 3 1 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 3】図 3 2 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 4】図 3 3 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 5】図 3 4 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 6】図 3 5 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 7】図 3 6 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 8】図 3 7 に続く半導体装置の製造工程を示す断面図である。
- 【図 3 9】図 3 8 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 0】図 3 9 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 1】図 4 0 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 2】図 4 1 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 3】図 4 2 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 4】図 4 3 に続く半導体装置の製造工程を示す断面図である。
- 【図 4 5】複数の半導体チップを積層する様子を示す図である。
- 【図 4 6】複数の半導体チップを積層する様子を示す断面図である。
- 【発明を実施するための形態】

10

20

【0020】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0021】

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。

【0022】

さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

30

【0023】

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0024】

また、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。なお、図面をわかりやすくするために平面図であってもハッチングを付す場合がある。

40

【0025】

（実施の形態 1）

本実施の形態 1 では、主に複数の半導体チップを積層する例について説明する。積層された複数の半導体チップを電氣的に接続する方法としては、上層の半導体チップにパンプ電極を形成し、かつ、下層の半導体チップに端子を形成し、上層の半導体チップに形成されているパンプ電極を、下層に形成されている端子に半田を使用して接続する方法が考えられる。

【0026】

近年、半導体装置の小型化のために、半導体チップ間を接続する接続部の高密度・狭ピ

50

タッチ化が要求されており、高密度・狭ピッチに配置された端子とパンプ電極とを半田で接続する必要がある。このとき、半田を使用した接続では、半田を加熱して溶融（リフロー）させる工程が必要である。ところが、端子やパンプ電極から構成される接続部の高密度化や狭ピッチ化が進むと、半田の加熱溶融時に半田が流動化するため、隣り合う位置に配置されている端子上に形成されている半田同士が接合してショート不良が発生するおそれがある。つまり、半田を使用して上層の半導体チップと下層の半導体チップを接続する方法は、半導体チップ間を接続する端子およびパンプ電極の高密度・狭ピッチ化が進むにつれて、隣接する端子間をショートさせることなく端子とパンプ電極とを接続することが困難になってきている。

【0027】

そこで、本実施の形態1では、半田を使用することなく、上層の半導体チップと下層の半導体チップとを電氣的に接続する工夫を施している。以下では、上層の半導体チップと下層の半導体チップとを電氣的に接続する工夫について説明する。本実施の形態1では、上層の半導体チップにパンプ電極を形成し、このパンプ電極と電氣的に接続する下層の半導体チップの接続部に工夫を施している。

【0028】

図1は、下層の半導体チップに形成されている接続部CNTの構成を示す断面図である。図1において、半導体基板1Sの上（主面、素子形成面）には、MISFET（Metal Insulator Semiconductor Field Effect Transistor）などの半導体素子（図示せず）が形成されている。そして、半導体素子を形成した半導体基板1S上には、層間絶縁膜ILが形成されている。この層間絶縁膜ILには、多層配線（図示せず）が形成されており、多層配線は、半導体基板1Sに形成されている半導体素子と電氣的に接続されている。さらに、この層間絶縁膜ILの最上層には端子（基板電極）TEが形成されている。

【0029】

端子TEが形成された層間絶縁膜IL上には銅膜CFが形成され、この銅膜CF上にニッケル膜NFが形成されている。そして、ニッケル膜NFの表面に金膜AFが形成されている。このとき、接続部CNTは、層間絶縁膜IL上に形成されている銅膜CF、ニッケル膜NFおよび金膜AFを加工することにより形成されている。具体的に、接続部CNTは、金膜AFおよびニッケル膜NFを貫通するように形成された開口部OPを有している。そして、この開口部OPから露出する銅膜CFが除去されて、銅膜CFに空洞部CAが形成されている。このとき、銅膜CFに形成されている空洞部CAの大きさは、ニッケル膜NFおよび金膜AFに形成されている開口部OPの大きさよりも大きくなっている。したがって、空洞部CA上には、ニッケル膜NFおよび金膜AFからなる梁BMが突き出た構造となっている。つまり、本実施の形態1における接続部CNTは、銅膜CF、ニッケル膜NFおよび金膜AFを構成要素とし、銅膜CFに空洞部CAが形成され、かつ、ニッケル膜NFおよび金膜AFに開口部OPが形成された構造をしている。そして、空洞部CAが開口部OPを内包し、かつ、空洞部CAの大きさが開口部OPの大きさよりも大きくなっているため、空洞部CAの上部にニッケル膜NFおよび金膜AFよりなる梁BMが形成されていることになる。なお、銅膜CF、ニッケル膜NFおよび金膜AFは接続部CNTに接続される配線としても機能する。

【0030】

接続部CNTを構成する空洞部CAと開口部OPは接続されており一体化している。接続部CNTを構成する銅膜CFは、空洞部CAを形成し、かつ、端子TEと接続部CNTを電氣的に接続する機能を有している。接続部CNTを構成するニッケル膜NFは、梁BMを構成するための膜であり、このニッケル膜NFの膜厚によって梁BMの剛性が決まる。つまり、ニッケル膜NFは梁BMとして機能する膜であり、ニッケル膜NFは高い剛性を有していることから、梁BMとして使用されている。ニッケル膜NF上に形成されている金膜AFは、接続部CNTとパンプ電極とを低抵抗で接続するために形成される膜である。

【0031】

10

20

30

40

50

本実施の形態 1 における接続部 CNT は上記のように構成されており、以下に、この接続部 CNT とパンプ電極との接続形態について説明する。つまり、接続部 CNT を形成した下層の半導体チップと、パンプ電極を形成した上層の半導体チップとの接続構造について説明する。

【0032】

図 2 は、接続部 CNT を形成した半導体基板 1 S (下層の半導体チップ) と、パンプ電極 BMP 1 を形成した半導体基板 2 S (上層の半導体チップ) とを相対させた図である。図 2 において、半導体基板 1 S に形成された接続部 CNT の構成は図 1 で説明したものと同様である。一方、半導体基板 2 S には、図 2 の下面 (主面、素子形成面) に MISFE 10 T などの半導体素子が形成されており、この半導体素子を形成した半導体基板 2 S 上に層間絶縁膜 IL 2 が形成されている。この層間絶縁膜 IL 2 には多層配線が形成されており、多層配線は半導体基板 2 S に形成された半導体素子と電氣的に接続されている。そして、層間絶縁膜 IL 2 の最上層にパッドが形成されており、このパッド上にパンプ電極 BMP 1 が形成されている。

【0033】

パンプ電極 BMP 1 は、例えば、めっき法で形成された金膜から形成されている。このようにめっき法で形成されたパンプ電極 BMP 1 は、パンプ電極 BMP 1 の材料 (金膜) を溶融させていないので、変形しにくいという特性がある。

【0034】

上述したパンプ電極 BMP 1 を形成した半導体基板 2 S と、接続部 CNT を形成した半導体基板 1 S とを接続する。具体的に、図 2 に示すように、半導体基板 1 S に形成されている接続部 CNT と、半導体基板 2 S に形成されているパンプ電極 BMP 1 との位置合わせを実施する。その後、上層の半導体基板 2 S に荷重を加えることにより、下層の半導体基板 1 S に形成されている接続部 CNT に、上層の半導体基板 2 S に形成されているパンプ電極 BMP 1 を押し付ける。これにより、図 3 に示すように、上層のパンプ電極 BMP 1 と下層の接続部 CNT が接続される。具体的に、図 3 は、パンプ電極 BMP 1 と接続部 CNT との接続状態を示す図である。図 3 において、接続部 CNT にパンプ電極 BMP 1 を押し付けることにより、接続部 CNT を構成する梁 BM が曲がる (たわむ)。そして、さらに、パンプ電極 BMP 1 を接続部 CNT に押し付けると、パンプ電極 BMP 1 の先端部が空洞部 CA の底面に到達する。このとき、押し曲げられた梁 BM には復元力が働き、空洞部 CA の底面にまで挿入されたパンプ電極 BMP 1 を左右から挟む。このため、空洞部 CA に挿入されたパンプ電極 BMP 1 は、左右から梁 BM の復元力により固定される。このようにして、パンプ電極 BMP 1 を接続部 CNT に接続することができる。

【0035】

このとき、半導体基板 2 S に形成されている半導体素子は、層間絶縁膜 IL 2 に形成されている多層配線と多層配線上に形成されているパンプ電極 BMP 1 と電氣的に接続されている。そして、パンプ電極 BMP 1 は、接続部 CNT と接続されている。具体的に、パンプ電極 BMP 1 は梁 BM で固定されていることから、パンプ電極 BMP 1 は、梁 BM を構成するニッケル膜 NF および金膜 AF と接続される。そして、ニッケル膜 NF は銅膜 CF と接続され、かつ、銅膜 CF は層間絶縁膜 IL 1 上に形成されている端子 TE と接続されていることから、パンプ電極 BMP 1 は、接続部 CNT を介して端子 TE と接続される。さらに、端子 TE は、層間絶縁膜 IL 1 に形成された多層配線および多層配線の下層に形成された半導体素子と接続されている。したがって、半導体基板 2 S に形成されているパンプ電極 BMP 1 と、半導体基板 1 S に形成されている接続部 CNT とを接続することにより、半導体基板 2 S に形成されている半導体素子と、半導体基板 1 S に形成されている半導体素子とを電氣的に接続することができる。ここで、パンプ電極 BMP 1 には接続部 CNT を構成する梁 BM が接続されているが、梁 BM の表面には金膜 AF が形成されているので、パンプ電極 BMP 1 と接続部 CNT との接触抵抗を小さくすることができる。

【0036】

以上のように、本実施の形態 1 の第 1 特徴点は、図 3 に示すように、半導体基板 1 S に

形成した接続部 CNT に、半導体基板 2 S に形成したパンプ電極 BMP 2 を挿入することにより、接続部 CNT とパンプ電極 BMP 1 とを接続することにある。詳細には、接続部 CNT を、銅膜 CF に形成された空洞部 CA と、空洞部 CA 上に形成されたニッケル膜 NF および金膜 AF からなる梁 BM と、梁 BM の間に形成された開口部 OP から構成することにより、パンプ電極 BMP 1 を開口部 OP から空洞部 CA 内に挿入し、パンプ電極 BMP 1 を挿入することにより変形した梁 BM の復元力でパンプ電極 BMP 1 を固定することができる。この結果、本実施の形態 1 によれば、パンプ電極 BMP 1 と接続部 CNT とを半田を使用せずに接続することができる。つまり、本実施の形態 1 では、空洞部 CA にパンプ電極 BMP 1 を挿入し、かつ、空洞部 CA に突き出るように配置された梁 BM の変形による復元力でパンプ電極 BMP 1 を固定するように構成している。このため、本実施の形態 1 では、半田を使用せずに、パンプ電極 BMP 1 を接続部 CNT へ機械的に固定することができる。このことは、パンプ電極 BMP 1 と接続部 CNT の接続に半田を使用しないので、接続部 CNT およびパンプ電極 BMP 1 の高密度化や狭ピッチ化が行なわれても、隣接する接続部 CNT 間や隣接するパンプ電極 BMP 1 間でのショート不良を抑制できることを意味している。言い換えれば、本実施の形態 1 では、パンプ電極 BMP 1 と接続部 CNT との接続に溶融した半田を使用しないために、半田ブリッジによるショート不良を抑制することができ、半導体装置の信頼性を向上することができるのである。

10

20

30

40

50

【0037】

図 2 および図 3 では、例えば、めっき法で形成された変形しにくいパンプ電極 BMP 1 を接続部 CNT に挿入して接続する例を説明したが、次に、変形しやすいパンプ電極 BMP 2 を接続部 CNT に挿入して接続する例について説明する。

【0038】

図 4 は、接続部 CNT を形成した半導体基板 1 S (下層の半導体チップ) と、パンプ電極 BMP 2 を形成した半導体基板 2 S (上層の半導体チップ) とを相対させた図である。図 4 において、半導体基板 1 S に形成された接続部 CNT の構成は図 1 で説明したものと同様である。一方、半導体基板 2 S に形成されたパンプ電極 BMP 2 は、図 2 で説明したパンプ電極 BMP 1 とは形成方法が異なっている。つまり、図 4 におけるパンプ電極 BMP 2 は、例えば、スタッドパンプ電極のように変形しやすいパンプ電極から構成されている。スタッドパンプ電極とは、金線を溶融させてキャピラリと呼ばれる型に押し付けることにより成形したパンプ電極であり、一度溶融させているため、変形しやすいという特性を有している。

【0039】

上述したパンプ電極 BMP 2 を形成した半導体基板 2 S と、接続部 CNT を形成した半導体基板 1 S とを接続する。具体的に、図 4 に示すように、半導体基板 1 S に形成されている接続部 CNT と、半導体基板 2 S に形成されているパンプ電極 BMP 2 との位置合わせを実施する。その後、上層の半導体基板 2 S に荷重を加えることにより、下層の半導体基板 1 S に形成されている接続部 CNT に、上層の半導体基板 2 S に形成されているパンプ電極 BMP 2 を押し付ける。これにより、図 5 に示すように、上層のパンプ電極 BMP 2 と下層の接続部 CNT が接続される。具体的に、図 5 は、パンプ電極 BMP 2 と接続部 CNT との接続状態を示す図である。図 5 において、接続部 CNT にパンプ電極 BMP 2 を押し付けることにより、接続部 CNT を構成する梁 BM が曲がる(たわむ)。そして、さらに、パンプ電極 BMP 2 を接続部 CNT に押し付けると、パンプ電極 BMP 2 の先端部が空洞部 CA の底面に到達する。このとき、押し曲げられた梁 BM には復元力が働き、空洞部 CA の底面にまで挿入されたパンプ電極 BMP 2 を左右から挟む。このため、空洞部 CA に挿入されたパンプ電極 BMP 2 は、左右から梁 BM の復元力により固定される。さらに、この状態で、パンプ電極 BMP 2 に荷重を加えると、パンプ電極 BMP 2 が塑性変形し、パンプ電極 BMP 2 の先端部が横方向に広がる。この結果、梁 BM の復元力に加えて、梁 BM とパンプ電極 BMP 2 がかしめられるので、パンプ電極 BMP 2 と接続部 CNT の接合力が向上する。このようにして、パンプ電極 BMP 2 を接続部 CNT に接続することができる。

【 0 0 4 0 】

続いて、半球状で比較的柔らかいパンプ電極 B M P 3 を接続部 C N T に挿入して接続する例について説明する。図 6 は、接続部 C N T を形成した半導体基板 1 S (下層の半導体チップ)と、パンプ電極 B M P 3 を形成した半導体基板 2 S (上層の半導体チップ)とを相対させた図である。図 6 において、半導体基板 1 S に形成された接続部 C N T の構成は図 1 で説明したものと同様である。一方、半導体基板 2 S に形成されたパンプ電極 B M P 3 は、図 2 で説明したパンプ電極 B M P 1 や図 4 で説明したパンプ電極 B M P 2 とは材質が異なり、例えば、半田から構成されている。この半田から構成されているパンプ電極 B M P 3 は、半球状で比較的柔らかな構造をしている。

【 0 0 4 1 】

上述したパンプ電極 B M P 3 を形成した半導体基板 2 S と、接続部 C N T を形成した半導体基板 1 S とを接続する。具体的に、図 6 に示すように、半導体基板 1 S に形成されている接続部 C N T と、半導体基板 2 S に形成されているパンプ電極 B M P 3 との位置合わせを実施する。その後、上層の半導体基板 2 S に荷重を加えることにより、下層の半導体基板 1 S に形成されている接続部 C N T に、上層の半導体基板 2 S に形成されているパンプ電極 B M P 3 を押し付ける。これにより、図 7 に示すように、上層のパンプ電極 B M P 3 と下層の接続部 C N T が接続される。具体的に、図 7 は、パンプ電極 B M P 3 と接続部 C N T との接続状態を示す図である。図 7 において、接続部 C N T にパンプ電極 B M P 3 を押し付けると、接続部 C N T を構成する梁 B M が曲がり始めるとともに、柔らかいパンプ電極 B M P 3 も梁 B M のたわみに沿って変形する。そして、さらに、パンプ電極 B M P 3 を接続部 C N T に押し付けると、パンプ電極 B M P 3 の先端部が空洞部 C A の底面に到達する。このとき、押し曲げられた梁 B M には復元力が働き、空洞部 C A の底面にまで挿入されたパンプ電極 B M P 3 を左右から挟む。このため、空洞部 C A に挿入されたパンプ電極 B M P 3 は、左右から梁 B M の復元力により固定される。このようにして、パンプ電極 B M P 3 を接続部 C N T に接続することができる。

【 0 0 4 2 】

以上のことから、本実施の形態 1 における接続部 C N T は、様々な材質や形状のパンプ電極 B M P 1 ~ B M P 3 と接続することができる。すなわち、本実施の形態 1 による接続部 C N T は、パンプ電極 B M P 1 ~ B M P 3 の種類を問わず、半導体基板 1 S (下層の半導体チップ)と半導体基板 2 S (上層の半導体チップ)とを接続することができる。

【 0 0 4 3 】

次に、本実施の形態 1 における接続部 C N T と端子 T E との位置関係について説明する。例えば、図 1 ~ 図 7 では、接続部 C N T の位置と端子 T E の位置とは、平面的に離れた位置に形成されている。この場合、接続部 C N T と端子 T E との電気的な接続は、接続部 C N T を構成する銅膜 C F によって行なわれる。すなわち、接続部 C N T にパンプ電極 B M P 1 ~ B M P 3 が接続されると、パンプ電極 B M P 1 ~ B M P 3 は梁 B M と接触する。この梁 B M は、ニッケル膜 N F と金膜 A F との積層膜から形成され、銅膜 C F と電気的に接続される。さらに、銅膜 C F は端子 T E と接続されている。したがって、パンプ電極 B M P 1 ~ B M P 3 は、接続部 C N T を介して銅膜 C F により端子 T E と接続される。このとき、パンプ電極 B M P 1 ~ B M P 3 が梁 B M と接触すれば、必然的に、梁 B M と接続されている銅膜 C F を介して端子 T E と接続することができるので、パンプ電極 B M P 1 ~ B M P 3 と端子 T E とを安定して接続することができる。

【 0 0 4 4 】

これに対し、例えば、図 8 では、接続部 C N T の位置と端子 T E の位置とが平面的に重なるように配置されている。言い換えれば、接続部 C N T を構成する空洞部 C A の底部に端子 T E が形成されている。この場合、空洞部 C A の底部に形成されている端子 T E と、パンプ電極 B M P とを直接接続することができる。したがって、接続部 C N T の周辺部に端子 T E を配置する必要がなくなるため、接続部 C N T と端子 T E とを含む接続構造を形成するスペースを小さくすることができる。この結果、図 8 に示す接続構造によれば、半

10

20

30

40

50

導体装置の小型化を推進できる利点がある。

【0045】

本実施の形態1における第1特徴点は、図9に示すように、接続部CNTを、銅膜CFに形成された空洞部CAと、空洞部CA上に形成されたニッケル膜NFおよび金膜AFからなる梁BMと、梁BMの間に形成された開口部OPから構成することにより、パンプ電極BMPを開口部OPから空洞部CA内に挿入し、パンプ電極BMPを挿入することにより変形した梁BMの復元力でパンプ電極BMPを固定する点にある。この第1特徴点により、パンプ電極BMPを接続部CNTに接続することができるが、パンプ電極BMPと接続部CNTの接続を良好にする観点からは、以下に示す関係を満たしていることが望ましい。この関係について図9を参照しながら説明する。

10

【0046】

まず、図9は、接続部CNTを構成する主要な構成要素の寸法と、パンプ電極BMPの先端部の寸法を示す図である。図9において、開口部OPの径をaとしている。すなわち、開口部OPの径を言い換えると、複数の梁BMの先端部間の距離をaとしている。そして、パンプ電極BMPの先端部の径をbとしている。このとき、条件 $a < b$ が成立していることが望ましい。なぜなら、開口部OPの径(a)がパンプ電極BMPの先端部の径(b)よりも小さければ、パンプ電極BMPを開口部OPに挿入した場合、梁BMにパンプ電極BMPが接触し、パンプ電極BMPを挿入するにしたがって梁BMが変形し、変形した梁BMによる復元力で挿入されたパンプ電極BMPを固定することができるからである。

20

【0047】

また、梁BMの長さをcとしており、空洞部CAの深さをdとしている。空洞部CAの深さは、言い換えれば、銅膜CFの厚さということもできる。このとき、条件 $c < d$ が成立していることが望ましい。なぜなら、梁BMの長さ(c)が空洞部CAの深さ(d)よりも小さければ、パンプ電極BMPが空洞部CA内に挿入されたとき、梁BMが空洞部CAの底部に接触してパンプ電極BMPの空洞部CAへの挿入が妨げられることや、梁BMが空洞部CAの底部に接触して折れ曲がって折れてしまうことを抑制できるからである。これらの条件($a < b$ 、 $c < d$)を満たすことにより、パンプ電極BMPと接続部CNTの接続を良好にすることができる。

【0048】

上述した記載では、本実施の形態1における接続部CNTの特徴(第1特徴点)を断面構造の観点から説明したが、次に、本実施の形態1における接続部CNTのさらなる特徴を平面構造の観点から説明する。

30

【0049】

図10は、本実施の形態1における接続部CNTの平面構造を示す図である。図10において、半導体基板1S上に接続部CNTが形成されている。この接続部CNTは、半導体基板1S上に形成された導体膜CON(ニッケル膜NF+金膜AF)を有し、この導体膜CONには、導体膜CONを貫通する開口部OPが形成されている。この開口部OPの下層には、開口部OPと一体化された空洞部CAが形成されている。この空洞部CAは、開口部OPを平面的に内包し、かつ、空洞部CAの大きさが開口部OPの大きさよりも大きくなるように形成されている。そして、開口部OP上には導体膜CONからなる複数の梁BMが形成されており、この複数の梁BMは開口部OPに突き出すように形成されている。このように構成されている接続部CNTにおいて、図10のA-A線で切断した断面が、例えば、図1などに該当する。

40

【0050】

本実施の形態1の第2特徴点は、平面的に開口部OPが空洞部CAに内包され、かつ、開口部OPと空洞部CAが一体化され、かつ、導体膜CONのうち空洞部CAに突き出た部分が梁BMとなる接続部CNTにおいて、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有している点にある。すなわち、本実施の形態1における開口部OPは、隣接する梁BMの間において、梁BMの根元

50

から先端部に至るまで大きく開口されている。特に、開口部OPの平面上の面積は、梁BMの平面上の面積よりも大きくなっている。これにより、開口部OPの下層に形成される空洞部CAを容易に作ることができるのである。

【0051】

具体的に、本実施の形態1では、開口部OPから露出する下地膜（銅膜）をウェットエッチングすることにより空洞部CAを形成している。このとき、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有しており、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されていると、開口部OPから露出する下地膜の表面積が大きくなる。この場合、エッチング液の循環もよくなり、エッチング速度が速くなる利点がある。さらに、開口部OPの下層に空洞部CAを形成するためのエッチング面積も少なくすることができる。つまり、空洞部CAは、梁BMの下層に空洞を形成するためのものであるが、隣接する梁BMの間において、開口部OPの形状が梁BMの根元から先端部に至るまで大きく開口されていると、開口部OPから露出する下地膜の表面積が大きくなるため、大きな露出領域の各領域からエッチングが進行する。このため、梁BMの下層に形成される空洞部CAをより少ないエッチング量で形成することができるのである。このように本実施の形態1によれば、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有し、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されている形状をしていることから（第2特徴点）、空洞部CAを形成するエッチング量を低減することができるとともに、エッチング速度を速くすることができる。このことは、空洞部CAを形成するための処理時間が短くなることを意味し、これにより、コストの削減を図ることができることを意味している。特に、開口部OPの平面上の面積が、梁BMの平面上の面積よりも大きくなっていると上述した効果は大きくなる。

10

20

【0052】

ここで、例えば、図11に示すような接続部CNT2の構造を考える。この接続部CNT2は、中央部に円形の開口部OPTが形成されており、この開口部OPTの外側に梁BM2が形成されている。このとき、梁BM2は、開口部OPTから放射状に形成されたスリットSLによって分割されて梁BM2となっている。このような接続部CNT2において、開口部OPTの下層に空洞部を形成することを考える。この場合、開口部OPTから露出する下地膜をウェットエッチングすることにより、梁BMの下層に空洞部CAを形成する。

30

【0053】

しかし、接続部CNT2の構成では、本実施の形態1の接続部CNTと異なり、開口部OPTの輪郭形状が、空洞部に突き出ている梁BM2の根元から先端部に至る形状を縁取る形状をしておらず、隣接する梁BM2の間において、梁BM2の根元から先端部に至るまで大きく開口されていない。つまり、接続部CNT2では、隣接する梁BM2の間には線状のスリットSLが形成されているだけである。このため、エッチング液は、開口部OPTからしか内部に浸入しないこととなり、空洞部を形成するエッチングは図11に示すように、開口部OPTから同心円状に進むことになる。この場合、開口部OPTから露出する露出領域が小さいことからエッチング液の循環が悪くなるとともに、露出領域の表面積が小さいことから、同時にエッチングされる領域も狭くなる。さらに、エッチングが同心円状に進むことから、梁BM2の下層全体に空洞部を形成するエッチング量も大きくなる。このことは、空洞部を形成するための処理時間が長くなることを意味し、これにより、コストの上昇を招くことになる。

40

【0054】

これに対し、本実施の形態1では、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有し、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されている形状をしていることから（第2特徴点）、空洞部CAを形成するエッチング量を低減することができるとともに、エッチング速度を速くすることができる利点を有するのである。

50

【 0 0 5 5 】

さらに、本実施の形態 1 では、上述した第 2 特徴点により別の効果も奏する。例えば、接続部 CNT にパンプ電極を挿入して複数の半導体チップを積層した構造では、複数の半導体チップ間にアンダーフィルと呼ばれる樹脂を注入することが行なわれる。このアンダーフィルは、半導体装置に熱負荷が加わった場合に、材質間の熱膨張率の相違による剥がれを抑制して接着効果を高める機能を有している。このとき、本実施の形態 1 の接続部 CNT のように、隣接する梁 BM の間において、梁 BM の根元から先端部に至るまで大きく開口されている形状をしていると、この接続部 CNT にパンプ電極 BMP を挿入した後も、各梁 BM の根元に隙間が生じている。したがって、アンダーフィルを半導体チップ間に注入すると、梁 BM の根元に生じている隙間を介してアンダーフィルが接続部 CNT の内部にまで充填される。このため、接続部 CNT とこの接続部 CNT に挿入されているパンプ電極 BMP との接続強度が隙間をアンダーフィルで充填することにより向上するのである。すなわち、本実施の形態 1 によれば、開口部 OP の輪郭形状が、空洞部 CA に突き出ている梁 BM の根元から先端部に至る形状を縁取る形状を有し、隣接する梁 BM の間において、梁 BM の根元から先端部に至るまで大きく開口されている形状をできるように構成することにより、エッチング処理時間の短縮だけでなく、接続部 CNT とパンプ電極 BMP 間の接続強度の向上も図ることができるのである。

10

【 0 0 5 6 】

次に、本実施の形態 1 における第 3 特徴点について説明する。本実施の形態 1 における第 3 特徴点は、梁 BM の構造に対する工夫にある。具体的に、図 10 に示すように、梁 BM の幅は、梁 BM の先端部から梁 BM の根元に向かって大きくなっている点に特徴がある。つまり、梁 BM を、いわゆる平等強さの梁から構成する。これにより、梁 BM を介して接続部 CNT にパンプ電極 BMP を挿入したとき、梁 BM にかかる応力を均一にすることができ、梁 BM の応力に対する耐性を向上させることができる。

20

【 0 0 5 7 】

例えば、梁 BM の幅を先端部から根元まで同じ大きさにすると、梁 BM にかかる応力が根元に集中する。すると、梁 BM が根元から折れてしまうおそれがある。そこで、梁 BM の幅を先端部から根元に向かって大きくするように梁 BM を構成することにより、梁 BM の根元の応力に対する耐性を向上することができる。つまり、梁 BM の幅を先端部から根元に向かって大きくするように構成することにより、梁 BM の全体にかかる応力を均一にすることができる。この結果、梁 BM の根元に過大な応力が印加されることを抑制することができ、梁 BM の曲げ応力に対する耐性を向上することができる。したがって、本実施の形態 1 によれば、梁 BM の構成をいわゆる平等強さの梁構造とする第 3 特徴点により、梁 BM の強度を確保することができ、接続部 CNT の信頼性を向上することができる。

30

【 0 0 5 8 】

さらに、本実施の形態 1 では、梁 BM の先端部や根元の形状に丸みをもたせている。これにより、梁 BM に荷重が加わった場合、先端部や根元に荷重が集中することを抑制できる。なお、図 10 では、接続部 CNT に 4 つの梁 BM を形成している例を示しているが、これに限らず、5 本や 6 本のように 4 本よりも多くてもよいし、3 本や 2 本のように 4 本よりも少なくてもよい。さらには、1 本の梁 BM だけを形成する場合であってもよい。

40

【 0 0 5 9 】

本実施の形態 1 における接続部 CNT は上記のように構成されており、以下に、この接続部 CNT とパンプ電極 BMP によって、複数の半導体チップを電氣的に接続しながら、3 次元的に積層する接続例について説明する。

【 0 0 6 0 】

図 12 は、半導体基板（下層の半導体チップ）1 S と半導体基板（上層の半導体チップ）2 S とを積層する様子を示す図である。図 12 において、下層の半導体基板 1 S に複数の接続部 CNT が形成され、上層の半導体基板 2 S に複数のパンプ電極が形成されている。半導体基板 1 S は矩形形状（四角形状）をしており、半導体基板 1 S の周辺部（辺）に沿って、複数の接続部 CNT が配列している。例えば、半導体基板 1 S に形成されている

50

複数の接続部CNTは、ペリフェラル配置で配置されているが、接続部CNTの配置は、ペリフェラル配置に限定されない。一方、半導体基板2Sも矩形形状（四角形状）をしており、半導体基板2Sの周辺部（辺）に沿って複数のパンプ電極BMPが形成されている。このパンプ電極BMPは、接続部CNTに対応するように配置されている。

【0061】

図13は、半導体基板1Sに形成した接続部CNTと、半導体基板2Sに形成したパンプ電極BMPとを接続した様子を示す断面図である。図13に示すように、半導体基板1Sに形成された接続部CNTのそれぞれに、半導体基板2Sに形成されたパンプ電極BMPのそれぞれは挿入されている。これにより、半導体基板1Sと半導体基板2Sとを電気的に接続しながら、3次元的に積層することができる。つまり、本実施の形態1では、図13に示すように、空洞部CAにパンプ電極BMPを挿入し、かつ、空洞部CAに突き出るように配置された梁BMの変形による復元力でパンプ電極BMPを固定するように構成している。このため、本実施の形態1では、半田を使用せずに、パンプ電極BMPを接続部CNTへ機械的に固定することができる。したがって、パンプ電極BMPと接続部CNTの接続に半田を使用しないので、接続部CNTおよびパンプ電極BMPの高密度化や狭ピッチ化が行なわれても、隣接する接続部CNT間や隣接するパンプ電極BMP間でのショート不良を抑制できる。言い換えれば、本実施の形態1では、パンプ電極BMPと接続部CNTとの接続に溶融した半田を使用しないために、半田ブリッジによるショート不良を抑制することができ、半導体装置の信頼性を向上することができる。

10

【0062】

このとき、本実施の形態1では、図10に示すように、梁BMの構成をいわゆる平等強さの梁構造とすることにより（第3特徴点）、梁BMの強度を確保することができ、接続部CNTの信頼性を向上することができる。

20

【0063】

さらに、半導体基板1Sと半導体基板2Sの間にはアンダーフィルUFが注入されている。本実施の形態1では、図10に示すように、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有し、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されている形状をしていることから（第2特徴点）、接続部CNTにパンプ電極BMPを挿入した後も、各梁BMの根元に隙間が生じている。したがって、アンダーフィルUFを半導体基板1Sと半導体基板2Sとの間に注入すると、梁BMの根元に生じている隙間を介してアンダーフィルUFが接続部CNTの内部にまで充填される。このため、接続部CNTとこの接続部CNTに挿入されているパンプ電極BMPとの接続強度が向上している。

30

【0064】

なお、図12および図13では、半導体基板（半導体チップ）1Sと、半導体基板（半導体チップ）2Sを3次元的に積層する例について説明したが、本実施の形態1における接続部CNTとパンプ電極BMPによる接続は、半導体基板（半導体チップ）と配線基板との接続にも応用することができる。例えば、配線基板に接続部を形成し、半導体基板にパンプ電極を形成する。そして、半導体基板に形成されたパンプ電極を配線基板に形成された接続部に挿入することにより、配線基板と半導体基板とを接続することができる（フリップチップ接続）。

40

【0065】

次に、本実施の形態1における半導体装置の製造方法について図面を参照しながら説明する。以下に示す半導体装置の製造方法では、本実施の形態1の特徴である接続部CNTを形成する工程について説明する。

【0066】

まず、図14に示すように、半導体基板1Sの上面（主面、素子形成面）に通常の技術を使用することにより、MISFETなどの半導体素子（図示せず）を形成する。そして、半導体素子を形成した半導体素子上に層間絶縁膜ILを形成する。その後、層間絶縁膜ILの層間に多層配線（図示せず）を形成し、層間絶縁膜ILの最上層に端子TEを形成

50

する。このとき、層間絶縁膜 I L の最上層に形成されている端子 T E は、層間絶縁膜 I L の内部に形成されている多層配線を介して、半導体基板 1 S に形成されている半導体素子と電氣的に接続されている。

【 0 0 6 7 】

次に、図 1 5 に示すように、端子 T E を形成した層間絶縁膜 I L 上に銅膜 C F を形成する。銅膜 C F は、例えば、スパッタリング法を使用することにより形成することができる。この銅膜 C F には、後述する工程でウェットエッチングすることにより梁の下層に空洞部を形成して接続部 C N T を形成するため、梁の可動範囲は十分に得られるように銅膜 C F の膜厚が設定される。例えば、銅膜 C F の膜厚は、約 1 0 μm である。銅膜 C F の形成方法は、スパッタリング法のほか、スパッタリング法で 0 . 3 μm ~ 1 μm の銅膜 C F を形成した後、電解めっき法で 1 0 μm の厚さの銅膜 C F を形成することもできる。

10

【 0 0 6 8 】

続いて、図 1 6 に示すように、銅膜 C F 上にニッケル膜 N F を形成する。ニッケル膜 N F は、例えば、スパッタリング法を使用することにより形成することができる。このニッケル膜 N F は、後述する梁を構成する部材であり、ニッケル膜 N F の厚さによって梁の剛性、つまり、梁のばね定数が決定される。梁はパンプ電極を挿入した際、梁の復元力によって十分な接合力を得る必要があり、この梁の復元力は、ニッケル膜 N F の膜厚によって決定される。したがって、ニッケル膜 N F の膜厚は、例えば、5 μm である。

【 0 0 6 9 】

その後、図 1 7 に示すように、ニッケル膜 N F 上に金膜 A F を形成する。金膜 A F は、例えば、スパッタリング法を使用することにより形成することができる。金膜 A F は、梁とパンプ電極との接触抵抗を低抵抗とするために設けられる膜であるため、金膜 A F の膜厚は薄くてよい。例えば、金膜 A F の膜厚は、約 0 . 2 μm とする。

20

【 0 0 7 0 】

次に、図 1 8 に示すように、金膜 A F 上にレジスト膜 F R 1 を塗布した後、このレジスト膜 F R 1 に対して露光・現像処理を施すことにより、レジスト膜 F R 1 に開口部 O P を形成する。そして、図 1 9 に示すように、開口部 O P から露出する金膜 A F を除去する。金膜 A F を除去するには、例えば、ミリング法を使用することもできるし、その他、ドライエッチング法や A u エッチング溶液を使用したウェットエッチングを使用することもできる。

30

【 0 0 7 1 】

続いて、図 2 0 に示すように、開口部 O P から露出するニッケル膜 N F を除去する。ニッケル膜 N F の除去は、例えば、ミリング法を使用することにより実施できる。なお、レジスト膜 F R 1 に形成された開口部 O P から露出する金膜 A F とニッケル膜 N F を除去する工程は、一括して行なうことができる。

【 0 0 7 2 】

次に、図 2 1 に示すように、銅のエッチャントによるウェットエッチングを実施することにより、開口部 O P から露出する銅膜 C F を除去する。銅膜 C F をウェットエッチングすることにより、銅膜 C F に空洞部 C A が形成される。ウェットエッチングは、等方性エッチングであるため、開口部 O P の直下にある銅膜 C F だけでなく、横方向に回り込むようにエッチングが進行し、空洞部 C A が形成される。

40

【 0 0 7 3 】

このとき、開口部 O P の輪郭形状が図 1 0 に示すような形状となっており、開口部 O P から露出する下地膜 (銅膜 C F) の表面積が大きくなる。この場合、エッチング液の循環もよくなり、エッチング速度が速くなる利点がある。さらに、大きな露出領域の各領域からエッチングが進行する。このため、空洞部 C A をより少ないエッチング量で形成することができる。このように本実施の形態 1 によれば、開口部 O P の輪郭形状が、図 1 0 に示す形状をしていることから (第 2 特徴点) 、空洞部 C A を形成するエッチング量を低減することができるとともに、エッチング速度を速くすることができる。

【 0 0 7 4 】

50

空洞部 C A は開口部 O P を内包し、かつ、空洞部 C A の大きさが開口部 O P の大きさよりも大きくなる。このことから、空洞部 C A の上部にニッケル膜 N F および金膜 A F よりなる梁 B M が形成される。

【 0 0 7 5 】

その後、図 2 2 に示すように、アセトン洗浄や酸素を使用したアッシングにより、レジスト膜 F R 1 を除去する。このようにして、半導体基板 1 S に梁構造を有する接続部 C N T を形成することができる。

【 0 0 7 6 】

本実施の形態 1 による説明の最後に先行技術文献との差異について説明する。まず、先行技術文献 1 (特開平 1 0 - 1 6 3 2 6 7 号公報) との差異について説明する。先行技術文献 1 には、基材のパッド上に第 1 メッキ層と第 2 メッキ層からなる導電部を形成し、導電部を構成する第 2 メッキ層の先端部が突出して突出部となっている構造が記載されている。そして、この導電部にパンプ電極を強制的に挿入し、導電部の突出部をパンプ電極のエッジに係止させることにより導電部とパンプ電極とを接続するとしている。

10

【 0 0 7 7 】

ここで、本実施の形態 1 における第 1 特徴点は、例えば、図 3 に示すように、空洞部 C A にパンプ電極 B M P 1 を挿入し、かつ、空洞部 C A に突き出るように配置された梁 B M の変形による復元力でパンプ電極 B M P 1 を固定するように構成する点にある。つまり、本実施の形態 1 では、梁 B M の復元力によってパンプ電極 B M P 1 を固定する構造であるのに対し、先行技術文献 1 に記載された技術は、導電部の突出部にパンプ電極のエッジに係止させることにより固定する点で相違する。そして、この固定方法の相違から、本実施の形態 1 では、接合するパンプの形状にあまり制限なく適用可能であるのに対し、先行技術文献 1 では、接合するパンプの形状が 2 段形状となってエッジが突出した形状である必要がある。さらに、本実施の形態 1 では、接続部の断面構造だけでなく平面構造にも特徴がある。具体的に本実施の形態 1 の第 2 特徴点は、図 1 0 に示すように、開口部 O P の輪郭形状が、空洞部 C A に突き出ている梁 B M の根元から先端部に至る形状を縁取る形状を有し、隣接する梁 B M の間において、梁 B M の根元から先端部に至るまで大きく開口されている形状をしている点にある。そして、特に、開口部 O P の平面上の面積は、梁 B M の平面上の面積よりも大きくなっている。また、本実施の形態 1 の第 3 特徴点は、図 1 0 に示すように、梁 B M の幅を、梁 B M の先端部から梁 B M の根元に向かって大きくする点にある。このような本実施の形態 1 の平面構造における特徴点(第 2 特徴点や第 3 特徴点)について、先行技術文献 1 には記載も示唆もされていない。したがって、先行技術文献 1 から本実施の形態 1 における技術的思想を想到するのは当業者といえども困難である。

20

30

【 0 0 7 8 】

続いて、先行技術文献 2 (特開 2 0 0 4 - 1 2 3 5 7 号公報) において、スパイラル状接触子は、絶縁基板上に球状接続端子との接触の際に、球状接続端子の形状に対応して変形可能となっており、半導体デバイスとの電気的な接続を行うように構成されている。このとき、スパイラル状接触子の渦巻き部、幅が一定で、先端から根元に近づくに従って厚みが厚くなるとしている。

【 0 0 7 9 】

ここで、本実施の形態 1 における第 1 特徴点は、例えば、図 3 に示すように、空洞部 C A にパンプ電極 B M P 1 を挿入し、かつ、空洞部 C A に突き出るように配置された梁 B M の変形による復元力でパンプ電極 B M P 1 を固定するように構成する点にある。したがって、本実施の形態 1 では、梁 B M の復元力によってパンプ電極 B M P 1 を固定する構造であるのに対し、先行技術文献 2 に記載された技術は、スパイラル状接触子の変形により固定する点で相違する。さらに、先行技術文献 2 には、本実施の形態 1 の平面構造における特徴点(第 2 特徴点)について、記載も示唆もされていない。したがって、先行技術文献 2 から本実施の形態 1 における技術的思想を想到するのは当業者といえども困難である。

40

【 0 0 8 0 】

次に、先行技術文献 3 (特開 2 0 0 4 - 3 5 4 1 7 9 号公報) には、スリットが形成さ

50

れたコンタクト部が記載されている。これにより、半田ボールの接続時に、この接続に伴いコンタクト部が変位する。このため、半田ボールとコンタクト部との接触面積を増大させることができ、コンタクト部と半田ボールとを確実に電氣的に接続することができるとしている。

【0081】

しかし、先行技術文献3に記載されたスリットを有するコンタクト部は、本実施の形態1の接続部CNTと異なり、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状をしておらず、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されていない。つまり、先行技術文献3のコンタクト部では、スリットが形成されているだけである。これに対し、本実施の形態1では、開口部OPの輪郭形状が、空洞部CAに突き出ている梁BMの根元から先端部に至る形状を縁取る形状を有し、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されている形状をしていることから（第2特徴点）、空洞部CAを形成するエッチング量を低減することができるとともに、エッチング速度を速くすることができる利点を有するのである。特に、開口部OPの平面上の面積は、梁BMの平面上の面積よりも大きくなっていることにより顕著な効果が得られるのである。さらに、本実施の形態1の接続部CNTのように、隣接する梁BMの間において、梁BMの根元から先端部に至るまで大きく開口されている形状をしていると、この接続部CNTにパンプ電極BMPを挿入した後も、各梁BMの根元に隙間が生じている。したがって、アンダーフィルを半導体チップ間に注入すると、梁BMの根元に生じている隙間を介してアンダーフィルが接続部CNTの内部にまで充填される。このため、接続部CNTとこの接続部CNTに挿入されているパンプ電極BMPとの接続強度が向上する。

10

20

【0082】

このような本実施の形態1の平面構造における特徴点（第2特徴点）について、先行技術文献3には記載も示唆もされていない。したがって、先行技術文献3から本実施の形態1における技術的思想を想到するのは当業者といえども困難である。以上のことから、本実施の形態1の平面構造における第2特徴点については、先行技術文献1～3のいずれにも記載も示唆もされていないことから、先行技術文献1～3を組み合わせても、本実施の形態1における技術的思想を想到することは困難である。

30

【0083】

（実施の形態2）

本実施の形態2では、半導体チップを貫通する貫通電極と本発明による接続部をともに形成する例について説明する。例えば、携帯電話機などのモバイル機器に搭載されるマイコンチップに貫通電極と本発明の接続部を形成する例について説明する。

【0084】

図23は、本実施の形態2における半導体基板（半導体チップ）1Sに形成された接続部CNTと貫通電極TREを示す図である。図23に示すように、半導体基板1Sに形成されている接続部CNTと貫通電極TREは、例えば、並ぶように配置されている。

【0085】

図24は、図23の貫通電極TREと接続部CNTを含む一断面で切断した断面図である。図24において、半導体基板1Sの下面（主面、素子形成面）には、MISFETなどの半導体素子（図示せず）が形成されており、この半導体素子を形成した半導体基板1S上に層間絶縁膜ILが形成されている。この層間絶縁膜ILの内部には多層配線が形成されている。

40

【0086】

以下に、貫通電極TREの構成について説明する。まず、層間絶縁膜IL上にはパッドPDが形成されており、このパッドPD上にパンプ電極BMPが形成されている。半導体基板1Sの裏面（上面）から層間絶縁膜の内部まで達するように孔H1が形成されており、孔H1の底面の層間絶縁膜ILには、孔H1よりも小径の孔H2がパッドPDに達するまで形成されている。孔H1と孔H2の内壁（側面および底面）と半導体基板1Sの裏面

50

の一部には、順次、銅膜 C F、ニッケル膜 N F、金膜 A F が形成されている。これにより、銅膜 C F、ニッケル膜 N F および金膜 A F はパッド P D と電氣的に接続されている。

【 0 0 8 7 】

次に、接続部 C N T の構成について説明する。接続部 C N T は、半導体基板 1 S の裏面に形成された金膜 A F およびニッケル膜 N F を貫通するように形成された開口部 O P を有している。そして、この開口部 O P から露出する銅膜 C F が除去されて、銅膜 C F に空洞部 C A が形成されている。このとき、銅膜 C F に形成されている空洞部 C A の大きさは、ニッケル膜 N F および金膜 A F に形成されている開口部 O P の大きさよりも大きくなっている。したがって、空洞部 C A 上には、ニッケル膜 N F および金膜 A F からなる梁 B M が突き出した構造となっている。つまり、本実施の形態 2 における接続部 C N T は、銅膜 C F、ニッケル膜 N F および金膜 A F を構成要素とし、銅膜 C F に空洞部 C A が形成され、かつ、ニッケル膜 N F および金膜 A F に開口部 O P が形成された構造をしている。そして、空洞部 C A が開口部 O P を内包し、かつ、空洞部 C A の大きさが開口部 O P の大きさよりも大きくなっているため、空洞部 C A の上部にニッケル膜 N F および金膜 A F よりなる梁 B M が形成されていることになる。このように構成された接続部 C N T と貫通電極 T R E は電氣的に接続されている。

10

【 0 0 8 8 】

本実施の形態 2 における半導体装置は上記のように構成されており、以下にその製造方法について図面を参照しながら説明する。まず、図 2 5 に示すように、半導体基板 1 S の下面（主面、素子形成面）に通常の技術を使用することにより、M I S F E T などの半導体素子（図示せず）を形成する。そして、半導体素子を形成した半導体素子上に層間絶縁膜 I L を形成する。その後、層間絶縁膜 I L の層間に多層配線（図示せず）を形成し、層間絶縁膜 I L の最上層にパッド P D を形成する。このとき、層間絶縁膜 I L の最上層に形成されているパッド P D は、層間絶縁膜 I L の内部に形成されている多層配線を介して、半導体基板 1 S に形成されている半導体素子と電氣的に接続されている。

20

【 0 0 8 9 】

この半導体基板（半導体ウェハ）1 S に貫通電極を形成するため、例えば、1 0 μ m ~ 5 0 μ m 程度まで半導体基板 1 S を薄型化し、貫通電極の形成難易度を低減する。ただし、半導体基板 1 S の薄型化によって、半導体基板 1 S の強度低下および半導体基板 1 S の反りによる歩留まり低下が生じるおそれがある。

30

【 0 0 9 0 】

そこで、本実施の形態 2 では、図 2 6 に示すように、半導体基板 1 S の下面（主面、素子形成面）に接着材 B A を塗布し、この接着材 B A により、例えば、ガラスや石英やシリコンからなる支持基板 S B を貼り合わせる。このように支持基板 S B を半導体基板 1 S に貼り付けることで、薄型化後の半導体基板 1 S の強度低下および反りを抑制することができる。また、接着材 B A は、半導体基板 1 S に形成された半導体素子を保護する機能を有する。

【 0 0 9 1 】

次に、図 2 7 に示すように、半導体基板 1 S の裏面（上面）に対してバックグラインド処理を実施することにより、半導体基板 1 S の厚さを薄くする。半導体基板 1 S の裏面をバックグラインドする方法としては、研削や研磨する方法がある。なお、バックグラインドした後の平坦性が半導体基板 1 S の裏面に形成する接続部の精度に影響するため、半導体基板 1 S の裏面をバックグラインドした後、ドライポリッシュやエッチング、あるいは、化学的機械的研磨（C M P : Chemical Mechanical Polishing）を実施することが望ましい。

40

【 0 0 9 2 】

続いて、図 2 8 に示すように、半導体基板 1 S の裏面（上面）上にレジスト膜 F R 2 を塗布する。そして、塗布したレジスト膜 F R 2 に対して露光・現像処理を施すことにより、レジスト膜 F R 2 に開口部 O P 2 を形成する。レジスト膜 F R 2 を塗布する方法としては、例えば、スピナー塗布法がある。なお、開口部 O P の形成位置は、赤外分光法により半

50

導体基板 1 S の素子形成面に形成されているデバイスパターンを確認して行なう方法や、両面マスクアライナを用いて行なう方法がある。

【 0 0 9 3 】

次に、図 2 9 に示すように、開口部 O P 2 を形成したレジスト膜 F R 2 をマスクにしたエッチングにより孔 H 1 を形成する。具体的には、I C P - R I E (Inductively coupled plasma Reactive ion etching) を使用することにより異方性エッチングを行ない、孔 H 1 を形成する。ここで、例えば、プロセスガスとして S F ₆ と C ₄ H ₈ を使用している。通常、シリコンのドライエッチングでは、酸化シリコン膜をマスクとしてシリコンをエッチングする。このため、S F ₆ と C ₄ H ₈ によるエッチングでは、酸化シリコン膜を主成分とする層間絶縁膜 I L でエッチングがストップする。このときの孔 H 1 の深さは、シリコンよりなる半導体基板 1 S の膜厚によって決定される。

10

【 0 0 9 4 】

その後、プロセスガスを S F ₆ と C ₄ H ₈ から C ₃ H ₈、A r、C H F ₄ の混合ガスに代えて、層間絶縁膜 I L の加工 (エッチング) を進める。この際、新たなマスクの形成は行なわない。この結果、レジスト膜 F R 2 と半導体基板 1 S をマスクとして孔 H 1 の底部の層間絶縁膜 I L の薄膜化が進む。このとき、層間絶縁膜 I L をエッチングし続けることにより、パッド P D に達する孔 H 1 を形成してもよいが、パッド P D に接する層間絶縁膜 I L がなくなりパッド P D の強度が低下する。そこで、本実施の形態 2 では、層間絶縁膜 I L の表面下部からパッド P D に達するまでの範囲で半導体基板 1 S に形成した孔 H 1 よりも小径の孔を形成する方法を採用する。

20

【 0 0 9 5 】

次に、孔 H 1 を形成した後、図 3 0 に示すように、有機溶剤や酸素アッシングによってレジスト膜 F R 2 を除去する。そして、図 3 1 に示すように、孔 H 1 の内部を含む半導体基板 1 S の裏面の全面に絶縁膜 I F 1 を形成する。この絶縁膜 I F 1 は、例えば、酸化シリコン膜、窒化シリコン膜、ポリイミド樹脂膜などからなり、例えば、C V D (Chemical Vapor Deposition) 法により形成することができる。絶縁膜 I F 1 は、孔 H 1 の内部において、孔 H 1 の内壁および底面に沿ってこれらの面を覆うように形成される。

【 0 0 9 6 】

続いて、図 3 2 に示すように、孔 H 1 の内部を含む半導体基板 1 S の裏面にレジスト膜 F R 3 を塗布する。レジスト膜 F R 3 は、例えば、スピナーによる塗布やスプレーによる塗布などによって形成される。スピナーで塗布する場合は、孔 H 1 を埋め込むため、5 μ m ~ 3 0 μ m の膜厚で塗布できるレジスト膜 F R 3 を使用することが望ましい。さらに、レジスト膜 F R 3 の中に気泡が残存していると、フォトリソグラフィ工程での露光が難しくなりパターン不良が発生する。このため、真空脱泡により気泡を除去することが望ましい。スプレーで塗布する場合は、スピナーで塗布する場合と異なり、孔 H 1 に沿ってレジスト膜 F R 3 を塗布する。このため、孔 H 1 内部で偏ったレジスト形状となりやすい。その後、孔 H 1 の内面に塗布したレジスト膜 F R 3 のパターンングを行ない、孔 H 1 の底面に開口部 O P 3 を形成する。このとき、孔 H 1 の内壁を保護するレジスト膜 F R 3 がパターンングされないように、開口部 O P 3 の開口径を小さく形成する。

30

【 0 0 9 7 】

その後、図 3 3 に示すように、開口部 O P 3 から露出する絶縁膜 I F 1 と層間絶縁膜 I L の残りをすべてエッチングすることにより、孔 H 2 を形成する。これにより、孔 H 2 の底部にパッド P D が露出する。絶縁膜 I F 1 および層間絶縁膜 I L のエッチングには、例えば、C H F ₃ や C ₄ H ₈ を主成分とする混合ガスを使用する。そして、図 3 4 に示すように、有機溶剤や酸素アッシングにより、パターンングされたレジスト膜 F R 3 を除去する。

40

【 0 0 9 8 】

次に、図 3 5 に示すように、孔 H 1 および孔 H 2 内を含む半導体基板 1 S の裏面上に銅膜 C F を形成する。銅膜 C F は、例えば、スパッタリング法を使用することにより形成することができる。この銅膜 C F には、後述する工程でウェットエッチングすることにより

50

梁の下層に空洞部を形成して接続部CNTを形成するため、梁の可動範囲は十分に得られるように銅膜CFの膜厚が設定される。例えば、銅膜CFの膜厚は、約10 μ mである。銅膜CFの形成方法は、スパッタリング法のほか、スパッタリング法で0.3 μ m~1 μ mの銅膜CFを形成した後、電解めっき法で10 μ mの厚さの銅膜CFを形成することもできる。

【0099】

続いて、図36に示すように、銅膜CF上にニッケル膜NFを形成する。ニッケル膜NFは、例えば、スパッタリング法を使用することにより形成することができる。このニッケル膜NFは、後述する梁を構成する部材であり、ニッケル膜NFの厚さによって梁の剛性、つまり、梁のばね定数が決定される。梁はパンプ電極を挿入した際、梁の復元力によって十分な接合力を得る必要があり、この梁の復元力は、ニッケル膜NFの膜厚によって決定される。したがって、ニッケル膜NFの膜厚は、例えば、5 μ mである。

10

【0100】

その後、図37に示すように、ニッケル膜NF上に金膜AFを形成する。金膜AFは、例えば、スパッタリング法を使用することにより形成することができる。金膜AFは、梁とパンプ電極との接触抵抗を低抵抗とするために設けられる膜であるため、金膜AFの膜厚は薄くてよい。例えば、金膜AFの膜厚は、約0.2 μ mとする。

【0101】

次に、図38に示すように、金膜AF上にレジスト膜FR4を塗布する。レジスト膜FR4は、例えば、スピナーによる塗布やスプレーによる塗布によって、半導体基板1Sの裏面を覆うように形成することができる。このレジスト膜FR4に対して露光・現像処理を施すことにより、レジスト膜FR4に電極パターンおよび開口部OPを形成する。そして、図39に示すように、開口部OPから露出する金膜AFを除去する。金膜AFを除去するには、例えば、ミリング法を使用することもできるし、その他、ドライエッチング法やAuエッチング溶液を使用したウェットエッチングを使用することもできる。Auエッチング溶液としては、ヨウ素とヨウ化アンモニウムの混合液が考えられる。

20

【0102】

続いて、図40に示すように、開口部OPから露出するニッケル膜NFを除去する。ニッケル膜NFの除去は、例えば、ミリング法を使用することにより実施できる。なお、レジスト膜FR4に形成された開口部OPから露出する金膜AFとニッケル膜NFを除去する工程は、一括して行なうことができる。

30

【0103】

次に、図41に示すように、銅のエッチャントによるウェットエッチングを実施することにより、開口部OPから露出する銅膜CFを除去する。銅膜CFをウェットエッチングすることにより、銅膜CFに空洞部CAが形成される。ウェットエッチングは、等方性エッチングであるため、開口部OPの直下にある銅膜CFだけでなく、横方向に回り込むようにエッチングが進行し、空洞部CAが形成される。

【0104】

このとき、開口部OPの輪郭形状が図23に示すような形状となっており、開口部OPから露出する下地膜(銅膜CF)の表面積が大きくなる。この場合、エッチング液の循環もよくなり、エッチング速度が速くなる利点がある。さらに、大きな露出領域の各領域からエッチングが進行する。このため、空洞部CAをより少ないエッチング量で形成することができる。このように本実施の形態1によれば、開口部OPの輪郭形状が、図23に示す形状をしていることから(第2特徴点)、空洞部CAを形成するエッチング量を低減することができるとともに、エッチング速度を速くすることができる。

40

【0105】

空洞部CAは開口部OPを内包し、かつ、空洞部CAの大きさが開口部OPの大きさよりも大きくなる。このことから、空洞部CAの上部にニッケル膜NFおよび金膜AFよりなる梁BMが形成される。

【0106】

50

その後、図 4 2 に示すように、アセトン洗浄や酸素を使用したアッシングにより、レジスト膜 F R 4 を除去する。これにより、半導体基板 1 S n i 貫通電極 T R E と接続部 C N T を形成することができる。

【 0 1 0 7 】

次に、図 4 3 に示すように、半導体基板 1 S から支持基板 S B を引き剥がす。例えば、熱可塑性の接着材 B A であれば、半導体基板 1 S と支持基板 S B を加熱することにより、半導体基板 1 S から支持基板 S B を引き剥がす。

【 0 1 0 8 】

続いて、半導体基板 1 S をブレードダイシングによって半導体チップへ個片化する。半導体チップへの個片化は、支持基板 S B に半導体基板 1 S w o 貼り付けた状態でも実施できるが、支持基板 S B ごと切断してしまう。ハンドリングは難しくなるが、支持基板 S B を半導体基板 1 S から剥がしてダイシングすることにより、支持基板 S B の再利用が可能となる。

10

【 0 1 0 9 】

最後に、図 4 4 に示すように、半導体基板 1 S の主面（素子形成面、下面）に形成されているパッド上にパンプ電極 B M P を形成する。パンプ電極 B M P を形成する方法としては、例えば、スタッドパンプ法がある。その他の形成方法としては、ソルダペーストパンプ法、めっき法、あるいは、蒸着法などがある。以上のようにして、貫通電極 T R E と接続部 C N T を形成した半導体装置を製造することができる。

【 0 1 1 0 】

次に、貫通電極 T R E と接続部 C N T を形成した複数の半導体チップを電氣的に接続しながら、3次元的に積層する接続例について説明する。

20

【 0 1 1 1 】

図 4 5 は、例えば、マイコンチップから構成される半導体チップ C H P 1 と、S D R A M を形成した半導体チップ C H P 2 とを積層する前の様子を示す図である。図 4 5 において、配線基板 W B 上に半導体チップ C H P 1 が搭載され、この半導体チップ C H P 1 上に再配線を行なうインターポーザ I P を介して半導体チップ C H P 2 が搭載される。半導体チップ C H P 1 は矩形形状（四角形状）をしており、半導体チップ C H P 1 の周辺部（辺）に沿って貫通電極と接続部 C N T（C H P 1）が形成されている。同様に、インターポーザ I P も矩形形状（四角形状）をしており、インターポーザ I P の周辺部（辺）に沿って貫通電極（パンプ電極 B M P（I P））と接続部 C N T（I P）が形成されている。そして、半導体チップ C H P 2 も矩形形状（四角形状）をしており、半導体チップ C H P 2 の周辺部（辺）に沿って貫通電極（パンプ電極 B M P（C H P 2））と接続部が形成されている。例えば、半導体チップ C H P 1、インターポーザ I P および半導体チップ C H P 2 に形成されている複数の貫通電極（パンプ電極 B M P（I P）、パンプ電極 B M P（C H P 2））と接続部 C N T（C H P 1）や接続部 C N T（I P）は、ペリフェラル配置で配置されているが、これらの配置はペリフェラル配置に限定されない。このように構成された半導体チップ C H P 1、インターポーザ I P および半導体チップ C H P 2 は、例えば、半導体チップ C H P 1 に形成された接続部 C N T（C H P 1）へインターポーザ I P に形成されたパンプ電極 B M P（I P）を挿入し、かつ、インターポーザ I P に形成された接続部 C N T（I P）へ半導体チップ C H P 2 に形成されたパンプ電極 B M P（C H P 2）を挿入することで、半導体チップ C H P 1、インターポーザ I P および半導体チップ C H P 2 を電氣的に接続しながら、3次元的に積層することができる。

30

40

【 0 1 1 2 】

図 4 6 は、配線基板 W B 上に半導体チップ C H P 1 を搭載し、半導体チップ C H P 1 上にインターポーザ I P を介して半導体チップ C H P 2 を搭載した積層構造を示す断面図である。図 4 6 に示すように、配線基板 W B に形成された端子 T E に、半導体チップ C H P 1 のパンプ電極 B M P（C H P 1）が接続されている。そして、半導体チップ C H P 1 に形成された接続部 C N T（C H P 1）に、インターポーザ I P に形成されたパンプ電極 B M P（I P）が挿入されている。さらに、インターポーザ I P に形成された接続部 C N T

50

(I P) に半導体チップ C H P 2 のパンプ電極 B M P (C H P 2) が挿入されている。これにより、配線基板 W B , 半導体チップ C H P 1 、インターポーザ I P および半導体チップ C H P 2 を電氣的に接続しながら、3次元的に積層することができる。

【 0 1 1 3 】

本実施の形態 2 では、接続部にパンプ電極を挿入し、かつ、接続部を構成する空洞部に突き出るように配置された梁の変形による復元力でパンプ電極を固定するように構成している。このため、本実施の形態 2 では、半田を使用せずに、パンプ電極を接続部へ機械的に固定することができる。したがって、パンプ電極と接続部の接続に半田を使用しないので、接続部およびパンプ電極の高密度化や狭ピッチ化が行なわれても、隣接する接続部間や隣接するパンプ電極間でのショート不良を抑制できる。言い換えれば、本実施の形態 2

10

【 0 1 1 4 】

このとき、本実施の形態 2 では、梁の構成をいわゆる平等強さの梁構造とすることにより(第 3 特徴点)、梁の強度を確保することができ、接続部の信頼性を向上することができる。

【 0 1 1 5 】

さらに、配線基板 W B と半導体チップ C H P 1 の間、半導体チップ C H P 1 とインターポーザ I P の間、および、インターポーザ I P と半導体チップ C H P 2 の間には、アンダーフィル U F が注入されている。本実施の形態 2 では、接続部を構成する開口部の輪郭形状が、空洞部に突き出ている梁の根元から先端部に至る形状を縁取る形状を有し、隣接する梁の間において、梁の根元から先端部に至るまで大きく開口されている形状をしていることから(第 2 特徴点)、接続部にパンプ電極を挿入した後も、各梁の根元に隙間が生じている。したがって、アンダーフィル U F を注入すると、梁の根元に生じている隙間を介してアンダーフィル U F が接続部の内部にまで充填される。このため、接続部とこの接続部に挿入されているパンプ電極との接続強度を向上することができる。

20

【 0 1 1 6 】

以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

30

【産業上の利用可能性】

【 0 1 1 7 】

本発明は、半導体装置を製造する製造業に幅広く利用することができる。

【符号の説明】

【 0 1 1 8 】

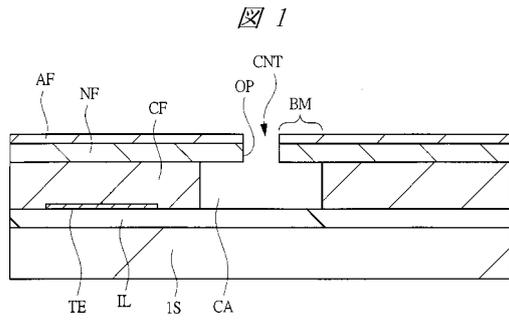
- 1 S 半導体基板
- 2 S 半導体基板
- A F 金膜
- B M 梁
- B M 2 梁
- B M P パンプ電極
- B M P 1 パンプ電極
- B M P 2 パンプ電極
- B M P 3 パンプ電極
- B M P (I P) パンプ電極
- B M P (C H P 1) パンプ電極
- B M P (C H P 2) パンプ電極
- C A 空洞部
- C F 銅膜
- C H P 1 半導体チップ

40

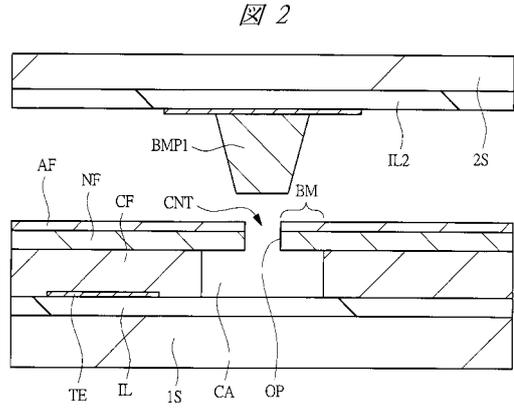
50

CHP 2	半導体チップ	
CNT	接続部	
CNT 2	接続部	
CNT (CHP 1)	接続部	
CNT (IP)	接続部	
CON	導体膜	
FR 1	レジスト膜	
FR 2	レジスト膜	
FR 3	レジスト膜	
FR 4	レジスト膜	10
H 1	孔	
H 2	孔	
IF 1	絶縁膜	
IL	層間絶縁膜	
IL 2	層間絶縁膜	
IP	インターポザ	
NF	ニッケル膜	
OP	開口部	
OPT	開口部	
OP 2	開口部	20
OP 3	開口部	
PD	パッド	
SL	スリット	
TE	端子	
TRE	貫通電極	
UF	アンダーフィル	
WB	配線基板	

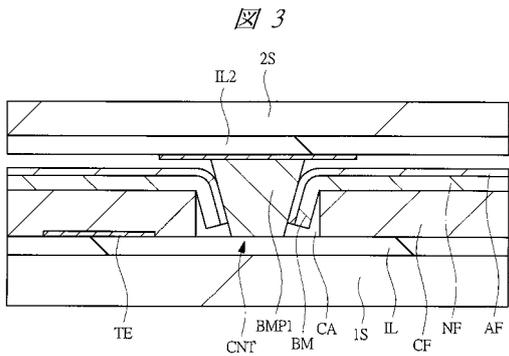
【 図 1 】



【 図 2 】

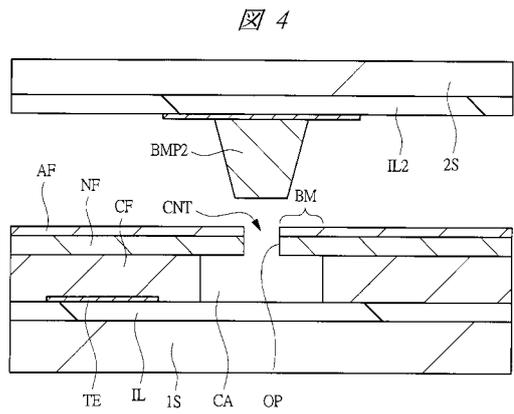


【 図 3 】

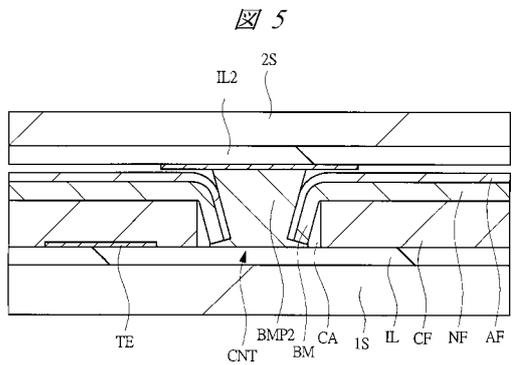


BM: 梁
 BMP1: バンプ電極
 CA: 空洞部
 CNT: 接続部

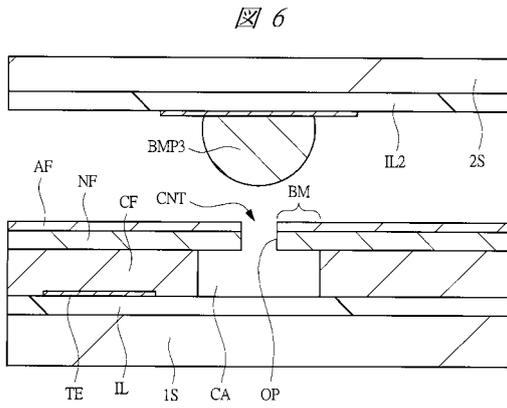
【 図 4 】



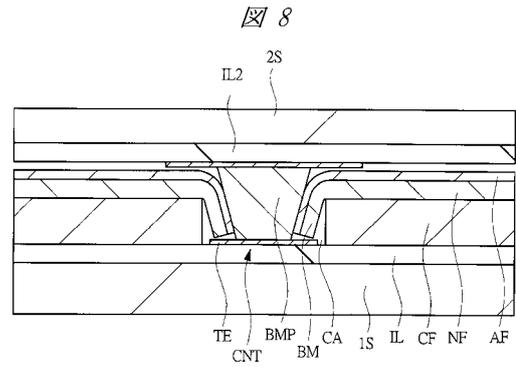
【 図 5 】



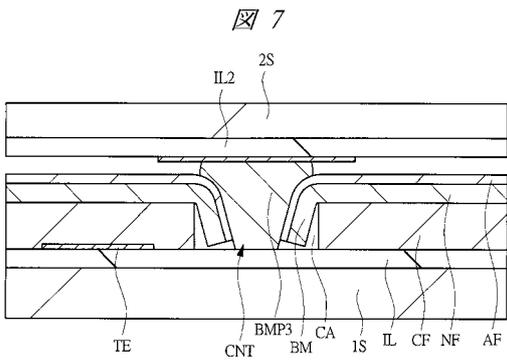
【 図 6 】



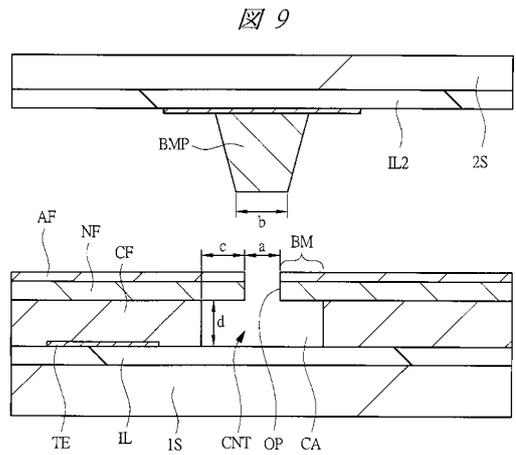
【 図 8 】



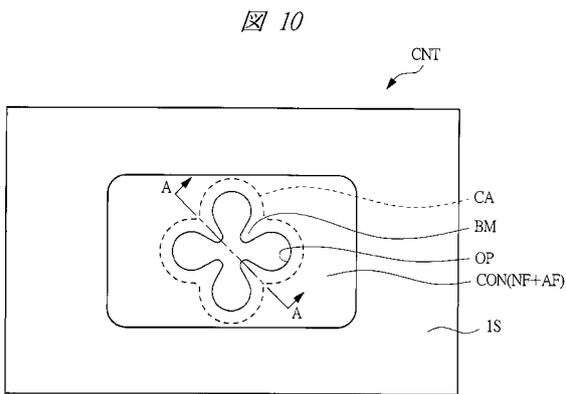
【 図 7 】



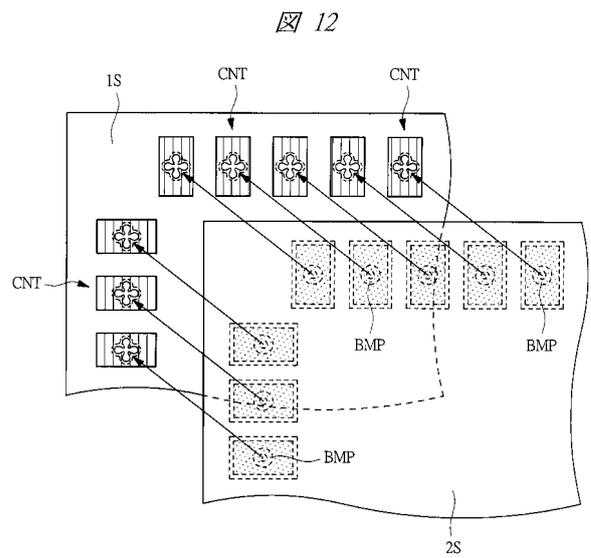
【 図 9 】



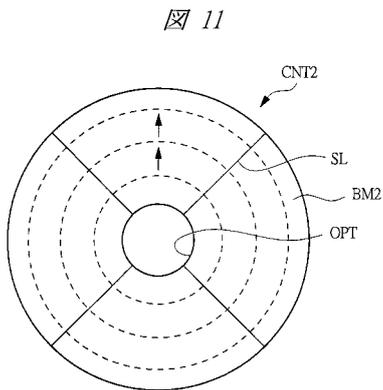
【 図 10 】



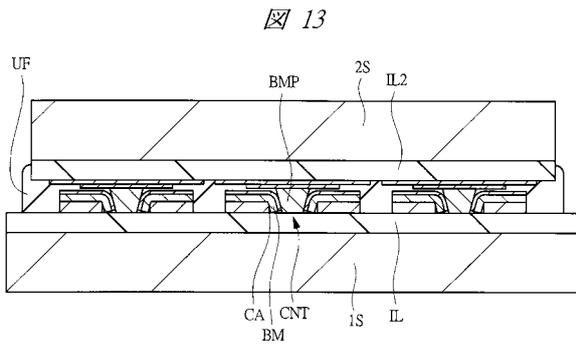
【 図 12 】



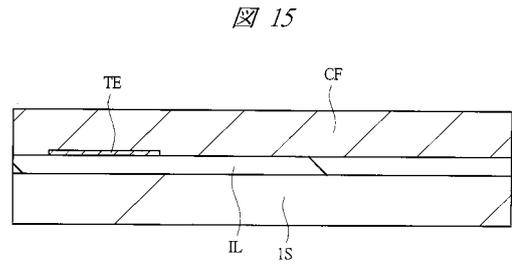
【 図 11 】



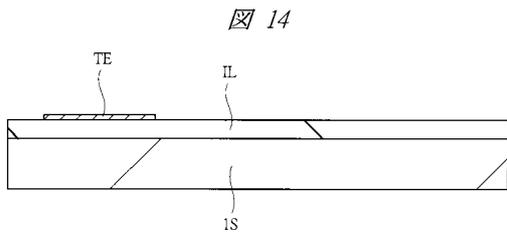
【図 13】



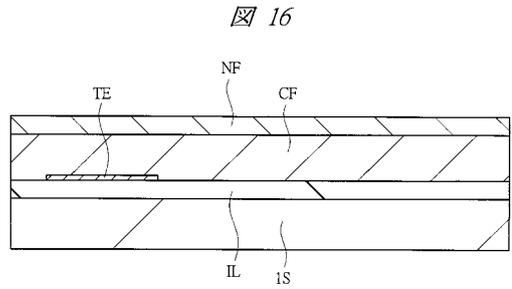
【図 15】



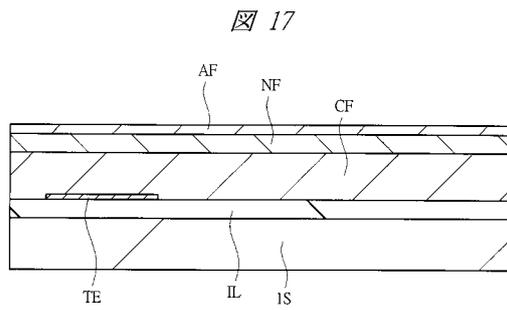
【図 14】



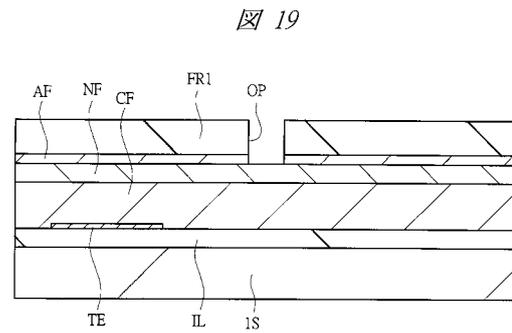
【図 16】



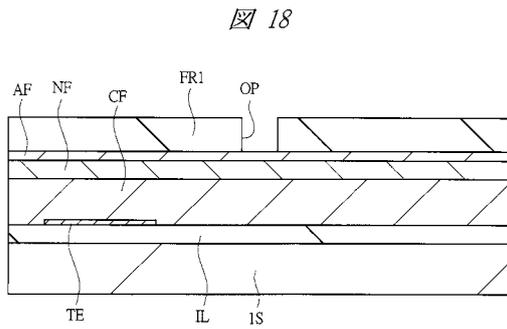
【図 17】



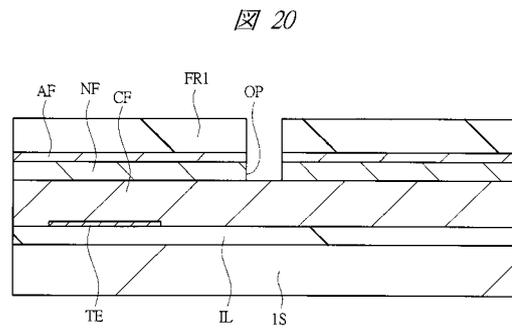
【図 19】



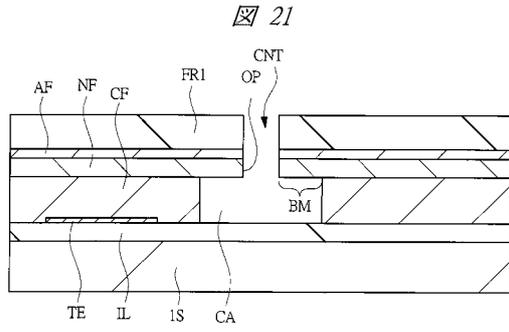
【図 18】



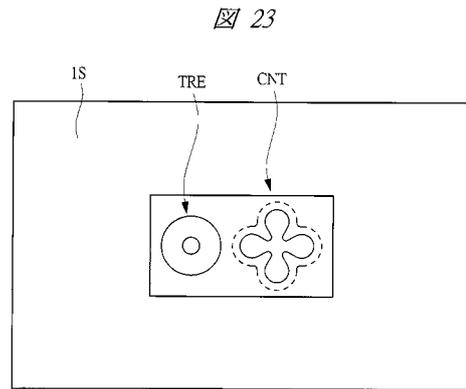
【図 20】



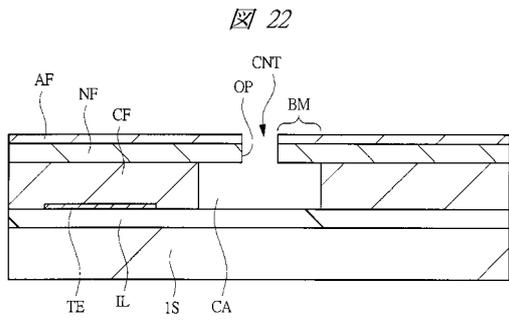
【 図 2 1 】



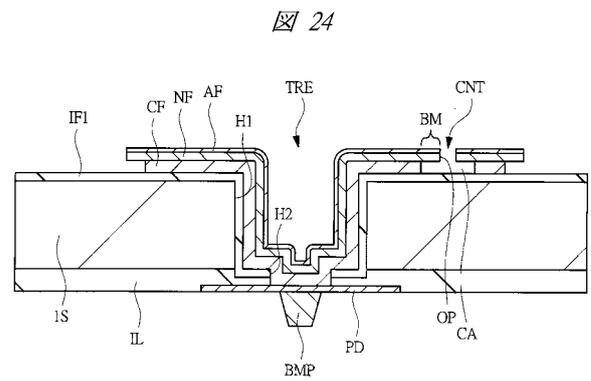
【 図 2 3 】



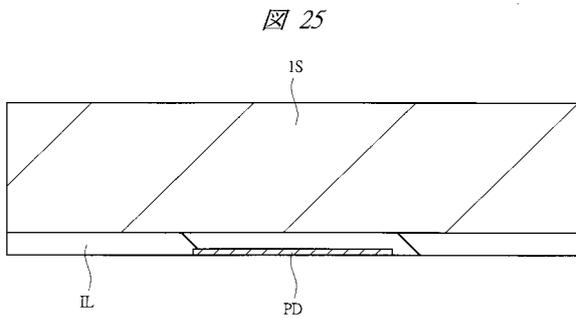
【 図 2 2 】



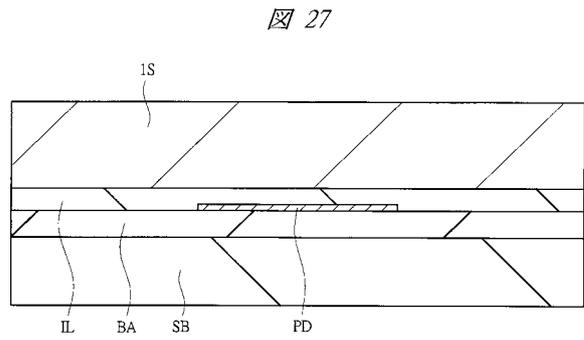
【 図 2 4 】



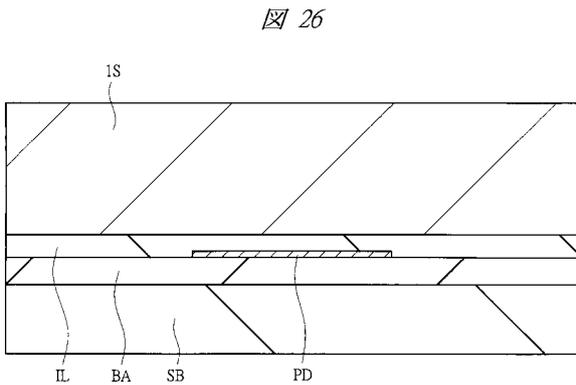
【 図 2 5 】



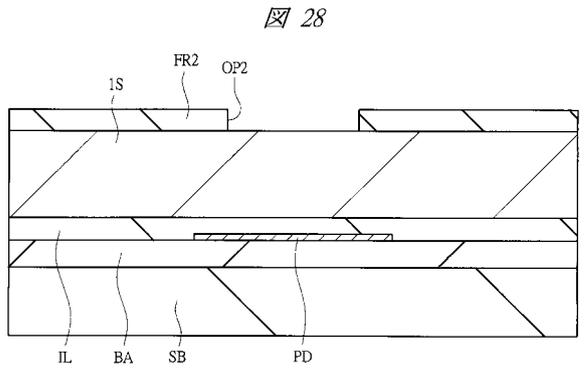
【 図 2 7 】



【 図 2 6 】

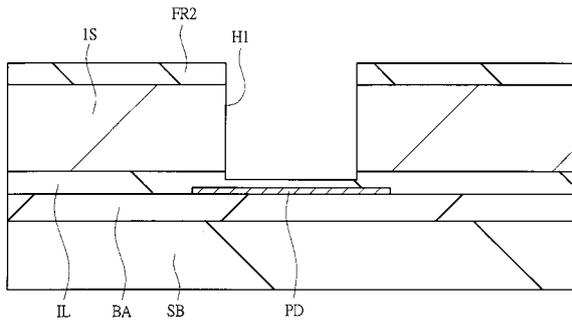


【 図 2 8 】



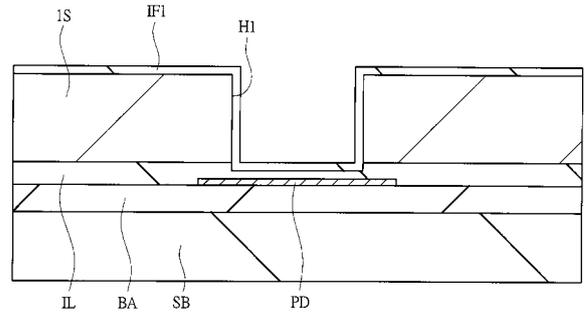
【 図 2 9 】

図 29



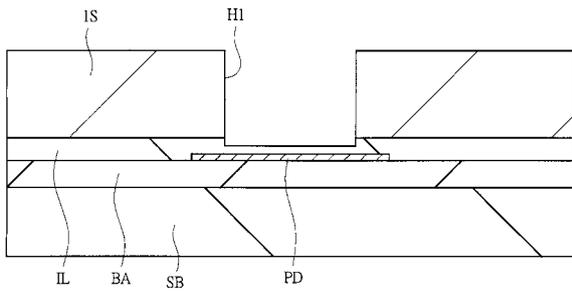
【 図 3 1 】

図 31



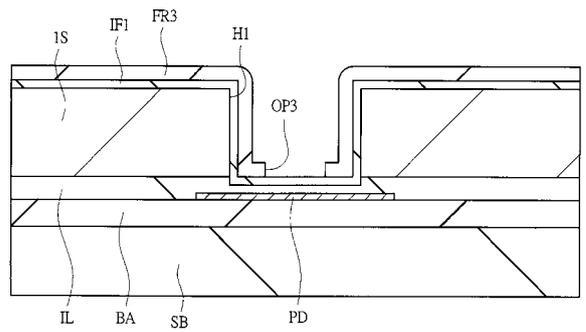
【 図 3 0 】

図 30



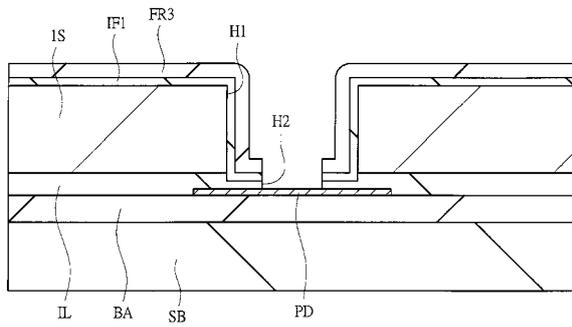
【 図 3 2 】

図 32



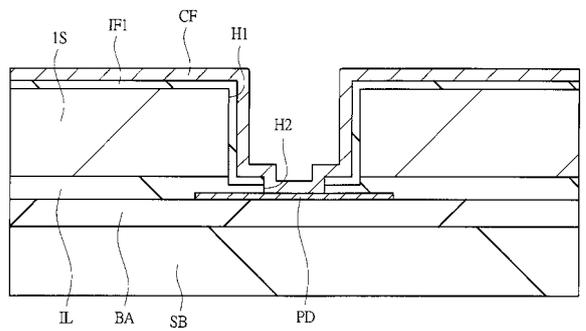
【 図 3 3 】

図 33



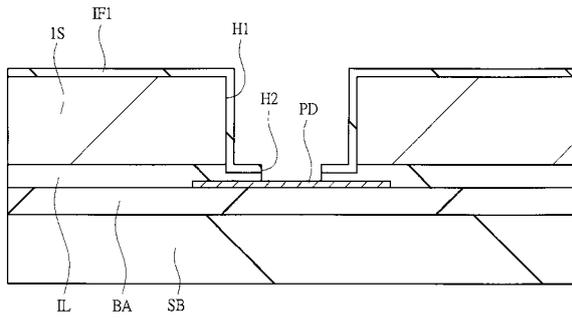
【 図 3 5 】

図 35



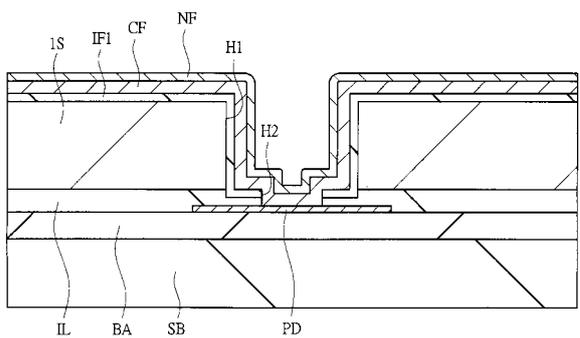
【 図 3 4 】

図 34

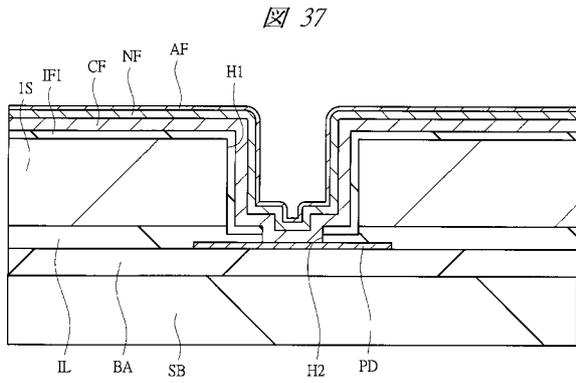


【 図 3 6 】

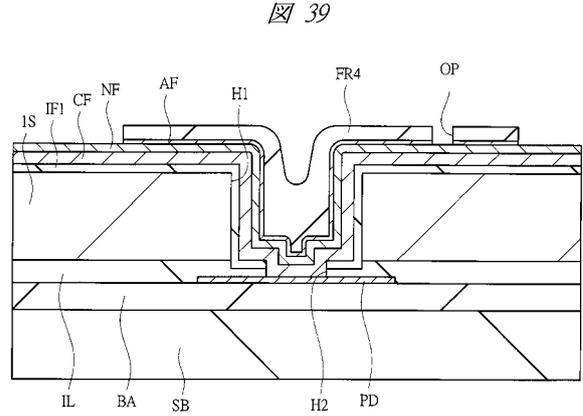
図 36



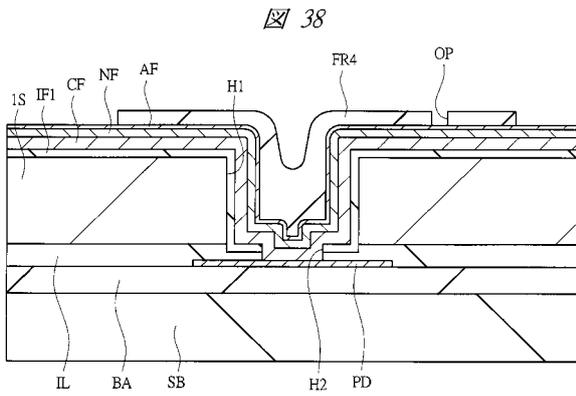
【 図 3 7 】



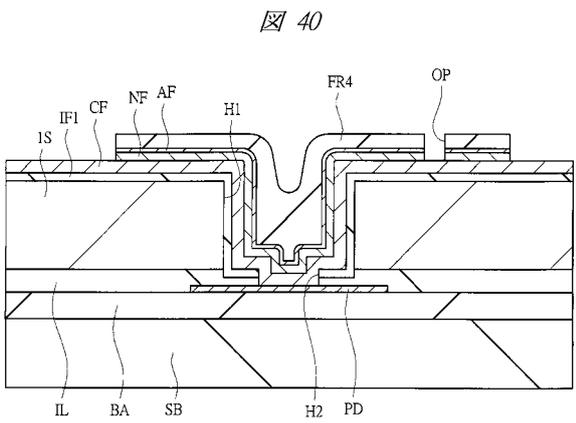
【 図 3 9 】



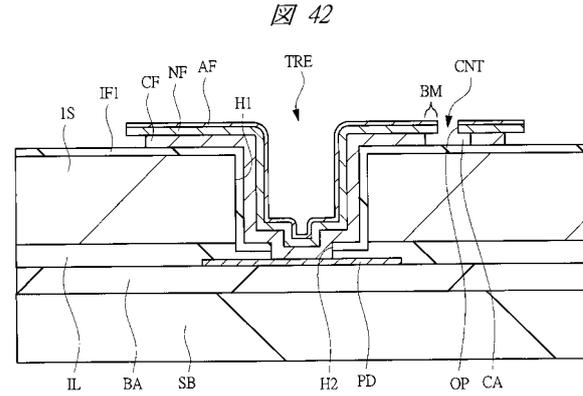
【 図 3 8 】



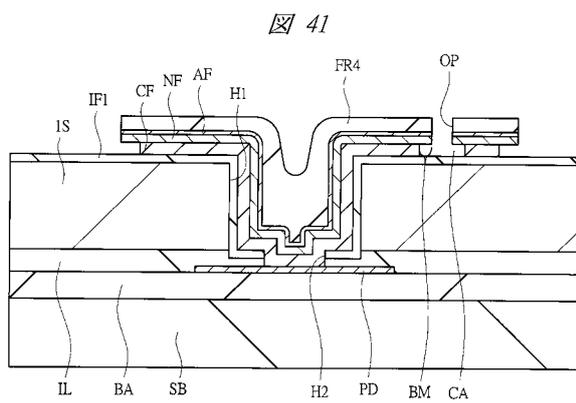
【 図 4 0 】



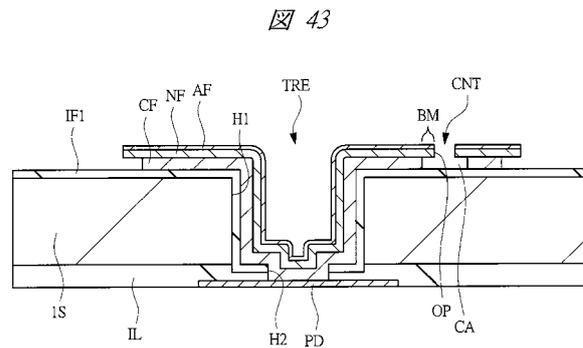
【 図 4 2 】



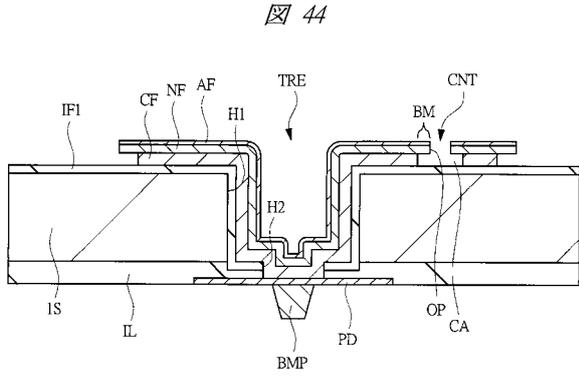
【 図 4 1 】



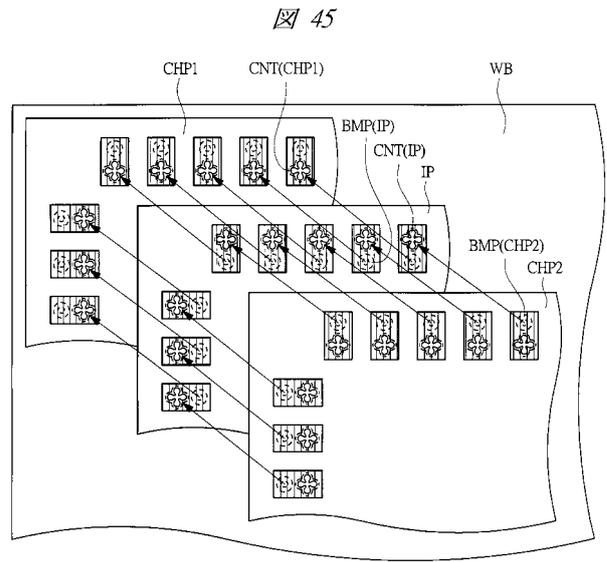
【 図 4 3 】



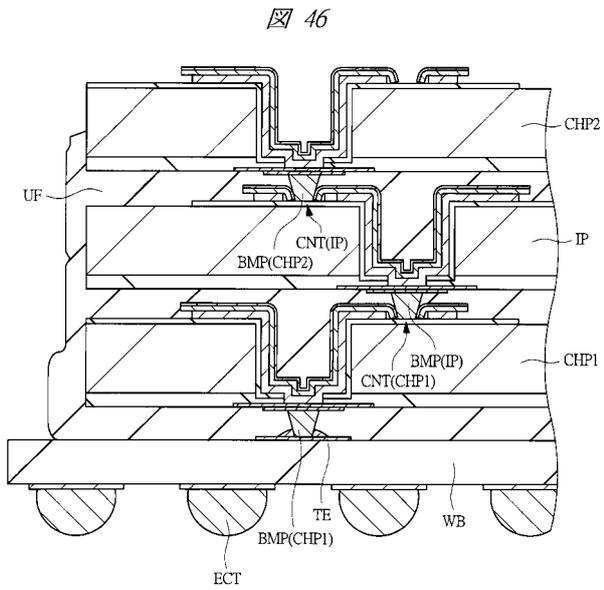
【 図 4 4 】



【 図 4 5 】



【 図 4 6 】



フロントページの続き

(72)発明者 谷江 尚史

茨城県ひたちなか市堀口 8 3 2 番地 2 株式会社日立製作所機械研究所内

Fターム(参考) 5E319 AA03 AB05 AC01 AC11 CC01 GG20

5F044 KK01 KK05 KK11 KK25 LL11 LL15 MM04 MM16 MM21 MM48

QQ02 QQ03 RR18