

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-109819

(P2009-109819A)

(43) 公開日 平成21年5月21日(2009.5.21)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1335 (2006.01)	G02F 1/1335 505	2H048
G02F 1/1343 (2006.01)	G02F 1/1343	2H091
G02B 5/20 (2006.01)	G02B 5/20 101	2H092 2H191

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号 特願2007-283158 (P2007-283158)
 (22) 出願日 平成19年10月31日(2007.10.31)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086298
 弁理士 船橋 國則
 (72) 発明者 井ノ上 雄一
 東京都港区港南1丁目7番1号 ソニー株式会社内
 Fターム(参考) 2H048 BA02 BB01 BB02 BB44
 2H091 FA02Y FA08X FA08Z FA35Y FD04
 GA03 GA08 GA13 LA12 LA15
 2H092 GA13 GA32 JA25 NA16 NA29
 PA03 PA08 PA09
 2H191 FA02Y FA14Y FA22X FA22Z FD04
 GA05 GA11 GA19 LA13 LA19

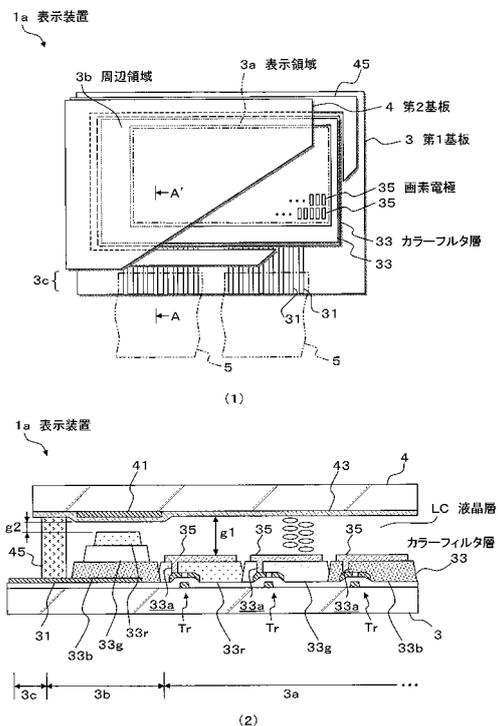
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】液晶層の使用量の削減を図ることで表示装置のコストダウンを実現できると共に、配線間のショートを防止して歩留まりの向上を図ることが可能な表示装置を提供する。

【解決手段】第1基板3の表示領域3aに設けられたカラーフィルタ層33と、カラーフィルタ層33上に配線形成された画素電極35と、第1基板3の画素電極35側に対向配置された第2基板4と、第1基板3と第2基板4との間に挟持された液晶層LCとを備えた表示装置1cにおいて、第1基板3上における表示領域3aの周囲の周辺領域3bに、カラーフィルタ層33が延設されている。周辺領域3bにおいては、カラーフィルタ層33を構成する各色フィルタ33r, 33g, 33bが積層されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 基板の表示領域に設けられたカラーフィルタ層と、
前記カラーフィルタ層上に配列形成された画素電極と、
前記第 1 基板の画素電極側に対向配置された第 2 基板と、
前記第 1 基板と第 2 基板との間に挟持された液晶層とを備えた表示装置において、
前記第 1 基板上における前記表示領域の周囲に、前記カラーフィルタ層が延設されてい
る
ことを特徴とする表示装置。

【請求項 2】

請求項 1 記載の表示装置において、
前記第 1 基板の表示領域には、各画素に対応して画素回路が設けられ、
前記第 1 基板における前記表示領域の周囲には、前記画素回路に接続された引出配線が
設けられ、
前記カラーフィルタ層は、前記画素回路および前記引出配線を覆う状態で設けられてい
る
ことを特徴とする表示装置。

【請求項 3】

請求項 1 記載の表示装置において、
前記カラーフィルタ層は、前記表示領域の各画素に対応して各色フィルタをパターンン
グしてなる
ことを特徴とする表示装置。

【請求項 4】

請求項 3 記載の表示装置において、
前記各色フィルタは、前記表示領域の周囲で積層されている
ことを特徴とする表示装置。

【請求項 5】

請求項 4 記載の表示装置において、
前記表示領域の周囲で前記各色フィルタを積層させた積層部は、上層に向かって幅が狭
くなるように形成されている
ことを特徴とする表示装置。

【請求項 6】

前記 1 記載の表示装置において、
前記表示領域の周囲に対応する前記第 2 基板側には、遮光膜が設けられている
ことを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素回路が設けられた基板上にカラーフィルタ層を設けてなる液晶表示装置
に関する。

【背景技術】

【0002】

2 枚の基板間に液晶層を挟持してなる表示装置（液晶表示装置）には、開口率の向上と
製造プロセスの削減とを目的として、画素電極を駆動するための画素回路とカラーフィル
タとを同一の基板上に設けた COA（カラーフィルタ・オン・アレイ）または COT（カ
ラーフィルタ・オン・TFT）と呼ばれる構造がある。図 12 は、このような構造を説明
するための要部断面図である。

【0003】

この図に示すように、表示装置における駆動側の第 1 基板 201 上には、表示領域 20
1 a とこれを囲む周辺領域 201 b とが設定され、さらに周辺領域 201 b に接する外周

10

20

30

40

50

側に実装領域 201c が設定されている。表示領域 201a 内には、マトリックス状に画素が配列され、薄膜トランジスタ Tr を備えた画素回路が各画素に配置されている。そして、外周領域 201b および実装領域 201c には、表示領域 201a の画素回路に接続された引出配線 203 が配線されている。

【0004】

また、表示領域 201a 上には、薄膜トランジスタ Tr を備えた画素回路を覆う状態で、各画素毎に各色フィルタ 205r, 205g, 205b をパターンニングしてなるカラーフィルタ層 205 が設けられている。このような構成のカラーフィルタ層 205 は層間絶縁膜を兼ねたものであり、各画素に設けられた薄膜トランジスタ Tr に達する接続孔が設けられている。そして、各色フィルタ 205r, 205g, 205b 上には、接続孔を介して薄膜トランジスタ Tr に接続された画素電極 207 がパターン形成され、これを覆う状態で配向膜（図示省略）が設けられている。

10

【0005】

このような第 1 基板 201 の画素電極 207 の形成面側には、第 2 基板 301 が対向配置されている。この第 2 基板 301 の第 1 基板 201 に向かう面上には共通電極 303 が設けられ、これを覆う状態で配向膜（図示省略）が設けられている。

【0006】

そして、これらの基板 201 - 301 間に、液晶層 LC が挟持されている。この液晶層 LC は、基板 201 - 301 の周縁間に設けたシール剤 305 によって基板 201 - 301 間に封止されている。

20

【0007】

以上のような構成の表示装置においては、各色フィルタ 205r, 205g, 205b の端部間に形成される溝部を埋めるように有機絶縁層を設ける構成が提案されている。これにより、カラーフィルタ層 205 上の画素電極 207 と、カラーフィルタ層 205 下の薄膜トランジスタ Tr を有する画素回路との間の電気容量が小さく抑えられ、クロストークや表示ムラを防止できるとしている（下記特許文献 1 参照）。

【0008】

【特許文献 1】特開 2006 - 53419 号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0009】

しかしながら上述した構成の表示装置においては、図 12 に示すように、表示領域 201a におけるセルギャップ g1 に対して、カラーフィルタ層 205 が設けられていない周辺領域 201b におけるセルギャップ g2 が大きくなる。この周辺領域 201b は表示に寄与しないいわゆる額縁部分であるにもかかわらず、液晶層 LC の使用量を大幅に増加させる要因部分となっている。

【0010】

また、引出配線 203 を露出させた状態で、画素電極の形成などが行われるため、引出配線 203 間に導電性の異物の付着によるショートが発生し易い。

【0011】

40

そこで本発明は、液晶層の使用量の削減を図ることでコストダウンを実現できるとともに、配線間のショートを防止して歩留まりの向上を図ることが可能な表示装置を提供することを目的とする。

【課題を解決するための手段】

【0012】

このような目的を達成するための本発明の表示装置は、第 1 基板の表示領域に設けられたカラーフィルタ層、カラーフィルタ層上に配列形成された画素電極、第 1 基板の画素電極側に対向配置された第 2 基板、これらの第 1 基板と第 2 基板との間に挟持された液晶層とを備えた表示装置において、第 1 基板上における前記表示領域の周囲に、前記カラーフィルタ層が延設されていることを特徴としている。

50

【 0 0 1 3 】

このような構成の表示装置では、表示領域の周囲に延設したカラーフィルタ層によって、表示領域の周囲においてのセルギャップが狭められ、狭められた分だけ液晶層の使用量が削減される。しかも、表示領域の周囲に引き出された配線が、カラーフィルタ層によって覆われるため、異物による配線間のショートが防止される。

【 発明の効果 】

【 0 0 1 4 】

以上説明したように本発明によれば、液晶層の使用量の削減を図ることで表示装置のコストダウンを実現できると共に、配線間のショートを防止して歩留まりの向上を図ることが可能になる。

10

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

以下、本発明の表示装置の各実施形態を図面に基づいて詳細に説明する。

【 0 0 1 6 】

< 表示装置の構成 >

図 1 (1) は実施形態の表示装置の構成を示す平面図であり、図 1 (2) は図 1 (1) における A - A ' 部の概略断面図である。尚、図 1 (1) においては、説明のために構成要素の一部を切り欠いた図面となっている。

【 0 0 1 7 】

これらの図に示す表示装置 1 a は、アクティブマトリクス型の液晶表示装置であり、ガラス基板や他の透明材料等を用いて構成された第 1 基板 3 と第 2 基板 4 との間に、液晶層 LC を挟持してなる。この表示装置 1 a が、従来の表示装置と異なるところは、第 1 基板 3 上に設けたカラーフィルタ層 3 3 の構成にあり、他の構成は同様であって良い。

20

【 0 0 1 8 】

すなわち、第 1 基板 3 は、中央部に設定された表示領域 3 a と、その周囲に設けられた周辺領域 3 b と、周辺領域 3 b から延設された部分であって IC チップや回路基板などの外部回路 5 が実装される実装領域 3 c を備えている。

【 0 0 1 9 】

このうち、表示領域 3 a には、マトリクス状に複数の画素が配列され、薄膜トランジスタ Tr を備えた画素回路が各画素毎に配置されている。そして、外周領域 3 b および実装領域 3 c には、表示領域 3 a の画素回路に接続された引出配線 3 1 が配線されている。尚、画素回路およびこれに接続される配線等の回路構成は、以降に説明する。

30

【 0 0 2 0 】

また、表示領域 3 a 上には、薄膜トランジスタ Tr を備えた画素回路を覆う状態で、各画素毎に各色のカラーフィルタ、すなわち赤色フィルタ 3 3 r、緑色フィルタ 3 3 g、および青色フィルタ 3 3 b をパターニングしてなるカラーフィルタ層 3 3 が設けられている。このような各色フィルタ 3 3 r、3 3 g、3 3 b は、画素間において端部を積層させて設けられており、一枚のカラーフィルタ層 3 3 を構成している。尚、各色フィルタ 3 3 r、3 3 g、3 3 b は、隣接する画素間で共通に設けられていても良く、例えば垂直方向に配列された画素間で共通のストライプ状であっても良い。

40

【 0 0 2 1 】

以上各色フィルタ 3 3 r、3 3 g、3 3 b からなるカラーフィルタ層 3 3 は、表面平坦な層間絶縁膜を兼ねたものであり、下層の画素回路による凹凸を埋め込む膜厚で形成されていることとする。またこのようなカラーフィルタ層 3 3 には、各画素において薄膜トランジスタ Tr に達する接続孔 3 3 a が設けられている。

【 0 0 2 2 】

そして特に、このカラーフィルタ層 3 3 は、表示領域 3 a 上だけではなく、その周囲の周辺領域 3 b 上にまで延設されているところが特徴的である。周辺領域 3 b においてカラーフィルタ層 3 3 は、各色フィルタ 3 3 r、3 3 g、3 3 b を積層させた構成となっていることが好ましい。これは、以降に説明するカラーフィルタ層 3 3 の作製手順において、

50

各色フィルタ 33r, 33g, 33b を順次パターン形成する際に積層させることによって得られる。このような構成においては、上層に位置するフィルタ程、幅が狭くなるように設定することが好ましい。これにより各色フィルタ 33r, 33g, 33b を積層形成する際のパターンずれの影響を防止できる。

【0023】

尚、カラーフィルタ層 33 は、表示領域 3a を囲む周辺領域 3b の全域に延設されていることが好ましい。また、カラーフィルタ層 33 は、周辺領域 3b の全域において積層構造である必要はなく、例えば液晶層 LC を表示領域 3a に速やかに注入するための開口として、周辺領域 3b の一部に単層部分を設けても良い。また、周辺領域 3b における各色フィルタ 33r, 33g, 33b の積層順は、特に限定されることはなく、以降に説明する製造工程における各色フィルタ 33r, 33g, 33b の作製順になる。

10

【0024】

また、次に説明するカラーフィルタ層 33 上の画素電極 35 と、カラーフィルタ層 33 下の画素回路（薄膜トランジスタ Tr を有する）との間の電気容量を小さく抑えてクロストークや表示ムラを防止することを目的として、各色フィルタ 33r, 33g, 33b 間の溝部を埋めるように有機絶縁層を設けても良い。

【0025】

以上のような構成のカラーフィルタ層 33 上の表示領域 3a には、例えば ITO (Indium Tin Oxide) のような透明導電性材料からなる画素電極 35 がパターン形成されている。各画素電極 35 は、各画素に対応してパターン形成されており、カラーフィルタ層 33 に設けられた接続孔 33a を介して薄膜トランジスタ Tr に接続されている。

20

【0026】

また、第 1 基板 3 の画素電極 35 の形成面側には、第 2 基板 4 が対向配置されている。この第 2 基板 4 における第 1 基板 3 に向かう面上には、周辺領域 3b に対応する位置に遮光膜 41 がパターン形成されている。つまり、この遮光膜 41 は、カラーフィルタ層 33 における各色フィルタ 33r, 33g, 33b の積層部を覆う状態で設けられている。

【0027】

また第 2 基板 4 上には、この遮光膜 41 を覆う状態で ITO のような透明導電性材料からなる共通電極 43 が設けられ、さらに共通電極 43 を覆う状態で配向膜（図示省略）が設けられている。

30

【0028】

そして、これらの基板 3 - 4 間には、ここでの図示は省略したスペーサを挟持させることによって表示領域 3a を所定のセルギャップ g1 に保ち、そのセルギャップ G1 に保たれた間隔に液晶層 LC が挟持されている。この液晶層 LC は、基板 3 - 4 の周縁間に設けたシール剤 45 によって基板 3 - 4 間に封止されている。

【0029】

尚、ここでは、例えばセルギャップ g1 が 4 μm 程度であり、各色フィルタ 33r, 33g, 33b のそれぞれの膜厚が 2 μm 程度であることとする。これにより、各色フィルタ 33r, 33g, 33b の積層部が、セルギャップ g1 と略同一高さとなり、周辺領域 3b におけるセルギャップ g2 がほぼ g2 = 0 となり、各色フィルタ 33r, 33g, 33b の積層部がスペーサとして用いられるようになる。

40

【0030】

このような構成の表示装置 1a は、2 枚の偏光板間に配置され、第 1 基板 3 側に設けたバックライトからの光を液晶層 LC のスイッチングによって第 2 基板 4 側から取り出して表示が行われる。

【0031】

< 表示装置の回路構成 >

次に図 2 に基づいて、上述した実施形態の液晶表示装置の回路構成の一例を説明する。尚、図 1 を用いて説明した実施形態において共通する構成要素には同一の符号を付して説明を行う。

50

【0032】

図2は、アクティブマトリクス駆動の液晶表示装置の回路構成を示す図であり、図1を用いて説明した表示領域1aに適用される。先にも説明したように、表示装置1aの第1基板3側には、表示領域3aとその周辺領域3bとが設定されている。表示領域3aには、複数の走査線31sと複数の信号線31dとが縦横に配線されており、それぞれの交差部に対応して1つの画素が設けられた画素アレイ部として構成されている。また、表示領域3aには、走査線31s（または信号線31d）と平行に共通配線Vcomが配線されている。

【0033】

一方、周辺領域3bには、走査線31sを走査駆動する走査線駆動回路36と、輝度情報に応じた映像信号（すなわち入力信号）を信号線31dに供給する信号線駆動回路37とが配置されている。

【0034】

各画素には、例えばスイッチング素子としての薄膜トランジスタTrおよび保持容量Csからなる画素回路が設けられ、さらにこの画素回路に接続された画素電極35が設けられている。

【0035】

以上までの構成においては、画素電極35がカラーフィルタ層からなる絶縁膜上に配列され、それ以外の配線および回路はカラーフィルタ層からなる絶縁膜下に設けられる。

【0036】

そして各画素回路を構成する薄膜トランジスタTrは、ゲートが走査線31sに接続され、ソース/ドレインの一方が信号線31dに接続され、ソース/ドレインの他方が保持容量Csと画素電極35とに接続されている。また容量素子Csのもう一方の電極が、共通配線Vcomに接続されている。尚、ここでの図示は省略しているが、先に図1を用いて説明したように、共通配線Vcomに接続された共通電極が、各画素に設けられた画素電極35に対向して配置され、これらの画素電極35と共通電極との間に液晶層が挟持された構成となっている。

【0037】

そして、薄膜トランジスタTrを介して信号線31dから書き込まれた映像信号が保持容量Csに保持され、保持された信号量に応じた電圧が画素電極35に供給される構成となっている。

【0038】

ここで、走査線31sおよび信号線31dの一部は、表示領域3aに設けた画素回路と、周辺領域3bに設けた駆動回路36、37とを接続する引出配線として配線されることになる。また、これらの駆動回路36、37からは、周辺領域3bに隣接して設けられた実装領域に引出配線が延設されることになる。

【0039】

以上のような画素回路の構成は、あくまでも一例であり、必要に応じて画素回路内に容量素子を設けたり、さらに複数のトランジスタを設けて画素回路を構成しても良い。また、周辺領域3bには、画素回路の変更に応じて必要な駆動回路を追加しても良い。

【0040】

<製造方法>

図3および図4は、上述した表示装置1aの製造方法を示す断面工程図である。この図に示すように実施形態の表示装置1aは、従来の表示装置と同様の製造手順で得ることができる。

【0041】

すなわち、先ず図3(1)に示すように、第1基板3の表示領域3a上に薄膜トランジスタTrおよびここでの図示を省略した容量素子からなる画素回路を形成する。ここで形成する薄膜トランジスタTrは、ボトムゲート型およびトップゲート型のどちらであっても良い。また、この画素回路の形成と同一工程で、第1基板3の周辺領域3b～実装領域

10

20

30

40

50

3 c に、画素回路に接続された引出配線 3 1 を形成する。尚、周辺領域 3 b には、さらに上述した走査線駆動回路や信号線駆動回路なども形成する。

【 0 0 4 2 】

次に、図 3 (2) に示すように、第 1 基板 3 上にネガ型の第 1 レジスト材料 5 1 を塗布し、露光光 h のパターン照射とその後の現像処理とを行う。

【 0 0 4 3 】

これにより、図 3 (3) に示すように、第 1 レジスト材料 5 1 をパターンニングしてなる例えば青色フィルタ 3 3 b を、表示領域 3 a および周辺領域 3 b にパターン形成する。この際、表示領域 3 a の青色フィルタ 3 3 b には、薄膜トランジスタ T r に達する接続孔 3 3 a が設けられるようにする。

10

【 0 0 4 4 】

次に、図 3 (4) に示すように、第 1 基板 3 上に青色フィルタ 3 3 b を覆う状態で、ネガ型の第 2 レジスト材料 5 2 を塗布し、露光光 h のパターン照射とその後の現像処理とを行う。

【 0 0 4 5 】

これにより、図 3 (5) に示すように、第 2 レジスト材料 5 2 をパターンニングしてなる例えば緑色フィルタ 3 3 g を、表示領域 3 a および周辺領域 3 b にパターン形成する。この際、表示領域 3 a においては、青色フィルタ 3 3 b が形成された画素とは異なる画素に緑色フィルタ 3 3 g を形成し、緑色フィルタ 3 3 g に薄膜トランジスタ T r に達する接続孔 3 3 a が設けられるようにする。また、周辺領域 3 b においては、青色フィルタ 3 3 b に積層して緑色フィルタ 3 3 g を形成する。

20

【 0 0 4 6 】

その後、図 4 (1) に示すように、第 1 基板 3 上に青色フィルタ 3 3 b および緑色フィルタ 3 3 g を覆う状態で、ネガ型の第 3 レジスト材料 5 3 を塗布し、露光光 h のパターン照射とその後の現像処理とを行う。

【 0 0 4 7 】

これにより、図 4 (2) に示すように、第 3 レジスト材料 5 3 をパターンニングしてなる例えば赤色フィルタ 3 3 r を、表示領域 3 a および周辺領域 3 b にパターン形成する。この際、表示領域 3 a においては、青色フィルタ 3 3 b および緑色フィルタ 3 3 g が形成された画素とは異なる画素に赤色フィルタ 3 3 r を形成し、赤色フィルタ 3 3 r に薄膜トランジスタ T r に達する接続孔 3 3 a が設けられるようにする。また、周辺領域 3 b においては、緑色フィルタ 3 3 g に積層して赤色フィルタ 3 3 r を形成する。

30

【 0 0 4 8 】

以上により、表示領域 3 a に各色フィルタ 3 3 r , 3 3 g , 3 3 b を配列し、周辺領域 3 b に各色フィルタ 3 3 r , 3 3 g , 3 3 b を積層させてなるカラーフィルタ層 3 3 を得る。尚、各色フィルタ 3 3 r , 3 3 g , 3 3 b の作製順が特に限定されることはなく、上述した順とは異なる順であって良い。

【 0 0 4 9 】

その後は、図 4 (3) に示すように、表示領域 3 a におけるカラーフィルタ層 3 3 上に、各画素に対応させて薄膜トランジスタ T r に接続させた画素電極 3 5 を形成する。またこれらの画素電極 3 5 を覆う配向膜を形成する。

40

【 0 0 5 0 】

そして、図 1 に示したように、第 1 基板 3 における画素電極 3 5 および配向膜の形成面側に、遮光膜 4 1、共通電極 4 3、および配向膜がこの順に設けられた第 2 基板 4 を対向配置する。この際、ここでの図示を省略したスペーサを挟持させることで表示領域 3 a を所定のセルギャップ g 1 に保つ。尚、セルギャップ g 1 が 4 μ m 程度であり、各色フィルタ 3 3 r , 3 3 g , 3 3 b のそれぞれの膜厚が 2 μ m 程度であれば、各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層部もスペーサとして用いられる。

【 0 0 5 1 】

また、第 1 基板 3 と第 2 基板 4 との周縁にシール剤 4 5 を挟持させて基板 3 - 4 間を封

50

止した状態とする。この状態においてシール剤 4 5 の開口部から液晶材料を基板 3 - 4 間に注入して、開口を封止して表示装置 1 a を完成させる。

【 0 0 5 2 】

以上説明した実施形態の表示装置 1 a によれば、表示領域 3 a の周囲の周辺領域 3 b にまで延設したカラーフィルタ層 3 3 によって、表示に寄与しない周辺領域 3 b におけるセルギャップ g_2 が狭められ、狭められた分だけ液晶層 LC の使用量が削減される。特に、周辺領域 3 b においては、各色フィルタ 3 r , 3 g , 3 b を積層させたことから、周辺領域 3 b におけるセルギャップ g_2 を狭める効果が高く、液晶層 LC の使用量を十分に削減することが可能である。

【 0 0 5 3 】

しかも、表示領域 3 a から周辺領域 3 b に引き出された引出配線 3 1 が、カラーフィルタ層 3 3 によって覆われるため、異物による引出配線 3 1 間のショートが防止される。また引出配線 3 1 と共通電極 4 3 との間に異物が挟持されることによるショートも防止される。

【 0 0 5 4 】

以上の結果、図 1 の表示装置 1 a によれば、液晶層の使用量の削減を図ることで表示装置のコストダウンを実現できると共に、配線間のショートを防止して歩留まりの向上を図ることが可能になる。

【 0 0 5 5 】

尚、セルギャップ g_1 の値と、各色フィルタ 3 3 r , 3 3 g , 3 3 b のそれぞれの膜厚とから、図 1 に示したように周辺領域 3 b におけるセルギャップ $g_2 > 0$ となった場合であっても、各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層部は、液晶層 LC の流動性を保ちながらも表示領域 3 a におけるセルギャップ g_1 の変形を最小限に止めるための予備的なスペーサ（いわゆるサブ柱）として機能するようになる。

【 0 0 5 6 】

< 変形例 - 1 >

図 5 には、周辺領域 3 b における各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層状態を変更した表示装置 1 b の要部断面図を示す。この図 5 に示すように、周辺領域 3 b における各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層状態は、最上層の色フィルタ（ここでは赤色フィルタ 3 3 r ）のみ、下層の色フィルタ 3 3 g , 3 3 b よりも狭い幅で形成されていても良い。

【 0 0 5 7 】

このような構成とすることにより、図 1 の構成と比較して、表示に寄与することのない周辺領域 3 b において、カラーフィルタ層 3 3 の体積を増加させ、液晶層 LC の使用量をさらに削減する効果が高くなる。尚、周辺領域 3 b における各色フィルタ 3 3 r , 3 3 g , 3 3 b の幅を同一とすれば、さらに液晶層 LC の使用量を削減する効果が高くなる。

【 0 0 5 8 】

< 変形例 - 2 >

図 6 には、周辺領域 3 b における各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層状態を変更した表示装置 1 c の要部断面図を示す。この図 6 に示すように、周辺領域における各色フィルタ 3 3 r , 3 3 g , 3 3 b の積層状態は、3 層構造に限定されることはなく、2 層であっても良い。

【 0 0 5 9 】

このような構造とすることにより、シール剤 4 5 の開口から基板 3 - 4 間に注入される液晶層 LC が、表示領域 3 a 内に速やかに導入されるようになる。このような構成の場合、周辺領域 3 b に延設されるカラーフィルタ層 3 3 の幅を可能な範囲で大きくすることにより液晶層 LC の使用量を削減する効果が高くなり、また配線間のショートを防止する効果も高くなる。

【 0 0 6 0 】

尚、本発明は、周辺領域 3 b にカラーフィルタ層 3 3 が延設されていれば、液晶層の使

10

20

30

40

50

用量の削減を図る効果および配線間のショートを防止する効果が得られる。このため、周辺領域 3 b のカラーフィルタ層 3 3 は、各色フィルタ 3 3 r , 3 3 g , 3 3 b のうちの何れかの単層構造であっても良い。

【 0 0 6 1 】

また本発明は、反射型の液晶表示装置にも適用可能であり同様の効果を得ることができる。この場合、液晶層 LC に対してカラーフィルタ層 3 3 よりも外側になる位置に反射層を設ける構成とする。

【 0 0 6 2 】

< 適用例 >

以上説明した本発明に係る液晶表示装置は、図 7 ~ 図 1 1 に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。以下に、本発明が適用される電子機器の一例について説明する。

10

【 0 0 6 3 】

図 7 は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明に係る表示装置を用いることにより作成される。

【 0 0 6 4 】

図 8 は、本発明が適用されるデジタルカメラを示す図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明に係る表示装置を用いることにより作製される。

20

【 0 0 6 5 】

図 9 は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明に係る表示装置を用いることにより作製される。

30

【 0 0 6 6 】

図 1 0 は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明に係る表示装置を用いることにより作製される。

【 0 0 6 7 】

図 1 1 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明に係る表示装置を用いることにより作製される。

40

【 図面の簡単な説明 】

【 0 0 6 8 】

【 図 1 】 実施形態の表示装置を説明する図である。

【 図 2 】 実施形態の表示装置における回路構成の一例を示す図である。

【 図 3 】 実施形態の表示装置の製造方法を示す図(その 1)である。

【 図 4 】 実施形態の表示装置の製造方法を示す図(その 2)である。

【 図 5 】 実施形態の表示装置の変形例 - 1 を説明する図である。

50

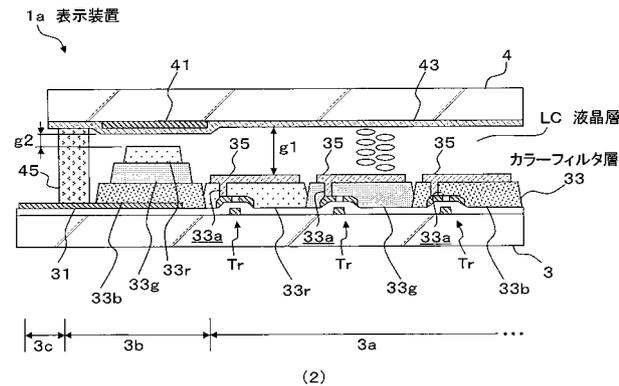
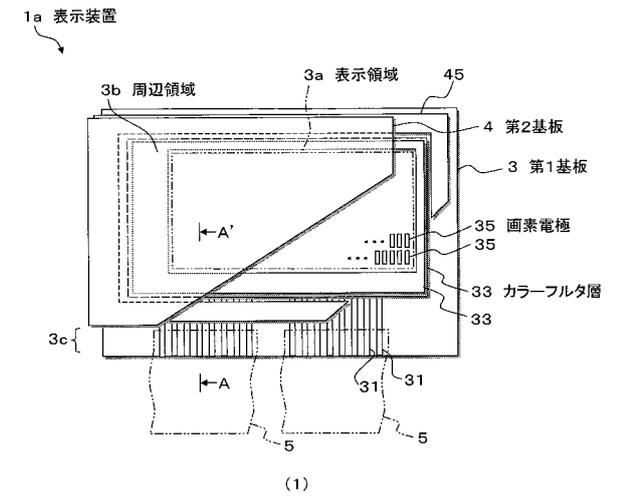
- 【図6】実施形態の表示装置の変形例 - 2 を説明する図である。
- 【図7】本発明が適用されるテレビを示す斜視図である。
- 【図8】本発明が適用されるデジタルカメラを示す図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。
- 【図9】本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。
- 【図10】本発明が適用されるビデオカメラを示す斜視図である。
- 【図11】本発明が適用される携帯端末装置、例えば携帯電話機を示す図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。
- 【図12】従来の表示装置の構成を示す要部断面図である。

【符号の説明】

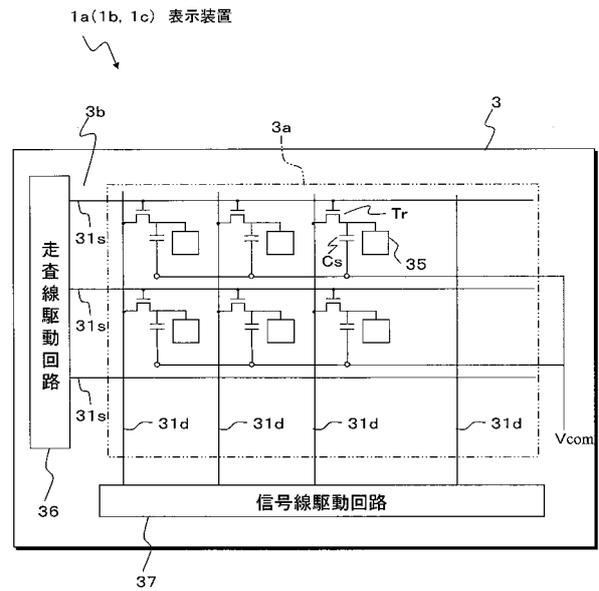
【0069】

1 a , 1 b , 1 c ... 表示装置、3 ... 第1基板、3 a ... 表示領域、3 b ... 周辺領域、5 ... 第2基板、3 1 ... 引出配線、3 3 ... カラーフィルタ層、3 3 r ... 赤色フィルタ、3 3 g ... 緑色フィルタ、3 3 b ... 青色フィルタ、3 5 ... 画素電極、L C ... 液晶層、T r ... 薄膜トランジスタ(画素回路)

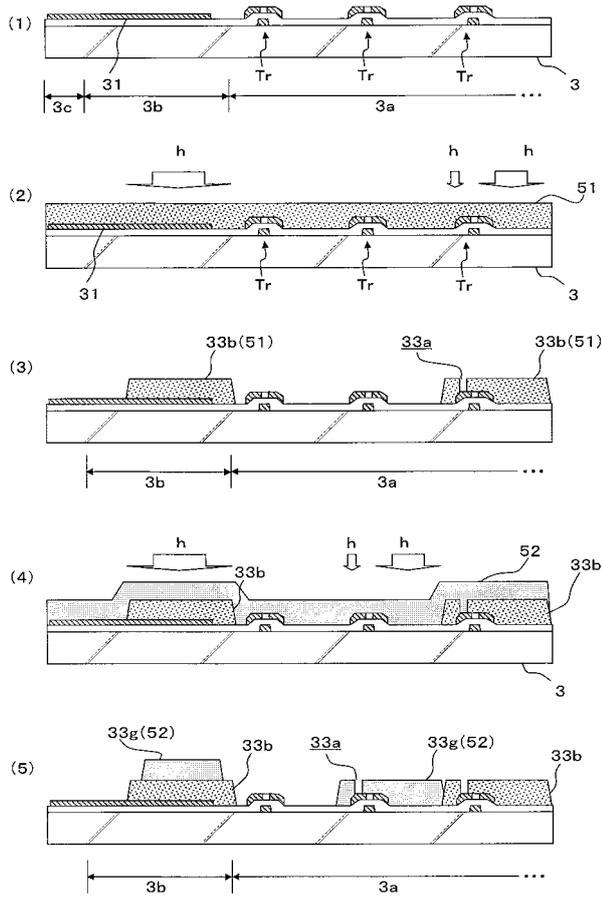
【図1】



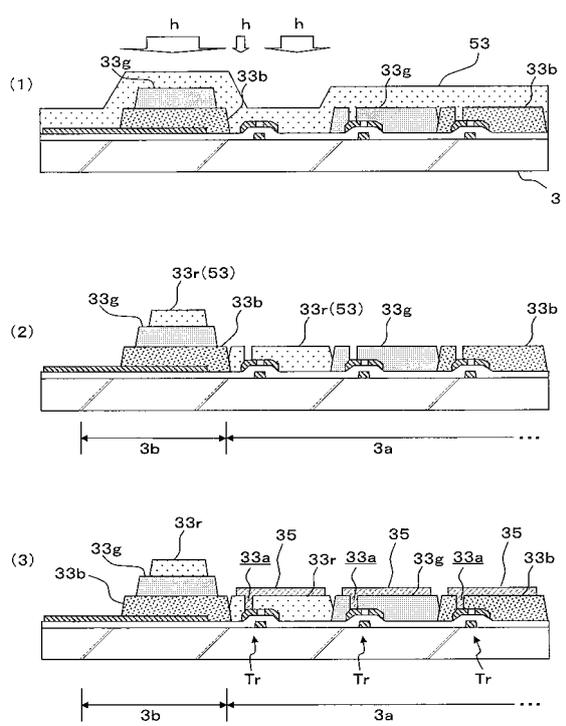
【図2】



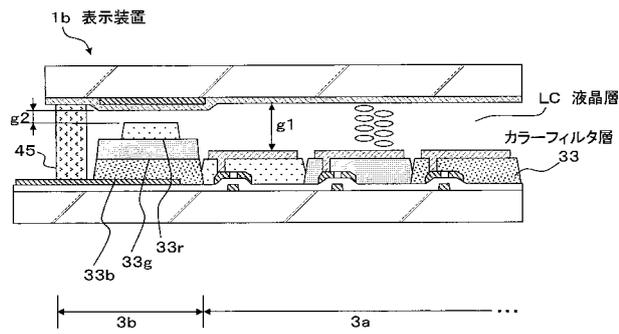
【図3】



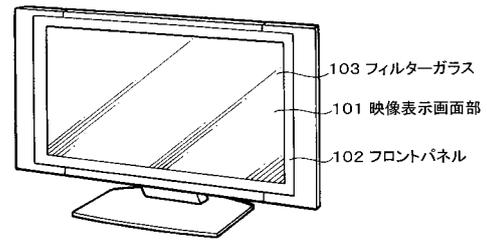
【図4】



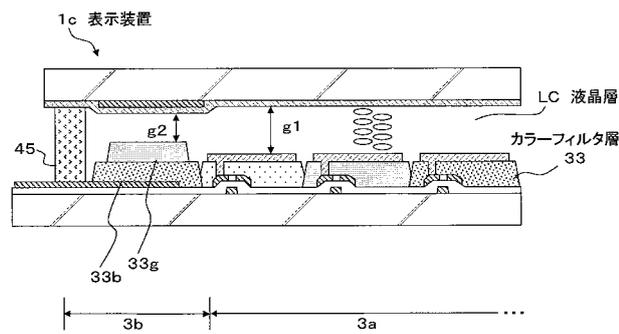
【図5】



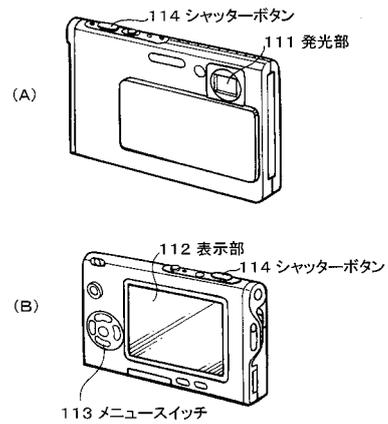
【図7】



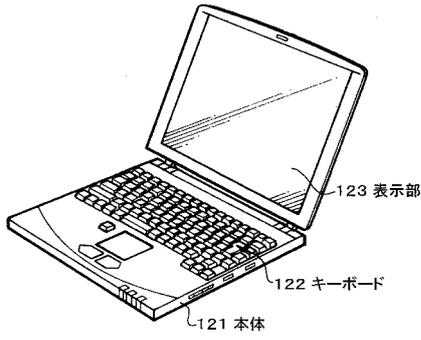
【図6】



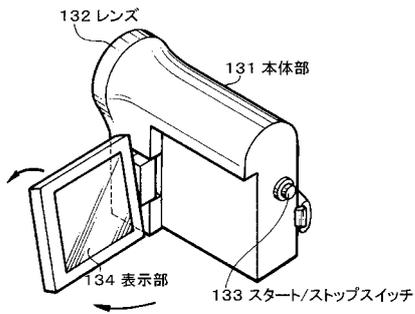
【図8】



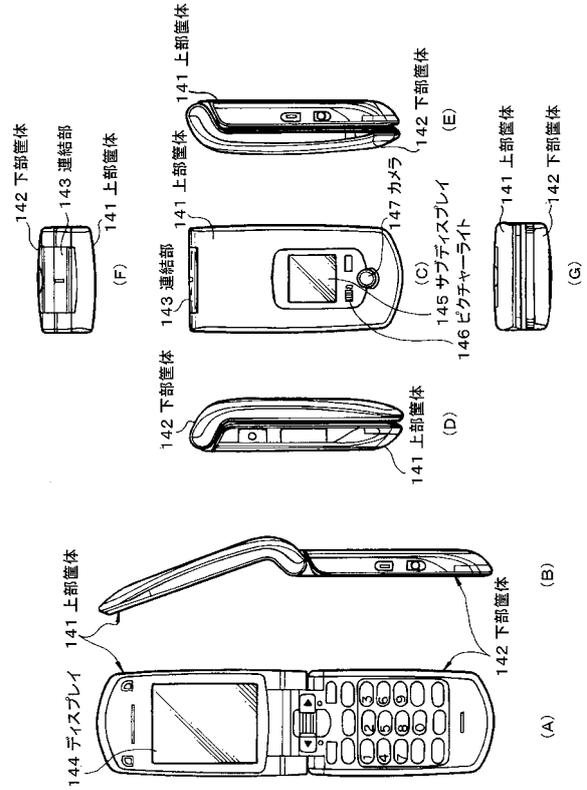
【 図 9 】



【 図 10 】



【 図 11 】



【 図 12 】

