



(12) 发明专利

(10) 授权公告号 CN 109148489 B

(45) 授权公告日 2022. 06. 10

(21) 申请号 201811004829.3

(22) 申请日 2018.08.30

(65) 同一申请的已公布的文献号
申请公布号 CN 109148489 A

(43) 申请公布日 2019.01.04

(73) 专利权人 合肥鑫晟光电科技有限公司
地址 230012 安徽省合肥市新站区工业园
内
专利权人 京东方科技集团股份有限公司

(72) 发明人 刘军 闫梁臣 周斌 汪军
苏同上 罗标 张扬

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274
专利代理师 申健

(51) Int. Cl.

H01L 27/12 (2006.01)

H01L 27/32 (2006.01)

H01L 21/84 (2006.01)

(56) 对比文件

CN 107968110 A, 2018.04.27

CN 104022129 A, 2014.09.03

US 2008020500 A1, 2008.01.24

CN 106601754 A, 2017.04.26

CN 107068725 A, 2017.08.18

CN 107968110 A, 2018.04.27

审查员 薛晓琳

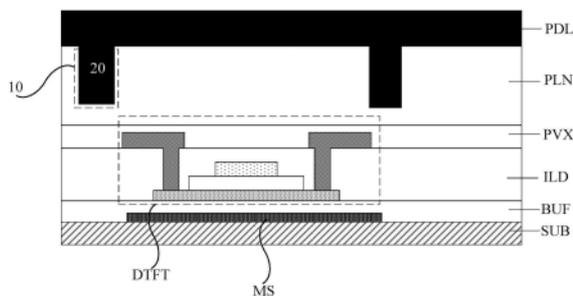
权利要求书2页 说明书7页 附图4页

(54) 发明名称

一种阵列基板及制作方法、显示装置

(57) 摘要

本发明实施例提供一种阵列基板及制作方法、显示装置,涉及显示技术领域,能够解决现有技术中因光线入射至驱动晶体管的沟道位置而导致其稳定性下降的问题;该阵列基板,包括位于每一亚像素中的驱动晶体管,以及位于驱动晶体管背离衬底基板一侧的平坦层;平坦层在对应驱动晶体管的沟道区域的至少一侧设置有凹陷部,且凹陷部内设置有遮光部。



1. 一种阵列基板,其特征在于,包括位于每一亚像素中的驱动晶体管,以及位于所述驱动晶体管背离衬底基板一侧的平坦层;

所述平坦层在对应所述驱动晶体管的沟道区域的四周均设置有凹陷部,且所述凹陷部内设置有遮光部;

所述凹陷部整体构成一个封闭环状通槽;

所述亚像素包括开口区和非开口区;所述驱动晶体管位于所述非开口区;所述凹陷部位于所述非开口区;

所述阵列基板还包括位于所述开口区的自发光单元,且所述自发光单元的出光侧朝向所述衬底基板的一侧;

所述自发光单元位于所述平坦层背离所述衬底基板的一侧;

所述自发光单元为有机发光二极管;

所述阵列基板还包括位于所述平坦层背离所述衬底基板一侧的像素定义层,以对所述有机发光二极管的发光功能层进行界定;

所述遮光部为所述像素定义层的部分;

所述遮光部采用黑色吸光材料形成;

所述凹陷部的底部未贯穿所述平坦层;所述凹陷部的深度为所述平坦层厚度的80%~95%。

2. 根据权利要求1所述的阵列基板,其特征在于,所述遮光部填充于整个所述凹陷部内。

3. 根据权利要求1所述的阵列基板,其特征在于,

所述驱动晶体管为顶栅型晶体管;

设置于所述沟道区域的至少一侧的所述凹陷部为:设置于有源层的至少一侧的凹陷部。

4. 根据权利要求1所述的阵列基板,其特征在于,所述封闭环状通槽的槽宽为 $3\mu\text{m} \sim 4\mu\text{m}$ 。

5. 一种阵列基板的制作方法,其特征在于,所述制作方法包括:

在衬底基板上形成驱动晶体管;

在形成有所述驱动晶体管的衬底基板上形成平坦层,并通过刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的四周均形成凹陷部;

在所述平坦层上的凹陷部内形成遮光部;

在形成有所述遮光部的衬底基板上形成自发光单元;

其中,使所述凹陷部整体构成一个封闭环状通槽;

亚像素包括开口区和非开口区;所述驱动晶体管位于所述非开口区;所述凹陷部位于所述非开口区;

所述阵列基板还包括位于所述开口区的自发光单元,且所述自发光单元的出光侧朝向所述衬底基板的一侧;

所述自发光单元位于所述平坦层背离所述衬底基板的一侧;

所述自发光单元为有机发光二极管;

所述阵列基板还包括位于所述平坦层背离所述衬底基板一侧的像素定义层,以对所述

有机发光二极管的发光功能层进行界定；

所述遮光部为所述像素定义层的部分；

所述遮光部采用黑色吸光材料形成；

所述凹陷部的底部未贯穿所述平坦层；所述凹陷部的深度为所述平坦层厚度的80%~95%。

6. 根据权利要求5所述的阵列基板的制作方法，其特征在于，所述通过刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的四周均形成凹陷部包括：

通过干法刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的四周均形成凹陷部；

其中，所述干法刻蚀工艺采用的刻蚀气体为： O_2 ；

或者，所述干法刻蚀工艺采用的刻蚀气体为： CF_4 和 O_2 的混合气体，且所述混合气体中 CF_4 的体积流量比为5%~8%。

7. 根据权利要求5所述的阵列基板的制作方法，其特征在于，所述在所述平坦层上的凹陷部内形成遮光部包括：

在形成有所述凹陷部的平坦层上形成像素定义层，所述像素定义层的部分填充于整个所述凹陷部内，并构成所述遮光部。

8. 一种显示装置，其特征在于，包括权利要求1-4任一项所述的阵列基板。

一种阵列基板及制作方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及制作方法、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称OLED)显示器因其具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。

[0003] 其中,对于OLED显示面板而言,像素驱动电路中的驱动晶体管DTFT的稳定性对显示画面的品质起着尤为重要的作用;尤其对于底发射型显示面板而言,由于有机发光二极管OLED相对于驱动晶体管DTFT远离衬底基板,从而导致有机发光二极管OLED的出射光线容易入射至驱动晶体管DTFT,导致其稳定性降低,进而对显示造成不良影响。

发明内容

[0004] 本发明的实施例提供一种阵列基板及制作方法、显示装置,能够解决现有技术中因光线入射至驱动晶体管的沟道位置而导致其稳定性下降的问题。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 本发明实施例提供一种阵列基板,包括位于每一亚像素中的驱动晶体管,以及位于所述驱动晶体管背离所述衬底基板一侧的平坦层;所述平坦层在对应所述驱动晶体管的沟道区域的至少一侧设置有凹陷部,且所述凹陷部内设置有遮光部。

[0007] 可选的,所述遮光部填充于整个所述凹陷部内。

[0008] 可选的,所述亚像素包括开口区和非开口区;所述驱动晶体管位于所述非开口区;所述凹陷部位于所述非开口区;所述阵列基板还包括位于所述开口区的自发光单元,且所述自发光单元的出光侧朝向所述衬底基板的一侧;所述自发光单元位于所述平坦层背离所述衬底基板的一侧。

[0009] 可选的,所述自发光单元为有机发光二极管;所述阵列基板还包括位于所述平坦层背离所述衬底基板一侧的像素定义层,以对所述有机发光二极管的发光功能层进行界定;所述遮光部为所述像素定义层的一部分。

[0010] 可选的,所述遮光部主要采用黑色吸光材料形成。

[0011] 可选的,所述驱动晶体管为顶栅型晶体管;设置于所述沟道区域的至少一侧的所述凹陷部为:设置于所述有源层的至少一侧的凹陷部。

[0012] 可选的,所述平坦层在对应所述驱动晶体管的沟道区域的四周均设置有所述凹陷部。

[0013] 可选的,所述凹陷部整体构成一个封闭环状通槽。

[0014] 可选的,所述封闭环状通槽的槽宽为 $3\mu\text{m}\sim 4\mu\text{m}$ 。

[0015] 可选的,所述凹陷部的底部未贯穿所述平坦层。

[0016] 可选的,所述凹陷部的深度为所述平坦层厚度的 $80\%\sim 95\%$ 。

[0017] 本发明实施例另一方面还提供一种阵列基板的制作方法,所述制作方法包括:在衬底基板上形成驱动晶体管;在形成有所述驱动晶体管的衬底基板上形成平坦层,并通过刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的至少一侧形成凹陷部;在所述平坦层上的凹陷部内形成遮光部;在形成有所述遮光部的衬底基板上形成自发光单元。

[0018] 可选的,所述通过刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的至少一侧形成凹陷部包括:通过干法刻蚀工艺在所述平坦层对应所述驱动晶体管的沟道区域的至少一侧形成凹陷部;其中,所述干法刻蚀工艺采用的刻蚀气体为: O_2 ;或者,所述干法刻蚀工艺采用的刻蚀气体为: CF_4 和 O_2 的混合气体,且所述混合气体中 CF_4 的体积流量比为5%~8%。

[0019] 可选的,所述在所述平坦层上的凹陷部内形成遮光部包括:在形成有所述凹陷部的平坦层上形成像素定义层,所述像素定义层的部分填充于整个所述凹陷部内,并构成所述遮光部。

[0020] 本发明实施例另一方面还提供一种显示装置,包括前述的阵列基板。

[0021] 本发明实施例提供一种阵列基板及制作方法、显示装置,该阵列基板,包括位于每一亚像素中的驱动晶体管,以及位于驱动晶体管背离衬底基板一侧的平坦层;平坦层在对应驱动晶体管的沟道区域的至少一侧设置有凹陷部,且凹陷部内设置有遮光部。

[0022] 这样一来,位于平坦层中的凹陷部内的遮光部,能够阻挡位于平坦层背离衬底基板一侧的光线入射至驱动晶体管的沟道位置处,从而降低了因光照漏电流导致驱动晶体管的不稳定性(例如阈值电压的不稳定等)。

附图说明

[0023] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0024] 图1为本发明实施例提供一种底发射型阵列基板中的像素单元的结构示意图;

[0025] 图2为本发明实施例提供一种底发射型阵列基板的结构示意图;

[0026] 图3为本发明实施例提供另一种底发射型阵列基板中平坦层的结构示意图;

[0027] 图4为本发明实施例提供另一种底发射型阵列基板的结构示意图;

[0028] 图5为本发明实施例提供另一种底发射型阵列基板的制作方法流程图;

[0029] 图6为本发明实施例提供另一种底发射型阵列基板的制作过程中的结构示意图之一;

[0030] 图7为本发明实施例提供另一种底发射型阵列基板的制作过程中的结构示意图之一。

[0031] 附图标记:

[0032] 10-凹陷部;20-遮光部;DTFT-驱动晶体管;P-亚像素;PDL-像素定义层;PLN-平坦层;PVX-钝化层;ILD-层间介电层;BUF-缓冲层;SUB-衬底基板;MS-遮光图案;ACT-有源层;GI-栅极绝缘层;GATA-栅极;S-源极;D-漏极。

具体实施方式

[0033] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 除非另外定义,本发明实施例中使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0035] 本发明实施例提供一种阵列基板,该阵列基板包括多个亚像素,每一亚像素中均设置有驱动晶体管DTFT;示意的如图1所示,以底发射型阵列基板中一个像素单元中的三个亚像素(R、G、B)为例,其中,每一亚像素P包括开口区和非开口区;驱动晶体管DTFT设置于亚像素P的非开口区设置;当然,在开口区设置有自发光单元。

[0036] 在此基础上,如图2所示,本发明中的阵列基板(以下简称阵列基板)还包括位于驱动晶体管DTFT背离衬底基板SUB一侧的平坦层PLN(该平坦层一般采用树脂Resin形成);其中,平坦层PLN在对应驱动晶体管DTFT的沟道区域的至少一侧设置有凹陷部10,且凹陷部10内设置有遮光部20;当然,该遮光部20对光线具有吸收、阻挡的作用,一般采用遮光材料形成。

[0037] 此处需要说明的是,上述驱动晶体管DTFT的沟道区域是指,参考图2,阵列基板中,对应驱动晶体管DTFT的有源层ACT中位于源极S和漏极D之间的区域;可以理解的是,该区域并不绝对是指与有源层中对应源极S和漏极D之间的部分(也即下文中的沟道位置,也可以称为有源层的沟道位置),而是指阵列基板整体在对应源极S和漏极D之间的区域,例如,用于导通沟道的栅极,其也位于上述的沟道区域。

[0038] 这样一来,位于平坦层中的凹陷部内的遮光部,能够阻挡位于平坦层背离衬底基板一侧的光线入射至驱动晶体管的沟道位置处,从而降低了因光照漏电流导致驱动晶体管的不稳定性(例如阈值电压的不稳定等)。

[0039] 在此基础上,可以理解的是,本发明中通过在位于驱动晶体管DTFT背离衬底基板SUB的一侧的平坦层PLN上的凹陷部10内的遮光部20来阻挡光线入射至驱动晶体管DTFT的沟道位置,对于底发射型阵列基板尤为适用。

[0040] 具体的,对应底发射型阵列基板而言,上述凹陷部10必然位于非开口区(避免对开口区中用于正常显示的光线造成不必要的影响),并且由于底发射型阵列基板中自发光单元位于平坦层PLN背离衬底基板SUB的一侧,且自发光单元的出光侧朝向衬底基板SUB的一侧,从而导致自发光单元发出的部分光线是朝向驱动晶体管DTFT的沟道位置的,这样一来,采用本发明的技术方案,能够很好的阻挡自发光单元发出的部分光线入射至驱动晶体管DTFT的沟道位置;以下实施例均是以此为例进行说明的。

[0041] 另外,需要说明的是,本发明中的自发光单元可以为机发光二极管,也可以是微发光二极管,还可以是量子点发光二极管,本发明对此不作限定,本发明优选的,上述自发光单元为有机发光二极管;以有机发光二极管为例,对于上述底发射型阵列基板而言,其包括相对设置的透明电极和反射电极(当然在两个电极之间设置有发光功能层),透明电极相对于反射电极靠近衬底基板的一侧,发光功能层发出的光线透过透明电极朝向衬底基板一侧出射。

[0042] 在此基础上,以下对上述凹陷部10的具体设置情况,做进一步的说明。

[0043] 实际中,为了有效的阻挡位于平坦层背离衬底基板一侧的光线入射至驱动晶体管的沟道位置处,如图2所示,本发明优选的,遮光部20填充于整个凹陷部10内。

[0044] 进一步的,为了最大程度的阻挡光线入射至驱动晶体管的沟道位置处,本发明优选的,如图3所示,在平坦层PLN在对应驱动晶体管DTFT的沟道区域的四周均设置有凹陷部10。

[0045] 当然,在此情况下,一般优选的,参考图3,可以设置上述凹陷部10整体构成一个封闭环状通槽;其中,封闭环状通槽的槽宽D可以设置为 $2\mu\text{m}\sim 5\mu\text{m}$ 。

[0046] 具体的,如果封闭环状通槽的槽宽D小于 $2\mu\text{m}$,一方面,对于工艺要求较高;另一方面,容易造成填充异常,不能够有效的保证填充于凹陷部10内的遮光部20的有效吸光性;如果封闭环状通槽的槽宽D大于 $5\mu\text{m}$,由于宽度过大,必然导致非开口区的面积增加,不利于显示面板对高开口率的需求,因此,一般优选的可以设置封闭环状通槽的槽宽D为 $2\mu\text{m}\sim 5\mu\text{m}$;例如可以是 $3\mu\text{m}$ 或 $4\mu\text{m}$;当然对于不同类型的显示面板而言,可以根据实际的需要适当的调整该封闭环状通槽的槽宽。

[0047] 另外,应当理解到,对于驱动晶体管DTFT而言,一般可以为顶栅晶体管;也可以为底栅型晶体管;当然,由于顶栅型晶体管的寄生电容相对较小,因此,实际中一般优选的,驱动晶体管DTFT多采用顶栅型晶体管。

[0048] 对于顶栅型驱动晶体管DTFT而言,实际中,为了避免环境光对驱动晶体管DTFT的阈值电压产生影响,保证驱动晶体管DTFT的稳定性,如图2所示,一般在有源层ACT靠近衬底基板SUB的一侧设置遮光图案MS(一般多采用金属材质,实现遮光的同时,还可以将源漏极与其连接,以进行静电释放)。

[0049] 另外,对于顶栅型驱动晶体管DTFT而言,由于在沟道的上方具有栅极GATA,能够对沟道位置起到一定的遮光作用,而源极S和漏极D与有源层ACT之间设置有多个膜层,一般通过过孔连接;基于此,对于顶栅型驱动晶体管DTFT,优选的,上述“位于沟道区域的至少一侧设置有凹陷部10”为,位于有源层的至少一侧设置有凹陷部10,也即适当的增加凹陷部10中遮光部20的遮光范围,从而能够避免部分光线从源漏极与有源层之间的侧面入射至沟道位置,有效的保证驱动晶体管的稳定性。

[0050] 当然,对于底栅型驱动晶体管,由于源极和漏极一般直接与有源层接触(源极和漏极直接覆盖有源层),并且源极和漏极一般均采用金属材质,具有一定的遮光性,因此,对于底栅型驱动晶体管而言,只要尽可能的减少沟道位置的有光线入射即可;也即凹陷部10可以对应设置在沟道区域的侧面,也可以对应设置在有源层的侧面。

[0051] 在此基础上,还应当理解到,对于阵列基板而言,以自发光单元为有机发光二极管为例,如图4所示,该阵列基板上一般还设置有位于平坦层PLN背离衬底基板SUB一侧的像素

定义层PDL,以对有机发光二极管的发光功能层(图中未示出)进行界定,上述遮光部20为像素定义层PDL的部分;也即在形成像素定义层PDL时,像素定义层PDL中填充于凹陷部10的部分构成了遮光部20。

[0052] 还应当理解的是,现有技术中,像素定义层PDL一般多采用亚克力材料、聚酰亚胺(PI)等,也即像素定义层PDL本身具有一定的吸光性,例如对于现有的PI材质的像素定义层PDL,其对红光和绿光具有很好的吸收作用。

[0053] 当然,实际中为了保证遮光部20的有效吸光性,一般优选的,可以设置遮光部主要采用黑色吸光材料形成;当然,对于遮光部20为像素定义层PDL的部分的情况下,此时设置选择像素定义层PDL采用黑色吸光材料;具体的,可以通过添加黑色颜料形成黑色亚克力或者黑色的聚酰亚胺。

[0054] 另外,对于上述位于平坦层PLN上的凹陷部10而言,本发明优选的,如图4所示,该凹陷部10的底部未贯穿平坦层PLN。

[0055] 具体的,应当理解到,现有技术中,凹陷部10的形成一般多采用刻蚀工艺形成,因此,为了避免因过刻对凹陷部下方的膜层造成不必要的损坏,因此优选的,凹陷部10的底部未贯穿平坦层PLN。

[0056] 另外,实际中可以通过具体对刻蚀工艺的控制,保证凹陷部10的深度为平坦层PLN厚度的80%~95%。

[0057] 具体的,如果凹陷部10的深度大于平坦层PLN厚度95%,对工艺精度要求较高;如果凹陷部10的深度小于平坦层PLN厚度80%,仍然存在光线入射至沟道位置的风险,因此优选的,一般设置凹陷部10的深度为平坦层厚度的80%~95%。示意的,一般平坦层PLN的厚度约为 $2\mu\text{m}\sim 3\mu\text{m}$,凹陷部10的深部可以为 $1.5\mu\text{m}\sim 2\mu\text{m}$ 。

[0058] 本发明实施例还提供一种显示装置,该显示装置包括前述的阵列基板,具有与前述实施例提供的阵列基板相同的结构和有益效果。由于前述实施例已经对阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0059] 需要说明的是,在本发明实施例中,显示装置具体至少可以包括显示面板,例如有机发光二极管;该显示面板可以应用至显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件中。

[0060] 本发明实施例还提供一种阵列基板的制作方法,如图5所示,该制作方法包括:

[0061] 步骤S101、参考图6,在衬底基板SUB上形成驱动晶体管DTFT。

[0062] 示意的,以驱动晶体管DTFT为顶栅型晶体管为例;针对底发射型阵列基板而言,该步骤为,在衬底基板SUB上对应非开口区的位置形成驱动晶体管DTFT。

[0063] 具体的,首先在衬底基板SUB上沉积一层金属薄膜,可为钼或者钼铌等,其厚度可以为 $0.1\mu\text{m}\sim 0.2\mu\text{m}$;采用构图工艺(光刻湿刻)在驱动晶体管DTFT对应的位置,形成遮光图案MS(用于遮挡位于驱动晶体管DTFT沟道下方的光线入射),为了保证遮光效果,一般设置遮光图案MS的线宽需比沟道线宽双边大 $2\mu\text{m}\sim 3\mu\text{m}$ 。

[0064] 然后再形成缓冲层BUF(也即Buffer层);其中,缓冲层BUF一般采用氧化硅,其厚度可以为 $0.3\mu\text{m}\sim 0.5\mu\text{m}$ 。

[0065] 接下来,依次形成驱动晶体管DTFT的有源层ACT、栅极绝缘层GI、栅极GATA、层间介电层ILD、源漏图案层(包括源极S和漏极D)。

[0066] 具体的,有源层ACT可以采用氧化铟锡(IGZO),其厚度可以为 $0.05\mu\text{m}\sim 0.09\mu\text{m}$;栅极绝缘层GI可以采用氧化硅,其厚度可以为 $0.1\mu\text{m}\sim 0.2\mu\text{m}$;栅极GATA可以采用铜和铝等金属,其厚度可以为 $0.5\mu\text{m}\sim 0.7\mu\text{m}$;层间介电层ILD可以采用氧化硅,其厚度可以为 $0.3\mu\text{m}\sim 0.5\mu\text{m}$;源漏图案层(包括源极S和漏极D)可以采用铜和铝等金属,其厚度可以为 $0.5\mu\text{m}\sim 0.7\mu\text{m}$ 。

[0067] 其中,需要说明的,对于上述层间介电层ILD而言,其上需要形成过孔,以便源漏图案层中源极、漏极通过过孔与有源层连接,以及与遮光图案MS连接(用于静电释放),对于层间介电层ILD上过孔的形成,一般典型的多采用干法刻蚀(多采用 CF_4+O_2 混合气体)和湿法剥离的方式。

[0068] 当然,在源漏图案层之后一般采用氧化硅形成厚度约为 $0.3\mu\text{m}\sim 0.5\mu\text{m}$ 的钝化层PVX;当然,对于需要设置彩色滤光图案层的阵列基板而言,在形成钝化层PVX之后,一般还需要亚像素在对应开口区形成红色滤光图案、蓝色滤光图案、绿色滤光图案。

[0069] 步骤S102、参考图7,在形成有驱动晶体管DTFT的衬底基板上形成平坦层PLN,并通过刻蚀工艺在平坦层PLN对应驱动晶体管DTFT的沟道区域的至少一侧形成凹陷部10。

[0070] 其中,上述形成有驱动晶体管DTFT的衬底基板是指,至少该衬底基板上形成有驱动晶体管DTFT,还可能制作有其他的器件、膜层等,例如,前述的钝化层PVX。

[0071] 上述,平坦层PLN一般采用树脂材料,其厚度约为 $3\mu\text{m}\sim 4\mu\text{m}$ 。

[0072] 另外,为了便于对刻蚀程度的控制,一般优选的,采用干法刻蚀工艺在平坦层PLN对应驱动晶体管DTFT的沟道区域的至少一侧形成凹陷部10,采用湿法剥离掩膜光阻PR。

[0073] 进一步的,为了尽可能的避免因刻蚀对平坦层PLN下方的膜层造成不必要的损坏,优选的,上述干法刻蚀采用高氧低氟的刻蚀气体(也即氧气含量高、氟含量低的气体);具体的,干法刻蚀工艺采用的刻蚀气体可以为: O_2 ;或者,干法刻蚀工艺采用的刻蚀气体为: CF_4 和 O_2 的混合气体,且该混合气体中 CF_4 的体积流量比为 $5\%\sim 8\%$ (常规的刻蚀气体中 CF_4 的体积流量比达到 40% 以上,例如前述的层间介电层ILD上采用干法刻蚀形成过孔时)。

[0074] 步骤S103、参考图4,在平坦层PLN上的凹陷部10内形成遮光部20。

[0075] 为了简化工艺,避免单独采用工艺制作遮光部20,优选的,可以在平坦层PLN上形成像素定义层PDL时,直接形成遮光部20(也即像素定义层PDL中填充于凹陷部10内的部分构成遮光部20);当然,优选的,像素定义层PDL可以采用黑色吸光材料形成。

[0076] 另外,实际中,一般优选的设置,平坦层PLN在对应驱动晶体管DTFT的有源层ACT的四周均设置有凹陷部10;例如可以为图3中示出的封闭环状通槽。

[0077] 步骤S104、在形成有遮光部的衬底基板上形成自发光单元。

[0078] 具体的,针对底发射型阵列基板而言,该步骤为在形成有遮光部的衬底基板上,对应开口区的位置形成自发光单元。

[0079] 这样一来,位于平坦层中的凹陷部内的遮光部,能够阻挡位于平坦层背离衬底基板一侧的部分光线入射至驱动晶体管的沟道位置处,从而降低了因光照漏电流导致驱动晶体管的不稳定性(例如阈值电压的不稳定等)。

[0080] 当然,对于该制作方法中其他的相关内容,可以对应的参考前述阵列基板实施例中的对应部分,此处不再赘述;对于前述阵列基板实施例中的其他设置结构,可以参考上述制作方法对应制备,调整相应的制作步骤,此处不再一一赘述。

[0081] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

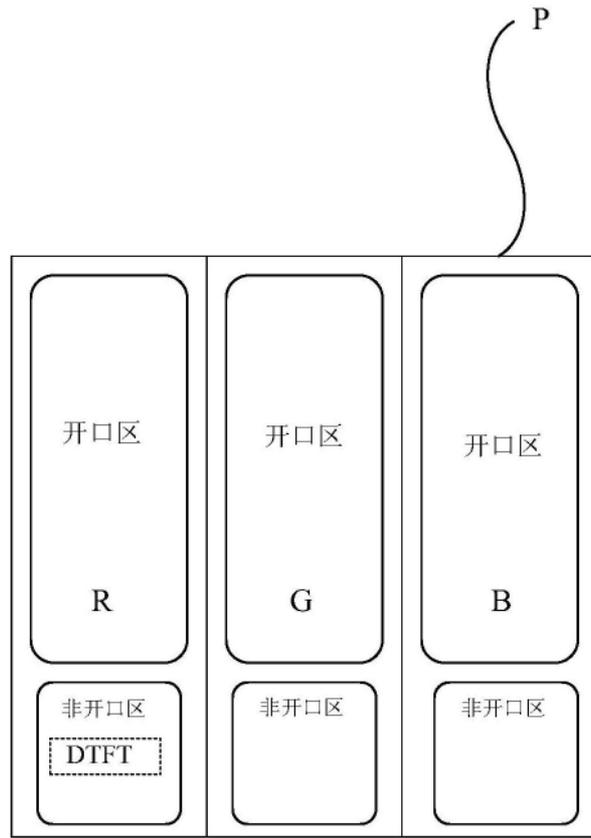


图1

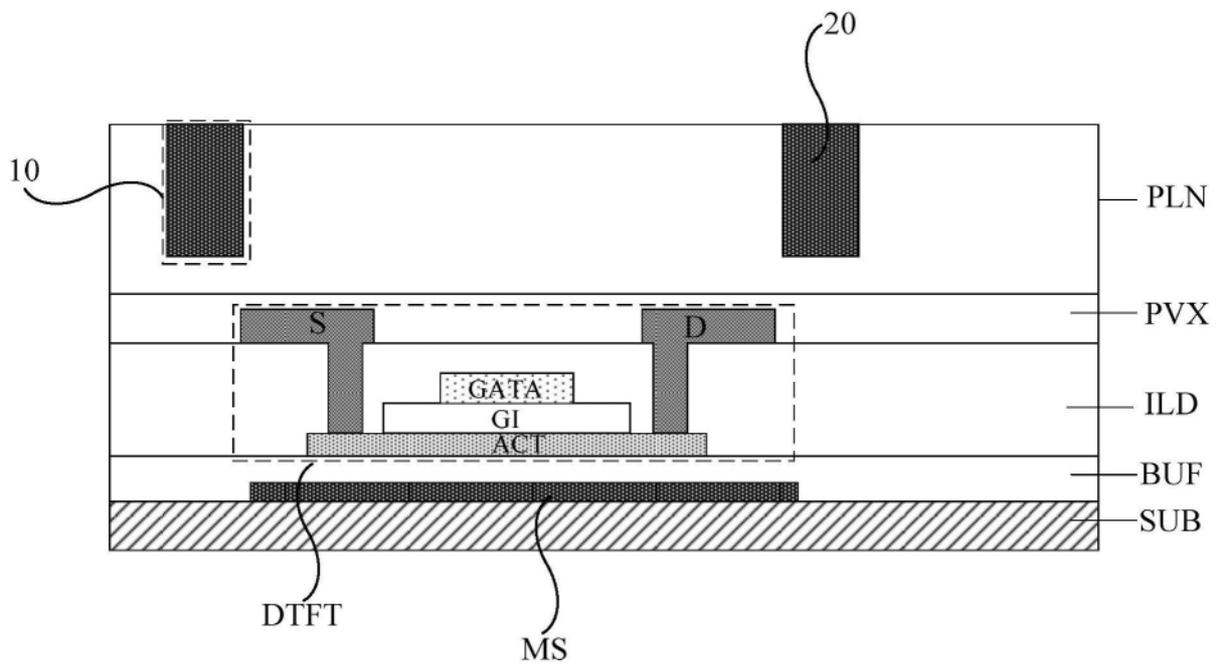


图2

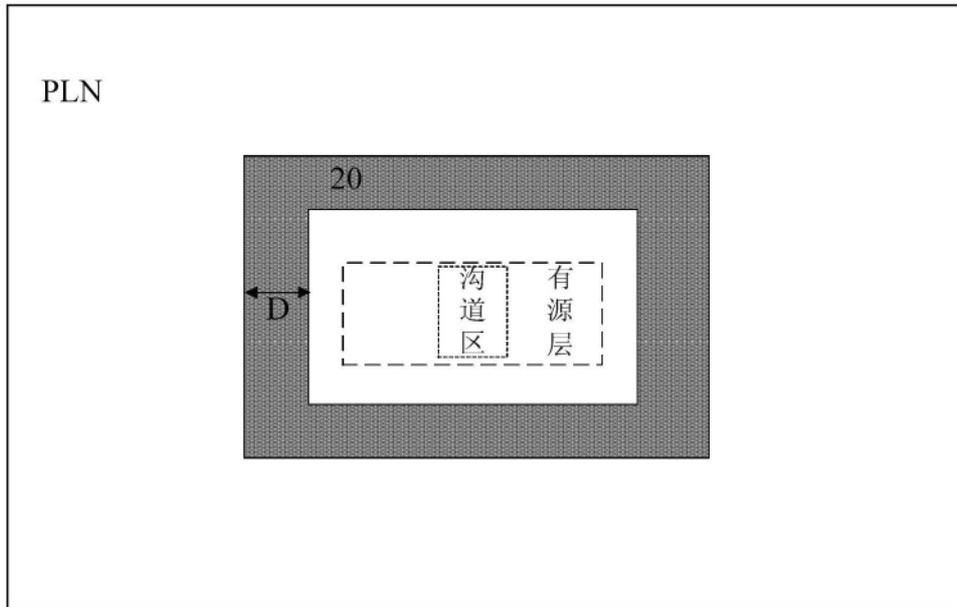


图3

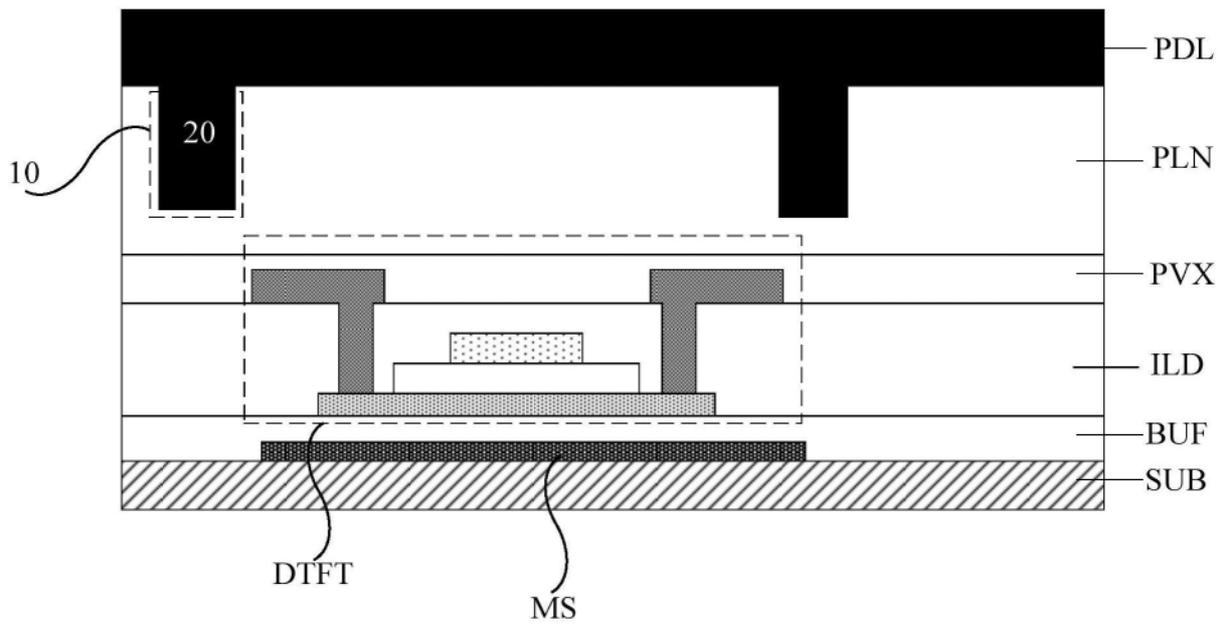


图4

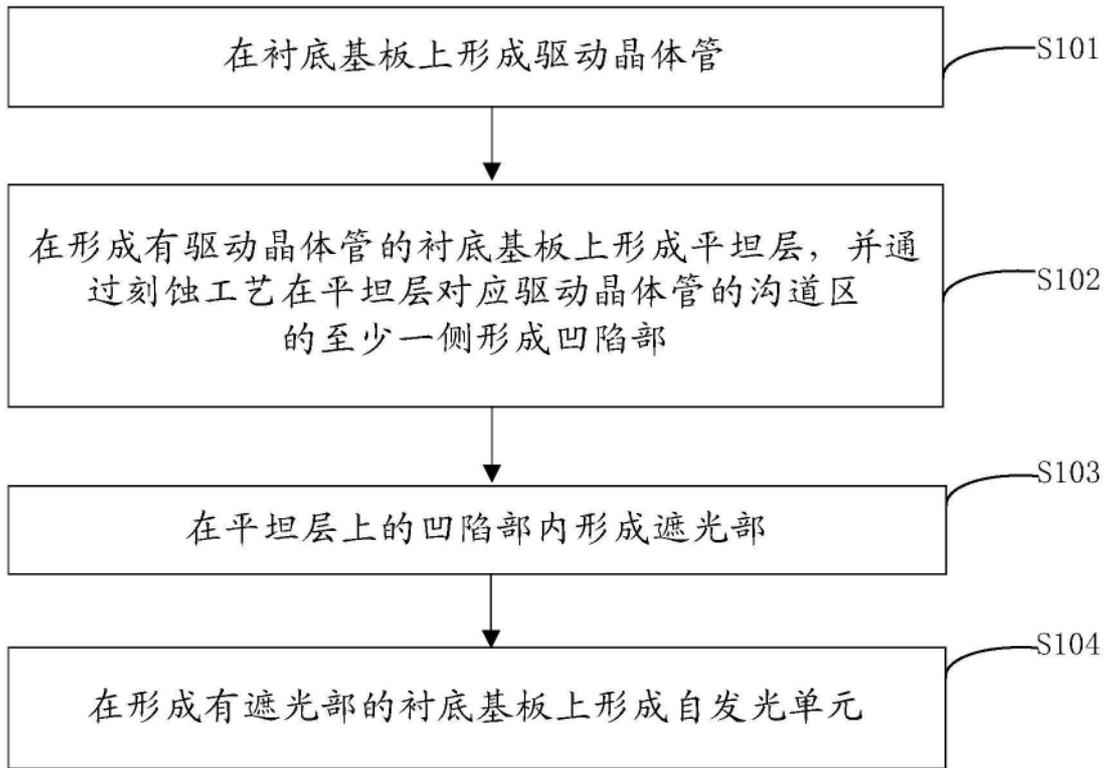


图5

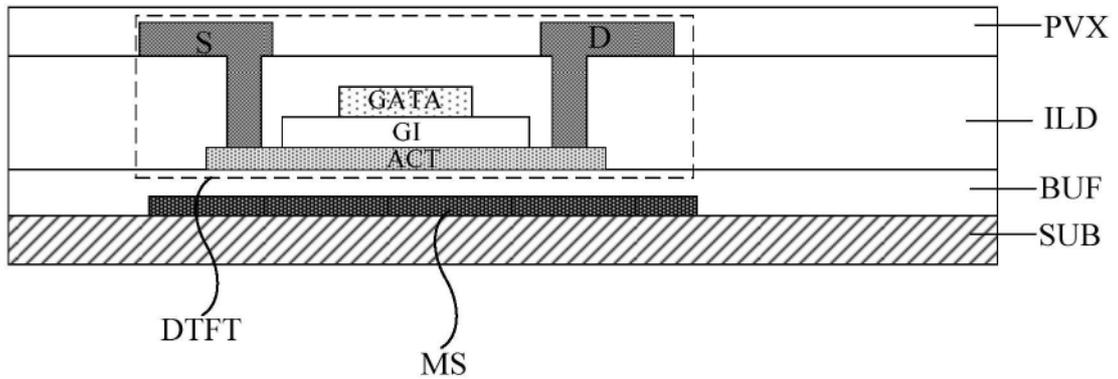


图6

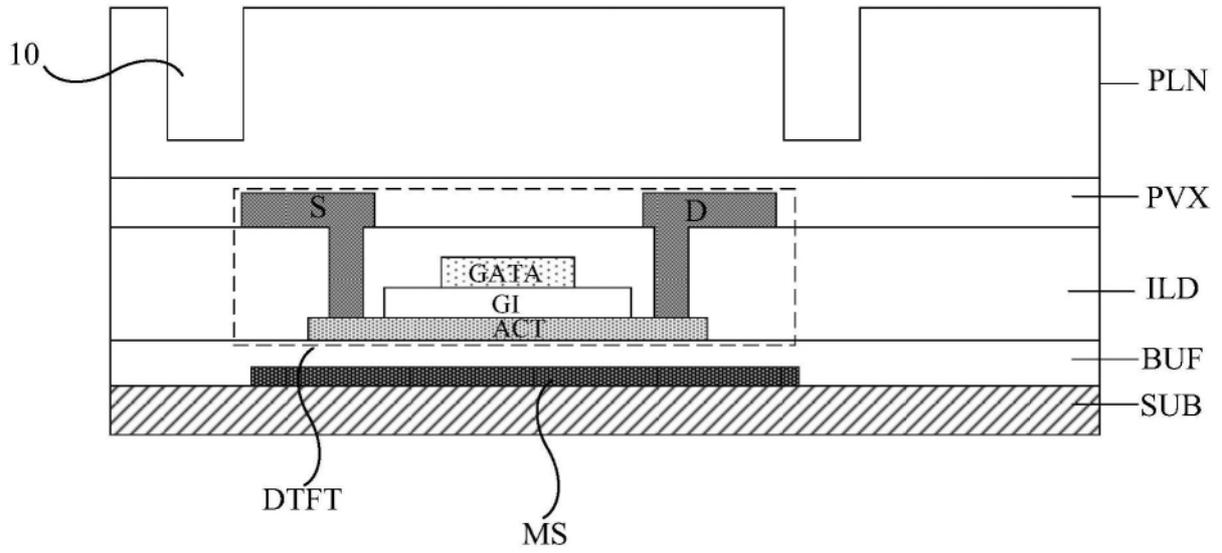


图7