



(12) 发明专利

(10) 授权公告号 CN 103257569 B

(45) 授权公告日 2015. 10. 21

(21) 申请号 201310195190. 2

(22) 申请日 2013. 05. 23

(73) 专利权人 龙芯中科技术有限公司

地址 100190 北京市海淀区中关村科学院南路 10 号

(72) 发明人 王岳 杨丽琼 苏孟豪

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G04F 10/00(2006. 01)

(56) 对比文件

CN 101019035 A, 2007. 08. 15, 全文.

CN 101414821 A, 2009. 04. 22, 全文.

CN 101515155 A, 2009. 08. 26, 全文.

CN 102346236 A, 2012. 02. 08,

CN 103034117 A, 2013. 04. 10, 全文.

CN 103078644 A, 2013. 05. 01, 全文.

CN 1656384 A, 2005. 08. 17, 全文.

US 2011/0090998 A1, 2011. 04. 21, 全文.

审查员 孙建强

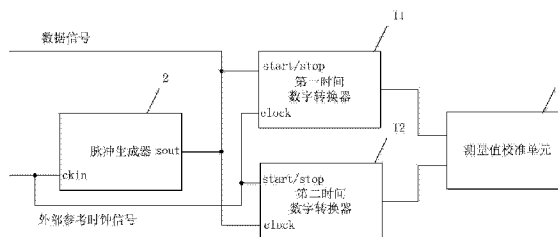
权利要求书4页 说明书11页 附图10页

(54) 发明名称

时间测量电路、方法和系统

(57) 摘要

本发明提供一种时间测量电路、方法和系统, 其中电路包括脉冲生成器、第一时间数字转换器、第二时间数字转换器和测量值校准单元; 脉冲生成器在校准模式下根据外部参考时钟信号生成内部参考时钟信号; 第一时间数字转换器用于在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第一码值, 在测量模式下根据外部参考时钟信号测量数据信号的时间码值; 第二时间数字转换器用于在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第二码值; 测量值校准单元根据第一码值、第二码值、外部参考时钟信号的周期对时间码值进行校准。本发明提供的时间测量电路、方法和系统能够提高时间测量精度。



1. 一种时间测量电路,其特征在于,包括:脉冲生成器、第一时间数字转换器、第二时间数字转换器和测量值校准单元;其中,

所述脉冲生成器的时钟输入端用于接收外部参考时钟信号,所述脉冲生成器用于在校准模式下根据所述外部参考时钟信号生成内部参考时钟信号;

所述第一时间数字转换器的时钟输入端用于接收所述外部参考时钟信号,

在校准模式下,所述第一时间数字转换器的数据输入端用于接收所述内部参考时钟信号,且所述第一时间数字转换器根据所述内部参考时钟信号测量所述外部参考时钟信号的第一码值,

在测量模式下,所述第一时间数字转换器的数据输入端用于接收数据信号,且所述第一时间数字转换器根据所述外部参考时钟信号测量所述数据信号的时间码值;

所述第二时间数字转换器的时钟输入端用于接收所述内部参考时钟信号,数据输入端用于接收所述外部参考时钟信号,且所述第二时间数字转换器在校准模式下根据所述内部参考时钟信号测量所述外部参考时钟信号的第二码值;

所述测量值校准单元,分别与所述第一时间数字转换器和第二时间数字转换器相连,用于根据所述第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准。

2. 根据权利要求 1 所述的时间测量电路,其特征在于,所述内部参考时钟信号和外部参考时钟信号的相位不同,所述内部参考时钟信号的周期是所述外部参考时钟信号的整数倍。

3. 根据权利要求 2 所述的时间测量电路,其特征在于,测量值校准单元具体用于根据所述第一码值、第二码值、所述外部参考时钟信号的周期基于如下公式对所述时间码值进行校准,以得到校准后的时间码值 t :

$$t = T * t_3 / (t_1 + t_2),$$

其中, t_1 为所述第一码值, t_2 为所述第二码值, t_3 为所述时间码值, T 为所述外部参考时钟信号的周期。

4. 根据权利要求 3 所述的时间测量电路,其特征在于,所述脉冲生成器包括脉冲信号分频单元、周期复位信号生成单元和脉冲输出单元;

所述脉冲信号分频单元的输入端用于接收外部参考时钟信号,其输出端与所述脉冲输出单元的输入端连接,用于在校准模式下,根据所述外部参考时钟信号产生分频信号,并将所述分频信号提供给所述脉冲输出单元;所述外部参考时钟信号的频率为所述分频信号频率的整数倍;

所述周期复位信号生成单元的一个输入端用于接收所述外部参考时钟信号,另一个输入端与所述脉冲输出单元的输出端连接,所述周期复位信号生成单元的输出端与所述脉冲输出单元的复位信号输入端连接,所述周期复位信号生成单元用于根据所述外部参考时钟信号产生周期复位信号,并将所述周期复位信号提供给所述脉冲输出单元;

所述脉冲输出单元,用于根据所述分频信号和所述周期复位信号生成内部参考时钟信号并输出。

5. 根据权利要求 4 所述的时间测量电路,其特征在于,还包括数据信号调整单元;

所述数据信号调整单元的时钟输入端用于接收外部参考时钟信号,其数据输入端用于

接收数据信号,所述数据信号调整单元用于在测量模式下,根据所述外部参考时钟信号将所述数据信号进行调整,并将调整后的数据信号提供至所述第一时间数字转换器的数据输入端,其中,调整后的所述数据信号的脉冲宽度至少是所述外部参考时钟信号周期的 1.5 倍。

6. 根据权利要求 5 所述的时间测量电路,其特征在于,所述脉冲生成器与所述数据信号调整单元为分时复用;

在校准模式下,所述周期复位信号生成单元、脉冲输出单元和脉冲信号分频单元作为所述脉冲生成器,生成内部参考时钟信号;

在测量模式下,所述周期复位信号生成单元和脉冲输出单元作为所述数据信号调整单元,根据所述外部参考时钟信号将所述数据信号进行调整。

7. 根据权利要求 6 所述的时间测量电路,其特征在于,所述脉冲信号分频单元包括第一 D 触发器、第二 D 触发器、第一反相器和第一与门,所述第一 D 触发器和第二 D 触发器为下降沿触发;所述第一 D 触发器的时钟输入端与所述第一反相器的输出端连接,所述第一反相器的输入端接收所述外部参考时钟信号,所述第一 D 触发器的数据输入端与自身的反向输出端连接,所述第一 D 触发器的正相输出端与所述第二 D 触发器的时钟输入端连接,所述第二 D 触发器的数据输入端与自身的反相输出端连接,所述第二 D 触发器的正相输出端与所述第一与门的一个输入端连接,所述第一与门的另一个输入端与所述第一 D 触发器的正相输出端连接,所述第一与门的输出端与所述脉冲输出单元的输入端连接,所述第一 D 触发器和第二 D 触发器的复位端接收时间测量系统发出的模式选择信号,当所述模式选择信号为测量模式时,所述脉冲信号分频单元输出的所述分频信号为零,当所述模式选择信号为校准模式时,所述脉冲信号分频单元输出所述分频信号给所述脉冲输出单元;

所述周期复位信号生成单元包括:第三 D 触发器、第四 D 触发器、第五 D 触发器、延迟器、同或门、第一与非门以及第二与非门,所述第三 D 触发器、第四 D 触发器和第五 D 触发器为下降沿触发;所述延迟器的输入端接收所述外部参考时钟信号,所述延迟器的输出端与所述同或门的一个输入端连接,所述同或门的另一个输入端接收所述外部参考时钟信号,所述同或门的输出端与所述第一与非门的一个输入端连接,所述第一与非门的另一个输入端与所述脉冲输出单元的输出端连接,所述第一与非门的输出端连接至所述第三 D 触发器的时钟输入端,所述第三 D 触发器的数据输入端与自身的反向输出端连接,且与所述第二与非门的一个输入端连接,所述第三 D 触发器的正相输出端与所述第四 D 触发器的时钟输入端连接,所述第四 D 触发器的数据输入端与自身的反相输出端连接,且与所述第二与非门的另一个输入端连接,所述第四 D 触发器的正相输出端与所述第五 D 触发器的时钟输入端连接,所述第五 D 触发器的数据输入端与自身的反相输出端连接,所述第五 D 触发器的正相输出端与所述第二与非门的又一个输入端连接,所述第二与非门的输出端分别与所述第三 D 触发器、第四 D 触发器和第五 D 触发器的复位端连接,且与所述脉冲输出单元的复位端连接,用于将所述周期复位信号生成单元生成的周期复位信号提供给所述脉冲输出单元;

所述脉冲输出单元包括:第六 D 触发器和或非门,所述第六 D 触发器为下降沿触发;所述或非门的一个输入端与所述第一与门的输出端连接,用于在校准模式下接收所述分频信号,以产生所述内部参考时钟信号,所述或非门的另一个输入端用于接收所述数据信号,用于在测量模式下对所述数据信号进行调整,所述或非门的输出端与所述第六 D 触发器的时

钟输入端连接,所述第六D触发器的数据输入端接收高电平信号,所述第六D触发器的复位端接收所述周期复位信号生成单元生成的周期复位信号,所述第六D触发器的输出端用于输出所述内部参考时钟信号。

8. 根据权利要求 1-7 任一项权利要求所述的时间测量电路,其特征在于,还包括校准器;

所述校准器的时钟输入端用于接收外部参考时钟信号,其数据输入端接收所述内部参考时钟信号,所述校准器用于根据所述外部参考时钟信号和所述内部参考时钟信号生成控制码,并将所述控制码提供给所述第一时间数字转换器和所述第二时间数字转换器中的精细调节单元,以调节所述第一码值、第二码值及时间码值的测量精度。

9. 一种时间测量方法,其特征在于,包括:

采用时间数字转换器,根据外部参考时钟信号测量数据信号的时间码值;

根据第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准,其中,所述第一码值为所述数据信号的上升沿至所述外部参考时钟信号上升沿之间的时间间隔对应的码值,所述第二码值为所述外部参考时钟信号上升沿至所述数据信号的上升沿之间的时间间隔对应的码值;

在根据第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准之前,还包括:

根据外部参考时钟信号生成内部参考时钟信号;采用第一时间数字转换器,根据所述内部参考时钟信号测量所述外部参考时钟信号的第一码值,所述第一时间数字转换器的时钟输入端接收所述外部参考时钟信号,数据输入端接收所述内部参考时钟信号;

采用第二时间数字转换器,根据所述内部参考时钟信号测量所述外部参考时钟信号的第二码值,所述第二时间数字转换器的数据输入端接收所述外部参考时钟信号,时钟输入端接收所述内部参考时钟信号。

10. 根据权利要求 9 所述的时间测量方法,其特征在于,所述内部参考时钟信号和外部参考时钟信号的相位不同,所述内部参考时钟信号的周期是所述外部参考时钟信号的整数倍。

11. 根据权利要求 10 所述的时间测量方法,其特征在于,所述根据外部参考时钟信号生成内部参考时钟信号,包括:

根据所述外部参考时钟信号产生分频信号,所述外部参考时钟信号的频率为所述分频信号频率的整数倍;

根据所述外部参考时钟信号产生周期复位信号,并结合所述分频信号生成所述内部参考时钟信号。

12. 根据权利要求 11 所述的时间测量方法,其特征在于,根据第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准包括:

根据所述第一码值、所述第二码值、所述外部参考时钟信号的周期,基于如下公式对所述时间码值进行校准,以得到校准后的时间码值 t :

$$t = T * t_3 / (t_1 + t_2),$$

其中, t_1 为所述第一码值, t_2 为所述第二码值, t_3 为所述时间码值, T 为所述外部参考时钟信号的周期。

13. 根据权利要求 12 所述的时间测量方法,其特征在于,在所述采用时间数字转换器,根据所述外部参考时钟信号测量所述数据信号的时间码值之前,还包括:

根据所述外部参考时钟信号将所述数据信号进行调整,调整后的所述数据信号的脉冲宽度至少是外部参考时钟信号周期的 1.5 倍。

14. 根据权利要求 9-13 任一项权利要求所述的时间测量方法,其特征在于,在所述根据外部参考时钟信号生成内部参考时钟信号之后,还包括:

根据所述外部参考时钟信号和内部参考时钟信号,生成控制码,提供给所述第一时间数字转换器和第二时间数字转换器中的精细调节单元,以调节所述第一码值、第二码值及时间码值的测量精度。

15. 一种时间测量系统,其特征在于,包括参考时钟产生装置、信号采集装置、信号放大装置、输入滤波装置、数字滤波装置以及控制电路,其特征在于,还包括权利要求 1-8 任一项权利要求所述的时间测量电路;

所述时间测量电路分别与所述参考时钟产生装置和所述输入滤波装置相连,用于接收外部参考时钟信号和数据信号,并根据所述外部参考时钟信号对所述数据信号进行测量,将测量结果输出给所述数字滤波装置;

所述时间测量电路接收所述控制电路发出的工作模式转换信号,用于根据所述工作模式转换信号在测量模式和校准模式之间进行转换。

时间测量电路、方法和系统

技术领域

[0001] 本发明涉及电路技术,尤其涉及一种时间测量电路、方法和系统。

背景技术

[0002] 在许多工程测量领域,对于速度、距离以及流量等参数的测量通常转换为对时间间隔的测量,尤其是在通信领域、芯片设计、原子物理以及天文观测等领域对时间测量精度的要求非常高,即使出现 1 微秒的测量误差都会产生严重的后果。

[0003] 时间间隔测量方法通常有脉冲计数法、延时时间内插法、时间数字转换法等。时间数字转换器(Time-to-Digital Converter, TDC)是一种将脉冲边沿间隔转换为数字码值的器件,包括环形 TDC 和层级结构 TDC 等多种结构。图 1 为现有技术中层级结构 TDC 的电路结构示意图,如图 1 所示,层级结构 TDC 包括多级延时链,延时链长度逐级递减,各延时链内部包括多个反相器。TDC 将输入的时间脉冲数据经各级延时链延时后的数据转换成二进制数,其中的每一位二进制数分别代表每一级延时链的延时时间。层级结构 TDC 的转换速度较快,能在小于 10 个时钟周期内完成时间数字转换,另外,时间数字转换器内部采用的对延时链的长度能够实现可编程调节,因此在工程测量领域中得到了越来越广泛的应用。

[0004] 但是由于各延时链内部的反相器容易受外界环境影响,例如环境温度、反相器上的压降以及电路板制造工艺等因素都会对反相器的延时时间有一定的影响,导致延时链的延时时间发生漂移,进而导致转换得到的二进制数存在误差,使得时间间隔测量精度下降。

发明内容

[0005] 本发明提供一种时间测量电路、方法和系统,用于解决现有的时间转换器测量精度较低的问题,能够提高时间间隔测量的精度。

[0006] 本发明实施例提供一种时间测量电路,包括:脉冲生成器、第一时间数字转换器、第二时间数字转换器和测量值校准单元;其中,

[0007] 所述脉冲生成器的时钟输入端用于接收外部参考时钟信号,所述脉冲生成器用于在校准模式下根据所述外部参考时钟信号生成内部参考时钟信号;

[0008] 所述第一时间数字转换器的时钟输入端用于接收所述外部参考时钟信号,

[0009] 在校准模式下,所述第一时间数字转换器的数据输入端用于接收所述内部参考时钟信号,且所述第一时间数字转换器根据所述内部参考时钟信号测量所述外部参考时钟信号的第一码值,

[0010] 在测量模式下,所述第一时间数字转换器的数据输入端用于接收数据信号,且所述第一时间数字转换器根据所述外部参考时钟信号测量所述数据信号的时间码值;

[0011] 所述第二时间数字转换器的时钟输入端用于接收所述内部参考时钟信号,数据输入端用于接收所述外部参考时钟信号,且所述第二时间数字转换器在校准模式下根据所述内部参考时钟信号测量所述外部参考时钟信号的第二码值;

[0012] 所述测量值校准单元,分别与所述第一时间数字转换器和第二时间数字转换器相

连,用于根据所述第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准。

[0013] 本发明实施例提供一种时间测量方法,包括:

[0014] 采用时间数字转换器,根据外部参考时钟信号测量数据信号的时间码值;

[0015] 根据第一码值、第二码值、所述外部参考时钟信号的周期对所述时间码值进行校准,其中,所述第一码值为所述数据信号的上升沿至所述外部参考时钟信号上升沿之间的时间间隔对应的码值,所述第二码值为所述外部参考时钟信号上升沿至所述数据信号的上升沿之间的时间间隔对应的码值。

[0016] 本发明实施例提供一种时间测量系统,包括参考时钟产生装置、信号采集装置、信号放大装置、输入滤波装置、数字滤波装置以及控制电路,还包括如上所述的时间测量电路;

[0017] 所述时间测量电路分别与所述参考时钟产生装置和所述输入滤波装置相连,用于接收外部参考时钟信号和数据信号,并根据所述外部参考时钟信号对所述数据信号进行测量,将测量结果输出给所述数字滤波装置;

[0018] 所述时间测量电路接收所述控制电路发出的工作模式转换信号,用于根据所述工作模式转换信号在测量模式和校准模式之间进行转换。

[0019] 本发明实施例提供的时间测量电路、方法和系统,采用脉冲生成器在校准模式下根据外部参考时钟信号生成内部参考时钟信号,第一时间数字转换器在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第一码值,第二时间数字转换器在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第二码值。测量值校准单元根据第一码值、第二码值和外部参考时钟信号的周期对第一时间数字转换器在测量模式下测得的时间码值进行校准,能够解决现有的时间转换器测量精度较低的问题,采用本发明实施例提供的时间测量电路、方法和系统能够提高时间间隔测量的精度。

附图说明

[0020] 图 1 为现有技术中时间数字转换器的电路结构示意图;

[0021] 图 2 为本发明实施例提供的时间测量电路的结构示意图;

[0022] 图 3 为本发明实施例提供的测量周期码值的波形图;

[0023] 图 4 为本发明实施例提供的时间测量电路中的脉冲生成器的电路结构示意图;

[0024] 图 5 为图 4 提供的脉冲生成器的信号波形图;

[0025] 图 6 为本发明实施例提供的时间测量电路的另一结构示意图;

[0026] 图 7 为本发明实施例提供的时间测量电路中的数据信号调整单元的电路结构示意图;

[0027] 图 8 为图 7 提供的数据信号调整单元的信号波形图;

[0028] 图 9 为本发明实施例提供的时间测量电路中的脉冲生成器的另一电路结构示意图;

[0029] 图 10 为本发明实施例提供的时间测量电路的又一结构示意图;

[0030] 图 11 为图 10 中校准器的电路结构示意图;

[0031] 图 12 为本发明实施例提供的时间测量方法的流程图;

- [0032] 图 13 为本发明实施例提供的时间测量方法的另一流程图；
- [0033] 图 14 为本发明实施例提供的时间测量方法中生成内部参考时钟信号方法的流程图；
- [0034] 图 15 为本发明实施例提供的时间测量方法的又一流程图；
- [0035] 图 16 为本发明实施例提供的时间测量系统的结构示意图。

具体实施方式

[0036] 图 2 为本发明实施例提供的时间测量电路的结构示意图。如图 2 所示,时间测量电路可以包括时间数字转换器、脉冲生成器 2 和测量值校准单元 3,且时间数字转换器的数量可以为两个,分别为第一时间数字转换器 11 和第二时间数字转换器 12,各时间数字转换器能根据参考时钟信号对输入的数据信号进行转换,形成与数据信号对应的数字码值即可,可采用现有技术中常用的时间数字转换器,其具体结构不限,例如可采用图 1 所示的时间数字转换器。

[0037] 其中,脉冲生成器 2 的时钟输入端(ckin)用于接收外部参考时钟信号,在校准模式下根据外部参考时钟信号生成内部参考时钟信号。外部参考时钟信号可以为时间测量系统中的参考时钟产生装置产生的周期脉冲信号,例如晶振或外部时钟等装置产生的周期脉冲信号。

[0038] 第一时间数字转换器 11 的时钟输入端(clock)用于接收外部参考时钟信号,在校准模式下,第一时间数字转换器 11 的数据输入端(start/stop)用于接收内部参考时钟信号,且第一时间数字转换器 11 根据内部参考时钟信号测量外部参考时钟信号的第一码值;在测量模式下,第一时间数字转换器 11 的数据输入端(start/stop)接收数据信号,且第一时间数字转换器 11 根据外部参考时钟信号测量数据信号的时间码值。数据信号为待测的脉冲信号,由时间测量系统将外部输入的待测脉冲信号经过信号调理后提供给第一时间数字转换器 11。第一时间数字转换器 11 根据外部参考时钟信号对数据信号进行测量,可参考图 1 所示的时间数字转换器的电路结构,时钟输入端(clock)用于接收外部参考时钟信号,数据输入端(start/stop)用于接收数据信号,数据信号经过第一级延时单元后,输出一位二进制数,同时进入下一级延时单元。数据信号经过每一级延时单元,都输出一位二进制数,组成了时间码值。

[0039] 第二时间数字转换器 12 的时钟输入端(clock)用于接收内部参考时钟信号,数据输入端(start/stop)用于接收外部参考时钟信号,且第二时间数字转换器 12 在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第二码值。

[0040] 测量值校准单元 3,分别与第一时间数字转换器 11 和第二时间数字转换器 12 相连,用于根据第一码值、第二码值、外部参考时钟信号的周期对时间码值进行校准,第一码值和第二码值之和为外部参考时钟信号的周期对应的周期码值。

[0041] 由于第一时间数字转换器 11 中各延时链内部的反相器容易受外界环境影响,例如环境温度、反相器上的压降以及电路板制造工艺等因素都会对反相器的延时时间有一定的影响,导致延时链的延时时间发生漂移,进而导致转换得到的二进制数存在误差。但考虑到外部参考时钟信号具有固定的时钟周期,不受外界环境变化的影响,因此,可测量外部参考时钟信号的一个周期对应的周期码值作为参考标准。在同样的外界环境下,采用第一时

间数字转换器 11 对其它时间间隔进行测量,得到时间码值,该时间码值与周期码值的比值为定值。

[0042] 基于上述原理,时间测量电路可以工作于测量模式或校准模式。当工作于校准模式时,采用脉冲生成器 2 根据外部参考时钟信号生成内部参考时钟信号,且采用第一时间数字转换器 11 和第二时间数字转换器 12 根据该内部参考时钟信号测量外部参考时钟信号的一个周期对应的周期码值。当工作于测量模式时,采用第一时间数字转换器 11 根据外部参考时钟信号对数据信号进行测量,得到时间码值,并结合周期码值进行校准。

[0043] 对于周期码值的测量,本领域技术人员可采用多种方式,本实施例提供一种可参考的方式:参考图 3,图 3 为本发明实施例提供的测量周期码值方法的波形图。在校准模式下,第一时间数字转换器 11 的时钟输入端(clock)接收外部参考时钟信号,数据输入端(start/stop)接收内部参考时钟信号,该内部参考时钟信号为脉冲生成器 2 生成的周期脉冲信号,且内部参考时钟信号和外部参考时钟信号的相位不同,周期为外部参考时钟信号的整数倍。则第一时间数字转换器 11 能够测得内部参考时钟信号的上升沿至外部参考时钟信号上升沿之间间隔的码值(称之为第一码值 t_1),输出给测量值校准单元 3。第二时间数字转换器 12 接收的信号与第一时间数字转换器 11 相反,即第二时间数字转换器 12 的时钟输入端(clock)用于接收内部参考时钟信号,数据输入端(start/stop)接收外部参考时钟信号,能够测得外部参考时钟信号的上升沿至内部参考时钟信号的上升沿之间间隔的码值(称之为第二码值 t_2),输出给测量值校准单元 3。该第一码值 t_1 和第二码值 t_2 之和即为外部参考时钟信号的一个周期对应的周期码值。

[0044] 在校准模式下,测量值校准单元 3 分别接收第一码值 t_1 和第二码值 t_2 ,将二者相加,得到周期码值。在测量模式下,测量值校准单元 3 接收第一时间数字转换器 11 发送来的时间码值(称之为时间码值 t_3),并根据第一码值 t_1 、第二码值 t_2 和外部参考时钟信号的周期 T 基于如下公式对时间码值进行校准:

$$[0045] \quad t = T * t_3 / (t_1 + t_2),$$

[0046] 其中, t 为校准后的时间码值。

[0047] 上述实施例采用脉冲生成器在校准模式下根据外部参考时钟信号生成内部参考时钟信号,第一时间数字转换器在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第一码值,第二时间数字转换器在校准模式下根据内部参考时钟信号测量外部参考时钟信号的第二码值。测量值校准单元根据第一码值、第二码值和外部参考时钟信号的周期对第一时间数字转换器在测量模式下测得的时间码值进行校准,能够解决现有的时间转换器测量精度较低的问题,采用上述实施例提供的时间测量电路能够提高时间间隔测量的精度。

[0048] 另外,上述脉冲生成器 2 根据外部参考时钟信号生成内部参考时钟信号,本领域技术人员可设计多种电路结构用于实现,本实施例提供一种实现方式,可参考图 4 所示的脉冲生成器的电路结构示意图。脉冲生成器 2 包括脉冲信号分频单元 21、周期复位信号生成单元 22 和脉冲输出单元 23。

[0049] 其中,脉冲信号分频单元 21 的输入端(ckin)接收外部参考时钟信号,输出端(ckpre)与脉冲输出单元 23 的输入端连接,用于在校准模式下,根据外部参考时钟信号产生分频信号,并将该分频信号提供给脉冲输出单元 23,外部参考时钟信号的频率为分频信

号频率的整数倍,具体可以为四倍。具体的,脉冲信号分频单元 21 可采用两个下降沿触发的 D 触发器,称之为第一 D 触发器 211 和第二 D 触发器 212。第一 D 触发器 211 的时钟输入端与第一反相器 213 的输出端连接,该第一反相器 213 的输入端接收外部参考时钟信号,第一 D 触发器 211 的数据输入端与自身的反向输出端连接,正相输出端与第二 D 触发器 212 的时钟输入端连接,第二 D 触发器 212 的数据输入端与自身的反相输出端连接,正相输出端与第一与门 214 的一个输入端连接,第一与门 214 的另一个输入端与第一 D 触发器 211 的正相输出端连接,第一与门 214 的输出端作为脉冲信号分频单元 21 的输出端(ckpre)与脉冲输出单元 23 的输入端连接。脉冲信号分频单元 21 采用的上述电路结构生成分频信号,并将分频信号提供给脉冲输出单元 23。

[0050] 周期复位信号生成单元 22 的一个输入端用于接收外部参考时钟信号,另一个输入端与脉冲输出单元 23 的输出端(sout)连接,周期复位信号生成单元 22 的输出端(resetc)与脉冲输出单元 23 的复位信号输入端连接,用于根据外部参考时钟信号产生周期复位信号,并将该周期复位信号提供给脉冲输出单元 23。具体的,周期复位信号生成单元 22 可以包括第三 D 触发器 221、第四 D 触发器 222、第五 D 触发器 223、延迟器 224、同或门 225、第一与非门 226 以及第二与非门 227。其中,第三 D 触发器 221、第四 D 触发器 222 和第五 D 触发器 223 均为下降沿触发。延迟器 224 的输入端作为周期复位信号生成单元 22 的一个输入端,接收外部参考时钟信号,延迟器 224 的输出端与同或门 225 的一个输入端连接,用于将外部参考时钟信号延迟一段时间后,提供给同或门 225。同或门 225 的另一个输入端接收外部参考时钟信号,输出端与第一与非门 226 的一个输入端连接,用于将外部参考时钟信号与延迟后的外部参考时钟信号进行同或运算,提供给第一与非门 226。第一与非门 226 的另一个输入端作为周期复位信号生成单元 22 的另一个输入端,与脉冲输出单元 23 的输出端连接,第一与非门 226 的输出端(sken)连接至第三 D 触发器 221 的时钟输入端,用于向第三 D 触发器 221 提供触发信号。第三 D 触发器 221 的数据输入端与自身的反向输出端连接,且与第二与非门 227 的一个输入端连接,第三 D 触发器 221 的正相输出端与第四 D 触发器 222 的时钟输入端连接。第四 D 触发器 222 的数据输入端与自身的反相输出端连接,且与第二与非门 227 的另一个输入端连接,第四 D 触发器 222 的正相输出端与第五 D 触发器 223 的时钟输入端连接。第五 D 触发器 223 的数据输入端与自身的反相输出端连接,第五 D 触发器 223 的正相输出端与第二与非门 227 的又一个输入端连接。第二与非门 227 的输出端分别与第三 D 触发器 221、第四 D 触发器 222 和第五 D 触发器 223 的复位端连接,且作为周期复位信号生成单元 22 的输出端(resetc),与脉冲输出单元 23 的复位端连接,用于将周期复位信号生成单元 22 生成的周期复位信号提供给脉冲输出单元 23。

[0051] 脉冲输出单元 23,用于根据输入的分频信号和周期复位信号生成内部参考时钟信号并输出。具体的,脉冲输出单元 23 包括下降沿触发的第六 D 触发器 231 和第二反相器 232,第二反相器 232 的输入端用于接收脉冲信号分频单元 21 生成的分频信号,输出端与第六 D 触发器 231 的时钟输入端连接,第六 D 触发器 231 的数据输入端接收高电平信号,复位端接收周期复位信号生成单元 22 生成的周期复位信号,输出端(具体为正相输出端)作为脉冲输出单元 23 的输出端,输出内部参考时钟信号。

[0052] 脉冲生成器 2 的工作原理可参照图 5 来说明,图 5 为上述脉冲生成器的信号波形图。脉冲信号分频单元 21 根据外部参考时钟信号生成分频信号,该分频信号的周期是外部

参考时钟信号的四倍,且该分频信号的占空比为0.75。当分频信号的上升沿时刻到来时,脉冲输出单元23输出高电平,直至周期复位信号的下降沿时刻到来时变为低电平输出,再到分频信号的下一个上升沿时刻到来时再重新输出高电平,形成周期信号,即为内部参考时钟信号,该内部参考时钟信号的周期为外部参考时钟信号的四倍。

[0053] 图6为本发明实施例提供的时间测量电路的另一结构示意图,图7为本发明实施例提供的时间测量电路中的数据信号调整单元的电路结构示意图,图8为图7提供的数据信号调整单元的信号波形图。如图6至图8所示,在上述技术方案的基础上,时间测量电路还可以包括数据信号调整单元4。该数据信号调整单元4的时钟输入端(ckin)用于接收外部参考时钟信号,数据输入端(sin)用于接收数据信号,用于在测量模式下根据外部参考时钟信号将数据信号进行调整,并将调整后的数据信号提供至第一时间数字转换器11的数据输入端(start/stop),其中,调整后的数据信号的脉冲宽度至少是外部参考时钟信号周期的1.5倍。具体的,数据信号调整单元4可采用与上述周期复位信号生成单元22和脉冲输出单元23相同的电路结构,其中,脉冲输出单元23中第二反相器232的输入端接收数据信号,输出端与第六D触发器231的时钟输入端连接,第六D触发器231的数据输入端接收高电平信号,复位端接收周期复位信号生成单元22发出的周期复位信号,用于当数据信号的上升沿时刻到来时输出调整后的数据信号,该调整后的数据信号的脉冲宽度至少为外部参考时钟信号周期的1.5倍。

[0054] 数据信号调整单元4的工作原理为:当数据信号的上升沿时刻到来时,脉冲输出单元23输出高电平,直至周期复位信号的下降沿时刻到来时变为低电平输出,再到数据信号的下一个上升沿时刻到来时再重新输出高电平,形成周期信号,即为调整后的数据信号。上述技术方案的特点是将数据信号与外部参考时钟信号边沿之间的时间间隔由1/2周期拓宽至大于一个周期,通过多个外部参考时钟信号的周期加上数据信号边沿与相邻外部参考时钟信号边沿的时间间隔,能够对脉冲宽度大于一个外部参考时钟信号周期的数据信号进行测量,使得数据信号的可测范围增大。

[0055] 图9为本发明实施例提供的时间测量电路中的脉冲生成器的另一电路结构示意图。如图9所示,可选的,脉冲生成器2与数据信号调整单元4为分时复用。为了减少电路器件的数量,缩小电路结构的体积,可将数据信号调整单元4合并至脉冲生成器2(本实施例以下内容将二者统称为脉冲生成器2),以在不同的工作模式下对周期复位信号生成单元22和脉冲输出单元23分时复用。即:在校准模式下,周期复位信号生成单元22、脉冲输出单元23和脉冲信号分频单元21作为脉冲生成器2,生成内部参考时钟信号;在测量模式下,周期复位信号生成单元22和脉冲输出单元23作为数据信号调整单元4,根据外部参考时钟信号将数据信号进行调整。

[0056] 本领域技术人员能够容易理解的改进方案为:在脉冲输出单元23中第六D触发器231的时钟输入端之前设置一个或非门233,用于代替上述技术方案中的第二反相器232,该或非门233的一个输入端与脉冲信号分频单元21的输出端,也即第一与门214的输出端连接,用于在校准模式下接收分频信号,以产生内部参考时钟信号,或非门233的另一个输入端用于接收数据信号,用于在测量模式下对该数据信号进行调整,或非门233的输出端与第六D触发器231的时钟输入端连接。且脉冲信号分频单元21中的第一D触发器211和第二D触发器212的复位端分别接收时间测量系统发出的模式选择信号(低电平有效),当

模式选择信号为低电平 0 时,即测量模式,第一 D 触发器 211 和第二 D 触发器 212 将各自的正相输出端清零,因此脉冲信号分频单元 21 输出的分频信号为 0,即脉冲输出单元 23 的时钟输入端接收到的信号取决于数据信号,则周期复位信号生成单元 22 和脉冲输出单元 23 工作,将数据信号进行调整;当模式选择信号为高电平 1 时,即校准模式,设置数据信号为 0,则脉冲输出单元 23 的时钟输入端接收到的信号取决于脉冲信号分频单元 21 输出的分频信号,则脉冲信号分频单元 21、周期复位信号生成单元 22 和脉冲输出单元 23 共同工作,生成内部参考时钟信号。

[0057] 另外,周期复位信号生成单元 22 中的第二与非门 227 的输出端还可以与第二与门 228 的一个输入端连接,第二与门 228 的另一个输入端接收时间测量系统发出的复位信号,输出端输出周期复位信号,并提供给第三 D 触发器 221、第四 D 触发器 222、第五 D 触发器 223 以及第六 D 触发器 231,用于在时间测量系统的控制下调整周期复位信号的周期。

[0058] 图 10 为本发明实施例提供的时间测量电路的又一结构示意图,图 11 为图 10 中校准器的电路结构示意图。如图 10 和图 11 所示,为了提高各时间数字转换器的测量精度,时间测量电路还可以包括校准器 5,该校准器 5 的时钟输入端 (refb) 接收外部参考时钟信号,其数据输入端 (refa) 接收内部参考时钟信号,用于根据外部参考时钟信号和内部参考时钟信号生成控制码,并将控制码提供给第一时间数字转换器 11 和第二时间数字转换器 12 中的精细调节单元,以调节第一码值、第二码值及时间码值的测量精度。具体的,校准器 5 可采用现有技术中常用的校准器,本实施例以其中一种校准器为例来说明,校准器 5 包括数据信号延时通路和时钟信号延时通路,其中数据信号延时通路的输入端作为数据输入端 (refa),接收内部参考时钟信号。数据信号延时通路包括 16 个依次串联的数据延时单元 51,每个数据延时单元 51 包括多个并联的可调电容 511,每个可调电容 511 由一个校准开关 512 控制,当校准开关 512 打开时,相应的可调电容 511 接入数据信号延时单元 51。通过调节接入数据信号延时单元 51 的可调电容 511 的个数,实现调节数据信号延时单元 51 的延时时间。时钟信号延时通路的输入端作为时钟输入端 (refb),接收外部参考时钟信号。时钟信号延时通路包括多个串联的时钟延时单元 52,各时钟延时单元 52 可以为现有技术中常用的延时器件。校准器 5 还包括四个 SR 锁存器,分别为第一 SR 锁存器 531、第二 SR 锁存器 532、第三 SR 锁存器 533 和第四 SR 锁存器 534。各 SR 锁存器的输入端分别连接至信号延时通路和时钟信号延时通路中对应的输出端,具体的,a0 端连接至第三 SR 锁存器 533 的置位端,a1 端连接至第四 SR 锁存器 534 的置位端,a2 连接至第二 SR 锁存器 532 的置位端,a3 连接至第一 SR 锁存器 531 的置位端,b0 连接至第二 SR 锁存器 532 的复位端,b1 连接至第三 SR 锁存器 533 的复位端,b2 连接至第一 SR 锁存器 531 的复位端,以及 b3 连接至第四 SR 锁存器 534 的复位端。各 SR 锁存器的正相输出端输出一位二进制数,四位二进制数作为控制码输出给第一时间数字转换器 11 和第二时间数字转换器 12 中的精细调节单元,通过调节精细调节单元中数据延时通路中接入的可调电容的个数,控制码越大,接入数据延时通路的电容负载越大,延时时间越长,实现调节第一码值、第二码值及时间码值的精度,以提高时间测量精度。校准器 5 的其它接线端子可根据现有技术常用的连接方式或由本领域技术人员自行设定,本实施例不对其进行限定,也未在附图中标记。

[0059] 由于在校准模式下,外部参考时钟信号和内部参考时钟信号不同步,则两个时间数字转换器输出码值的有效时间并不同步,本实施例可采用命中信号标识数据有效时,测

量值校准单元 3 采集两个时间数字转换器输出的第一码值和第二码值。命中信号标识数据由各时间数字转换器内部的计数电路产生,具体的,对于第一时间数字转换器 11 而言,在内部参考时钟信号的上升沿之后的两个外部参考时钟信号周期内,命中信号标识数据有效,则测量值校准单元 3 才在外部参考时钟信号的上升沿时刻到来时采集第一时间数字转换器 11 输出的第一码值。对于第二时间数字转换器 12 而言,在外部参考时钟信号的上升沿之后的两个内部参考时钟信号周期内,命中信号标识数据有效,则测量值校准单元 3 才在外部参考时钟信号的上升沿时刻到来时采集第二时间数字转换器 12 输出的第二码值。

[0060] 上述各时间数字转换器中的计数电路可以为现有技术中常用的时间数字转换器中应用的计数电路,也可以由本领域技术人员设计实现,使得该计数电路具有产生命中信号标识数据的功能。

[0061] 对于上述脉冲生成器 2 中的周期复位信号生成单元 22,其中的 D 触发器的数量不限制为本实施例提供的 3 个,例如增加 D 触发器的数量即增加了周期复位信号的周期长度,使得内部参考时钟信号的周期增大。具体数量可以由本领域技术人员根据数据信号的最大频率以及时间测量系统的采样方式进行适当的调整,以确保每一个数据信号正确采样。

[0062] 上述实施例中,校准模式是针对时间测量电路所在的外界环境变化而设置的,因此,并不需要经常将时间测量电路设置为校准模式。通常只需要在时间数字转换器启动、时间数字转换器中的各延时单元校准结束以及时间数字转换器所加的工作电压或周围温度发生变化时,将时间测量电路设置为校准模式。时间测量电路绝大部分时间处于测量模式,在保证测量精度的前提下,能够降低功耗,经过仿真测试,时间测量电路在测量模式下消耗电流 4mA,在校准模式消耗电流 7mA,将两种工作模式分离设置,能够节省 40% 的功耗。

[0063] 图 12 为本发明实施例提供的时间测量方法的流程图。本实施例还提供一种时间测量方法,该方法可由上述实施例所提供的时间测量电路来执行,可以通过硬件的方式实现。

[0064] 由于现有的时间数字转换器中各延时链内部的反相器容易受外界环境影响,导致延时链的延时时间发生漂移,进而导致测量存在误差的问题。但考虑到外部参考时钟信号具有固定的时钟周期,不受外界环境变化的影响,因此,可测量外部参考时钟信号的一个周期对应的周期码值作为参考标准。在同样的外界环境下,采用时间数字转换器对其它时间间隔进行测量,得到时间码值,该时间码值与周期码值的比值为定值。

[0065] 基于上述原理,可具体设置时间测量电路工作于测量模式或校准模式。当工作于校准模式时,采用两个时间数字转换器对外部参考时钟信号的一个周期进行测量,得到一个周期对应的周期码值。当工作于测量模式时,采用一个时间数字转换器根据外部参考时钟信号对数据信号进行测量,得到时间码值,并结合周期码值进行校准。

[0066] 如图 12 所示,该时间测量方法可以包括:

[0067] 步骤 101、采用时间数字转换器,根据外部参考时钟信号测量数据信号的时间码值。

[0068] 具体的,可采用上述实施例中的第一时间数字转换器 11,在测量模式下,根据外部参考时钟信号测量数据信号的时间码值。外部参考时钟信号可以为时间测量系统中的参考时钟产生装置产生的周期脉冲信号,例如晶振或外部时钟等装置产生的周期脉冲信号。数据信号为待测的脉冲信号,由时间测量系统将外部输入的待测脉冲信号经过信号调理后提

供给第一时间数字转换器 11。第一时间数字转换器 11 根据外部参考时钟信号对数据信号进行测量,得到的时间码值为二进制数。

[0069] 步骤 102、根据第一码值、第二码值、外部参考时钟信号的周期对时间码值进行校准,其中,第一码值为数据信号的上升沿至外部参考时钟信号上升沿之间的时间间隔对应的码值,第二码值为外部参考时钟信号上升沿至数据信号的上升沿之间的时间间隔对应的码值。

[0070] 可采用第一时间数字转换器 11 和第二时间数字转换器 12,在校准模式下,对外部参考时钟信号进行测量。具体的,第一时间数字转换器 11 可以对数据信号的上升沿至外部参考时钟信号上升沿之间的间隔进行测量,得到第一码值 t_1 ,第二时间数字转换器 12 对外部参考时钟信号的上升沿至数据信号的上升沿之间的间隔进行测量,得到第二码值 t_2 。其中,第一码值 t_1 和第二码值 t_2 之和为外部参考时钟信号的周期对应的周期码值。由于时间码值与周期码值的比值为定值,因此可采用测量值校准单元,根据第一码值 t_1 、第二码值 t_2 和外部参考时钟信号的周期对时间码值进行校准,以得到校准后的时间码值 t 。具体可基于如下公式对时间码值 t 进行校准:

[0071] $t = T * t_3 / (t_1 + t_2)$,

[0072] 其中, t_3 为时间码值, T 为外部参考时钟信号的周期。

[0073] 当然,本领域技术人员也可以根据数据信号的具体特性,对大于一个外部参考时钟信号的周期进行测量,因此上述校准方法和公式需根据具体采用的周期及周期码值进行设定。

[0074] 上述时间测量方法采用时间数字转换器,根据外部参考时钟信号测量数据信号的时间码值,并根据第一码值、第二码值、外部参考时钟信号的周期对时间码值进行校准,能够解决现有的时间转换器测量精度较低的问题,采用上述实施例提供的时间测量电路能够提高时间间隔测量的精度。

[0075] 图 13 为本发明实施例提供的时间测量方法的另一流程图。如图 13 所示,在上述技术方案的基础上,在步骤 102 之前,还可以包括:

[0076] 步骤 103、根据外部参考时钟信号生成内部参考时钟信号。

[0077] 步骤 104、采用时间数字转换器,根据内部参考时钟信号测量外部参考时钟信号的第一码值,时间数字转换器的时钟输入端接收外部参考时钟信号,数据输入端接收内部参考时钟信号。

[0078] 步骤 105、采用时间数字转换器,根据内部参考时钟信号测量外部参考时钟信号的第二码值,时间数字转换器的数据输入端接收外部参考时钟信号,时钟输入端接收内部参考时钟信号。

[0079] 具体的,可以采用时间测量电路中的脉冲生成器 2 根据外部参考时钟信号生成内部参考时钟信号,该内部参考时钟信号和外部参考时钟信号的相位不同,周期可以为外部参考时钟信号的整数倍,本实施例提供的方案中内部参考时钟信号的周期为外部参考时钟信号的四倍。

[0080] 采用第一时间数字转换器 11 对内部参考时钟信号的上升沿至外部参考时钟信号上升沿之间的间隔进行测量,得到第一码值 t_1 ,第二时间数字转换器 12 对外部参考时钟信号的上升沿至内部参考时钟信号的上升沿之间的间隔进行测量,得到第二码值 t_2 。

[0081] 上述技术方案中的内部参考时钟信号的周期固定,且与外部参考时钟信号具有一定的相位差,提高了周期码值的测量精度。步骤 104 和步骤 105 并不具体限定执行的顺序,可以由两个时间数字转换器并行完成。

[0082] 图 14 为本发明实施例提供的时间测量方法中生成内部参考时钟信号方法的流程图。如图 14 所示,上述内部参考时钟信号的生成具体可包括如下步骤:

[0083] 步骤 1031、根据外部参考时钟信号产生分频信号,外部参考时钟信号的频率为分频信号频率的整数倍。

[0084] 步骤 1032、根据外部参考时钟信号产生周期复位信号,并结合分频信号生成内部参考时钟信号。

[0085] 上述步骤 1031 可采用脉冲生成器 2 中的脉冲信号分频单元 21 来执行,步骤 1032 可采用脉冲生成器 2 中的周期复位信号生成单元 22 和脉冲输出单元 23 来执行,具体的实施方式可参照上述时间测量电路所提供的技术方案,此处不再赘述。

[0086] 图 15 为本发明实施例提供的时间测量方法的又一流程图。如图 15 所示,在步骤 101 执行之前,还可以包括:

[0087] 步骤 106、根据外部参考时钟信号将数据信号进行调整,调整后的数据信号的脉冲宽度至少是外部参考时钟信号周期的 1.5 倍。

[0088] 具体可采用如周期复位信号生成单元 22 和脉冲输出单元 23 所采用的电路结构来实现,可参照上述时间测量电路所提供的技术方案,此处不再赘述。

[0089] 另外,在步骤 103 之后,还可以执行以下步骤:

[0090] 根据外部参考时钟信号和内部参考时钟信号,采用校准器生成控制码,提供给第一时间数字转换器 11 和第二时间数字转换器 12 中的精细调节单元,以调节第一码值、第二码值及时间码值的测量精度。

[0091] 可采用上述实施例提供的校准器 5 生成控制码,可参照上述时间测量电路所提供的技术方案,此处不再赘述。

[0092] 上述时间测量方法采用时间数字转换器,根据外部参考时钟信号测量数据信号的时间码值,并根据第一码值、第二码值、外部参考时钟信号的周期对时间码值进行校准,能够解决现有的时间转换器测量精度较低的问题,能够提高时间间隔测量的精度。并通过校准单元产生控制码,进一步提高了时间测量的精度。

[0093] 本实施例提供的时间测量方法可通过时间测量电路实现,具备与时间测量电路相同的功能和有益效果。

[0094] 图 16 为本发明实施例提供的时间测量系统的结构示意图。如图 16 所示,本发明实施例还提供一种时间测量系统,包括参考时钟产生装置 61、信号采集装置 62、信号放大装置 63、输入滤波装置 64、数字滤波装置 65 以及控制电路 66,还包括本发明任意实施例所提供的时间测量电路 67。

[0095] 其中,时间测量电路 67 分别与参考时钟产生装置 61 和输入滤波装置 64 相连,用于接收外部参考时钟信号和数据信号,并根据外部参考时钟信号对数据信号进行测量,将测量结果输出给数字滤波装置 65。时间测量电路 67 接收控制电路 66 发出的工作模式转换信号,用于根据该工作模式转换信号在测量模式和校准模式之间进行转换。

[0096] 对于时间测量系统中其它各器件的连接方式,本领域技术人员可根据常用的技术

手段或根据各器件的线路接口设计实现,此处不进行具体限定,也未在附图中标识。本发明实施例提供的时间测量系统能够提高时间间隔测量的精度。

[0097] 上述时间测量系统包括本发明实施例所提供的任意时间测量电路,可执行包括本发明任意实施例所提供的方法,具备执行方法相应的有益效果。

[0098] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

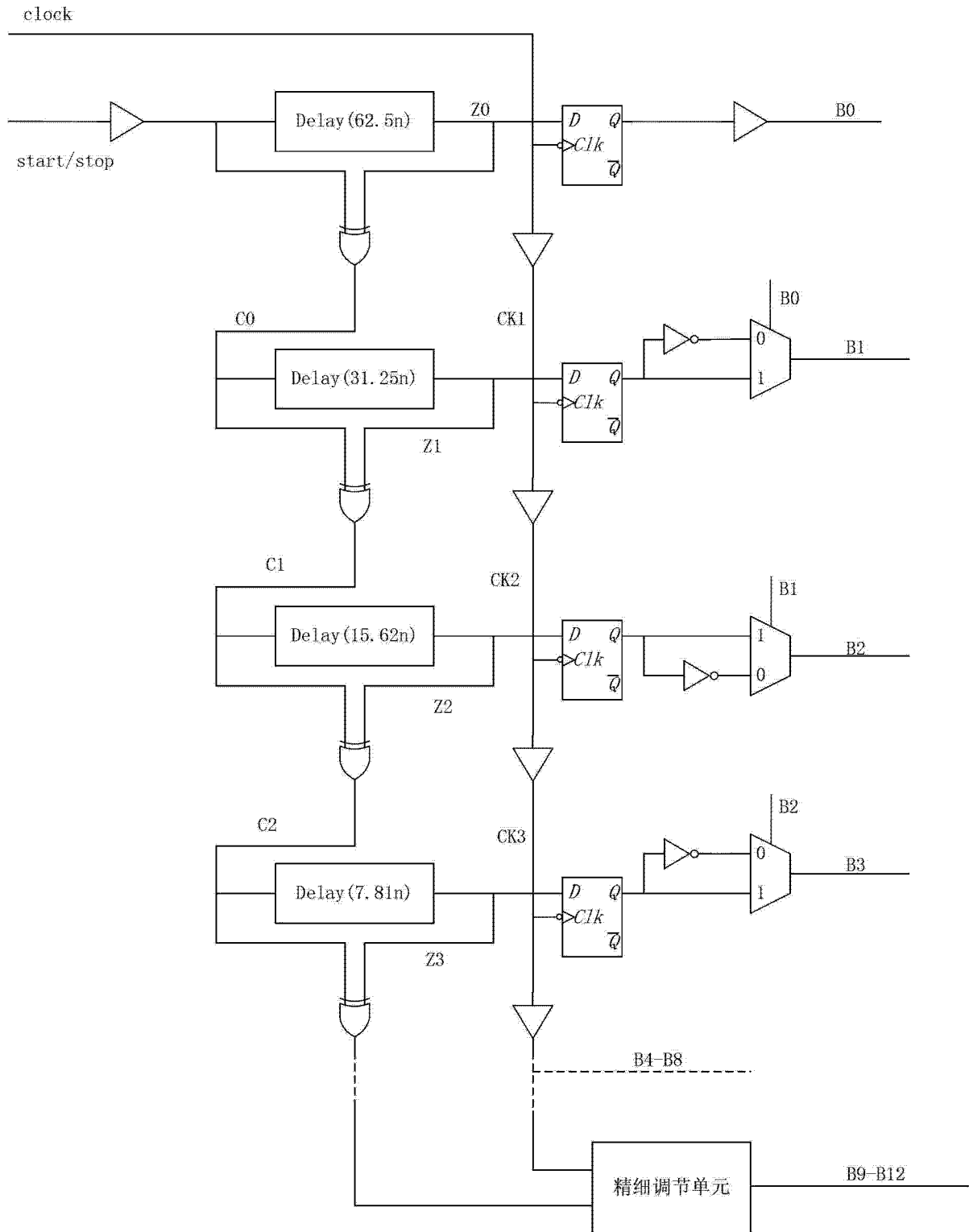


图 1

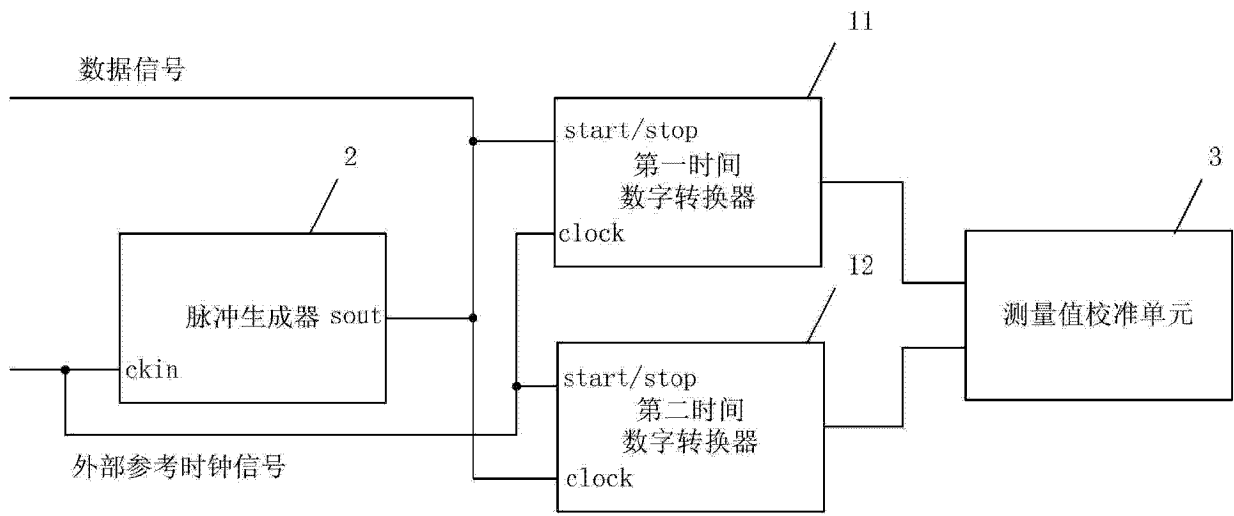


图 2

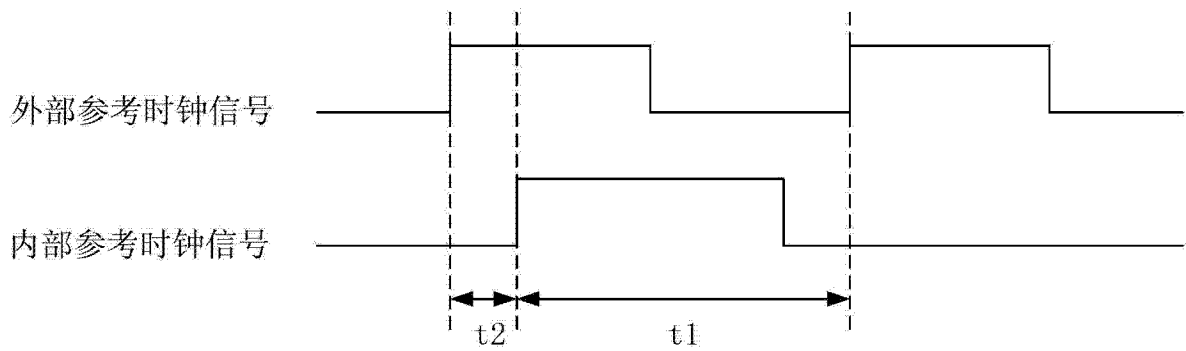


图 3

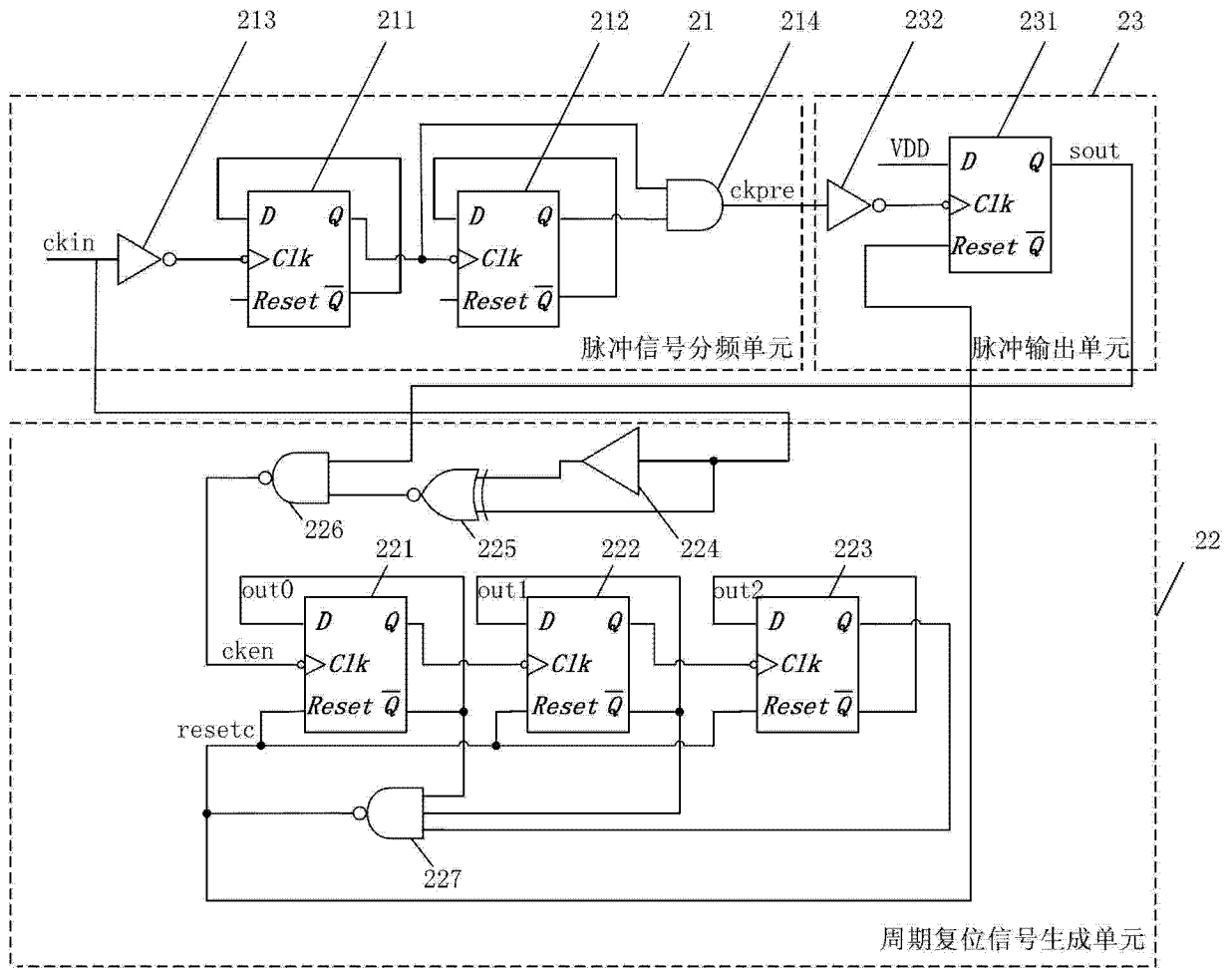


图 4

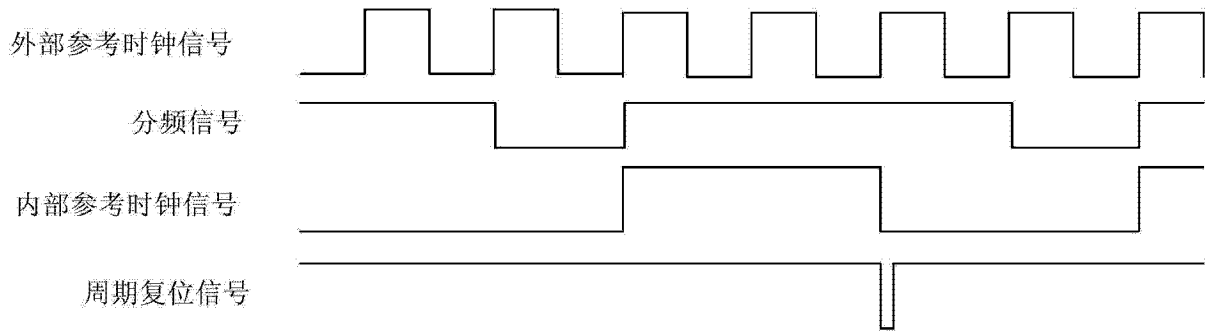


图 5

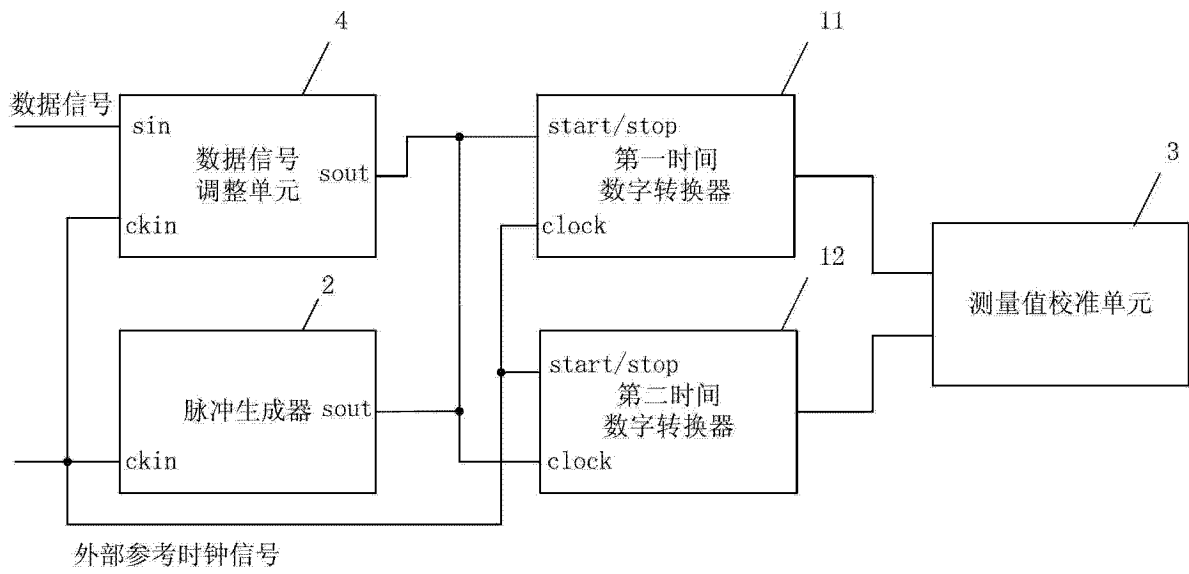


图 6

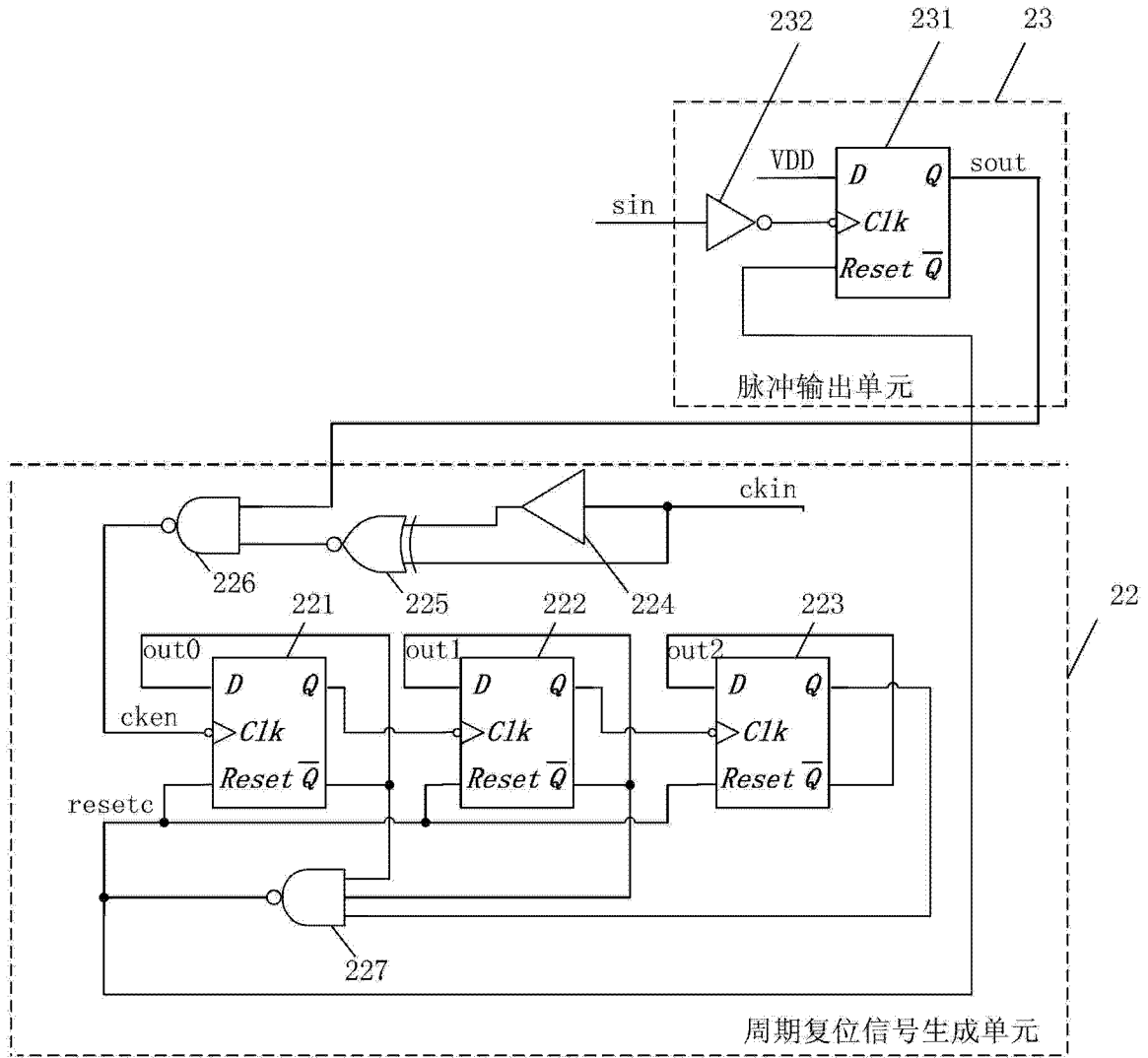


图 7

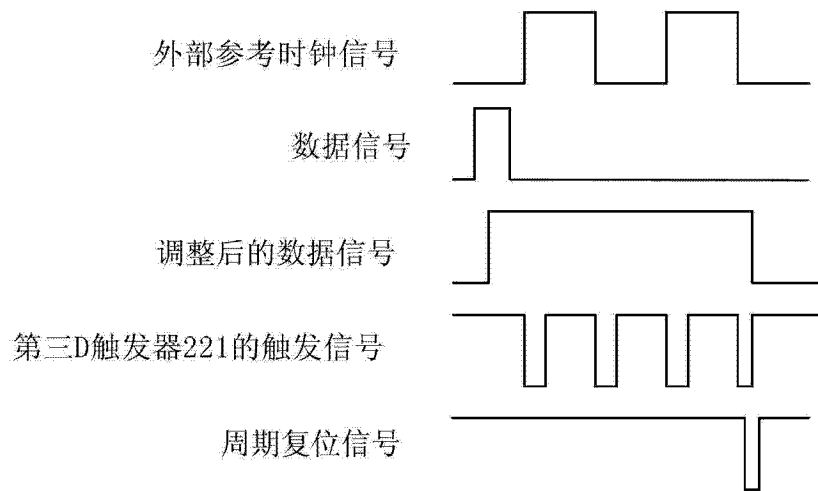


图 8

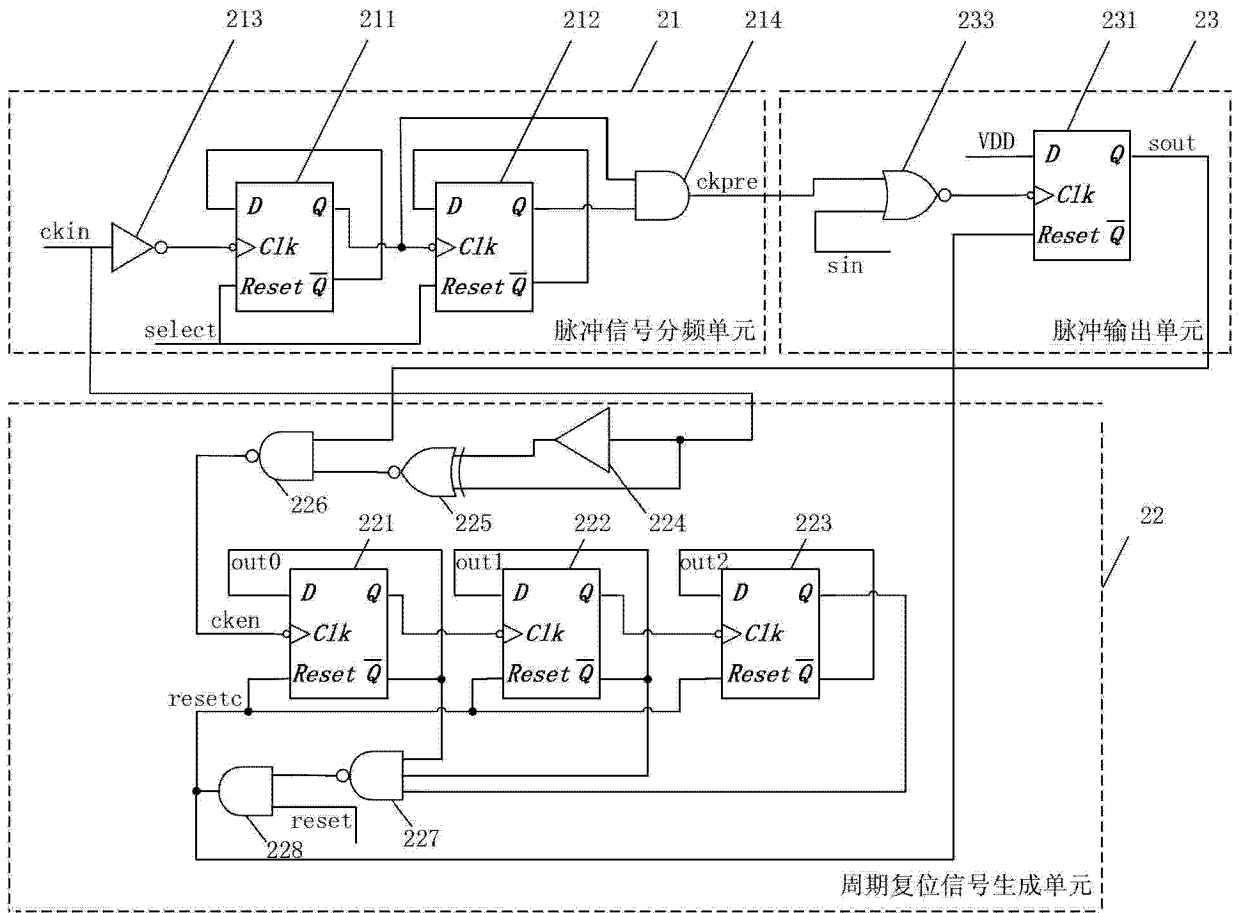


图 9

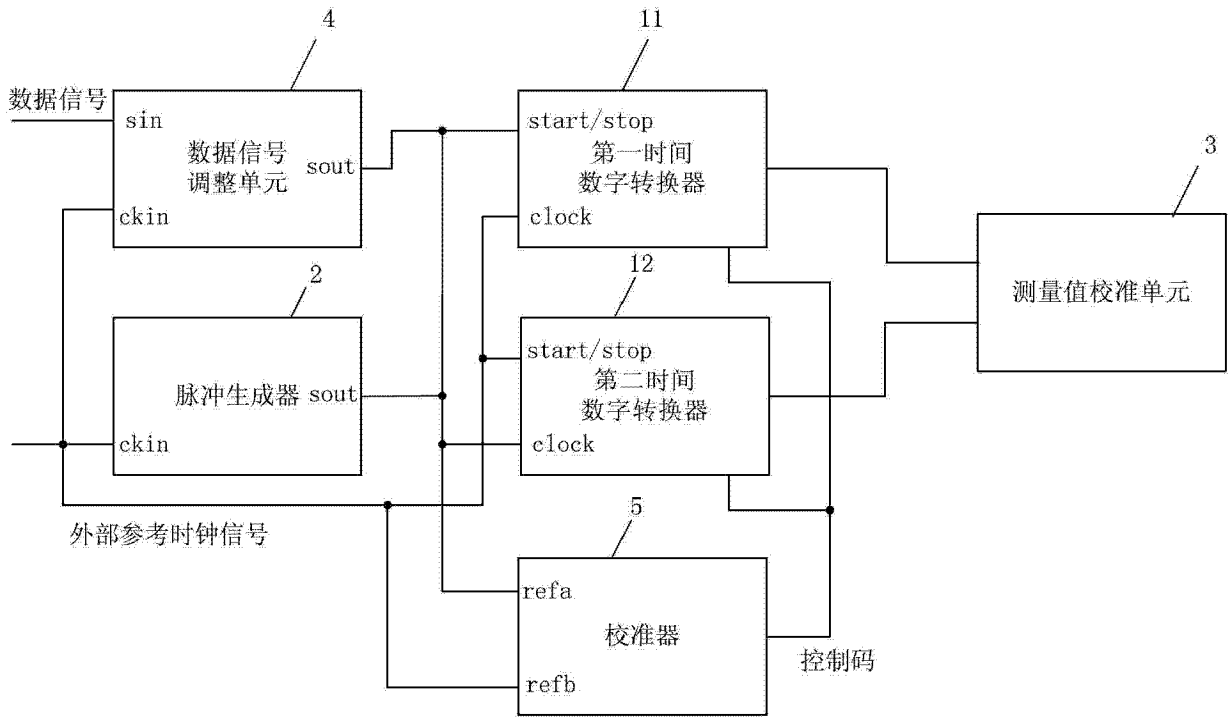


图 10

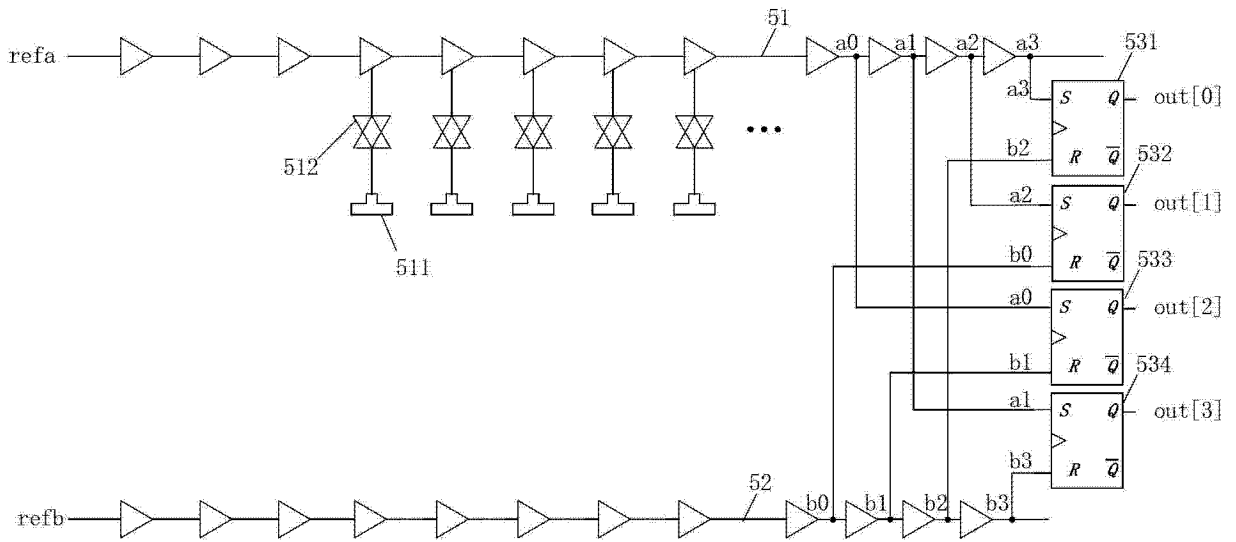


图 11

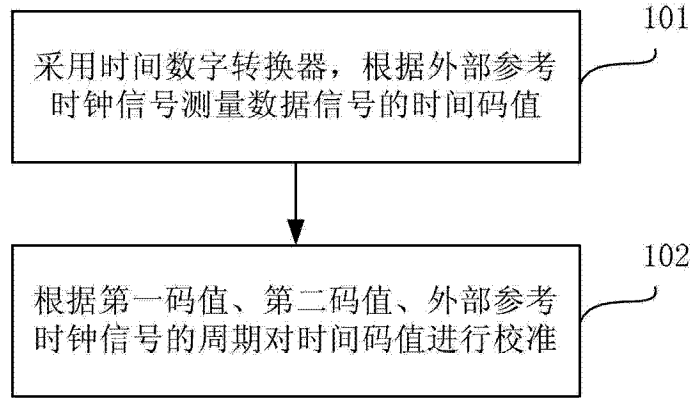


图 12

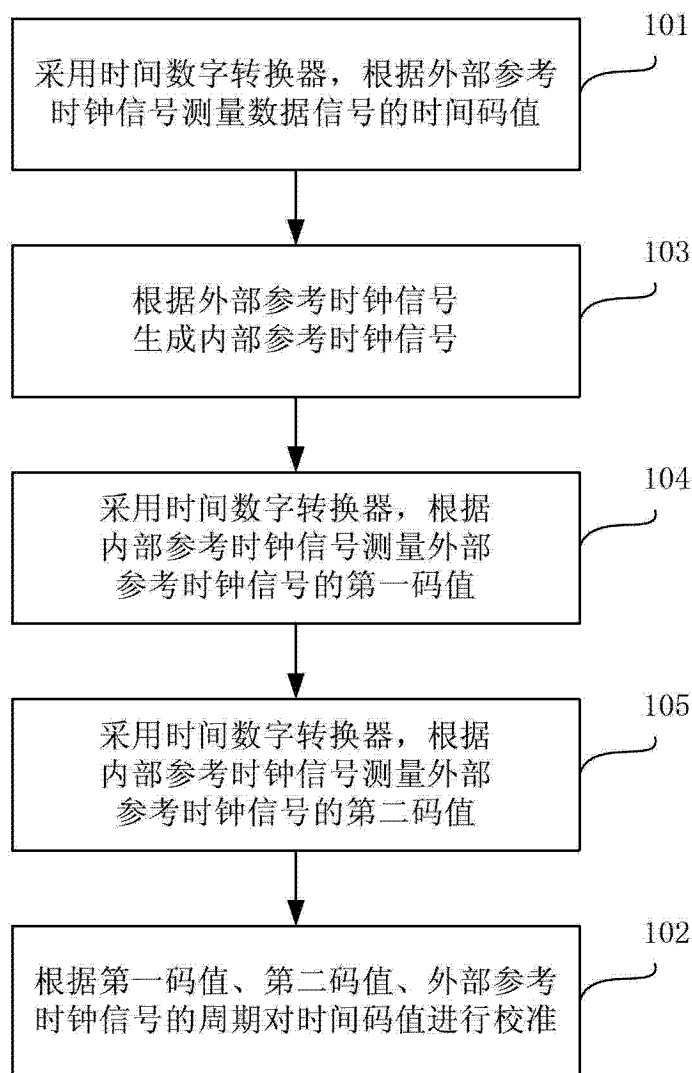


图 13

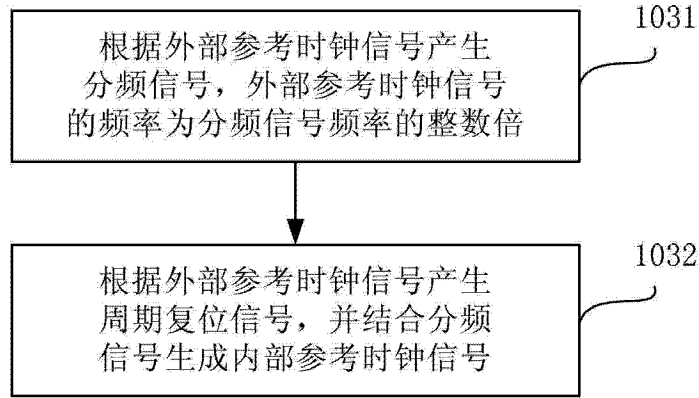


图 14

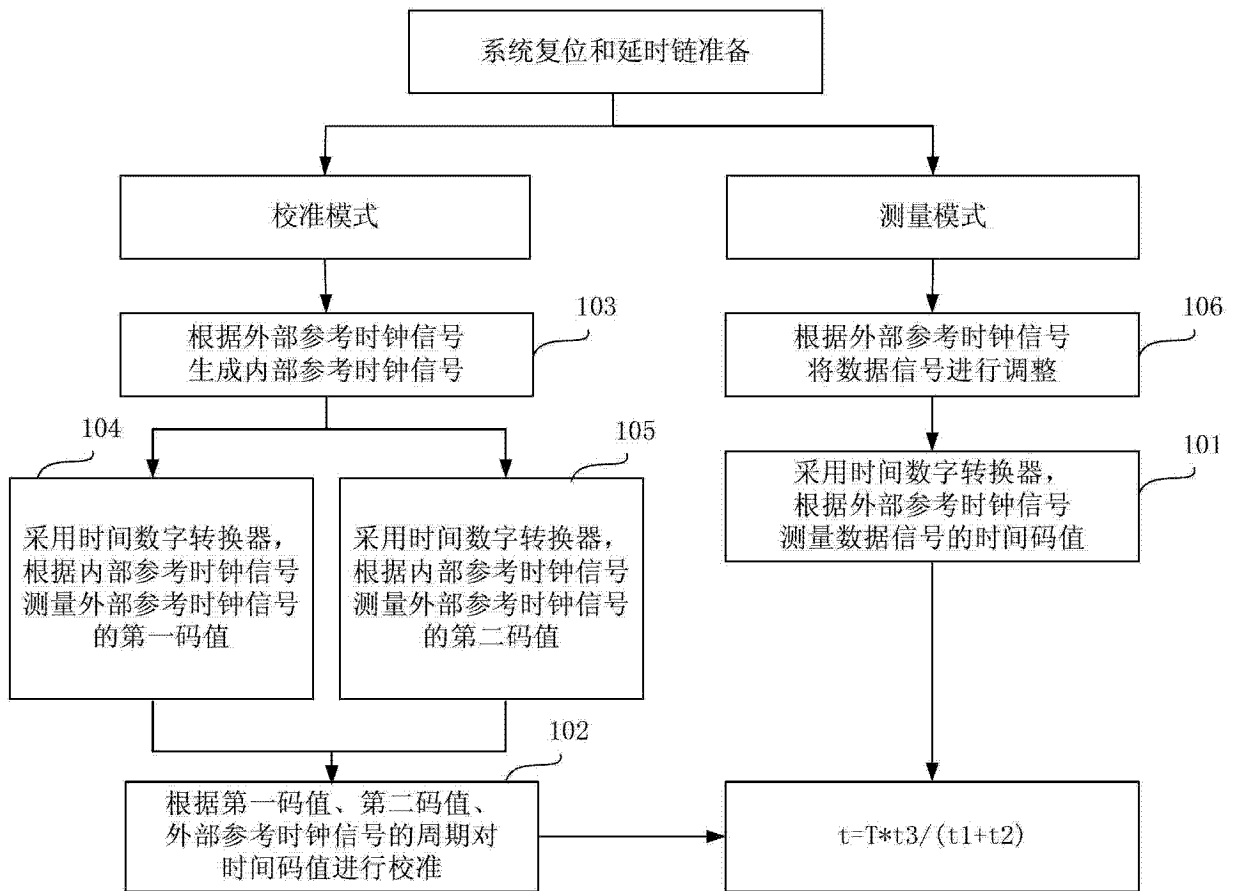


图 15

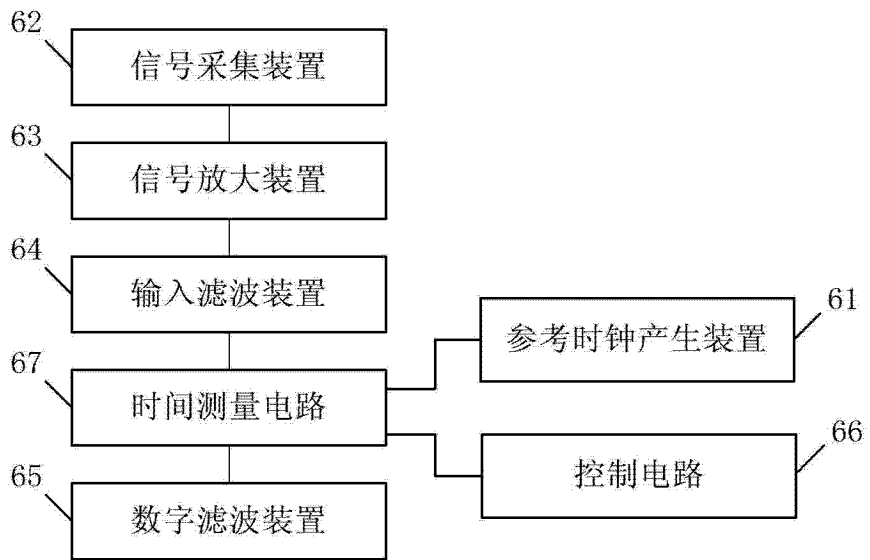


图 16