

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-168488

(P2017-168488A)

(43) 公開日 平成29年9月21日(2017.9.21)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 G 4/12 (2006.01)</b>	HO 1 G 4/12 3 6 4	5 E 0 0 1
<b>HO 1 G 4/232 (2006.01)</b>	HO 1 G 4/12 3 5 2	5 E 0 8 2
<b>HO 1 G 4/30 (2006.01)</b>	HO 1 G 4/12 3 6 1	
	HO 1 G 4/30 3 1 1 E	
	HO 1 G 4/30 3 1 1 Z	
審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く		

(21) 出願番号 特願2016-49358 (P2016-49358)  
 (22) 出願日 平成28年3月14日 (2016. 3. 14)

(71) 出願人 000006231  
 株式会社村田製作所  
 京都府長岡京市東神足1丁目10番1号  
 (74) 代理人 100085143  
 弁理士 小柴 雅昭  
 (72) 発明者 清水 孝太郎  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 (72) 発明者 笹林 武久  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 Fターム(参考) 5E001 AB03 AF02 AH01 AH09 AJ02  
 AJ03  
 5E082 AB03 GG10 GG11 GG26 GG28  
 GG30 LL01 MM24 PP06

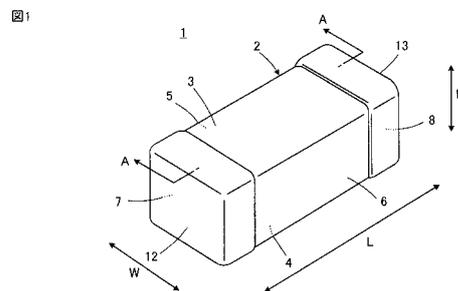
(54) 【発明の名称】 積層セラミックコンデンサの製造方法

(57) 【要約】

【課題】 未焼成の部品本体と、その表面上に形成される外部電極となるべき導電性ペースト膜と、が同時に焼成される、積層セラミックコンデンサの製造方法において、外部電極の厚みを安定的に維持できるようにする。

【解決手段】 外部電極 1 2 および 1 3 となるべき導電性ペースト膜を形成する工程の前に、部品本体 2 の未焼成段階において、未焼成の部品本体 2 を熱処理し、未焼成の部品本体 2 の表面に露出する有機物を除去する工程を実施する。その結果、未焼成の部品本体 2 の表面に微細な凹凸や穴ぼこが生じ、部品本体 2 の表面をポーラスな状態とすることができる。そのため、導電性ペーストが流動しにくくなり、導電性ペースト膜が、部品本体 2 の稜線および角の部分といった特定の部分で局所的に薄くなりにくくすることができる。

【選択図】 図 1



**【特許請求の範囲】****【請求項 1】**

セラミック原料および有機物を含む未焼成の部品本体を作製する工程と、  
前記未焼成の部品本体の表面上に外部電極となるべき導電性ペースト膜を形成する工程と、

前記未焼成の部品本体および前記導電性ペースト膜を同時に焼成する工程と、  
を備える、積層セラミックコンデンサの製造方法であって、

前記導電性ペースト膜を形成する工程の前に、前記未焼成の部品本体の表面に露出する前記有機物を除去する工程をさらに備える、積層セラミックコンデンサの製造方法。

**【請求項 2】**

前記導電性ペースト膜を形成する工程は、前記部品本体の少なくとも 2 つの面が交差する稜線を跨ぐ状態で前記導電性ペースト膜を形成する工程を含む、請求項 1 または 2 に記載の積層セラミックコンデンサの製造方法。

**【請求項 3】**

前記未焼成の部品本体を作製する工程は、

セラミック原料および有機物を含む未焼成のセラミック層が積層された積層ブロックを作製する工程と、

複数の前記未焼成の部品本体を得るため、前記積層ブロックをカットする工程と、  
を備え、

前記有機物を除去する工程は、前記積層ブロックをカットする工程の前に、前記積層ブロックの状態、前記未焼成の部品本体の表面に露出する前記有機物を除去する工程を含む、

請求項 1 または 2 に記載の積層セラミックコンデンサの製造方法。

**【請求項 4】**

前記有機物を除去する工程は、前記焼成する工程において適用される最高温度より低い温度で前記未焼成の部品本体を加熱する工程を含む、請求項 1 ないし 3 のいずれかに記載の積層セラミックコンデンサの製造方法。

**【請求項 5】**

前記加熱する工程は、100 以上かつ 900 以下の温度で加熱する工程を含む、請求項 4 に記載の積層セラミックコンデンサの製造方法。

**【請求項 6】**

前記有機物を除去する工程は、前記未焼成の部品本体を化学的エッチングまたは物理的エッチングする工程を含む、請求項 1 ないし 3 のいずれかに記載の積層セラミックコンデンサの製造方法。

**【請求項 7】**

前記外部電極となるべき導電性ペースト膜は、Ni 粉末およびセラミック粉末を含む、請求項 1 ないし 6 のいずれかに記載の積層セラミックコンデンサの製造方法。

**【請求項 8】**

前記有機物を除去する工程の後、前記導電性ペースト膜を形成する工程の前に、前記未焼成の部品本体の表面にケイ素化合物またはフッ素化合物を吸着させる改質処理工程をさらに備える、請求項 1 ないし 7 のいずれかに記載の積層セラミックコンデンサの製造方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

この発明は、積層セラミックコンデンサの製造方法に関するもので、特に、積層セラミックコンデンサを製造するにあたって、導電性ペーストを用いて形成される外部電極が部品本体と同時に焼成される、積層セラミックコンデンサの製造方法に関するものである。

**【背景技術】****【0002】**

10

20

30

40

50

一般的な積層セラミックコンデンサは、複数の積層された誘電体セラミック層および誘電体セラミック層間の特定の界面に沿って形成された内部電極を含む、部品本体と、内部電極の特定のものの端縁に電氣的に接続されるように部品本体の端部上に形成された外部電極とを備えている。

【0003】

このような積層セラミックコンデンサの製造方法の一例として、特開2001-15376号公報（特許文献1）および特開2006-86400号公報（特許文献2）には、部品本体の未焼成の段階で、外部電極となるべき導電性ペースト膜を部品本体の表面上に形成し、次いで、未焼成の部品本体と導電性ペースト膜とを同時に焼成する方法がある。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2001-15376号公報

【特許文献2】特開2006-86400号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

積層セラミックコンデンサの小型化または薄型化を図ろうとするとき、外部電極についても、その厚みを薄くすることが有効である。しかし、外部電極を薄くするため、外部電極となるべき導電性ペースト膜を薄く形成すると、未焼成の部品本体との同時焼成の結果、外部電極が、特に部品本体の稜線上または角上で薄くなりやすく、極端な場合には、途切れることがある。このことは、積層セラミックコンデンサの信頼性の低下を招く。

【0006】

そこで、この発明の目的は、外部電極の厚みを安定的に維持できる、積層セラミックコンデンサの製造方法を提供しようとすることである。

【課題を解決するための手段】

【0007】

この発明は、セラミック原料および有機物を含む未焼成の部品本体を作製する工程と、未焼成の部品本体の表面上に外部電極となるべき導電性ペースト膜を形成する工程と、未焼成の部品本体および導電性ペースト膜を同時に焼成する工程と、を備える、積層セラミックコンデンサの製造方法に向けられるものであって、上述した技術的課題を解決するため、導電性ペースト膜を形成する工程の前に、未焼成の部品本体の表面に露出する有機物を除去する工程をさらに備えることを特徴としている。

【0008】

上述した有機物は主としてバインダであるが、未焼成の部品本体の表面に露出する有機物を除去した結果、部品本体の表面に微細な凹凸や穴ぼこが生じ、部品本体の表面をポーラスな状態とすることができる。

【0009】

なお、有機物を除去する工程において、有機物はその少なくとも一部が除去されればよく、すべて除去される必要はない。

【0010】

上述した外部電極となるべき導電性ペースト膜を形成する工程において、特に、部品本体の少なくとも2つの面が交差する稜線を跨ぐ状態で導電性ペースト膜を形成するようにされるとき、この発明が有利に適用される。外部電極は、部品本体の稜線または角上で薄くなったり、途切れたりしやすい傾向があるからである。

【0011】

この発明において、好ましくは、未焼成の部品本体は、セラミック原料および有機物を含む未焼成のセラミック層が積層された積層ブロックを作製する工程と、複数の未焼成の部品本体を得るため、積層ブロックをカットする工程と、を経て作製される。この場合、積層ブロックをカットする工程の前に、積層ブロックの状態、未焼成の部品本体の表面

10

20

30

40

50

に露出する有機物を除去する工程が実施されてもよい。この構成によれば、有機物を除去する工程を能率的に進めることができる。

【0012】

有機物を除去するため、たとえば、加熱が適用される。この場合、焼成する工程において適用される最高温度より低い温度で未焼成の部品本体を加熱することが好ましい。有機物除去のため、加熱を適用すると、多数の部品本体に対して、あるいは、大きな面積の積層ブロックに対して、一挙に有機物除去を進めることができる。また、加熱を、焼成する工程において適用される最高温度より低い温度で実施するようにすれば、セラミックの過焼結を防止することができる。

【0013】

より好ましくは、上記加熱は、100 以上かつ900 以下の温度で実施される。ここで、下限の100 は有機物が焼失し始める温度であり、上限の900 はセラミックが焼結し過ぎない温度である。

【0014】

有機物を除去するため、上述した加熱に代えて、未焼成の部品本体を化学的エッチングまたは物理的エッチングするようにしてもよい。このような化学的エッチングまたは物理的エッチングは、特に、複数の未焼成の部品本体を取り出すことができる前述した積層ブロックに対して有利に適用される。なぜなら、積層ブロックに対して加熱工程が実施されると、積層ブロックが不所望にも反ることがあるためである。

【0015】

外部電極となるべき導電性ペースト膜は、未焼成の部品本体との同時焼成を可能にするため、Ni粉末およびセラミック粉末を含むことが好ましい。

【0016】

この発明に係る積層セラミックコンデンサの製造方法は、有機物を除去する工程の後、導電性ペースト膜を形成する工程の前に、未焼成の部品本体の表面にケイ素化合物またはフッ素化合物を吸着させる改質処理工程をさらに備えることが好ましい。この改質処理により、次に実施される導電性ペースト膜を形成する工程において、導電性ペースト膜の形状をより安定させることができる。

【発明の効果】

【0017】

この発明によれば、未焼成の部品本体の表面に露出する有機物を除去し、その結果、部品本体の表面に微細な凹凸や穴ぼこが生じ、部品本体の表面をポーラスな状態とした上で、外部電極となるべき導電性ペースト膜が形成される。そのため、以下のような作用効果が奏される。

【0018】

ポーラスな部品本体の表面におけるアンカー効果によって、導電性ペーストが部品本体の稜線および角の部分にも付着しやすく、付着後は流動しにくくなり、その場に保持されやすくなる。また、ポーラスな部品本体の表面における毛細管現象により、導電性ペースト中の溶剤が部品本体側に吸収され、それに応じて、導電性ペーストの粘度が上昇し、このことによっても、導電性ペーストは流動しにくくなり、その場に保持されやすくなる。

【0019】

その結果、導電性ペースト膜が局所的に薄くなりやすく、たとえば、部品本体の稜線および角の部分上であっても、導電性ペースト膜の厚みを他の部分上と同様に維持することができる。

【図面の簡単な説明】

【0020】

【図1】この発明に係る製造方法によって得られた第1の例としての積層セラミックコンデンサ1の外観を示す斜視図である。

【図2】図1の線A-Aに沿う断面図である。

【図3】未焼成の部品本体の表面を電界放出形走査電子顕微鏡にて撮影した図面代用写真

10

20

30

40

50

であって、(A)は有機物を除去する前の状態を示し、(B)は有機物を除去した後の状態を示す。

【図4】この発明に係る製造方法によって得られた第2の例としての積層セラミックコンデンサ21の外観を示す斜視図である。

【図5】この発明に係る製造方法によって得られた第3の例としての積層セラミックコンデンサ31の外観を示す平面図である。

【発明を実施するための形態】

【0021】

図1および図2を参照して、この発明に係る製造方法によって得られた積層セラミックコンデンサ1について説明する。

【0022】

積層セラミックコンデンサ1は、部品本体2を備えている。部品本体2は、6面を有する略直方体状であり、高さ方向Hに相対する第1および第2の主面3および4、幅方向Wに相対する第1および第2の側面5および6、ならびに長さ方向Lに相対する第1および第2の端面7および8を有している。ここで、高さ方向Hと幅方向Wと長さ方向Lとは互いに他のものに対して直交する。部品本体2の略直方体形状は、直方体の角や稜線が丸められた形状を含み、また、表面にわずかな凹凸が形成された形状をも含む。

【0023】

部品本体2は、複数の積層されたセラミック層9と、複数のセラミック層9間の特定の界面に沿って形成された複数の内部電極10および11とを備えている。

【0024】

セラミック層9の各々は、たとえば、 $0.5\mu\text{m} \sim 4\mu\text{m}$ の平均厚みを有している。セラミック層9は、たとえば、チタン酸バリウム( $\text{BaTiO}_3$ )、チタン酸カルシウム( $\text{CaTiO}_3$ )、チタン酸ストロンチウム( $\text{SrTiO}_3$ )、またはジルコン酸カルシウム( $\text{CaZrO}_3$ )等を主成分とする誘電体セラミックからなる。セラミック層9は、また、上記主成分よりも含有量の少ない副成分として、Mn、Mg、Si、Co、Ni、または希土類元素等を含んでいてもよい。

【0025】

内部電極10および11は、その端縁が部品本体2の端面7および8のいずれかに露出するように形成されるが、部品本体2の第1の端面7に露出する第1の内部電極10と第2の端面8に露出する第2の内部電極11とは、部品本体2の内部において、セラミック層3を介して静電容量を取得できるように高さ方向Hにおいて交互に配置されている。

【0026】

内部電極10および11は、高さ方向Hに平面視して、略矩形形状である。内部電極10および11の各々は、たとえば、 $0.2\mu\text{m} \sim 2\mu\text{m}$ の平均厚みを有している。内部電極10および11は、たとえば、Ni、Cu、Ag、Pd、Ag-Pd合金、またはAu等の金属材料を含む。

【0027】

上述した静電容量を取り出すため、部品本体2の相対向する第1および第2の端面7および8上には、それぞれ、第1の内部電極10に電氣的に接続される第1の外部電極12、および第2の内部電極11に電氣的に接続される第2の外部電極13が形成されている。外部電極12および13は、たとえば、Ni粉末およびセラミック粉末を含む導電性ペーストの焼付けによって形成されたものであり、後述するように、部品本体2と同時に焼成により形成される。

【0028】

なお、第1および第2の外部電極12および13は、それぞれ、部品本体2の第1および第2の端面7および8上だけでなく、端面7および8に隣接する主面3および4ならびに側面5および6の各一部にまで延びるように形成されている。言い換えると、外部電極12および13は、部品本体2の稜線を跨ぐ状態で形成されている。また、部品本体2の稜線を跨ぐ状態で形成される外部電極12および13は、当然のことながら、部品本体2

10

20

30

40

50

の角を覆う状態となっている。

【0029】

外部電極12および13上には、必要に応じて、めっき膜が形成される。めっき膜は、たとえば、Cuめっき膜から構成されたり、Cuめっき層、その上のNiめっき層およびその上のSnめっき層から構成されたりする。この積層セラミックコンデンサ1が、たとえば多層基板に埋め込まれる場合には、めっき膜としてはCuめっき膜のみとされ、表面実装部品として用いられる場合には、Cuめっき層、Niめっき層およびSnめっき層からなるめっき膜が適用される。

【0030】

なお、上述したCuめっき膜またはCuめっき層は、2層構造とされてもよい。この場合、外部電極12および13を直接覆う第1のCuめっき層のCu粒子の平均粒径より、第1のCuめっき層を直接覆う第2のCuめっき層のCu粒子の平均粒径の方が小さくされる。また、第1および第2のCuめっき層の各々の平均厚みは、たとえば、 $1\mu\text{m} \sim 15\mu\text{m}$ 程度とされる。

【0031】

積層セラミックコンデンサ1が小型化または薄型化される場合、以下のような寸法関係が満たされることが好ましい。すなわち、部品本体2の高さ方向Hの寸法をDH、幅方向Wの寸法をDWとしたとき、 $(1/5)DW < DH < (1/2)DW$ 、または、 $DH < 0.3\text{mm}$ が満たされることが好ましい。

【0032】

また、外部電極12および13の各々の長さ方向Lの寸法はできるだけ長い方が好ましい。これによって、表面実装される積層セラミックコンデンサ1が薄型であっても実装基板との固着力を増やすことができ、あるいは、多層基板に埋め込まれる積層セラミックコンデンサ1のビア接続が容易になる。

【0033】

このような積層セラミックコンデンサ1を製造するため、次のような工程が実施される。

【0034】

セラミック原料粉末と有機物および溶媒等とが混合されたセラミックスラリーを、キャリアフィルム上に印刷、スプレーコーティング、ダイコーティング等によってシート状に成形して、セラミック層9となるべきセラミックグリーンシートを得る。得られたセラミックグリーンシートには、セラミック原料粉末、有機物、および残留溶媒が含まれている。上記有機物は、たとえば、ポリビニルブチラール系樹脂、フタル酸エステル系樹脂などのバインダとして機能するものである。

【0035】

次に、セラミックグリーンシートに、スクリーン印刷またはグラビア印刷等によって内部電極10および11となるべき導電膜を形成する。

【0036】

次に、導電膜が形成されたセラミックグリーンシートを必要数積層するとともに、導電膜が形成されていないセラミックグリーンシートをその上下に適当数積層し、これらを剛体プレスまたは静水圧プレス等により積層方向にプレスし、積層ブロックを得る。

【0037】

次に、積層ブロックを押し切りやダイシング等によりカットし、それによって、チップ状の複数の未焼成の部品本体2を得る。

【0038】

次に、この発明の特徴的構成である、有機物を除去する工程が実施される。具体的には、未焼成の部品本体2を加熱し、当該部品本体2の表面に露出する有機物を焼失させる。加熱温度は、後で実施される焼成工程において適用される最高温度より低い温度とされる。好ましくは、加熱温度は、有機物が焼失し始める温度であって、有機物を除去させるのに十分な温度である $100$ 以上、かつセラミックが焼結し過ぎない温度である $900$

10

20

30

40

50

以下であることが好ましい。

【0039】

図3は、未焼成の部品本体の表面を電界放出形走査電子顕微鏡（FE-SEM）にて撮影した図面代用写真であって、（A）は有機物を除去する前の状態を示し、（B）は有機物を除去した後の状態を示す。（A）と（B）とを比較したとき、有機物を除去した後の（B）では、表面の有機物（樹脂）が飛んで、セラミック粒子がより明瞭に現れ、表面がザラザラした状態となっていることがわかる。

【0040】

次に、たとえば、溶液への浸漬やプラズマ処理などの方法を用いて、未焼成の部品本体2の表面にケイ素化合物またはフッ素化合物を物理吸着または化学吸着させる改質処理工程を実施することが好ましい。この改質処理により、次に実施される外部電極12および13となるべき導電性ペースト膜を形成する工程において、導電性ペースト膜の形状をより安定させることができる。

10

【0041】

次に、未焼成の部品本体2の表面上に、外部電極12および13となるべき導電性ペースト膜が、たとえば浸漬法によって形成される。ここで用いられる導電性ペーストとしては、有機溶媒にNi粉末とセラミック粉末とを添加した導電性ペーストが用いられる。

【0042】

次に、導電性ペースト膜が形成された未焼成の部品本体2が焼成される。すなわち、未焼成の部品本体2と導電性ペースト膜とが同時に焼成される。これによって、外部電極12および13が形成された部品本体2が得られる。焼成温度は、セラミックが焼結するに十分な温度である1000以上かつ1500以下が好ましい。

20

【0043】

その後、必要に応じて、前述したように、外部電極12および13上に、Cuめっき膜、またはCuめっき層、Niめっき層およびSnめっき層からなるめっき膜が形成される。

【0044】

以上のようにして、積層セラミックコンデンサ1が完成される。

【0045】

前述した有機物を除去する工程による効果を確認するため、以下のような実験を実施した。

30

【0046】

試料として、焼成後の長さ方向寸法×幅方向寸法×高さ方向寸法が1.0mm×0.6mm×0.25mmとなる積層セラミックコンデンサを選択した。

【0047】

未焼成の部品本体の段階で、150で120分の熱処理を施した後に、外部電極となる導電性ペースト膜を形成し、導電性ペースト膜と部品本体とを同時に焼成して得られた積層セラミックコンデンサを実施例とした。他方、未焼成の部品本体の段階で、熱処理を施さず、外部電極となる導電性ペースト膜を形成し、導電性ペースト膜と部品本体とを同時に焼成して得られた積層セラミックコンデンサを比較例とした。

40

【0048】

得られた実施例に係る積層セラミックコンデンサ20個および比較例に係る積層セラミックコンデンサ20個について、部品本体の稜線部分での外部電極の途切れの有無をチェックしたところ、実施例では、20個の試料のすべてで外部電極の途切れが認められなかったのに対し、比較例では、20個の試料のすべてで外部電極の途切れが認められた。

【0049】

以下、他の実施形態について説明する。

【0050】

まず、有機物を除去するため、上述した加熱に代えて、未焼成の部品本体2を化学的エッチングまたは物理的エッチングするようにしてもよい。化学的エッチングには、有機物

50

を溶解させる溶液や $O_2$ ラジカルを利用したプラズマ洗浄などがある。プラズマ洗浄( $O_2$ ラジカル処理)では、未焼成の部品本体2の表面のCとOとが反応し、Cが取り除かれる。物理的エッチング(プラズマ処理)では、たとえば、Arイオンを未焼成の部品本体2の表面にぶつけて、エッチングするプラズマ洗浄(Arエッチング処理)が適用される。

#### 【0051】

また、前述した製造方法では、積層ブロックをカットして、複数の未焼成の部品本体2を得た後に、未焼成の部品本体2の表面に露出する有機物を除去する工程が実施されたが、積層ブロックをカットする工程の前に、積層ブロックの状態、未焼成の部品本体2の表面に露出する有機物を除去する工程が実施されてもよい。この工程順に従えば、有機物を除去する工程を能率的に進めることができる。

10

#### 【0052】

なお、上記の工程順を採用すると、積層ブロックをカットして得られた未焼成の部品本体2において、主面3および4のみについて、有機物が除去され、カット面に相当する端面7および8ならびに側面5および6については、有機物が除去されていない。このことから、主面3および4においてのみ、有機物が除去されていれば、この発明の効果を十分に期待できると理解すべきである。

#### 【0053】

前述した化学的エッチングまたは物理的エッチングは、特に、複数の未焼成の部品本体2を取り出すことができる積層ブロックに対して有利に適用される。なぜなら、積層ブロックに対して加熱工程が実施されると、積層ブロックが不所望にも反ることがあるためである。

20

#### 【0054】

この発明が適用され得る積層セラミックコンデンサは、図1および図2に示した積層セラミックコンデンサ1のような設計のものに限られない。たとえば、図4に示した積層セラミックコンデンサ21や、図5に示した積層セラミックコンデンサ31に対しても、この発明を適用することができる。なお、図4および図5において、図1に示す要素に相当する要素には同様の参照符号を付し、重複する説明を省略する。

#### 【0055】

図4に示した積層セラミックコンデンサ21は、部品本体2の長さ方向Lの中間位置に形成された第3の外部電極22および23をさらに備え、3端子タイプのコンデンサを構成していることを特徴としている。このような積層セラミックコンデンサ21を製造するにあたって、未焼成の部品本体2の表面に露出する有機物を除去する工程の後に、外部電極12、13、22および23とそれぞれなるべき導電性ペースト膜が形成され、これら導電性ペースト膜と部品本体2とが同時に焼成される。

30

#### 【0056】

第3の外部電極22および23は、それぞれ、第1および第2の側面5および6上から第1および第2の主面3および4の各一部上にまで延びるように形成されている。すなわち、部品本体2が未焼成の段階では、第3の外部電極22および23となるべき導電性ペースト膜は、第1および第2の側面5および6の各々と第1および第2の主面3および4の各々とが交差する稜線を跨ぐ状態で形成される。そして、前述した有機物を除去する工程が実施されることにより、第3の外部電極22および23についても、部品本体2の上記稜線上での導電性ペースト膜の厚みを所定以上に維持することができ、そのため、途切れを生じにくくすることができる。

40

#### 【0057】

なお、第3の外部電極22および23が、図4において二点鎖線で示すように、部品本体2の側面5および6ならびに主面3および4を周回するように配置されている場合にも、その製造工程の途中で未焼成の部品本体の表面に露出する有機物を除去する工程を実施すれば、同様の効果が奏される。

#### 【0058】

50

図5に示した積層セラミックコンデンサ31は、部品本体2の第1の主面3上に、各々アイランド状の第1および第2の外部電極32および33を形成している。すなわち、ここでは、外部電極32および33となるべき導電性ペースト膜は、2つの面が交差する稜線を跨ぐ状態で形成されていない。このような場合にも、前述した有機物を除去する工程が実施されることにより、第1および第2の外部電極32および33となるべき導電性ペースト膜の厚みを均一に所定以上に維持することができる。そのため、外部電極32および33の形状のばらつきを低減することができ、良好な再現性をもって外部電極32および33を形成することができる。

【0059】

なお、上述の第1および第2の外部電極32および33は、それぞれ、図示しない第1および第2の内部電極とたとえばビア導体で接続される。

10

【0060】

以上、この発明を図示した実施形態に基づき説明したが、この明細書に記載の各実施形態は、例示的なものであり、異なる実施形態間において、構成の部分的な置換または組み合わせが可能であることを指摘しておく。

【符号の説明】

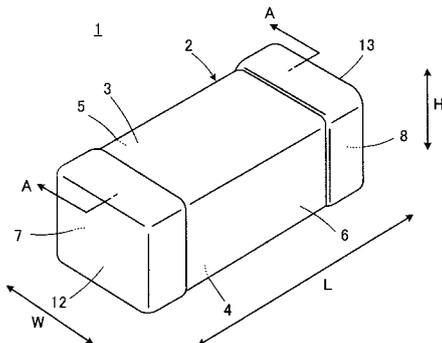
【0061】

- 1, 21, 31 積層セラミックコンデンサ
- 2 部品本体
- 3, 4 主面
- 5, 6 側面
- 7, 8 端面
- 9 セラミック層
- 12, 13, 22, 23, 32, 33 外部電極

20

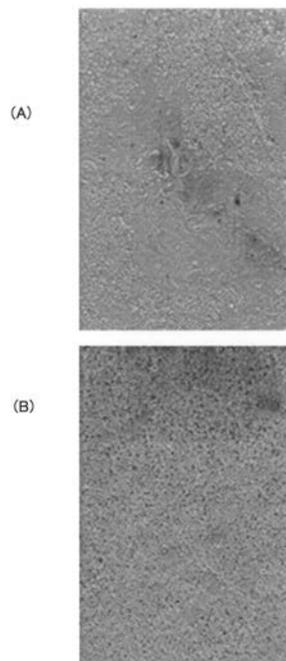
【図1】

図1



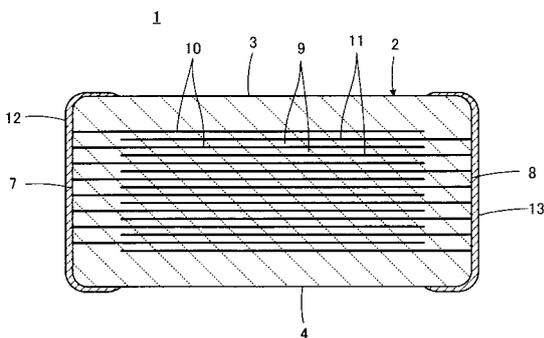
【図3】

図3



【図2】

図2





フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 G    4/30    3 0 1 B