



(12) 发明专利申请

(10) 申请公布号 CN 104485074 A

(43) 申请公布日 2015. 04. 01

(21) 申请号 201410841476. 8

(22) 申请日 2014. 12. 30

(71) 申请人 合肥鑫晟光电科技有限公司

地址 230011 安徽省合肥市新站区工业园内

申请人 京东方科技集团股份有限公司

(72) 发明人 周茂秀

(74) 专利代理机构 北京银龙知识产权代理有限

公司 11243

代理人 许静 黄灿

(51) Int. Cl.

G09G 3/32(2006. 01)

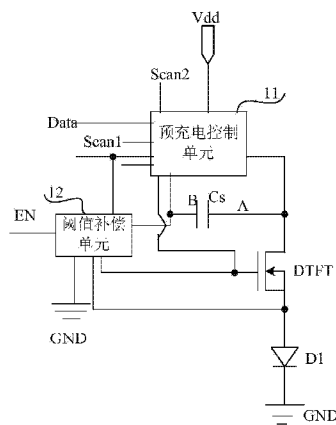
权利要求书2页 说明书6页 附图6页

(54) 发明名称

像素驱动电路、方法和显示装置

(57) 摘要

本发明提供了一种像素驱动电路、方法和显示装置。像素驱动电路包括预充电控制单元、存储电容、驱动晶体管和阈值补偿单元，预充电控制单元预充电阶段通过电源电压对存储电容充电；阈值补偿单元在阈值补偿阶段，在控制信号的控制下与驱动晶体管一起控制存储电容放电直到驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ，在发光阶段控制驱动晶体管的栅源电压补偿  $V_{th}$ ； $V_{data}$  为数据线上的数据信号的电压， $V_{th}$  为驱动晶体管的阈值电压。本发明在对驱动晶体管的阈值电压进行补偿时，采用数据信号直接控制驱动晶体管，可以节省晶体管数目，从而能够减小电路设计的空间，增加像素间距。



1. 一种像素驱动电路,其特征在于,包括预充电控制单元、存储电容、驱动晶体管和阈值补偿单元,其中,

所述驱动晶体管,栅极通过所述与预充电控制单元与数据线连接,第一极与发光元件连接,第二极与所述存储电容的第一端连接;

所述预充电控制单元,分别接入第一扫描信号、第二扫描信号和电源电压  $V_{dd}$ ,分别与所述存储电容的第一端、所述驱动晶体管的栅极和数据线连接,并通过所述阈值补偿单元与所述存储电容的第二端连接;

所述阈值补偿单元,接入控制信号,分别与所述驱动晶体管的栅极、所述驱动晶体管的第一极、所述存储电容的第二端和地端连接,用于在预充电阶段在所述控制信号的控制下导通所述驱动晶体管的栅极和所述存储电容的第二端的连接;

所述预充电控制单元,用于在预充电阶段,在所述第一扫描信号和第二扫描信号的控制下通过所述电源电压  $V_{dd}$  对所述存储电容充电,使得所述存储电容的第一端的电位为  $V_{dd}$ ,在阈值补偿阶段在所述第二扫描信号的控制下控制所述驱动晶体管的栅极接入所述数据线在阈值补偿阶段输出的数据信号,在发光阶段在所述第一扫描信号的控制下控制所述驱动晶体管的第二极接入所述电源电压  $V_{dd}$ ;

所述阈值补偿单元,进一步用于在阈值补偿阶段,在所述控制信号的控制下与所述驱动晶体管一起控制所述存储电容放电直到所述驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ,还用于在发光阶段导通所述驱动晶体管的栅极与所述存储电容的第二端的连接,从而控制所述驱动晶体管的栅源电压补偿  $V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压。

2. 如权利要求 1 所述的像素驱动电路,其特征在于,所述预充电控制单元包括:

第一预充电晶体管,栅极接入所述第一扫描信号,第一极与所述存储电容的第一端连接,第二极接入所述电源电压;

以及,第二预充电晶体管,栅极接入所述第二扫描信号,第一极与所述数据线连接,第二极与所述驱动晶体管的栅极连接。

3. 如权利要求 2 所述的像素驱动电路,其特征在于,所述阈值补偿单元包括:

第一补偿晶体管,栅极接入所述控制信号,第一极与所述存储电容的第二端连接,第二极与所述驱动晶体管的栅极连接;

以及,第二补偿晶体管,栅极接入所述控制信号,第一极接地,第二极与所述驱动晶体管的第一极连接。

4. 如权利要求 3 所述的像素驱动电路,其特征在于,所述第一预充电晶体管、所述第二预充电晶体管、所述第二补偿晶体管和所述驱动晶体管都为 NMOS 管,所述第一补偿晶体管为 PMOS 管。

5. 如权利要求 3 所述的像素驱动电路,其特征在于,所述第一预充电晶体管、所述第二预充电晶体管、所述第二补偿晶体管和所述驱动晶体管都为 PMOS 管,所述第一补偿晶体管为 NMOS 管。

6. 一种像素驱动方法,应用如权利要求 1 至 5 中任一权利要求所述的像素驱动电路,其特征在于,所述像素驱动方法包括:

在预充电阶段,数据线输出零电平,阈值补偿单元在控制信号的控制下导通驱动晶体

管的栅极和存储电容的第二端的连接,预充电控制单元在第一扫描信号和第二扫描信号的控制下通过电源电压  $V_{dd}$  对存储电容充电,使得存储电容的第一端的电位为  $V_{dd}$ ;

在阈值补偿阶段,数据线输出数据信号,驱动晶体管导通,预充电控制单元在第二扫描信号的控制下控制驱动晶体管的栅极接入所述数据信号,阈值补偿单元在控制信号的控制下与驱动晶体管一起控制存储电容放电直到驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

在发光阶段,预充电控制单元在第一扫描信号的控制下控制驱动晶体管的第二极接入所述电源电压  $V_{dd}$ ,阈值补偿单元导通驱动晶体管的栅极与存储电容的第二端的连接,使得驱动晶体管驱动发光元件发光,并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

7. 一种像素驱动方法,应用如权利要求 3 至 5 中任一权利要求所述的像素驱动电路,其特征在于,所述像素驱动方法包括:

在预充电阶段,数据线输出零电平,在控制信号的控制下,第一阈值补偿晶体管导通,在第一扫描信号和第二扫描信号的控制下,第一预充电晶体管和第二预充电晶体管都导通,通过电源电压对存储电容充电;

在阈值补偿阶段,所述第一扫描信号控制所述第一预充电晶体管断开,所述第二扫描信号继续控制所述第二预充电晶体管导通;数据线输出数据信号,以控制驱动晶体管导通,控制信号控制第二补偿晶体管导通,所述存储电容通过所述驱动晶体管和所述第二补偿晶体管向地端放电,直至驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

在发光阶段,第一扫描信号控制第一预充电晶体管导通,使得驱动晶体管的第二极接入所述电源电压  $V_{dd}$ ,控制信号控制第一补偿晶体管导通而第二补偿晶体管断开,以导通驱动晶体管的栅极与存储电容的第二端的连接,使得驱动晶体管导通以驱动发光元件发光,并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

8. 一种显示装置,包括如权利要求 1 至 5 中任一权利要求所述的像素驱动电路。

## 像素驱动电路、方法和显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路、方法和显示装置。

### 背景技术

[0002] 由于工艺偏差,AMOLED(Active Matrix/Organic Light Emitting Diode,有源矩阵有机发光二极管面板)上的TFT(Thin Film Transistor,薄膜晶体管)的阈值电压 $V_{th}$ 会发生偏移,导致不同的像素的电流出现不均匀的现象。现有的具有阈值补偿功能的像素驱动电路大多是在预充电阶段通过数据线上的数据信号的电压 $V_{data}$ 对存储电容进行充电,在补偿阶段通过存储电容放电来达到阈值补偿,之后在发光阶段驱动OLED(Organic Light Emitting Diode,有机发光二极管)发光,这样的设置会导致结构相对复杂,采用的控制信号多,从而使得像素间距小。

### 发明内容

[0003] 本发明的主要目的在于提供一种像素驱动电路、方法和显示装置,解决现有技术中采用较多的晶体管来实现对驱动晶体管阈值电压进行补偿从而使得像素间距小的问题。

[0004] 为了达到上述目的,本发明提供了一种像素驱动电路,包括预充电控制单元、存储电容、驱动晶体管和阈值补偿单元,其中,

[0005] 所述驱动晶体管,栅极通过所述与预充电控制单元与数据线连接,第一极与发光元件连接,第二极与所述存储电容的第一端连接;

[0006] 所述预充电控制单元,分别接入第一扫描信号、第二扫描信号和电源电压 $V_{dd}$ ,分别与所述存储电容的第一端、所述驱动晶体管的栅极和数据线连接,并通过所述阈值补偿单元与所述存储电容的第二端连接;

[0007] 所述阈值补偿单元,接入控制信号,分别与所述驱动晶体管的栅极、所述驱动晶体管的第一极、所述存储电容的第二端和地端连接,用于在预充电阶段在所述控制信号的控制下导通所述驱动晶体管的栅极和所述存储电容的第二端的连接;

[0008] 所述预充电控制单元,用于在预充电阶段,在所述第一扫描信号和第二扫描信号的控制下通过所述电源电压 $V_{dd}$ 对所述存储电容充电,使得所述存储电容的第一端的电位为 $V_{dd}$ ,在阈值补偿阶段在所述第二扫描信号的控制下控制所述驱动晶体管的栅极接入所述数据线在阈值补偿阶段输出的数据信号,在发光阶段在所述第一扫描信号的控制下控制所述驱动晶体管的第二极接入所述电源电压 $V_{dd}$ ;

[0009] 所述阈值补偿单元,进一步用于在阈值补偿阶段,在所述控制信号的控制下与所述驱动晶体管一起控制所述存储电容放电直到所述驱动晶体管的第一极的电位为 $V_{data}+V_{th}$ ,还用于在发光阶段导通所述驱动晶体管的栅极与所述存储电容的第二端的连接,从而控制所述驱动晶体管的栅源电压补偿 $V_{th}$ ;  $V_{th}$ 为驱动晶体管的阈值电压, $V_{data}$ 为所述数据信号的电压。

[0010] 实施时,所述预充电控制单元包括:

[0011] 第一预充电晶体管,栅极接入所述第一扫描信号,第一极与所述存储电容的第一端连接,第二极接入所述电源电压;

[0012] 以及,第二预充电晶体管,栅极接入所述第二扫描信号,第一极与所述数据线连接,第二极与所述驱动晶体管的栅极连接。

[0013] 实施时,所述阈值补偿单元包括:

[0014] 第一补偿晶体管,栅极接入所述控制信号,第一极与所述存储电容的第二端连接,第二极与所述驱动晶体管的栅极连接;

[0015] 以及,第二补偿晶体管,栅极接入所述控制信号,第一极接地,第二极与所述驱动晶体管的第一极连接。

[0016] 实施时,所述第一预充电晶体管、所述第二预充电晶体管、所述第二补偿晶体管和所述驱动晶体管都为 NMOS 管,所述第一补偿晶体管为 PMOS 管。

[0017] 实施时,所述第一预充电晶体管、所述第二预充电晶体管、所述第二补偿晶体管和所述驱动晶体管都为 PMOS 管,所述第一补偿晶体管为 NMOS 管。

[0018] 本发明还提供了一种像素驱动方法,应用上述的像素驱动电路,所述像素驱动方法包括:

[0019] 在预充电阶段,数据线输出零电平,阈值补偿单元在控制信号的控制下导通驱动晶体管的栅极和存储电容的第二端的连接,预充电控制单元在第一扫描信号和第二扫描信号的控制下通过电源电压  $V_{dd}$  对存储电容充电,使得存储电容的第一端的电位为  $V_{dd}$ ;

[0020] 在阈值补偿阶段,数据线输出数据信号,驱动晶体管导通,预充电控制单元在第二扫描信号的控制下控制驱动晶体管的栅极接入所述数据信号,阈值补偿单元在控制信号的控制下与驱动晶体管一起控制存储电容放电直到驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

[0021] 在发光阶段,预充电控制单元在第一扫描信号的控制下控制驱动晶体管的第二极接入所述电源电压  $V_{dd}$ ,阈值补偿单元导通驱动晶体管的栅极与存储电容的第二端的连接,使得驱动晶体管驱动发光元件发光,并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

[0022] 本发明还提供了一种像素驱动方法,应用上述的像素驱动电路,所述像素驱动方法包括:

[0023] 在预充电阶段,数据线输出零电平,在控制信号的控制下,第一阈值补偿晶体管导通,在第一扫描信号和第二扫描信号的控制下,第一预充电晶体管和第二预充电晶体管都导通,通过电源电压对存储电容充电;

[0024] 在阈值补偿阶段,所述第一扫描信号控制所述第一预充电晶体管断开,所述第二扫描信号继续控制所述第二预充电晶体管导通;数据线输出数据信号,以控制驱动晶体管导通,控制信号控制第二补偿晶体管导通,所述存储电容通过所述驱动晶体管和所述第二补偿晶体管向地端放电,直至驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

[0025] 在发光阶段,第一扫描信号控制第一预充电晶体管导通,使得驱动晶体管的第二极接入所述电源电压  $V_{dd}$ ,控制信号控制第一补偿晶体管导通而第二补偿晶体管断开,以导通驱动晶体管的栅极与存储电容的第二端的连接,使得驱动晶体管导通以驱动发光元件发光,并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

[0026] 本发明还提供了一种显示装置,包括上述的像素驱动电路。

[0027] 与现有技术相比,本发明所述的像素驱动电路、方法和显示装置,在对驱动晶体管的阈值电压进行补偿时,采用数据信号直接控制驱动晶体管,可以节省晶体管数目,从而能够减小电路设计的空间,增加像素间距。

### 附图说明

[0028] 图 1 是本发明实施例所述的像素驱动电路的电路图;

[0029] 图 2 是本发明另一实施例所述的像素驱动电路的电路图;

[0030] 图 3 是本发明该实施例所述的像素驱动电路的信号时序图;

[0031] 图 4A 是本发明该实施例所述的像素驱动电路在预充电阶段 S1 的工作示意图;

[0032] 图 4B 是本发明该实施例所述的像素驱动电路在阈值补偿阶段 S2 的工作示意图;

[0033] 图 4C 是本发明该实施例所述的像素驱动电路在发光阶段 S3 的工作示意图;

[0034] 图 5 是本发明又一实施例所述的像素驱动电路的信号时序图。

### 具体实施方式

[0035] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0036] 本发明所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。在本发明实施例中,将晶体管除栅极之外的两极分别称为第一极和第二极。

[0037] 如图 1 所示,本发明实施例所述的像素驱动电路,包括预充电控制单元 11、存储电容  $C_s$ 、驱动晶体管 DTFT 和阈值补偿单元 12,其中,

[0038] 所述驱动晶体管 DTFT,栅极通过所述预充电控制单元 11 与数据线 Data 连接,第一极与发光元件 D1 的阳极连接,第二极与所述存储电容  $C_s$  的第一端 A 连接;发光元件 D1 的阴极与地端 GND 连接;

[0039] 所述预充电控制单元 11,分别接入第一扫描信号 Scan1、第二扫描信号 Scan2 和电源电压 Vdd,还分别与所述存储电容  $C_s$  的第一端 A、所述驱动晶体管的栅极和数据线 Data 连接,并通过所述阈值补偿单元与所述存储电容  $C_s$  的第二端 B 连接;

[0040] 所述阈值补偿单元 12,接入控制信号 EN,分别与所述驱动晶体管 DTFT 的栅极、所述驱动晶体管 DTFT 的第一极、所述存储电容  $C_s$  的第二端 B 和地端 GND 连接,用于在预充电阶段在所述控制信号 EN 的控制下导通所述驱动晶体管 DTFT 的栅极与所述存储电容  $C_s$  的第二端 B 的连接;

[0041] 所述预充电单元,用于在预充电阶段,在所述第一扫描信号 Scan1 和所述第二扫描信号 Scan2 的控制下通过所述电源电压 Vdd 对所述存储电容  $C_s$  充电,使得所述存储电容  $C_s$  的第一端的电位为 Vdd,在阈值补偿阶段在所述第二扫描信号 Scan2 的控制下控制所述驱动晶体管 DTFT 的栅极接入所述数据线 Data 在阈值补偿阶段输出的数据信号,在发光阶段在所述第一扫描信号 Scan1 的控制下控制所述驱动晶体管 DTFT 的第二极接入所述电源电压 Vdd;所述阈值补偿单元 12,用于在阈值补偿阶段,在所述控制信号 EN 的控制下与所述

驱动晶体管 DTFT 一起控制所述存储电容  $C_s$  放电直到所述驱动晶体管 DTFT 的第一极的电位为  $V_{data}+V_{th}$ , 还用于在发光阶段导通所述驱动晶体管 DTFT 的栅极与所述存储电容  $C_s$  的第二端 B 的连接, 从而控制所述驱动晶体管 DTFT 的栅源电压补偿  $V_{th}$ ;  $V_{data}$  为所述数据信号的电压,  $V_{th}$  为驱动晶体管 DTFT 的阈值电压。

[0042] 本发明实施例所述的像素驱动电路采用数据线 Data 上的数据信号直接控制驱动晶体管 DTFT, 可以在补偿驱动晶体管的阈值电压的同时, 节省晶体管数目, 从而能够减小电路设计的空间, 增加像素间距。

[0043] 在具体实施时, 所述预充电控制单元可以包括:

[0044] 第一预充电晶体管, 栅极接入所述第一扫描信号, 第一极与所述存储电容的第一端连接, 第二极接入所述电源电压;

[0045] 以及, 第二预充电晶体管, 栅极接入所述第二扫描信号, 第一极与所述数据线连接, 第二极与所述驱动晶体管的栅极连接。

[0046] 在具体实施时, 所述阈值补偿单元可以包括:

[0047] 第一补偿晶体管, 栅极接入所述控制信号, 第一极与所述存储电容的第二端连接, 第二极与所述驱动晶体管的栅极连接;

[0048] 以及, 第二补偿晶体管, 栅极接入所述控制信号, 第一极接地, 第二极与所述驱动晶体管的第一极连接。

[0049] 下面通过具体实施例来说明本发明所述的像素驱动电路。

[0050] 如图 2 所示, 在本发明一具体实施例所述的像素驱动电路中, 所述发光元件为发光二极管 OLED;

[0051] 所述预充电控制单元包括:

[0052] 第一预充电晶体管 T11, 栅极接入所述第一扫描信号 Scan1, 第一极与所述存储电容  $C_s$  的第一端 A 连接, 第二极接入所述电源电压  $V_{dd}$ ;

[0053] 以及, 第二预充电晶体管 T12, 栅极接入所述第二扫描信号 Scan2, 第一极与数据线 Data 连接, 第二极与所述驱动晶体管 DTFT 的栅极连接。

[0054] 所述阈值补偿单元包括:

[0055] 第一补偿晶体管 T21, 栅极接入所述控制信号 EN, 第一极与所述存储电容  $C_s$  的第二端 B 连接, 第二极与所述驱动晶体管 DTFT 的栅极连接;

[0056] 以及, 第二补偿晶体管 T22, 栅极接入所述控制信号 EN, 第一极与地端 GND 连接, 第二极与所述驱动晶体管 DTFT 的第一极连接;

[0057] 所述驱动晶体管 DTFT, 栅极与数据线 Data 连接, 第一极与发光二极管 OLED 的阳极连接, 第二极与第一预充电晶体管 T11 的第一极连接;

[0058] 发光二极管 OLED 的阴极与地端 GND 连接。

[0059] 在图 2 所示的像素驱动电路的实施例中, 所述第一预充电晶体管、所述第二预充电晶体管、所述第二补偿晶体管和所述驱动晶体管都为 NMOS (N-Metal-Oxide-Semiconductor, N 型金属-氧化物-半导体) 管, 所述第一补偿晶体管为 PMOS (P-Metal-Oxide-Semiconductor, P 型金属-氧化物-半导体) 管;

[0060] 其中, 将所述第一补偿晶体管和所述第二补偿晶体管设置为类型相反的 MOS 管, 从而可以减少控制信号的个数, 方便电路设计。

[0061] 本发明如图 2 所示的像素驱动电路的实施例采用 5T1C 结构来实现对驱动晶体管的阈值电压的补偿,采用数据信号直接控制驱动晶体管,节省晶体管数,比起 6T1C 结构来说减少了一个晶体管,并且采用一个控制信号即可以控制类型相反的两个补偿晶体管,减少了控制信号的数目,从而可以能够节省电路设计的空间,增加像素间距。

[0062] 如图 2 所示的像素驱动电路在工作时(图 3 是第一扫描信号 Scan1、第二扫描信号 Scan2、控制信号 EN 和 Vdata 在预充电阶段 S1、阈值补偿阶段 S2 和发光阶段 S3 的时序图):

[0063] 如图 4A 所示,在预充电阶段 S1,第一扫描信号 Scan1 和第二扫描信号 Scan2 都为高电平,数据线 Data 输出零电平,控制信号 EN 为低电平,第一预充电晶体管 T11 和第二预充电晶体管 T12 都导通,第一补偿晶体管 T21 导通,通过电源电压 Vdd 对存储电容 Cs 充电;

[0064] 如图 4B 所示,在阈值补偿阶段 S2,第一扫描信号 Scan1 跳变为低电平,第二扫描信号 Scan2 仍为高电平,控制信号 EN 跳变为高电平,所述第一预充电晶体管 T11 断开,所述第二预充电晶体管 T12 继续导通,此时数据线 Data 输出数据信号,以控制驱动晶体管 DTFT 导通,第二补偿晶体管 T22 导通,所述存储电容 Cs 通过所述驱动晶体管 DTFT 和所述第二补偿晶体管 T22 向地端 GND 放电,直至驱动晶体管 DTFT 的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管 DTFT 的阈值电压,  $V_{data}$  为数据线 Data 上的数据信号的电压;

[0065] 在发光阶段 S3,第一扫描信号 Scan1 跳变为高电平,第二扫描信号 Scan2 跳变为低电平,如图 4C 所示,所述第一预充电晶体管 T11 导通,所述第二预充电晶体管 T12 断开,使得驱动晶体管 DTFT 的第二极接入所述电源电压 Vdd,控制信号 EN 跳变为低电平,所述控制信号 EN 控制第一补偿晶体管 T21 导通而所述第二补偿晶体管 T22 断开,以导通驱动晶体管 DTFT 的栅极与存储电容的第二端 B 的连接,此时 DTFT 的栅极电位被存储电容自举为  $V_{dd}-(V_{data}+V_{th})$ ,驱动晶体管导通以驱动发光元件发光,此时流过 OLED 的电流  $I = K \times (V_{dd}-(V_{dd}-V_{data}-V_{th})-V_{th})^2 = K \times V_{data}^2$ ,所述驱动晶体管 DTFT 的栅源电压补偿  $V_{th}$ 。

[0066] 在图 4A、图 4B 和图 4C 中,用虚线框起来的晶体管是导通的。

[0067] 在具体实施时,在如图 2 所示的像素驱动电路的实施例中,所述第一预充电晶体管 T11、所述第二预充电晶体管 T12、所述第二补偿晶体管 T22 和所述驱动晶体管 DTFT 也可以都为 PMOS 管,所述第一补偿晶体管 T21 可以为 NMOS 管,在实际操作时,如图 5 所示,只需将图 3 中的第一扫描信号 Scan1、第二扫描信号 Scan2、数据线 Data 上的数据信号和控制信号 EN 设置为反相即可实施,以上晶体管类型的变化和各信号的时序的变化为本领域技术人员所公知,在此不再赘述。

[0068] 本发明实施例所述的像素驱动方法,应用上述的像素驱动电路,包括:

[0069] 在预充电阶段,数据线输出零电平,阈值补偿单元在控制信号的控制下导通驱动晶体管的栅极和存储电容的第二端的连接,预充电控制单元在第一扫描信号和第二扫描信号的控制下通过电源电压 Vdd 对存储电容充电,使得存储电容的第一端的电位为 Vdd;

[0070] 在阈值补偿阶段,数据线输出数据信号,驱动晶体管导通,预充电控制单元在第二扫描信号的控制下控制驱动晶体管的栅极接入所述数据信号,阈值补偿单元在控制信号的控制下与驱动晶体管一起控制存储电容放电直到驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

[0071] 在发光阶段,预充电控制单元在第一扫描信号的控制下控制驱动晶体管的第二极



接入所述电源电压  $V_{dd}$ , 阈值补偿单元导通驱动晶体管的栅极与存储电容的第二端的连接, 使得驱动晶体管驱动发光元件发光, 并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

[0072] 本发明实施例所述的像素驱动方法, 应用上述的像素驱动电路, 包括:

[0073] 在预充电阶段, 数据线输出零电平, 在控制信号的控制下, 第一阈值补偿晶体管导通, 在第一扫描信号和第二扫描信号的控制下, 第一预充电晶体管和第二预充电晶体管都导通, 通过电源电压对存储电容充电;

[0074] 在阈值补偿阶段, 所述第一扫描信号控制所述第一预充电晶体管断开, 所述第二扫描信号继续控制所述第二预充电晶体管导通; 数据线输出数据信号, 以控制驱动晶体管导通, 控制信号控制第二补偿晶体管导通, 所述存储电容通过所述驱动晶体管和所述第二补偿晶体管向地端放电, 直至驱动晶体管的第一极的电位为  $V_{data}+V_{th}$ ;  $V_{th}$  为驱动晶体管的阈值电压,  $V_{data}$  为所述数据信号的电压;

[0075] 在发光阶段, 第一扫描信号控制第一预充电晶体管导通, 使得驱动晶体管的第二极接入所述电源电压  $V_{dd}$ , 控制信号控制第一补偿晶体管导通而第二补偿晶体管断开, 以导通驱动晶体管的栅极与存储电容的第二端的连接, 使得驱动晶体管导通以驱动发光元件发光, 并控制所述驱动晶体管的栅源电压补偿  $V_{th}$ 。

[0076] 本发明实施例所述的显示装置, 包括上述的像素驱动电路。

[0077] 该显示装置可以为液晶显示器、液晶电视、OLED (Organic Light-Emitting Diode, 有机电致发光二极管) 显示面板、OLED 显示器、OLED 电视或电子纸等显示装置。

[0078] 以上所述是本发明的优选实施方式, 应当指出, 对于本技术领域的普通技术人员来说, 在不脱离本发明所述原理的前提下, 还可以作出若干改进和润饰, 这些改进和润饰也应视为本发明的保护范围。

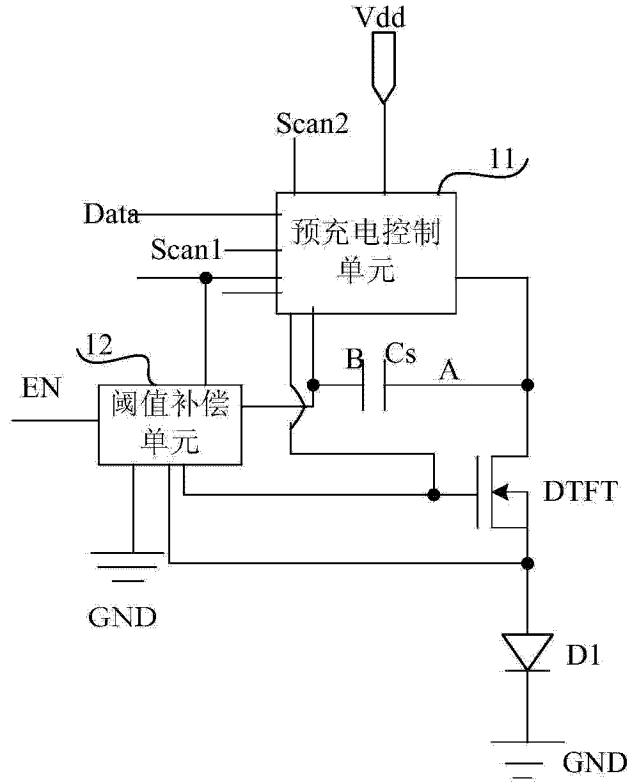


图 1

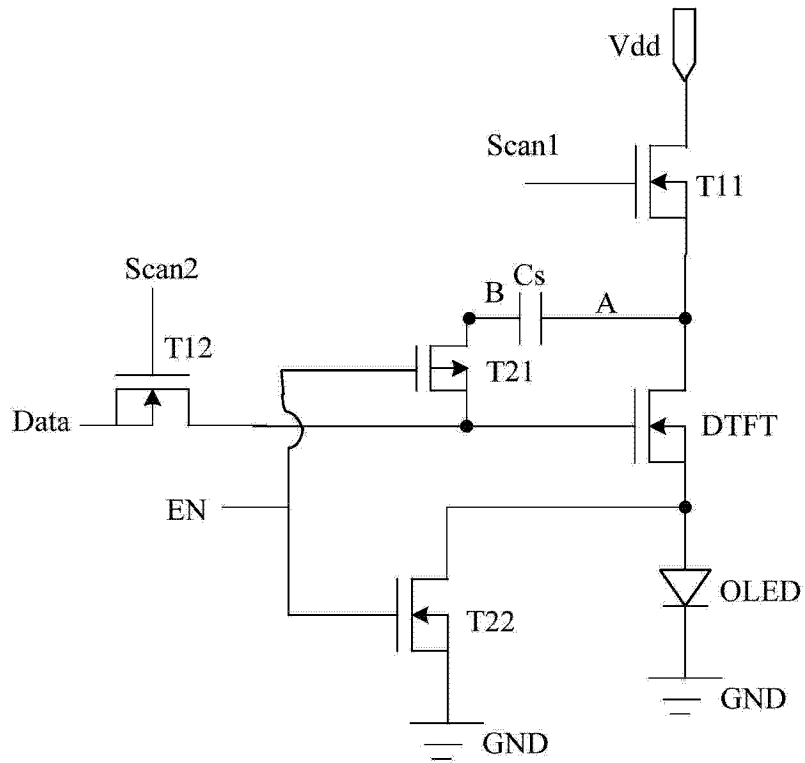


图 2

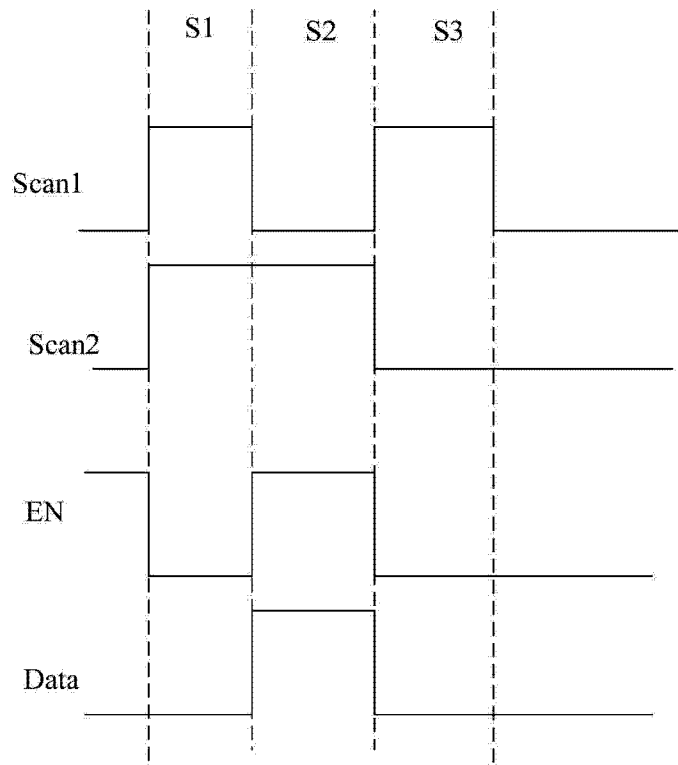


图 3



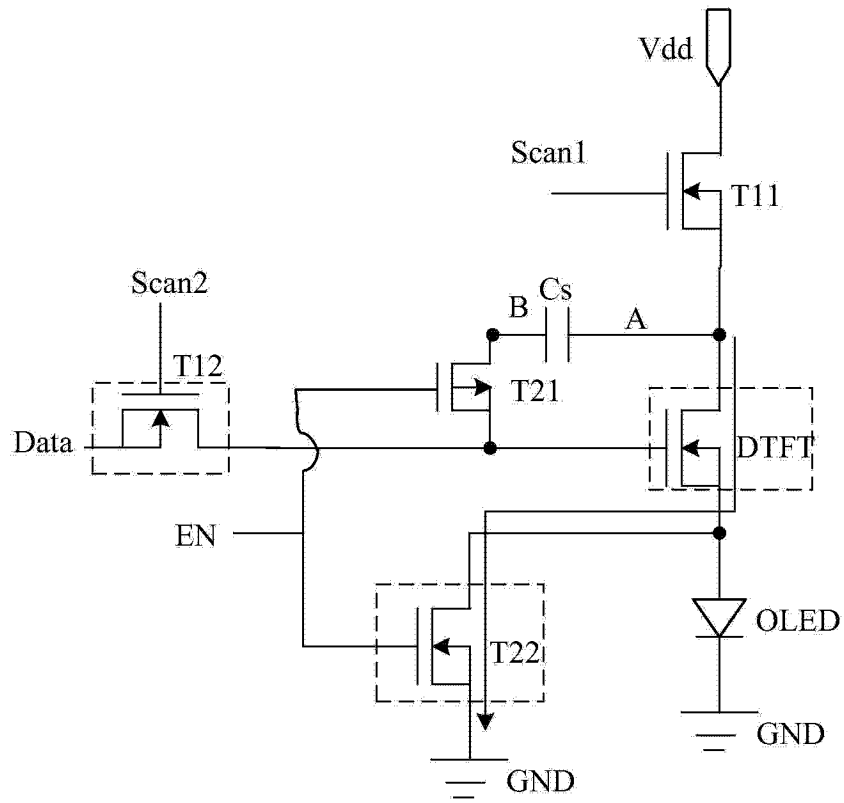


图 4B

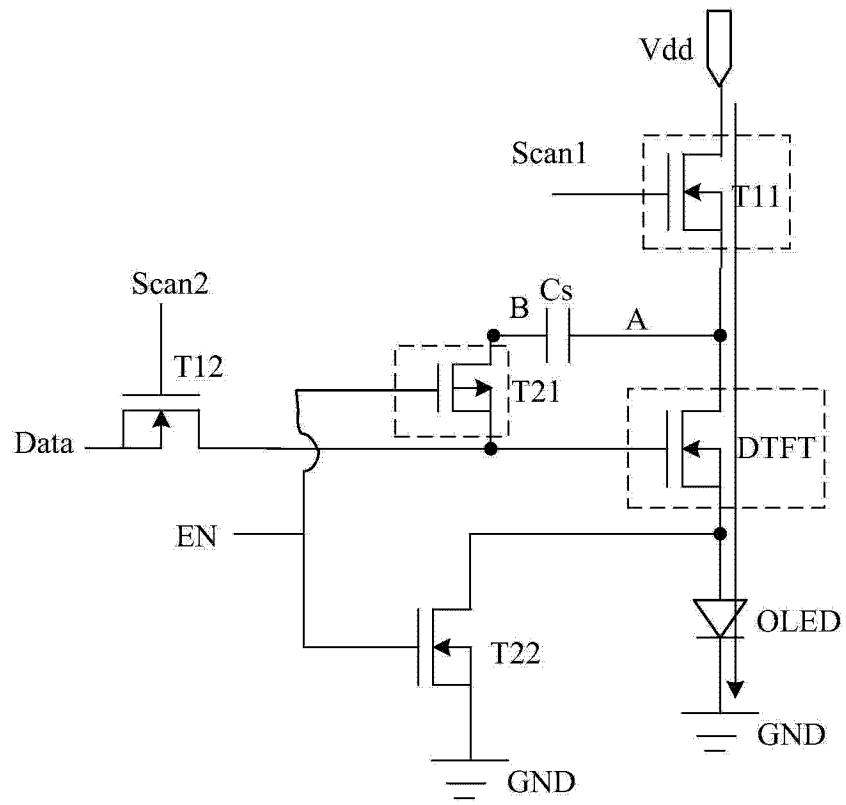


图 4C

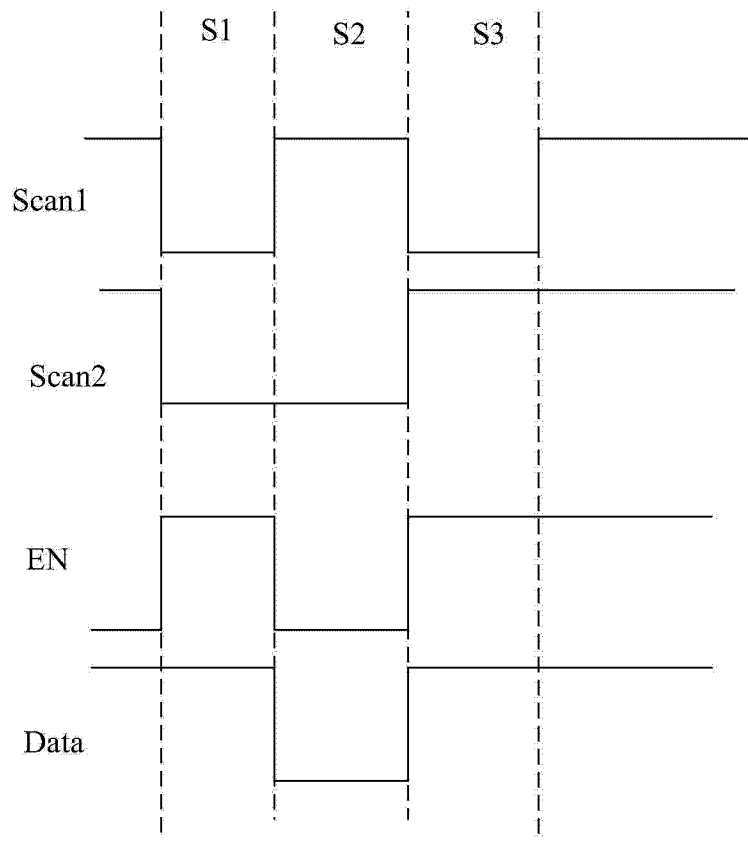


图 5