



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0021796  
G06F 1/26 (2006.01) (43) 공개일자 2007년02월23일

(21) 출원번호 10-2005-0076427  
(22) 출원일자 2005년08월19일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 이우석  
경기 수원시 장안구 율전동 433-120, 401호  
강민구  
경기 안양시 동안구 호계2동 신성미소지움 아파트 102동 2101호

(74) 대리인 허성원  
윤창일

전체 청구항 수 : 총 12 항

(54) 회로장치 및 메모리안정화방법

(57) 요약

본 발명은 회로장치에 관한 것이다. 상기 회로장치는, 입력전원을 변환하여 출력전원을 공급하며, 상기 입력전원이 차단된 경우 소정의 지연시간 경과 후 상기 출력전원의 공급이 차단되는 전원공급부; 상기 전원공급부의 출력전원을 공급 받는 중 액세스가 중단되는 경우 상기 출력전원의 공급이 차단될 때까지 액세스가 재개가 제한되는 메모리; 상기 메모리를 액세스하는 액세스부; 및 상기 입력전원이 차단된 경우, 상기 액세스부가 상기 메모리에 대한 액세스 동작을 완료하도록 상기 액세스부를 제어하는 제어부를 포함한다. 이에 의하여, 전원 차단 후 공급 재개 시 회로의 안정성을 향상시킬 수 있다.

대표도

도 4

특허청구의 범위

청구항 1.

회로장치에 있어서,

입력전원을 변환하여 출력전원을 공급하며, 상기 입력전원이 차단된 경우 소정의 지연시간 경과 후 상기 출력전원의 공급이 차단되는 전원공급부;

상기 전원공급부의 출력전원을 공급 받는 중 액세스가 중단되는 경우 상기 출력전원의 공급이 차단될 때까지 액세스가 재개가 제한되는 메모리;

상기 메모리를 액세스하는 액세스부; 및

상기 입력전원이 차단된 경우, 상기 액세스부가 상기 메모리에 대한 액세스 동작을 완료하도록 상기 액세스부를 제어하는 제어부를 포함하는 것을 특징으로 하는 회로장치.

## 청구항 2.

제1항에 있어서,

상기 전원공급부는 교류전원을 입력하고 이를 변환하여 직류전원을 출력하는 SMPS(Switched-Mode Power Supply)를 포함하는 것을 특징으로 하는 회로장치.

## 청구항 3.

제1항에 있어서,

상기 전원공급부는 상기 입력전원이 차단된 경우 상기 출력전원을 점차적으로 감소시키며,

상기 메모리는 상기 출력전원의 크기가 소정치 이상인 경우 상기 출력전원이 공급되는 것으로 판단하는 것을 특징으로 하는 회로장치.

## 청구항 4.

제1항에 있어서,

상기 메모리는 SDRAM(Synchronous Dynamic Random Access Memory)인 것을 특징으로 하는 회로장치.

## 청구항 5.

제1항에 있어서,

상기 액세스부는 CPU(Central Processing Unit)이며,

상기 제어부는 상기 입력전원이 차단된 경우, 인터럽트신호를 상기 CPU에 전송하는 리셋IC를 포함하며,

상기 CPU는 상기 인터럽트신호를 입력 받는 상기 인터럽트신호포트를 가지며, 상기 메모리를 액세스하는 중 상기 인터럽트신호를 입력 받으면 상기 메모리의 액세스를 완료하는 것을 특징으로 하는 회로장치.

## 청구항 6.

제5항에 있어서,

상기 리셋IC는 상기 전원공급부의 출력전원을 입력 받으며, 상기 출력전원이 소정치 이하이면 상기 입력전원이 차단된 것으로 판단하는 것을 특징으로 하는 회로장치.

### 청구항 7.

제5항에 있어서,

상기 제어부는 상기 입력전원이 차단된 경우, 상기 CPU가 상기 메모리에 대한 액세스가 완료된 후 리셋신호를 상기 CPU에 전송하는 마이컴을 더 포함하며,

상기 CPU는 상기 리셋신호를 입력 받는 리셋신호포트를 가지며, 상기 리셋신호를 입력 받으면 상기 메모리에 대한 액세스를 중단하는 것을 특징으로 하는 회로장치.

### 청구항 8.

제6항에 있어서,

상기 제어부는 상기 리셋IC로부터 상기 인터럽트신호를 입력 받아 리셋신호를 출력하는 마이컴; 및

상기 마이컴으로부터 상기 리셋신호를 입력 받아 상기 CPU가 상기 메모리에 대한 액세스를 완료할 때까지 지연시켜 상기 CPU에 전송하는 지연소자를 더 포함하며,

상기 CPU는 상기 리셋신호를 입력 받는 리셋신호포트를 가지며, 상기 리셋신호를 입력 받으면 동작을 중단하는 것을 특징으로 하는 회로장치.

### 청구항 9.

입력전원을 변환하여 출력전원을 공급하며, 상기 입력전원이 차단된 경우 소정의 지연시간 경과 후 상기 출력전원의 공급이 차단되는 전원공급부; 상기 전원공급부의 출력전원을 공급 받는 중 액세스가 중단되는 경우 상기 출력전원의 공급이 차단될 때까지 액세스가 재개가 제한되는 메모리; 및 상기 메모리를 액세스하는 액세스부를 구비하는 회로장치의 메모리안정화방법에 있어서,

상기 입력전원이 차단되었는지 여부를 판단하는 단계; 및

상기 입력전원이 차단되었으면, 상기 액세스부의 상기 메모리에 대한 액세스를 완료시키는 단계를 포함하는 것을 특징으로 하는 회로장치의 메모리안정화방법.

### 청구항 10.

제9항에 있어서,

상기 입력전원이 차단되었는지 여부를 판단하는 단계에서는,

상기 출력전원이 소정치 이하이면 상기 입력전원이 차단된 것으로 판단하는 것을 특징으로 하는 회로장치의 메모리안정화방법.

### 청구항 11.

제9항에 있어서,

상기 액세스부는 CPU이며,

상기 액세스부의 상기 메모리에 대한 액세스를 완료시키는 단계는,

상기 CPU의 상기 메모리에 대한 액세스를 완료시키는 인터럽트신호를 상기 CPU에 전송하는 단계를 포함하는 것을 특징으로 하는 회로장치의 메모리안정화방법.

## 청구항 12.

제11항에 있어서,

상기 액세스부가 상기 메모리에 대한 액세스를 완료한 후, 상기 CPU의 동작을 중단시키는 리셋신호를 상기 CPU에 전송하는 단계를 포함하는 것을 특징으로 하는 회로장치의 메모리안정화방법.

명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 회로장치 및 메모리안정화방법에 관한 것이다. 더욱 상세하게는, 본 발명은 전원 차단 후 공급 재개 시 회로의 안정성을 향상시킬 수 있는 회로장치 및 메모리안정화방법에 관한 것이다.

TV와 같은 영상처리장치는 회로장치로 구현될 수 있다. 예컨대, 도 1에 도시된 바와 같은 종래의 영상처리장치(1)는 장치의 전반적인 동작을 제어하는 CPU(13), CPU(13)의 동작에 대응하는 컴퓨터프로그램의 데이터가 저장된 플래쉬메모리(Flash Memory, 11), CPU(13)의 동작에 필요한 데이터가 저장되는 SDRAM(Synchronous Dynamic RAM, 12)을 구비할 수 있다. 한편, 영상처리장치(1)는 각 구성에 전원을 공급하기 위한 전원공급부(14), CPU(13)를 리셋(reset)하고 전원이 온-오프(ON-OFF)할 수 있도록 하는 마이컴(Microcomputer, 16), 전원이 온-오프(ON-OFF)된 경우 마이컴(16)을 리셋시켜 원활히 동작할 수 있도록 하는 리셋IC(15) 및 각 구성을 연결하기 위한 배선(도시 안됨) 등을 더 구비할 수 있다.

이러한 종래의 영상처리장치(1)에서는, 전원공급부(14)는 예컨대 220V의 상용의 AC전원과 같은 입력전원을 입력하여 이를 적절한 레벨의 전압으로 변환하여 출력전원으로서 CPU(13), 리셋IC(15), 플래쉬메모리(11) 및 SDRAM(12) 등에 공급한다. 전원공급부(14)로 입력되는 상용의 AC전원과 같은 입력전원이 차단된 경우, 리셋IC(15)는 전원공급부(14)로부터 공급되는 출력전원의 레벨에 기초하여 전원이 차단되었음을 감지하고, 마이컴(16)으로 리셋신호를 보낸다. 마이컴(16)은 리셋IC(15)로부터 리셋신호가 전송되면 CPU(13)를 리셋하는 리셋신호를 CPU(13)로 보내며, CPU(13)는 처리 중인 모든 프로세스를 멈추어 장치 전체의 동작이 중지된다. 한편 전원공급부(14)로부터 전원 공급이 재개되면, CPU(13), 플래쉬메모리(11) 및 SDRAM(12) 등에 전원이 공급되며, CPU(13)는 장치를 다시 동작시킨다.

이러한 종래의 영상처리장치(1)의 전원공급부(14)는 입력전원이 차단되었다가 재공급되는 경우(도 2의 17), 도 2에 도시된 바와 같은 출력전원의 특성(도 2의 18)을 가질 수 있다. 즉, 입력전원이 차단되면(도 2의 a), 전원공급부(14)의 출력전원은 전위A(예컨대, 약 5V)에서 전위B(예컨대, 약 3.5V)로 하강하게 되며, 내부적으로 충전된 전원에 의해서 소정 시간 동안 전위가 유지된 후 충전된 전원이 방전됨에 따라 점차적으로 전위가 감소하게 된다. CPU(13), 플래쉬메모리(11) 및 SDRAM(12) 등은 전원공급부(14)로부터 입력되는 전원의 레벨이 전위C(예컨대, 약 3.3V) 이상이면 전원이 공급되는 것으로 판단하고 정상적인 동작을 수행한다.

한편, 상기한 바와 같이, 입력전원이 차단되면(도 2의 a), CPU(13)는 입력되는 리셋신호에 의해 수행 중이던 모든 동작을 멈추게 된다. 만일 CPU(13)가 SDRAM(12)에 저장된 데이터를 액세스(도 3의 5) 중인 경우, 리셋신호가 입력되면 SDRAM(12)과의 액세스를 멈추게 된다(도 3의 c).

그런데, 입력전원이 차단되더라도(도 2의 a) SDRAM(12)에 공급되는 전원은 전위B로서 전위C보다 크기 때문에, 출력전원이 전위C보다 작아지지 않는 한 SDRAM(12)은 CPU(13)에 대하여 비정상적인 액세스를 하다가 불안정하게 멈추게 된다(도 3의 3). 도 3의 d는 SDRAM(12)의 액세스가 종료가 시점을 나타내었다. SDRAM(12)이 불안정하게 멈추게 된 경우, 출력전원이 전위C보다 작아지지 않은 상태에서 전원공급부(14)로 다시 입력전원이 재공급되면(도 2의 b), CPU(13)는 SDRAM(12)에 대하여 액세스를 시도하지만 SDRAM(12)이 불안정하게 멈춘 상태이므로 정상적인 액세스를 할 수 없게 되며, 장치 전체의 동작이 재개되지 못하는 문제가 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제점을 해결하기 위한 것으로서, 전원 차단 후 공급 재개 시 회로의 안정성을 향상시킬 수 있는 회로장치 및 메모리안정화방법을 제공하는 것을 목적으로 한다.

### 발명의 구성

상기 목적을 달성하기 위하여, 본 발명은, 회로장치에 있어서, 입력전원을 변환하여 출력전원을 공급하며, 상기 입력전원이 차단된 경우 소정의 지연시간 경과 후 상기 출력전원의 공급이 차단되는 전원공급부; 상기 전원공급부의 출력전원을 공급 받는 중 액세스가 중단되는 경우 상기 출력전원의 공급이 차단될 때까지 액세스가 재개가 제한되는 메모리; 상기 메모리를 액세스하는 액세스부; 및 상기 입력전원이 차단된 경우, 상기 액세스부가 상기 메모리에 대한 액세스 동작을 완료하도록 상기 액세스부를 제어하는 제어부를 포함하는 것을 특징으로 하는 회로장치를 제공한다.

상기 전원공급부는 교류전원을 입력하고 이를 변환하여 직류전원을 출력하는 SMPS(Switched-Mode Power Supply)를 포함할 수 있다. 상기 전원공급부는 상기 입력전원이 차단된 경우 상기 출력전원을 점차적으로 감소시키며, 상기 메모리는 상기 출력전원의 크기가 소정치 이상인 경우 상기 출력전원이 공급되는 것으로 판단할 수 있다.

상기 메모리는 SDRAM(Synchronous Dynamic Random Access Memory)일 수 있다. 상기 액세스부는 CPU(Central Processing Unit)이며, 상기 제어부는 상기 입력전원이 차단된 경우, 인터럽트신호를 상기 CPU에 전송하는 리셋IC를 포함하며, 상기 CPU는 상기 인터럽트신호를 입력 받는 상기 인터럽트신호포트를 가지며, 상기 메모리를 액세스하는 중 상기 인터럽트신호를 입력 받으면 상기 메모리의 액세스를 완료할 수 있다. 상기 리셋IC는 상기 전원공급부의 출력전원을 입력 받으며, 상기 출력전원이 소정치 이하이면 상기 입력전원이 차단된 것으로 판단할 수 있다.

상기 제어부는 상기 입력전원이 차단된 경우, 상기 CPU가 상기 메모리에 대한 액세스가 완료된 후 리셋신호를 상기 CPU에 전송하는 마이컴을 더 포함하며, 상기 CPU는 상기 리셋신호를 입력 받는 리셋신호포트를 가지며, 상기 리셋신호를 입력 받으면 상기 메모리에 대한 액세스를 중단할 수 있다. 상기 제어부는 상기 리셋IC로부터 상기 인터럽트신호를 입력 받아 리셋신호를 출력하는 마이컴; 및 상기 마이컴으로부터 상기 리셋신호를 입력 받아 상기 CPU가 상기 메모리에 대한 액세스를 완료할 때까지 지연시켜 상기 CPU에 전송하는 지연소자를 더 포함하며, 상기 CPU는 상기 리셋신호를 입력 받는 리셋신호포트를 가지며, 상기 리셋신호를 입력 받으면 동작을 중단할 수 있다.

본 발명의 상기 목적은, 입력전원을 변환하여 출력전원을 공급하며, 상기 입력전원이 차단된 경우 소정의 지연시간 경과 후 상기 출력전원의 공급이 차단되는 전원공급부; 상기 전원공급부의 출력전원을 공급 받는 중 액세스가 중단되는 경우 상기 출력전원의 공급이 차단될 때까지 액세스가 재개가 제한되는 메모리; 및 상기 메모리를 액세스하는 액세스부를 구비하는 회로장치의 메모리안정화방법에 있어서, 상기 입력전원이 차단되었는지 여부를 판단하는 단계; 및 상기 입력전원이 차단되었으면, 상기 액세스부의 상기 메모리에 대한 액세스를 완료시키는 단계를 포함하는 것을 특징으로 하는 회로장치의 메모리안정화방법에 의해서도 달성될 수 있다.

상기 입력전원이 차단되었는지 여부를 판단하는 단계에서는, 상기 출력전원이 소정치 이하이면 상기 입력전원이 차단된 것으로 판단할 수 있다. 상기 액세스부는 CPU이며, 상기 액세스부의 상기 메모리에 대한 액세스를 완료시키는 단계는, 상기 CPU의 상기 메모리에 대한 액세스를 완료시키는 인터럽트신호를 상기 CPU에 전송하는 단계를 포함할 수 있다. 상기 메모리안정화방법은, 상기 액세스부가 상기 메모리에 대한 액세스를 완료한 후, 상기 CPU의 동작을 중단시키는 리셋신호를 상기 CPU에 전송하는 단계를 포함할 수 있다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 관하여 상세히 설명한다. 도 4는 본 발명의 일실시예에 의한 회로장치(100)의 주요 구성을 도시한 블록도이다. 본 실시예의 회로장치(100)는 TV와 같은 영상처리장치일 수 있다. 회로장치(100)는, 도 4에 도시된 바와 같이, 플래쉬메모리(110), SDRAM(120), CPU(130), 전원공급부(140) 및 제어부(150)를 포함할 수 있다.

본 실시예의 CPU(130)는 본 발명의 액세스부의 일레이며, 본 실시예의 회로장치(100)의 전반적인 제어를 수행한다. 플래쉬메모리(110)는 CPU(130)의 제어 동작이 가능하도록 소정의 컴퓨터 언어에 따라 프로그래밍된 명령어의 데이터가 저장될 수 있다. 본 실시예의 SDRAM(120)은 본 발명의 메모리의 일레이며, CPU(130)가 제어 동작을 수행하는데 필요한 데이터가 저장될 수 있다. CPU(130)는 제어 동작의 수행을 위하여 SDRAM(120)에 저장된 데이터를 액세스할 수 있다.

본 실시예의 전원공급부(140)는 CPU(130), 플래쉬메모리(110), SDRAM(120) 등에 전원을 공급한다. 전원공급부(140)는 예컨대 220V의 상용 AC전원인 입력전원을 입력하여 이를 적절히 변환하여 출력전원을 공급한다. 본 실시예의 전원공급부(140)는 입력전원이 차단된 경우 내부적으로 충전된 전원에 의해 완전히 방전되는 데에는 소정의 시간이 소요된다. 전원공급부(140)는 교류전원을 입력전원으로서 입력하고 이를 변환하여 직류전원을 출력하는 SMPS(Switched-Mode Power Supply)를 포함할 수 있다. 본 실시예의 전원공급부(140)는 도 1의 전원공급부(14)와 유사한 구성을 가진다. 즉, 전원공급부(140)는 입력전원이 차단된 경우 출력전원을 점차적으로 감소시킬 수 있다. 이 경우 SDRAM(120)은 전원공급부(140)의 출력전원의 크기가 소정치, 예컨대, 약 3.3V 이상이면, 전원이 정상적으로 공급되는 것으로 판단할 수 있다.

제어부(150)는 전원공급부(140)의 입력전원이 차단된 경우, CPU(130)가 SDRAM(120)에 대한 액세스 동작을 완료하도록 CPU(130)를 제어한다. 본 실시예의 제어부(150)는, 도 4에 도시된 바와 같이, 리셋IC(152), 마이컴(154) 및 지연부(156)를 포함할 수 있다. 리셋IC(152)는 전원공급부(140)로부터 전원을 공급받는다. 리셋IC(152)는 전원공급부(140)로의 입력전원이 차단된 경우, 인터럽트신호를 CPU(130)에 전송한다. 이 경우, CPU(130)는 리셋IC(152)의 인터럽트신호를 입력 받는 상기 인터럽트신호포트를 가지며, SDRAM(120)을 액세스하는 중 인터럽트신호를 입력 받으면 SDRAM(120)의 액세스를 완료할 수 있다.

리셋IC(152)는 전원공급부(140)의 출력전원을 감지하고 출력전원이 소정치 이하인 것으로 평가하면, 전원공급부(140)의 입력전원이 차단된 것으로 판단할 수 있다. 예컨대, 리셋IC(152)는 OP-AMP와 같은 비교기일 수 있으며, 전원공급부(140)의 출력전원에 대응하는 전위와 약 4.2V의 기준전위를 입력으로 하여, 출력전원에 대응하는 전위가 약 4.2V의 기준전위보다 작으면 설정에 따라 논리상태가 로우 또는 하이인 신호를 인터럽트신호로서 출력할 수 있다.

마이컴(154)은 전원공급부(140)의 입력전원이 차단된 경우, CPU(130)가 SDRAM(120)에 대한 액세스가 완료된 후, 리셋신호를 CPU(130)에 전송할 수 있다. 이 경우 CPU(130)는 마이컴(154)으로부터 리셋신호를 입력 받는 리셋신호포트를 가지며, 리셋신호를 입력 받으면 수행 중이던 모든 동작을 중단할 수 있다. 본 실시예의 마이컴(154)은 리셋IC(152)로부터 인터럽트신호를 입력 받는 경우 CPU(130)에 리셋신호를 출력할 수 있다.

제어부(150)는 마이컴(154)으로부터 리셋신호를 입력 받아 CPU(130)가 SDRAM(120)에 대한 액세스를 완료할 때까지 지연시켜 CPU(130)에 전송하는 지연소자(156)를 더 포함할 수 있다. 이 경우 CPU(130)는 리셋신호를 입력 받는 리셋신호포트를 가지며, 상기 리셋신호를 입력 받으면 동작을 중단할 수 있다. 지연소자(156)는 일단이 마이컴(154)에 대하여 CPU(130)와 병렬로 연결되며 타단이 접지된 소정의 용량 C[Farad]를 가지는 캐패시터로 구현될 수 있다. 지연소자(156)의 용량 C는 지연되어야 할 시간에 기초하여 결정될 수 있다.

도 5는 본 발명의 일실시예에 의한 CPU(130)가 SDRAM(120)을 액세스하는 파형을 개략적으로 도시한 파형도이다. 도 5의 54는 입력전원, 52는 CPU(130)의 SDRAM(120)에 대한 액세스 동작, 56은 CPU(130)의 전체적인 동작을 나타낸다. 전원공급부(140)의 입력전원이 차단되면(도 5의 e), CPU(130)는 리셋IC(152)에 의해 인터럽트신호를 수신한다. 이 경우 CPU(130)는 SDRAM(120)을 액세스하는 중이라도 인터럽트신호에 의해 액세스 동작을 정리한 후 리셋신호를 기다린다. CPU(130)의 정리 동작에 의해 SDRAM(120)에 대한 액세스는 종료된다(도 5의 f). 지연소자(156)에 의해 소정 시간 경과 후, CPU(130)는 마이컴(154)으로부터 리셋신호를 입력 받아 모든 동작을 멈춘다(도 5의 g). 따라서 입력전원이 차단되더라도, CPU(130)의 리셋에 의한 동작 종료 전, 인터럽트에 의한 SDRAM(120)의 액세스 동작이 완료되기 때문에, SDRAM(120)은 불안정하게 멈추게 되지 않는다.

도 6은 본 발명의 일실시예에 의한 회로장치(100)의 동작을 개략적으로 도시한 흐름도이다. 먼저 리셋IC(152)는 전원공급부(140)의 출력전원을 감지하여 출력전원이 소정치 이하인지 여부를 평가한다(S102). 평가 결과 소정치 이하인 것으로 판단되면(S102의 Yes), 리셋IC(152)는 CPU(130)에 인터럽트신호를 전송하고, 마이컴(154)에 리셋신호로서 인터럽트신호와 동일한 신호를 전송한다(S104).

CPU(130)는 인터럽트신호를 전송 받으면 동작 중이던 SDRAM(120)의 액세스를 정리하고 이를 완료한다(S106). 한편, 마이컴(154)은 인터럽트신호를 입력 받으면, 지연소자(156)를 거쳐 소정 시간 지연 후 CPU(130)에 리셋신호를 전송한다(S108). CPU(130)는 리셋신호를 입력 받으면 모든 동작을 멈춘다(S110).

이상, 바람직한 실시예를 통하여 본 발명에 관하여 상세히 설명하였으나, 본 발명은 이에 한정되는 것은 아니며 특허청구 범위 내에서 다양하게 실시될 수 있다.

### 발명의 효과

상기한 바와 같이, 본 발명에 의하면, 전원 차단 후 공급 재개 시 회로의 안정성을 향상시킬 수 있는 회로장치 및 메모리안정화방법을 제공할 수 있다.

### 도면의 간단한 설명

도 1은 종래의 회로장치의 구성을 도시한 블록도이며,

도 2는 도 1의 회로장치의 전원공급부의 특성을 도시한 블록도이며,

도 3은 도 1의 회로장치의 CPU가 SDRAM을 액세스하는 동작을 도시한 파형도이며,

도 4는 본 발명의 일실시예에 의한 회로장치의 구성을 도시한 블록도이며,

도 5는 본 발명의 일실시예에 의한 CPU가 SDRAM을 액세스하는 동작을 도시한 파형도이며,

도 6은 본 발명의 일실시예에 의한 회로장치의 동작을 도시한 흐름도이다.

\*도면의 주요 부분에 대한 부호의 설명

100: 회로장치 110: 플래쉬메모리

120: SDRAM 130: CPU

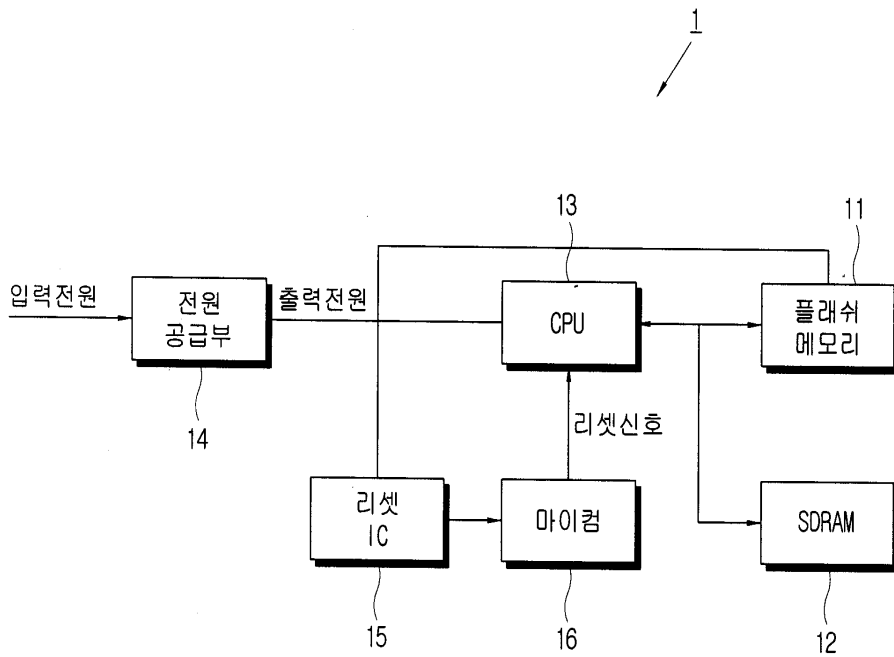
140: 전원공급부 150: 제어부

152: 리셋IC 154: 마이컴

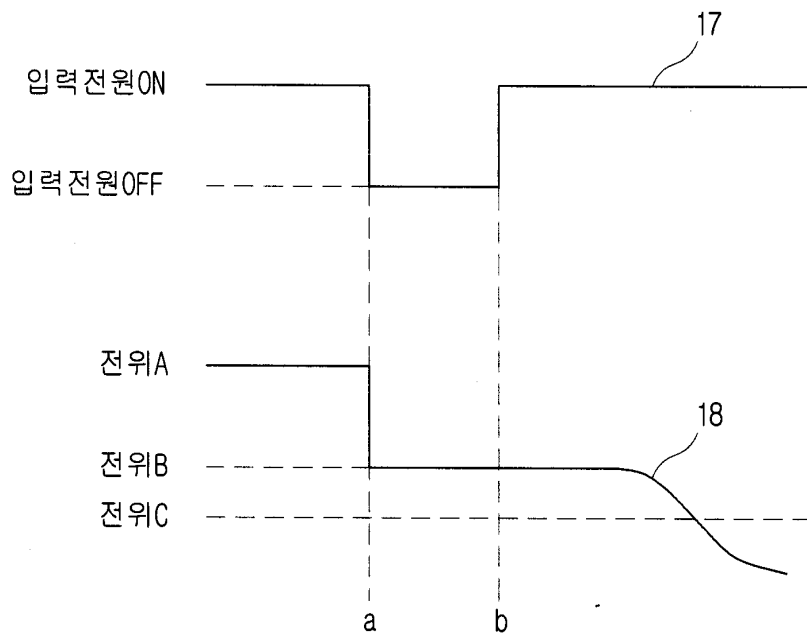
156: 지연소자

### 도면

도면1

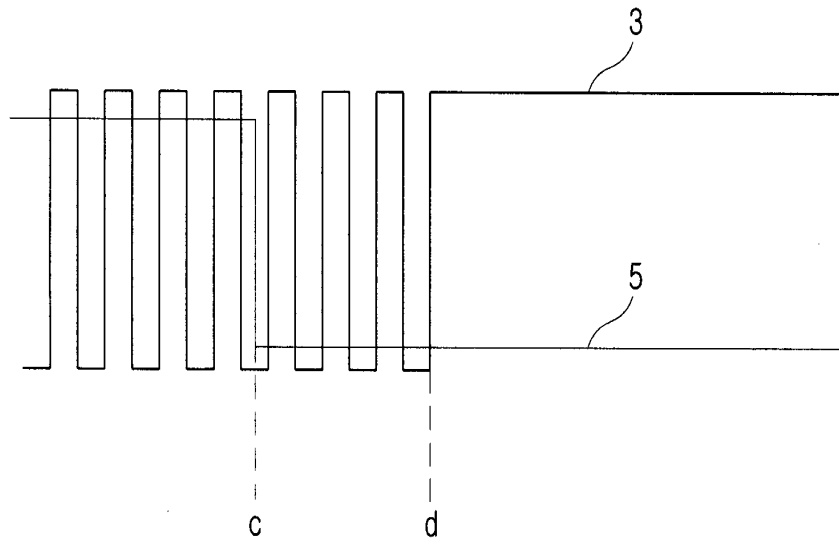


도면2

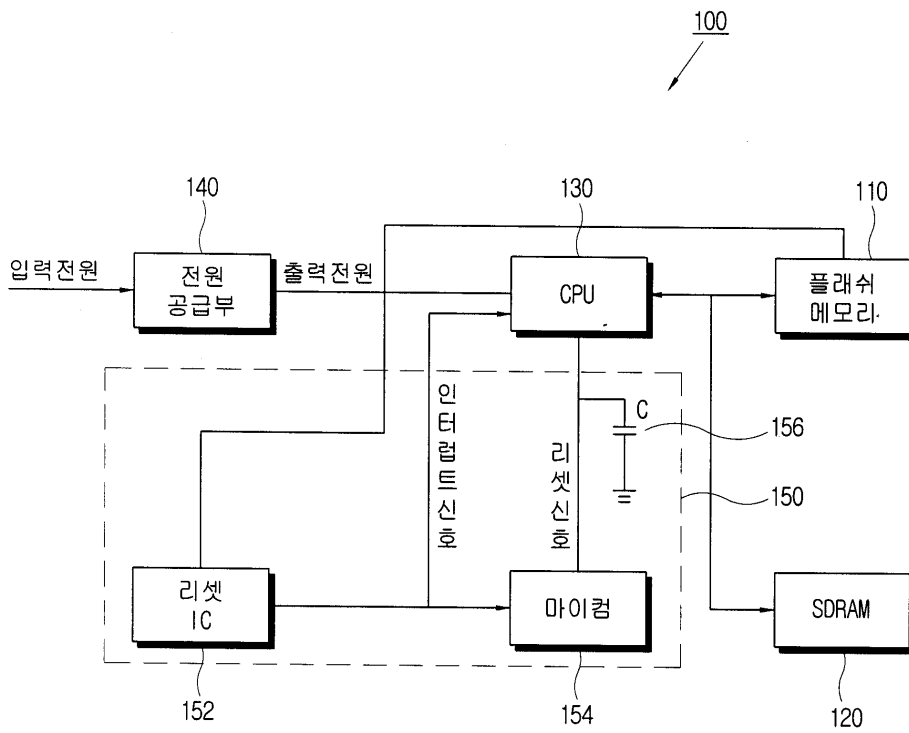




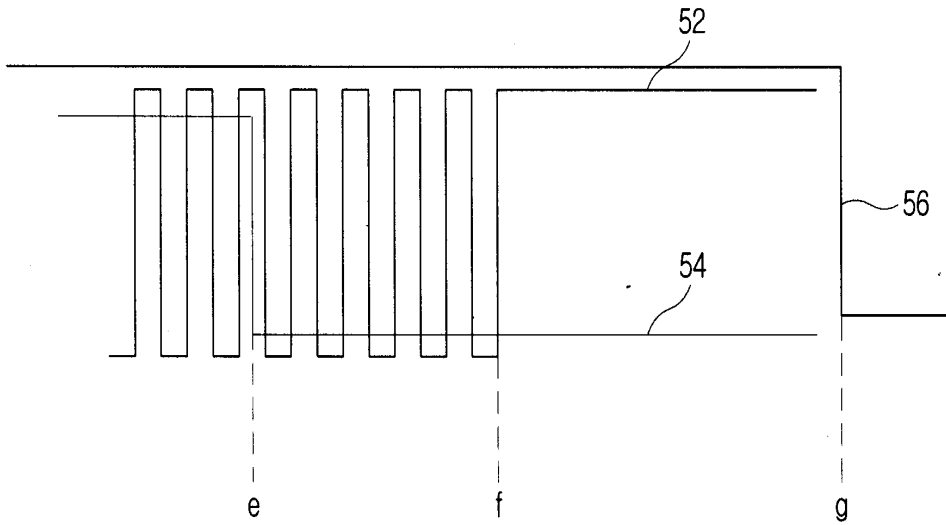
도면3



도면4



도면5



도면6

