



(12) 发明专利

(10) 授权公告号 CN 107689364 B

(45) 授权公告日 2020.10.27

(21) 申请号 201610688893.2

(22) 申请日 2016.08.19

(65) 同一申请的已公布的文献号
申请公布号 CN 107689364 A

(43) 申请公布日 2018.02.13

(30) 优先权数据
105124953 2016.08.05 TW

(73) 专利权人 矽品精密工业股份有限公司
地址 中国台湾台中市

(72) 发明人 简岳盈 王维宾 李聪明 林恩立
郑坤一 朱育德

(74) 专利代理机构 北京戈程知识产权代理有限公司 11314
代理人 程伟 王锦阳

(51) Int.Cl.

H01L 25/065 (2006.01)

H01L 23/60 (2006.01)

(56) 对比文件

CN 103378068 A, 2013.10.30

CN 105472866 A, 2016.04.06

审查员 贾枫

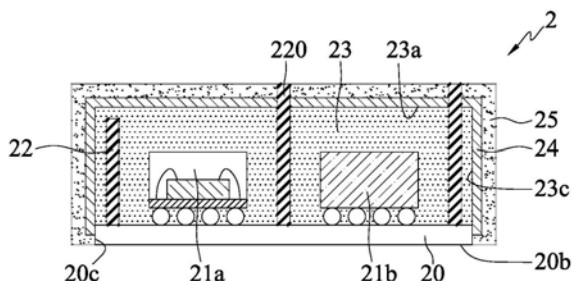
权利要求书1页 说明书5页 附图3页

(54) 发明名称

电子封装件及其制法

(57) 摘要

一种电子封装件及其制法,该电子封装件于承载件上设置多个电子元件与一挡架,令该挡架位于相邻两电子元件之间,且以封装层包覆该些电子元件并使该挡架的部分表面凸出该封装层,又于该封装层上形成电性连接该挡架的屏蔽元件,藉以提升电磁遮蔽的功效。



1. 一种电子封装件,其特征为,该电子封装件包括:
承载件;
多个电子元件,其设于该承载件上;
挡架,其设于该承载件上并位于相邻两电子元件之间;
封装层,其形成于该承载件上并包覆该多个电子元件与该挡架,且该挡架的部分表面凸出该封装层的顶面及侧面以形成凸出部;
屏蔽元件,其设于该封装层上以接触该挡架的凸出部,且该挡架的凸出部凸出该屏蔽元件;以及
绝缘包覆层,其形成于该屏蔽元件上,且该绝缘包覆层包覆该屏蔽元件及该挡架的凸出部。
2. 如权利要求1所述的电子封装件,其特征为,该电子元件为主动元件、被动元件或封装结构。
3. 如权利要求1所述的电子封装件,其特征为,形成该挡架的材质为导电材。
4. 如权利要求1所述的电子封装件,其特征为,该屏蔽元件为形成于该封装层上的导电层。
5. 如权利要求1所述的电子封装件,其特征为,该屏蔽元件为盖设于该封装层上的导电盖。
6. 一种电子封装件的制法,其特征为,该制法包括:
于一承载件上设置多个电子元件及一挡架,其中,该挡架位于相邻两电子元件之间;
形成封装层于该承载件上,以令该封装层包覆该多个电子元件与该挡架,并令该挡架的部分表面凸出该封装层的顶面及侧面以形成凸出部;
于该封装层上设置一屏蔽元件,以令该屏蔽元件接触该挡架的凸出部,并令该挡架的凸出部凸出该屏蔽元件;以及
形成绝缘包覆层于该屏蔽元件上,以包覆该屏蔽元件及该挡架的凸出部。
7. 如权利要求6所述的电子封装件的制法,其特征为,该电子元件为主动元件、被动元件或封装结构。
8. 如权利要求6所述的电子封装件的制法,其特征为,形成该挡架的材质为导电材。
9. 如权利要求6所述的电子封装件的制法,其特征为,于形成该封装层前,将离形膜覆盖于该挡架上,且于形成该封装层之后,移除该离形膜。
10. 如权利要求6所述的电子封装件的制法,其特征为,该屏蔽元件为以溅镀方式形成于该封装层上的导电层。
11. 如权利要求6所述的电子封装件的制法,其特征为,该屏蔽元件为盖设于该封装层上的导电盖。

电子封装件及其制法

技术领域

[0001] 本发明关于一种电子封装件,更详言之,本发明为一种能防止电磁干扰的电子封装件及其制法。

背景技术

[0002] 随着半导体技术的演进,半导体产品已开发出不同封装产品型态,而为提升电性品质,多种半导体产品具有屏蔽的功能,以防止电磁干扰(Electromagnetic Interference,简称EMI)产生。

[0003] 如图1A至图1C所示,现有避免EMI的射频(Radio frequency,RF)模组1将多个射频芯片11a,11b与非射频式电子元件11电性连接在一基板10上,再以如环氧树脂的封装层13包覆各该射频芯片11a,11b与该非射频式电子元件11,并于该封装层13上形成一金属薄膜14。该射频模组1通过该封装层13保护该射频芯片11a,11b、非射频式电子元件11及基板10,避免外界水气或污染物的侵害,且通过该金属薄膜14保护该些射频芯片11a,11b免受外界EMI影响。

[0004] 然而,现有射频模组1的外围虽可通过包覆该金属薄膜14以达到避免EMI的目的,但却无法避免其内部各该射频芯片11a,11b之间的电磁波干扰(EMI),导致信号容易发生错误。

[0005] 因此,如何克服上述现有技术的问题,实已成目前亟欲解决的课题。

发明内容

[0006] 为解决上述现有技术的种种问题,本发明遂揭露一种电子封装件及其制法,以提升电磁遮蔽的功效。

[0007] 本发明的电子封装件,包括:承载件;多个电子元件,其设于该承载件上;挡架,其设于该承载件上并位于相邻两电子元件之间;封装层,其形成于该承载件上并包覆该些电子元件与该挡架,且令该挡架的部分表面凸出该封装层;以及屏蔽元件,其设于该封装层上且接触该挡架凸出该封装层的部分表面。

[0008] 本发明还提供一种电子封装件及其制法,以提升电磁遮蔽的功效。

[0009] 本发明的电子封装件的制法,包括:于一承载件上设置多个电子元件与一挡架,且令该挡架位于相邻两电子元件之间;形成封装层于该承载件上,以令该封装层包覆该些电子元件与该挡架,并令该挡架的部分表面凸出该封装层;以及于该封装层上设置屏蔽元件,并令该屏蔽元件接触该挡架凸出该封装层的部分表面。

[0010] 前述的制法,于形成该封装层前,将离形膜覆盖于该挡架上,且于形成该封装层之后,移除该离形膜。

[0011] 前述的电子封装件及其制法,该电子元件为主动元件、被动元件或封装结构。

[0012] 前述的电子封装件及其制法,形成该挡架的材质为导电材。

[0013] 前述的电子封装件及其制法,该屏蔽元件为以溅镀方式形成于该封装层上的导电

层。或者，该屏蔽元件为盖设于该封装层上的导电盖。

[0014] 另外，前述的电子封装件及其制法，还包括形成绝缘包覆层以包覆该屏蔽元件。

[0015] 由上可知，本发明电子封装件及其制法，主要通过相邻两电子元件之间设有该挡架，且该挡架的部分表面凸出该封装层，使该挡架凸出该封装层的部分表面与该屏蔽元件相互接触以作为屏蔽结构，故相比于现有技术，本发明的电子元件周围均有屏蔽结构，因而不仅能防止这些电子元件之间的电磁波相互干扰，且能有效防止外界电磁波干扰这些电子元件的内部电路。

附图说明

[0016] 图1A至图1C为现有射频模组的制法的剖面示意图；以及

[0017] 图2A至图2D为本发明的电子封装件的制法的剖面示意图；其中，图2B' 为图2B的构件的其中一种布设方式的上视示意图，图2C' 为图2C的其中一制造方法步骤的局部放大图，图2C'' 为图2B' 的后续制造方法的上视示意图。

[0018] 符号说明：

[0019]	1	射频模组
[0020]	10	基板
[0021]	11	非射频式电子元件
[0022]	11a, 11b	射频芯片
[0023]	13, 23	封装层
[0024]	14	金属薄膜
[0025]	2	电子封装件
[0026]	20	承载件
[0027]	202	焊球
[0028]	20b	底面
[0029]	20c, 23c	侧面
[0030]	21a, 21b	电子元件
[0031]	210	封装基板
[0032]	211	芯片
[0033]	212	焊线
[0034]	213	封装材
[0035]	22	挡架
[0036]	220	凸出部
[0037]	23a	顶面
[0038]	24	屏蔽元件
[0039]	25	绝缘包覆层
[0040]	30	离形膜
[0041]	31	模具。

具体实施方式

[0042] 以下通过特定的具体实施例说明本发明的实施方式,本领域技术人员可由本说明书所揭示的内容轻易地了解本发明的其他优点及功效。

[0043] 须知,本说明书所附图式所绘示的结构、比例、大小等,均仅用以配合说明书所揭示的内容,以供本领域技术人员的了解与阅读,并非用以限定本发明可实施的限定条件,故不具技术上的实质意义,任何结构的修饰、比例关系的改变或大小的调整,在不影响本发明所能产生的功效及所能达成的目的下,均应仍落在本发明所揭示的技术内容得能涵盖的范围内。同时,本说明书中所引用的如“上”、“顶”、“底”、“侧”及“一”等用语,也仅为便于叙述的明了,而非用以限定本发明可实施的范围,其相对关系的改变或调整,在无实质变更技术内容下,当也视为本发明可实施的范畴。

[0044] 以下即配合图2A至图2D详细说明本发明的电子封装件2的制法。

[0045] 如图2A所示,提供一承载件20,并设置多个电子元件21a,21b于该承载件20上,其中,这些电子元件21a,21b以多个焊球202电性连接该承载件20。

[0046] 所述的承载件20为核心式(core)或无核心式(coreless)线路板,其具有多个电性接触垫(图略)与至少一接地部(图略)。于本实施例中,该承载件20的种类繁多,例如,该承载件20还具有至少一内部线路(图略),且该内部线路可选择性地电性连接该电性接触垫与该接地部。因此,该承载件20的构造并无特别限制。

[0047] 此外,其中一电子元件21a为封装结构,而另一电子元件21b为主动元件、被动元件或其二者组合,其中,该主动元件为例如半导体芯片,而该被动元件为例如电阻、电容及电感。具体地,该电子元件21a具有电性连接该承载件20的封装基板210及设于该封装基板210上的芯片211,且该芯片211可通过焊线212(或图未示的焊锡凸块)电性连接该封装基板210,并以封装材213包覆该芯片211与焊线212。

[0048] 又,该电子元件21b为覆晶式芯片,即通过多个焊球202对应电性连接至该承载件20的电性接触垫。应可理解地,该电子元件21b也可为打线式芯片,即通过多个焊线对应电性连接该承载件20的电性接触垫。

[0049] 另外,该电子元件21a,21b的实施方式可为射屏(RF)模组,例如:无线区域网路(Wireless LAN,简称WLAN)、全球定位系统(Global Positioning System,简称GPS)、蓝牙(Bluetooth)或手持式数字视频广播(Digital Video Broadcasting-Handheld,简称DVB-H)、调频(FM)等无线通讯模组。

[0050] 如图2B所示,设置至少一挡架22于这些电子元件21a,21b之间。

[0051] 于本实施例中,形成该挡架22的材质为导电材,如铜、金、镍或铝等的金属,且该挡架22设立于该承载件20上而位于这些电子元件21a,21b之间,以遮蔽这些电子元件21a,21b的侧壁,而能避免这些电子元件22a,22b的电磁相互干扰,使这些电子元件21a,21b得以保持应有的功效。

[0052] 此外,该挡架22的高度可依需求呈现一致(图未示)或高低不一(如图2B所示)。

[0053] 又,如图2B'所示,该挡架22与这些电子元件21a,21b的布设方式可依需求而定。

[0054] 如图2C所示,形成一封装层23于该承载件20上,以包覆该挡架22与这些电子元件21a,21b,且该封装层23的顶面23a低于部分该挡架22的端部,以令部分该挡架22的端部凸出该封装层23,也就是该挡架22产生凸出部220,使该挡架22的部分表面(即凸出部220)外

露于该封装层23。

[0055] 于本实施例中,以模压制造方法(Molding Compound)形成该封装层23,且通过该封装层23可保护这些电子元件避免遭受环境污染、氧化或破坏。

[0056] 此外,如图2C'所示,于进行模压制造方法时,于模具31与该挡架22之间,以离形膜(release film)30覆盖该挡架22,故于形成该封装层23后,移除该模具31与该离形膜30时,该挡架22的部分表面(即为该离形膜30所覆盖的端部)会突出该封装层23的模压面(即顶面23a)而不会被覆盖。

[0057] 又,于其中一种布设方式中,如图2C''所示,该挡架22与该封装层23的侧面23c齐平。于其它布设方式中,该挡架22也可凸出该封装层23的侧面23c。

[0058] 如图2D所示,将一屏蔽元件24接触该挡架22凸出该封装层23的部分表面(即该凸出部220)。

[0059] 于本实施例中,形成该屏蔽元件24的材质为导电材,如金属或导电胶,但不以此为限。例如,该屏蔽元件24利用溅镀(sputtering deposition)的方式形成导电层(或屏蔽层)于该封装层23的顶面23a及侧面23c,但未形成至该承载件20的底面20b;或者,提供一导电盖作为屏蔽元件24,以盖设于该封装层23上。

[0060] 此外,该屏蔽元件24延伸至该承载件20的部分侧面20c上,以接触该承载件20的接地部,使该屏蔽元件24与该挡架22具有接地的功能。应可理解地,于其它实施例中,也可由该挡架22接触该承载件20的接地部,而使该屏蔽元件24与该挡架22具有接地的功能。

[0061] 又,可选择性地形成一绝缘包覆层25于该屏蔽元件24与该承载件20的侧面20c上,使该绝缘包覆层25包覆该屏蔽元件24与该挡架22的凸出部220,其中,该绝缘包覆层25未形成至该承载件20的底面20b。例如,图2D所示的凸出部220外露于该绝缘包覆层25;应可理解地,该凸出部220也可未外露于该绝缘包覆层25。

[0062] 本发明的电子封装件2的制法,通过该挡架22的部分表面(即凸出部220)凸出该封装层23,使该挡架22与该屏蔽元件24相互接触以形成屏蔽结构,以供这些电子元件21a,21b的周围均有屏蔽结构,不仅有效防止这些电子元件21a,21b之间的电磁波相互干扰,且有效防止外界电磁波干扰这些电子元件21a,21b的内部电路。

[0063] 此外,由于该挡架22的部分表面外露于该封装层23,故于形成该封装层23之后,不用于该封装层23上形成外露该挡架22的开孔,因而能节省制造方法步骤。

[0064] 又,通过形成屏蔽元件24于该封装层23上,故无需考量该承载件20的线路布设,不仅使制造方法更简易,且缩短制造方法时间,因而有效降低制作成本。

[0065] 本发明提供一种电子封装件2,包括:一承载件20、多个电子元件21a,21b、至少一挡架22、一封装层23以及一屏蔽元件24。

[0066] 所述的电子元件21a,21b设于该承载件20上。

[0067] 所述的挡架22设于该承载件20上并位于这些电子元件21a,21b之间。

[0068] 所述的封装层23形成于该承载件20上并包覆这些电子元件21a,21b与该挡架22,且至少部分该挡架22的表面凸出该封装层23。

[0069] 所述的屏蔽元件24接触该挡架22凸出该封装层23的部分表面。

[0070] 于一实施例中,该电子元件21a,21b为主动元件、被动元件或封装结构。

[0071] 于一实施例中,形成该挡架22的材质为导电材。

[0072] 于一实施例中,该屏蔽元件24为形成于该封装层上的导电层。

[0073] 于一实施例中,该屏蔽元件24为盖设于该封装层23上的导电盖。

[0074] 于一实施例中,该电子封装件2还包括一包覆该屏蔽元件24的绝缘包覆层25。

[0075] 综上所述,本发明的电子封装件及其制法中,通过该挡架凸出该封装层,使该挡架与该屏蔽元件相互接触以作为屏蔽结构,不仅能防止该些电子元件之间的电磁波相互干扰,且能有效防止外界电磁波干扰该些电子元件的内部电路。

[0076] 上述该些实施样态仅例示性说明本发明的功效,而非用于限制本发明,任何本领域技术人员均可在不违背本发明的精神及范畴下,对上述该些实施例样进行修饰与改变。此外,在上述该些实施例中的元件的数量仅为例示性说明,也非用于限制本发明。因此本发明的权利保护范围,应如权利要求书所列。

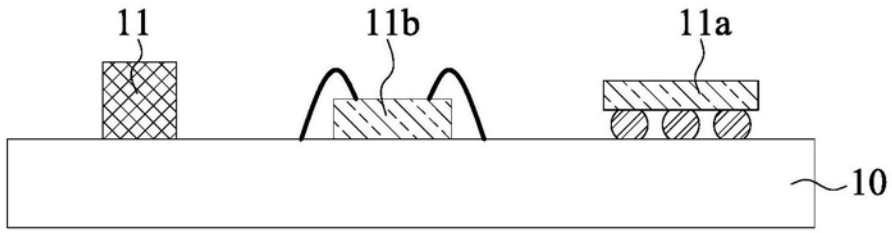


图1A

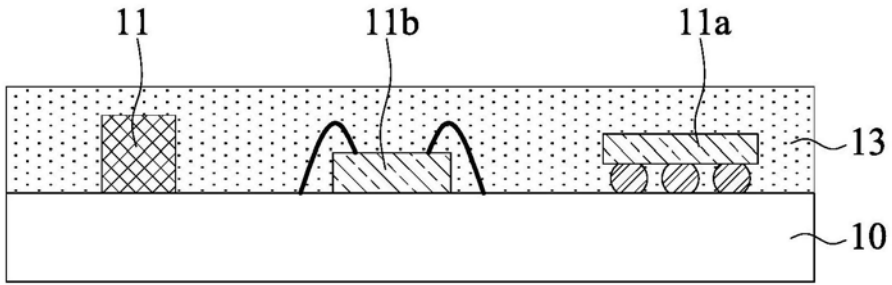


图1B

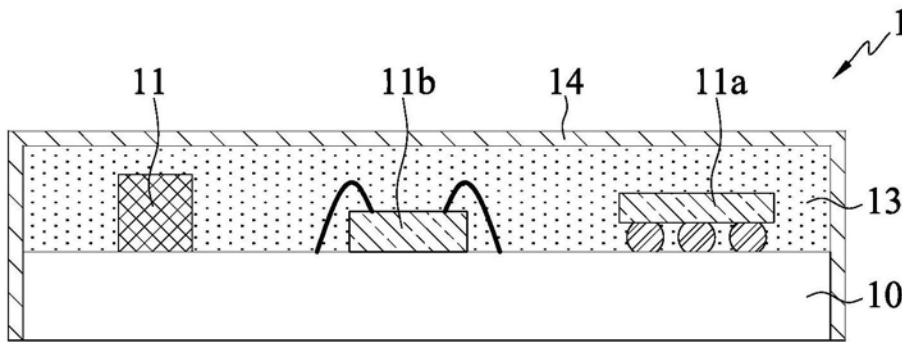


图1C

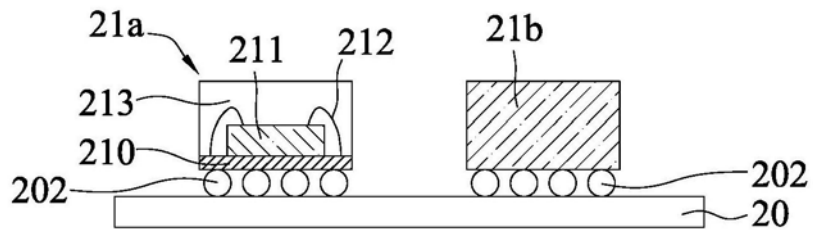


图2A

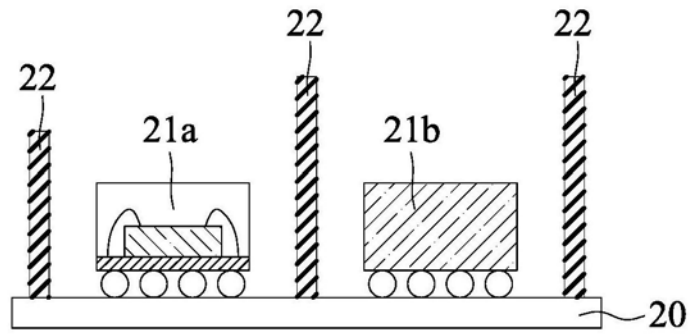


图2B

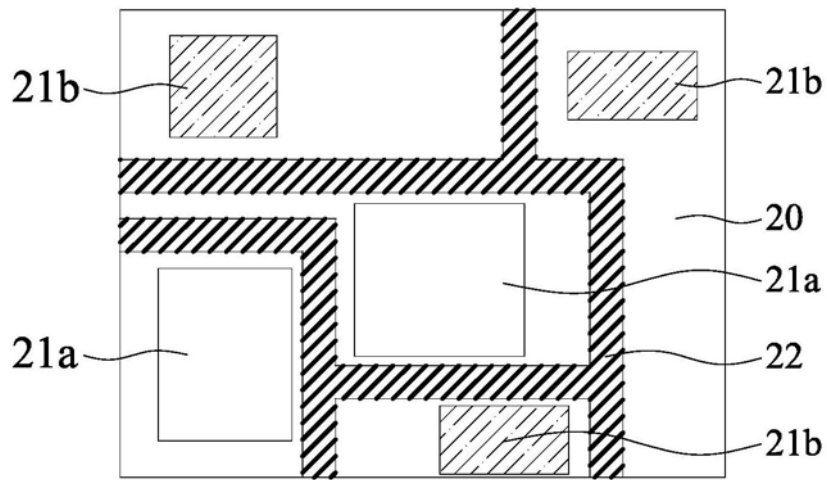


图2B'

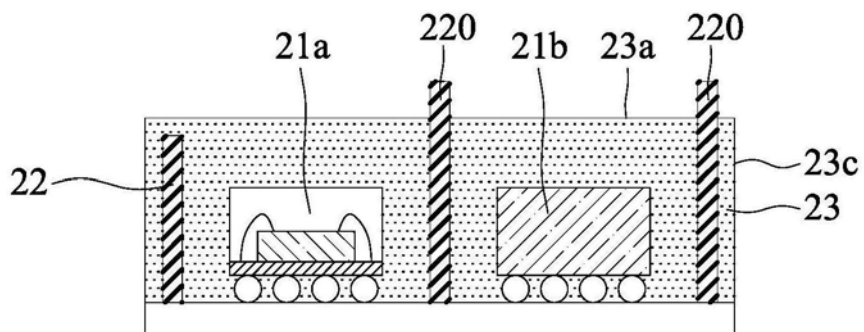


图2C

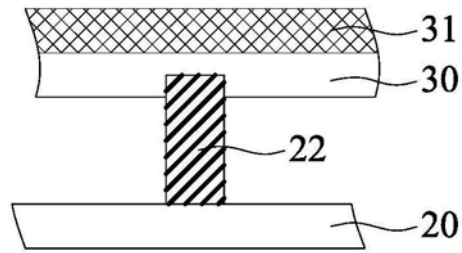


图2C'

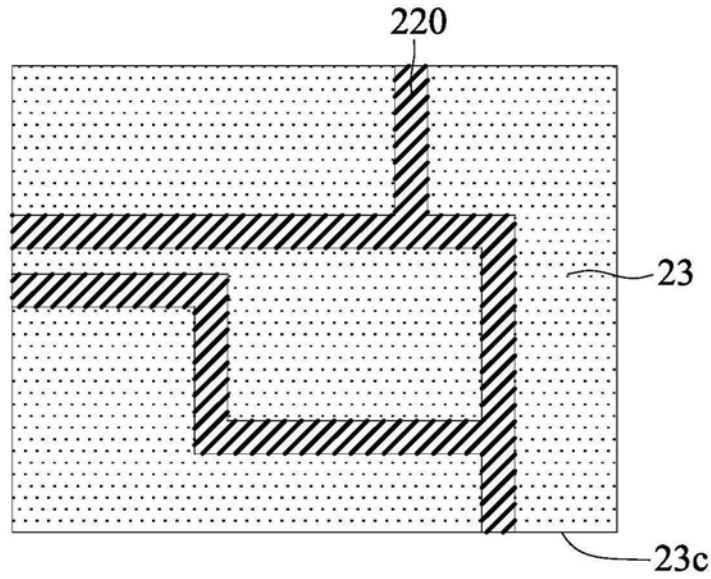


图2C''

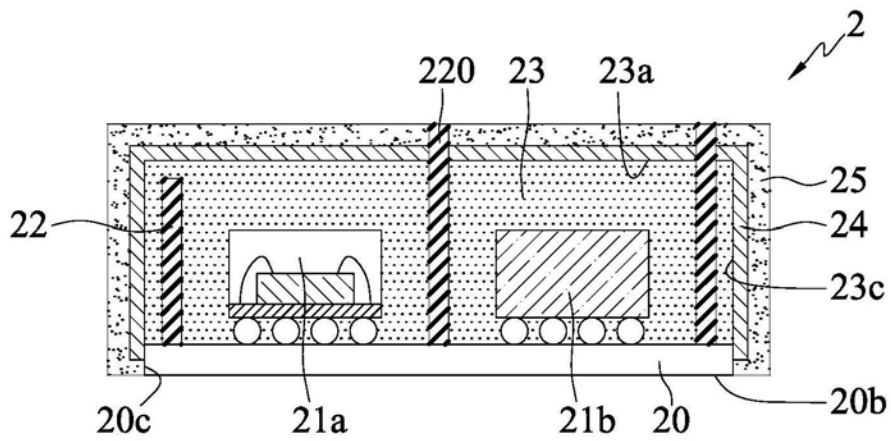


图2D