



(12) 发明专利申请

(10) 申请公布号 CN 103493348 A

(43) 申请公布日 2014. 01. 01

(21) 申请号 201280013208. 6

H03H 1/00 (2006. 01)

(22) 申请日 2012. 02. 24

H05B 33/08 (2006. 01)

(30) 优先权数据

H05B 41/392 (2006. 01)

13/047914 2011. 03. 15 US

(85) PCT国际申请进入国家阶段日

2013. 09. 13

(86) PCT国际申请的申请数据

PCT/US2012/026514 2012. 02. 24

(87) PCT国际申请的公布数据

W02012/161795 EN 2012. 11. 29

(71) 申请人 通用电气公司

地址 美国纽约州

(72) 发明人 L. R. 内罗涅

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 徐予红 汤春龙

(51) Int. Cl.

H02M 1/44 (2006. 01)

H02M 1/12 (2006. 01)

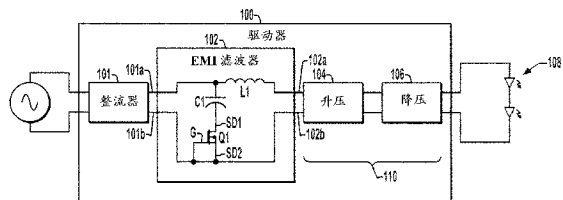
权利要求书2页 说明书4页 附图4页

(54) 发明名称

具有用于 EMI 滤波器的峰值电流限制器的照明电源电路

(57) 摘要

提供光源电源电路及其 EMI 滤波器, 其中耗尽型场效应晶体管与在输入整流器之后的 EMI 滤波器电容器串联连接, 以便允许 EMI 的滤波, 以及当通过舍相调光器电路供电时限制三端双向可控硅开关切换期间的电容电流。



1. 一种用于向至少一个光源供电的电路,包括:

整流器电路,其具有接收 AC 输入功率的 AC 输入端子以及提供经整流的 DC 功率的第一和第二 DC 输出端子;

EMI 滤波器电路,其具有与所述整流器电路的 DC 输出端子耦合的第一和第二滤波器输入端子以及第一和第二滤波器输出端子,所述 EMI 滤波器电路包括:

滤波器电容,其中第一端子与所述整流器电路的第一 DC 输出端子耦合,

场效应晶体管,包括:

第一源/漏端子,其与所述滤波器电容的第二端子耦合,

第二源/漏端子,其与所述整流器电路的第二 DC 输出端子耦合,以及

栅端子,其与所述整流器电路的第二 DC 输出端子耦合,以及

电感,其具有与所述整流器电路的第一 DC 输出端子耦合的第一端子和与所述第一滤波器输出端子耦合的第二端子;以及

功率变换器电路,其包括具有与所述滤波器输出端子(102a,102)耦合的 DC 输入端子的至少一个 DC 至 DC 变换器电路,所述功率变换器电路可操作以向至少一个光源直接或间接提供功率。

2. 如权利要求 1 所述的电路,其中,所述功率变换器电路可操作以提供驱动至少一个 LED 光源的 DC 输出。

3. 如权利要求 1 所述的电路,其中,所述功率变换器电路包括从所述至少一个 DC 至 DC 变换器电路接收 DC 输出并且提供向至少一个荧光灯供电的 AC 输出的逆变器。

4. 如权利要求 1 所述的电路,其中,所述场效应晶体管是耗尽型场效应晶体管。

5. 如权利要求 4 所述的电路,其中,所述场效应晶体管是耗尽型 N 沟道场效应晶体管,其中所述滤波器电容的第一端子与所述整流器电路的正 DC 输出端子耦合,并且其中所述第二源/漏端子和所述栅端子与所述整流器电路的负 DC 输出端子耦合。

6. 如权利要求 5 所述的电路,其中,所述功率变换器电路可操作以提供驱动至少一个 LED 光源的 DC 输出。

7. 如权利要求 5 所述的电路,其中,所述功率变换器电路包括从所述至少一个 DC 至 DC 变换器电路接收 DC 输出并且提供向至少一个荧光灯供电的 AC 输出的逆变器。

8. 如权利要求 4 所述的电路,其中,所述场效应晶体管是耗尽型 P 沟道场效应晶体管,其中所述滤波器电容的第一端子与所述整流器电路的负 DC 输出端子耦合,并且其中所述第二源/漏端子和所述栅端子与所述整流器电路的正 DC 输出端子耦合。

9. 如权利要求 1 所述的电路,其中,所述场效应晶体管是增强型场效应晶体管。

10. 如权利要求 9 所述的电路,其中,所述 EMI 滤波器电路包括耦合到所述场效应晶体管以向所述栅端子提供偏压的偏置电路。

11. 如权利要求 10 所述的电路,其中,所述场效应晶体管是 N 沟道增强型场效应晶体管,其中所述滤波器电容的第一端子与所述整流器电路的正 DC 输出端子耦合,其中所述场效应晶体管的第二源/漏端子与所述整流器电路的负 DC 输出端子耦合,并且其中所述偏置电路包括:

第一电阻器,其耦合在所述场效应晶体管的栅端子与正供给电压之间,以及

第二电阻器,其耦合在所述场效应晶体管的栅端子与所述整流器电路的负 DC 输出端

子之间。

12. 如权利要求 11 所述的电路,其中,所述 EMI 滤波器电路包括耦合在所述场效应晶体管的第二源 / 漏端子与所述整流器电路的负 DC 输出端子之间的第三电阻器。

13. 如权利要求 9 所述的电路,其中,所述功率变换器电路可操作以提供驱动至少一个 LED 光源的 DC 输出。

14. 如权利要求 9 所述的电路,其中,所述功率变换器电路包括从所述至少一个 DC 至 DC 变换器电路接收 DC 输出并且提供向至少一个荧光灯供电的 AC 输出的逆变器。

## 具有用于 EMI 滤波器的峰值电流限制器的照明电源电路

### 背景技术

[0001] 用于照明系统的常规电子电源电路常常采用滤波器电路,其中具有正 DC 分支中的电感器以及跨输入整流器的 DC 输出端子连接的电容器,以便作为低通滤波器进行操作。这种滤波器电路阻止功率变换切换所引起的高频电磁干扰 (EMI) 到达电力线。这些装置可结合与电子镇流器或 LED 驱动器同线连接的配备三端双向可控硅开关的壁式或台式调光器电路来使用。这类调光器提供所谓的“舍相(phase cut)”调光能力,其中线路 AC 波形的一部分在每个 AC 周期中基本上去除,以便降低光输出。

[0002] 诸如紧凑型荧光设计 (CFL) 和 LED 灯之类的整体式电子灯能够在设计用于白炽灯泡的常规灯中使用,并且可包括允许光输出通过舍相调光(三端双向可控硅开关控制)来调整的调光电路。但是,这类调光器控制的三端双向可控硅开关操作施加跨 EMI 滤波器电容器的电压的快速阶跃变化,从而导致电容器中和电力线中的电流尖峰。这能够引起 EMI 滤波器电容器的退化,并且还能够在损坏调光器三端双向可控硅开关。

[0003] 限制这类电流尖峰的先前尝试涉及电阻与 EMI 滤波器电容器的串联连接。但是,在一些安装中,从公共(共享)壁式调光器来操作多个这类电子驱动器或镇流器。在这类情况下,甚至通过整体式限流电阻器,由单独照明装置所生成的峰值电流在一些情况下也能够高达 3-8 A,并且它们在调光器是附加的,因而潜在地导致三端双向可控硅开关损坏或退化。因此,仍然需要用于照明系统的改进 EMI 滤波器电路,其提供非调光应用中的所需滤波,并且能够在具有舍相调光器的电路中操作而没有使调光器三端双向可控硅开关损坏或退化。

### 发明内容

[0004] 本公开提供照明系统电源电路,其中输入整流器经由 DC 输出端子向 EMI 滤波器电路提供经整流的 DC 功率。在某些实施例中,该电路形成 LED 驱动器电路,其中功率变换器电路可操作以提供驱动至少一个 LED 光源的 DC 输出。在其它实施例中,提供电子镇流器,其中功率变换器电路包括逆变器,逆变器从 DC 至 DC 变换器接收 DC 输出并且提供 AC 输出以向荧光灯供电。该滤波器具有连接到具有至少一个 DC 至 DC 变换器的功率变换器电路的输出端子,其中该功率变换器电路向一个或多个光源直接或间接提供功率。EMI 滤波器电路包括具有与第一整流器 DC 输出端子耦合的第一端子的滤波器电容以及场效应晶体管 (FET) 和电感。电感耦合在第一整流器 DC 输出端子与第一滤波器输出端子之间。晶体管包括控制栅和两个源/漏端子,其中第一源/漏端子与滤波器电容的第二端子耦合。栅端子和第二源/漏极与第二整流器 DC 输出端子耦合。

[0005] 在某些实施例中,场效应晶体管是耗尽型装置,其中控制栅和第二源/漏极共同连接在整流器的第二 DC 输出端子。在某些实施例中使用 N 沟道场效应晶体管,其中滤波器电容器端子与正整流器 DC 输出端子并且与第二源/漏端子耦合,以及栅端子与负整流器端子耦合。其它实施例提供 P 沟道耗尽型晶体管,其中电容器端子与负整流器输出、与第二源/漏极耦合,以及栅极与正整流器输出耦合。

[0006] 在某些实施例中,提供一种增强型场效应晶体管,其中偏置电路耦合到场效应晶体管以向栅端子提供偏压。在一些实施例中,N沟道装置与耦合到正整流器输出的第一电容器端子配合使用,其中第二晶体管源/漏极与负DC整流器端子直接或间接耦合。在一些实施例中,偏置电路包括耦合在晶体管栅极与正供给电压之间的第一电阻器以及耦合在栅极与负整流器输出之间的第二电阻器。在某些实施例中,第三电阻器耦合在第二源/漏极与负整流器DC输出端子之间。

## 附图说明

[0007] 在以下详细描述和附图中提出一个或多个示范实施例,其中:

图1是按照本公开的一个或多个方面的示出具有EMI滤波器级的示范LED驱动器的示意图,其中EMI滤波器级具有与滤波器电容器串联耦合的N沟道耗尽型FET;

图2是示出用于向一个或多个荧光灯供电的示范电子镇流器的示意图,其中包括与EMI滤波器电容器串联耦合的N沟道耗尽型FET;

图3是示出图1或图2的驱动器或镇流器与用于调光操作的舍相调光器的连接的示意图;

图4是示出作为图1和图2中的N沟道耗尽型FET的栅-源电压的函数的若干示范漏-源电流曲线的图表;

图5是示出能够在图1或图2的电源电路中使用的另一个示范EMI滤波器电路的示意图,其中包括与EMI滤波器电容器串联连接的P沟道耗尽型FET;以及

图6是按照本公开的示出另一个EMI滤波器实施例的示意图,其中包括具有电阻偏置电路的N沟道耗尽型FET。

## 具体实施方式

[0008] 现在参照附图,相似参考标号通篇用于表示相似元件,并且各种特征不一定按比例绘制。图1和图2示出用于向照明装置供电的两个示范电子电路100。这些电源电路100各包括从外部源接收信号或多相AC输入功率的输入整流器101以及耦合到整流器101的DC侧的EMI滤波器102。在某些实施例中,整流器电路101是全波整流器类型,其中包括形成为用于单相输入的桥接电路的四个二极管整流器或者用于多相输入的6个或更多整流器。在其它实施例中,整流器电路101能够是半波整流器或者单个二极管。

[0009] 图1和图2的电路100还包括功率变换器电路110,功率变换器电路110包括用于向至少一个光源108直接或间接供电的一个或多个DC至DC变换器。在图1的示例中,电路100是具有功率变换器110的LED驱动器,其中功率变换器110包括升压式DC-DC变换器级104,之后接着提供用于驱动一个或多个LED照明装置108的DC输出的降压DC-DC变换器106。DC-DC变换器的其它形式可用于第二电路106、例如具有隔离变压器的逆向变换器、降压-升压变换器等。在其它可能的LED驱动器配置中,升压变换器1004向逆变器(未示出)提供DC,逆变器又驱动隔离变压器初级线圈,其二次绕组驱动连接到LED阵列的输出整流器。图2的电路100形成电子镇流器,并且包括从升压变换器104接收DC输出并且提供向一个或多个荧光灯108供电的AC输出的逆变器107。在某些实施例中,可省略DC-DC变换器级之一,以及在某些实施例中,初始DC-DC变换器级104进行操作以提供功率因数校正

正功能。此外,变换器级 104、106、107 中的一个或多个可提供调光控制,以便基于调光输入(未示出)来修改施加到一个或多个光源 108 的输出功率。

[0010] 另外,如上所述并且如在图 3 中看到,驱动器或镇流器 100 可从单相 AC 源来供电且具有经由与 AC 源和驱动器 100 串联耦合的舍相调光器 200 的调光控制。调光器控制 200 包括三端双向可控硅开关 T201,三端双向可控硅开关 T201 有选择地切断或中断 AC 源 101 的各周期的部分中的电流(舍相),以便按照用户可调电阻 R201 来对光输出进行调光。在某些实施例中,驱动器或镇流器电路 100 可包含在具有带 AC 输入端子的爱迪生灯座的结构中。

[0011] 如在图 1 和图 2 中看到,整流器电路 101 具有 AC 输入端子供连接到外部源以接收 AC 输入功率,以及分别在第一和第二 DC 输出端子 101a 和 101b 提供经整流的 DC 输出。这个整流器输出 101a、101b 耦合到 EMI 滤波器电路 102 的第一和第二输入端子。滤波器电路 102 又包括经耦合以向初始(例如升压)DC-DC 变换器 104 提供 DC 输入的输出端子 102a 和 102b。升压变换器 104 的输出在降压变换器 106 的输入提供 DC 功率,并且其输出用于直接驱动一个或多个 LED 光源 108(例如图 1)或者升压变换器输出用于经由逆变器向一个或多个荧光灯 180 间接供电(图 2)。

[0012] 图 1 和图 2 中的 EMI 滤波器电路 102 包括耦合在上(正)DC 分支中的电感器 L1 以及分别与在上与下整流器输出端子 101a 和 101b 之间延伸的电路分支中的 N 沟道耗尽型场效应晶体管(FET)Q1 串联连接的电容器 C1。在图 1 和图 2 的实施例中,滤波器电容 C1 具有与正 DC 整流器输出端子耦合的第一端子以及连接到 FET Q1 的第一源/漏端子 SD1 的第二端子,其中电感器 L1 在正 DC 整流器输出 101a 与上滤波器输出端子 102a 之间延伸。Q1 的另一源/漏端子 SD2 连接到整流器电路 101 的负 DC 输出端子 101b,如 FET 栅端子 G 那样。

[0013] 在操作中,滤波器电路 102 与施加全正弦 AC 输入功率配合操作地给整流器 101 提供 EMI 滤波。在某些示范实施例中,电感器 L1 具有大约 25 mH 的电感,该电感足够大以使得在大约 150 KHz 的 EMI 电流比较小(例如大约为 10-20 ma 的 EMI 电流),以及 EMI 滤波器电容器大约为 15 nF,其中 EMI 滤波理想地提供大约 150 KHz 或以上的干扰频率的低通滤波。在这方面,增加 C1 的电容将有利地改进电路 102 的 EMI 滤波能力。但是,在驱动器或镇流器 100 通过舍相调光器 200(例如图 3)连接到电力线的情况下,在没有提供本公开所提出的措施时,C1 的较大电容扩大因调光三端双向可控硅开关 T201 的周期中间激发(firing)而产生的电流尖峰的幅值。

[0014] 又参照图 4 的图表 400,为了在提供预期滤波能力的同时解决这些电流尖峰,图 1 和图 2 的滤波器电路 102 经由与滤波器电容器 C1 串联的 FET Q1 来提供阻抗。耗尽型装置 Q1 对于非舍相操作通常接通(导通漏-源沟道条件),以及串联漏至源电阻  $R_{DS_{ON}}$  在图表 400 中例示,图表 400 示出作为 Q1 的栅-源电压  $V_{GS}$  的函数的漏-源电流曲线( $I_{DS}$ )。由于图 1 和图 2 的实施例中的 FET 是耗尽型装置,所以 Q1 具有负阈值电压  $V_T$ ,以及非零电流(在一个示例中为大约 300-400 ma)在栅极和源极短接在一起时传导。如在图 4 中看到,较高  $V_{GS}$  值对应于较大沟道电流电平  $I_{DS}$ 。此外,对于零  $V_{GS}$  值,漏-源沟道的阻抗实际上随增加的沟道电压  $V_{DS}$  电平而增加。在一个实施例中,Q1 选择成在电容器的电抗( $1/\omega C$ )的大约 1/3 至 1/2 的零  $V_{GS}$  下耗尽模式中具有大约 2-10  $\Omega$  的  $R_{DS_{ON}}$ ,其中  $\omega$  相对功率变换器级 110 的切换频率为 150 KHz。这提供将使与三端双向可控硅开关激发关联的潜在损坏电流尖峰衰减的阻抗,同时提供相对功率变换器 110 的 EMI 的适当滤波。在图 1 和图 2 的所

示示例中,当三端双向可控硅开关 T201 激发时, Q1 将把尖峰电流限制到大约 300-400 ma。因此,即使多个电路 100 连接到共享或公共调光器 200,调光器电流也比没有本公开的 EMI 滤波器 102 的情况下(例如来自各镇流器的 3-6 A 尖峰,其尖峰电流在三端双向可控硅开关 T201 是附加的)要小许多。

[0015] 因此,当耗尽型 FET Q1 处于 EMI 滤波模式操作时,电路 102 进行滤波,以及当三端双向可控硅开关 T201 激发时,FET Q1 脱离饱和并且将尖峰电流限制到几百 ma。因此,图 1 和图 2 的设计不是电容器电路中的固定电阻器,而是提供钳制最大电流的可变阻抗。在一个示例中,使用具有 250 伏特额定值的 N 沟道耗尽型 FET Q1,并且能够使用大约 5  $\Omega$  的额定  $R_{DS_{ON}}$ 。要注意,可变阻抗 FET Q1 的使用能够促进增加 C1 的电容以促进改进 EMI 滤波,其中 FET Q1 提供限流以减轻电容器或三端双向可控硅开关退化。

[0016] 图 5 示出能够在驱动器或镇流器类型电路(例如以上图 1 或图 2)中使用的 EMI 滤波器电路 102 的另一个实施例。在这种情况下,使用 P 沟道耗尽型 FET Q1,其中第一源/漏 SD1 连接到 C1 的上电容器端子并且另一源/漏 SD2 连接到上(正)整流器 DC 输出端子 101a。在这个实现中,栅极也连接到上 DC 干线(rail),以及装置 Q1 提供用于滤波和电流尖峰保护的接通状态电阻  $R_{DS_{ON}}$ (例如大约 2-10  $\Omega$ )。

[0017] 又参照图 6,在其它实施例中,能够使用增强型 FET Q1,例如图中所示的 N 沟道装置。提供偏置电路以设置栅电压,在这种情况下包括连接在栅极 G 与正 Dc 电压 VCC(例如一个示例中为 15 伏特)之间的第一电阻器 R1,其中第二电阻器 R2 从栅极 G 连接到下(负)DC 整流器输出。在一个示例中,对于大约 3 伏特的 Q1 阈值电压  $V_T$ ,栅电压由电路 R1、R2 偏置成大约 4 伏特。如同上述实施例一样,增强型装置与电容器 C1 的这种串联连接提供  $R_{DS_{ON}}$ (例如大约 2-10  $\Omega$ ) 供滤波,并且当  $V_{DS}$  增加时实现电流尖峰保护。在一些实施例中,第三电阻器 R3 能够设置在下源极/漏极 SD1 与下 DC 端子 101b 之间,例如一个示例中的 2  $\Omega$  电阻器,以便允许电容器 C1 中的大约 500 ma 的电流。当激发三端双向可控硅开关 T201 时,超出这个值的任何电流尖峰引起  $V_{GS}$  的减小,以及装置 Q1 具有相应减小电流。在其它实施例中,齐纳二极管能够用于偏置电路(例如在 FET 栅极与接地之间具有大约 4 v 的齐纳电压  $V_Z$  的装置)中。

[0018] 上述示例只是说明本公开的各个方面的若干可能实施例,其中等效变更和/或修改将是本领域的技术人员在阅读和理解本说明书及附图时将会想到的。具体关于由上述组件(部件、装置、系统、电路等)所执行的各种功能,除非另加说明,否则用于描述这类组件的术语(包括提到“部件”)预计对应于执行所述组件的指定功能的诸如硬件、处理器运行软件之类的任何组件或者它们的组合(即,是功能等效的),即使与执行本公开的所示实现的功能的所公开结构不是结构等效的。虽然可能仅针对若干实现其中之一示出和/或描述了本公开的具体特征,但是,这种特征可与对于任何给定或特定应用可能是预期或有利的其它实现的一个或多个其它特征相结合。此外,除非另加说明,否则提到单数组件或项预计包含两个或更多这类组件或项。另外,在术语“包括着”、“包括”、“具有着”、“具有”、“带有”或者其变体用于详细描述和/或权利要求书的方面,这类术语预计将与术语“包含”相似的方式包含在内。参照优选实施例描述了本发明。显而易见,通过阅读和理解前面的详细描述,修改和变更将是本领域的技术人员会想到的。预计本发明被理解为包括所有这类修改和变更。

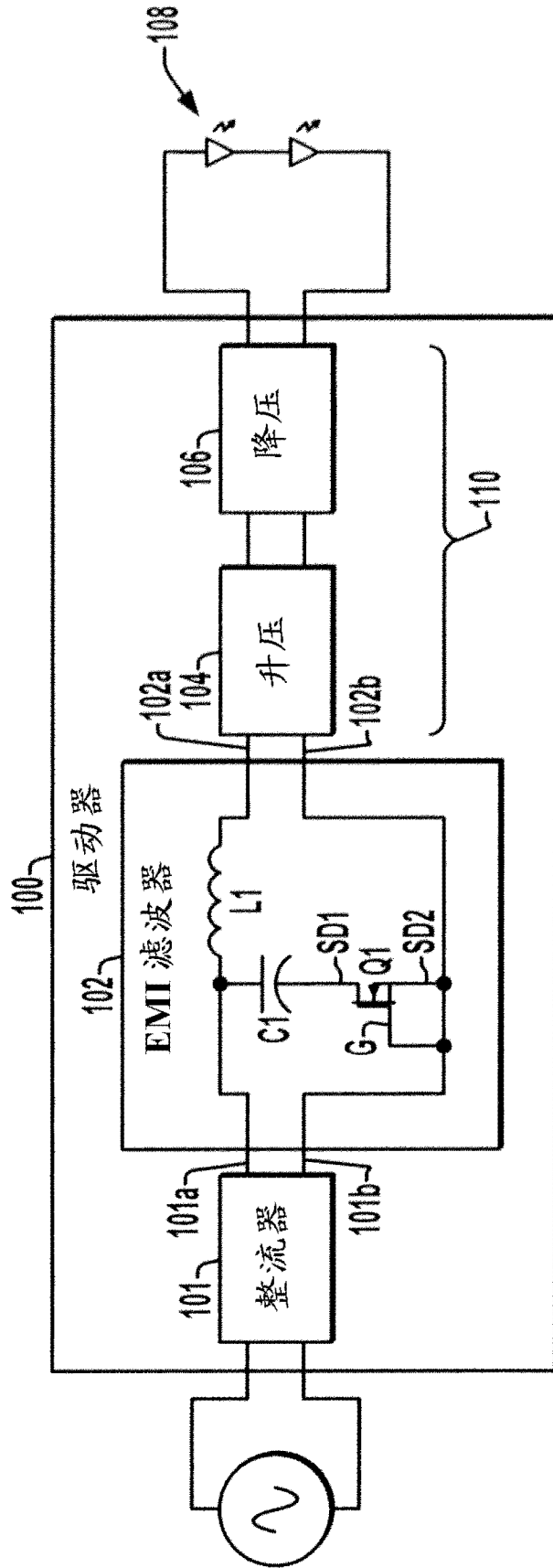


图 1



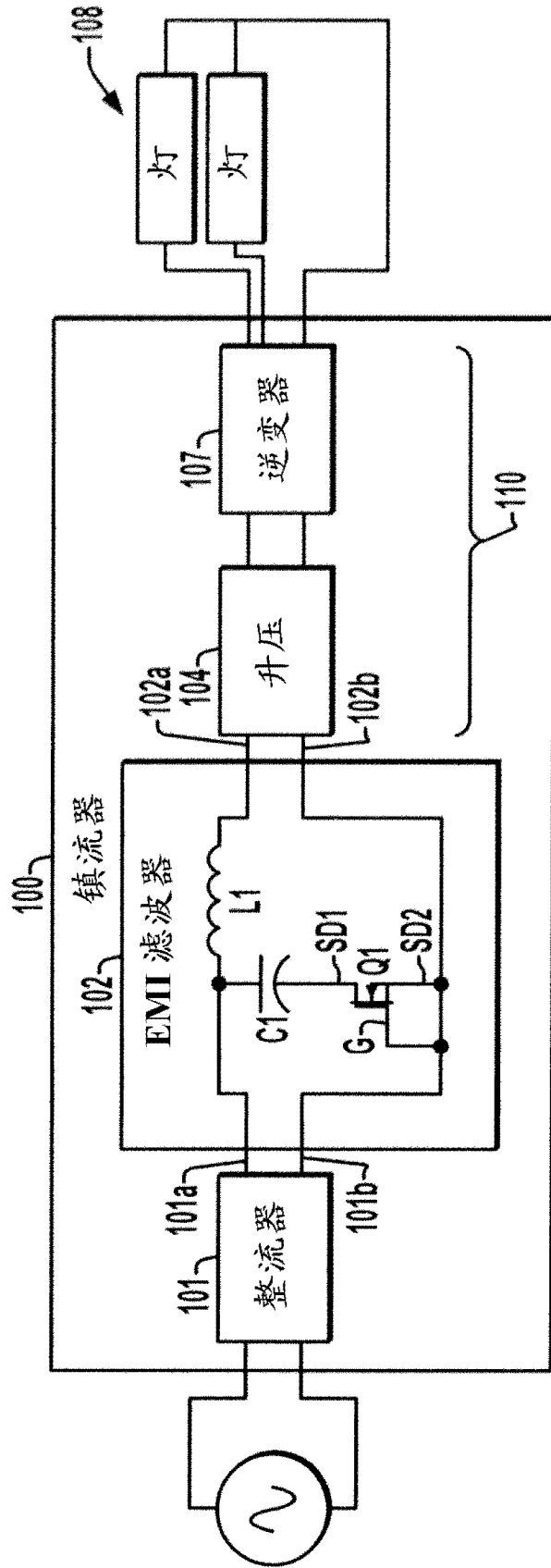


图 2

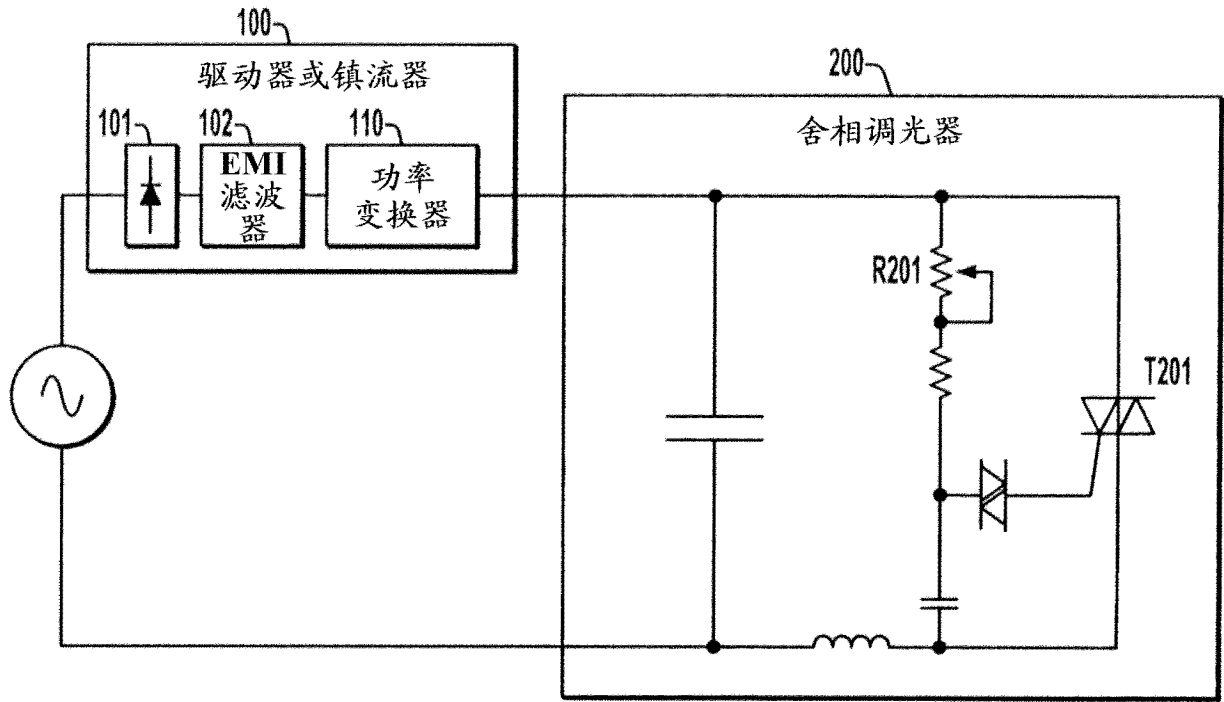


图 3

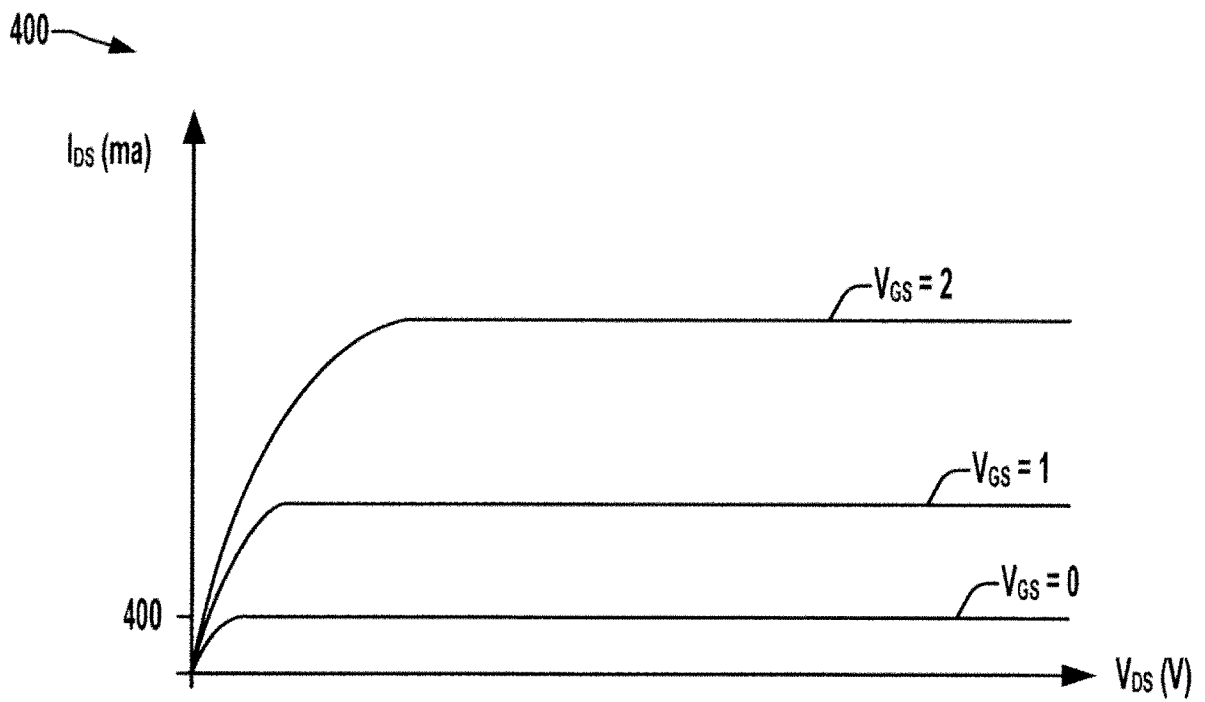


图 4

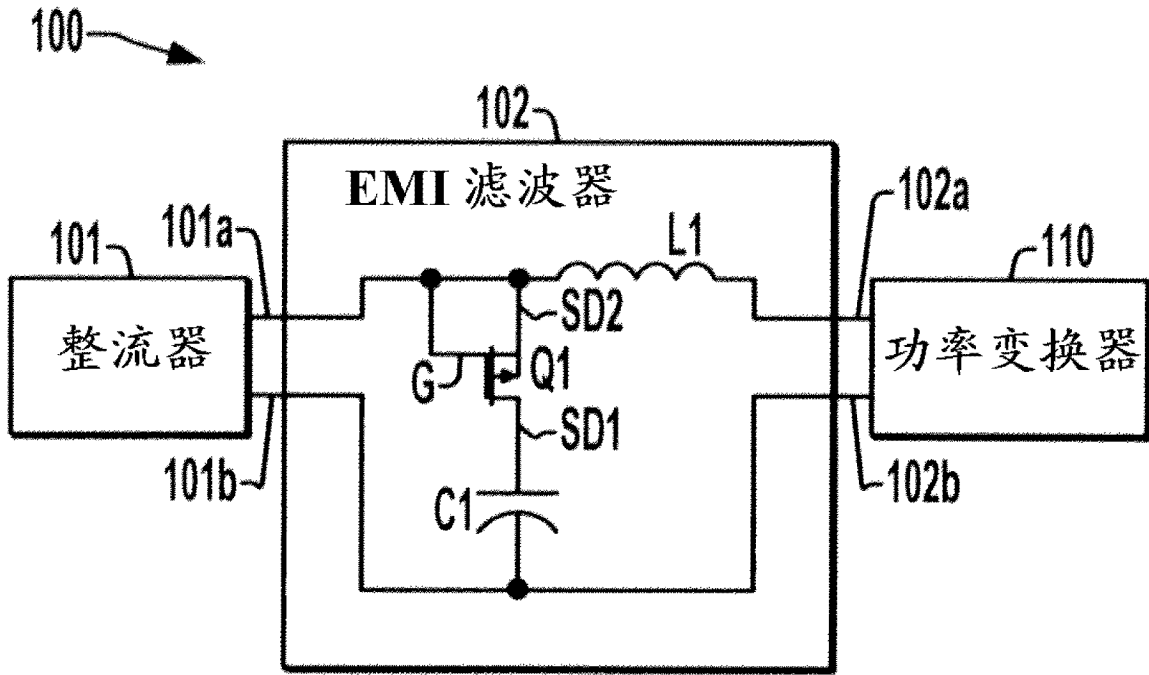


图 5

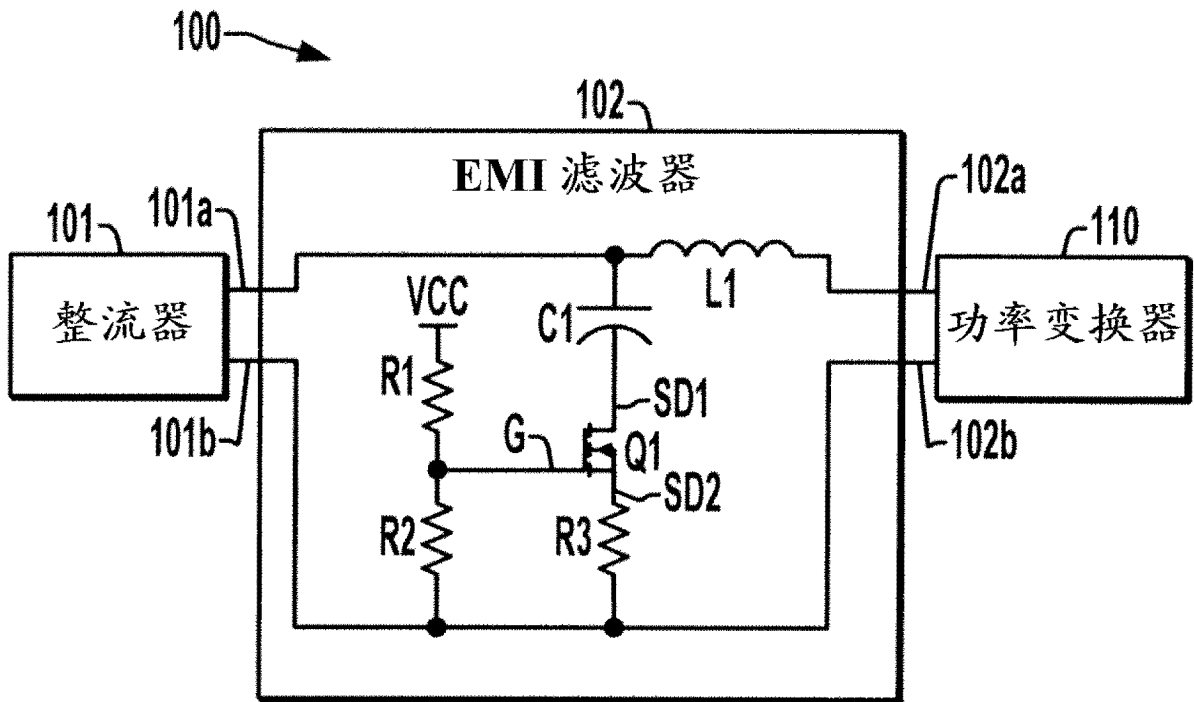


图 6